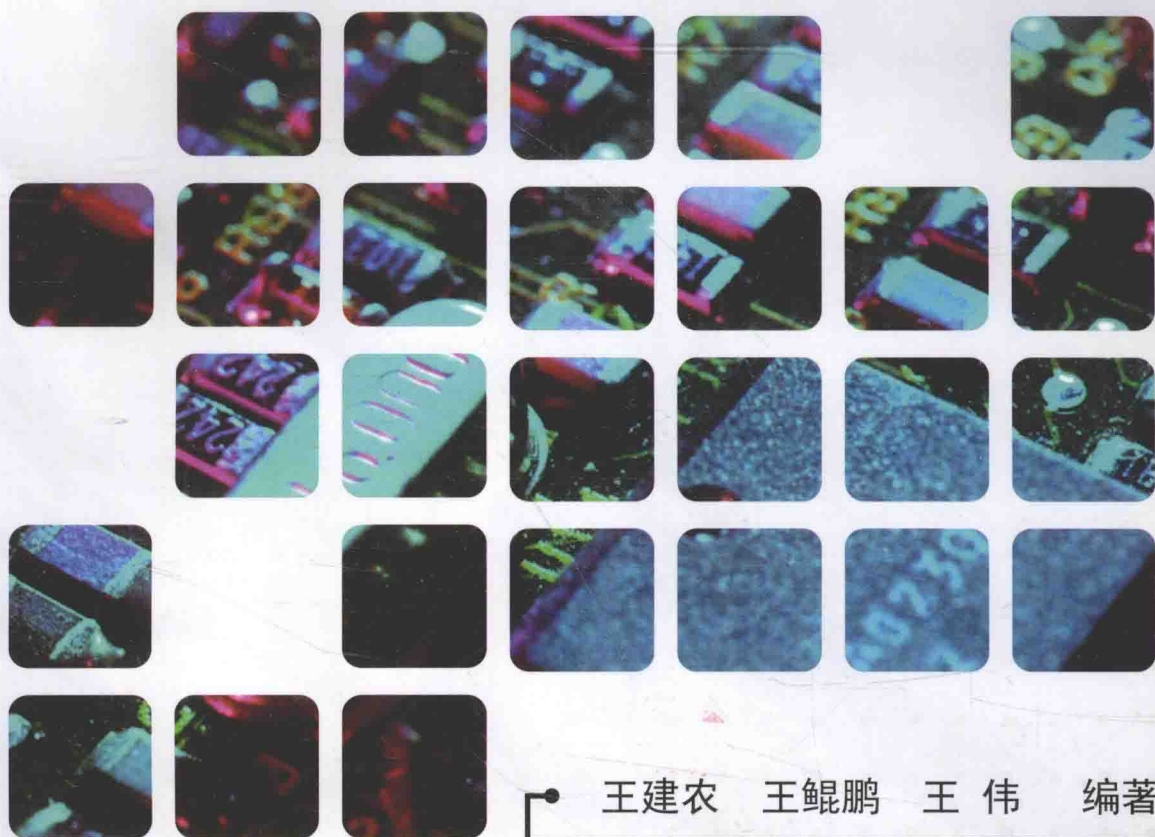




电子电路设计丛书



王建农 王鲲鹏 王伟 编著

PLD

系统设计入门与实践

PLD XITONG SHEJI RUMEN YU SHIJIAN



国防工业出版社

National Defense Industry Press

PLD 系统 2016 实践

王建农 王鲲鹏 王伟 编著

国防工业出版社

· 北京 ·

内 容 简 介

本书系统地介绍了可编程逻辑器件 PLD 的基本知识,尽可能让读者对 PLD 系统设计技术有较为全面的了解。PLD 的实用性决定了实践环节是不可或缺的,理论与实践的紧密结合是本书的特色。本书兼顾了 Xilinx、Altera 两家公司的 PLD 及软件开发平台,由浅入深、循序渐进地引导读者学习和实践,使读者逐步掌握 PLD 系统设计技术。本书内容包括基础篇和实践篇两部分共 11 章。基础篇主要介绍 EDA 技术概述、可编程逻辑器件 PLD、VHDL 语言、Verilog HDL 语言、ISE 软件、Quartus II 软件、SOPC 设计入门等;实践篇介绍了 PLD 开发实验系统、组合逻辑电路实验、时序逻辑电路实验、PLD 设计实例等内容。

本书可以作为电子设计人员的自学和参考用书,也可以作为高等院校电子、电气、自动化、计算机等相关专业的教材。

图书在版编目(CIP)数据

PLD 系统设计入门与实践 / 王建农, 王鲲鹏, 王伟编著. —北京: 国防工业出版社, 2016.7

ISBN 978-7-118-10769-2

I. ①P… II. ①王… ②王… ③王… III. ①可编程序逻辑器件—系统设计 IV. ①TP332.1

中国版本图书馆 CIP 数据核字 (2016) 第 154684 号

※

国防工业出版社出版发行

(北京市海淀区紫竹院南路 23 号 邮政编码 100048)

三河市鼎鑫印务有限公司印刷

新华书店经售

*

开本 787×1092 1/16 印张 19¼ 字数 485 千字

2016 年 7 月第 1 版第 1 次印刷 印数 1—2000 册 定价 65.00 元

(本书如有印装错误, 我社负责调换)

国防书店: (010) 88540777

发行邮购: (010) 88540776

发行传真: (010) 88540755

发行业务: (010) 88540717

EDA 技术伴随着计算机、集成电路、电子系统设计的发展,经历了计算机辅助设计 CAD (Computer Assist Design)、计算机辅助工程设计 CAE (Computer Assist Engineering Design) 和电子设计自动化 EDA (Electronic Design Automation) 三个发展阶段。而 EDA 技术的主要内容包括可编程逻辑器件 PLD (Programmable Logic Device)、硬件描述语言、软件开发工具和实验开发系统等几个部分。其中 PLD 是 EDA 技术的核心部分,PLD 是一种半定制专用集成电路 ASIC (Application Specific Integrated Circuit),利用 PLD 进行系统设计可大大减小数字设备的体积、质量和功耗,并显著提高其可靠性。与需要用户设计集成电路版图的全定制方式相比,利用 PLD 设计数字系统可以大大缩短研制周期,降低设计费用和投资风险,特别适合于产品的样机开发和小批量生产。因此,PLD 在电子信息、通信、自动控制及计算机应用等领域的重要性日益突出,受到广大电子设计人员的普遍欢迎,已逐渐成为设计和实现数字系统的主要方式。

本书兼顾 Xilinx、Altera 两家公司的 PLD 及软件开发平台,介绍 VHDL 和 Verilog HDL 两种描述语言,内容全面、连贯,由浅入深,各章内容既相对独立,又彼此联系。理论与实践的紧密结合是本书的特色,全书分为基础篇和实践篇二个部分共 11 章,基础篇(1~7 章)介绍 EDA 技术概述、可编程逻辑器件 PLD、VHDL 语言、Verilog HDL 语言、ISE 软件、Quartus II 软件、SOPC 设计入门;实践篇(8~11 章)介绍了 PLD 开发实验系统、组合逻辑电路实验、时序逻辑电路实验、PLD 设计实例等内容。通过阅读本书,读者可以对 PLD 系统设计技术有一个较为系统、全面的了解,各章主要内容如下。

第 1 章 EDA 技术概述:介绍 EDA 技术的涵义、EDA 技术的发展历程、EDA 技术的主要内容、数字系统的设计、EDA 技术的应用形式、EDA 技术的发展趋势等。

第 2 章 可编程逻辑器件 PLD:介绍 PLD 的发展历程、PLD 的分类、PLD 的结构、边界扫描测试技术、在系统编程 ISP 等。

第 3 章 VHDL 语言:介绍 VHDL 语言概述、VHDL 程序结构、VHDL 的语言要素、VHDL 的基本语句、VHDL 的描述举例等。

第 4 章 Verilog HDL 语言:介绍 Verilog HDL 语言概述、Verilog HDL 程序基本结构、Verilog HDL 语言要素、Verilog HDL 基本语句、Verilog HDL 描述举例等。

第 5 章 ISE 软件:介绍 ISE 软件主界面、ISE 软件设计流程、用 ISE 软件新建工程、原理图编辑设计方法、混合编辑设计方法等。

第 6 章 Quartus II 软件:介绍 Quartus II 软件主窗口、Quartus II 软件设计流程、用 Quartus II 软件新建工程、原理图编辑设计方法、文本编辑设计方法、混合编辑设计方法等。

第 7 章 SOPC 设计入门:SOPC 概述、NiosII 嵌入式处理器简介、Avalon 系统互连结构总线、HAL 系统库简介、SOPC 设计流程、SOPC 设计举例等。

第 8 章 PLD 开发实验系统：介绍 PLD 开发实验系统的结构、EPM1270 核心板、XC95288XL 核心板、EP2C5Q208 核心板、MAGIC3200 扩展板等。

第 9 章 组合逻辑电路实验：介绍门电路实验、全加器实验、2-4 译码器实验、4-2 编码器实验、数据选择器实验、数据比较器实验、显示译码器实验等。

第 10 章 时序逻辑电路实验：介绍触发器实验、分频器实验、移位寄存器实验、计数器实验、数字电子钟实验等。

第 11 章 PLD 设计实例：介绍 8×8 LED 点阵扫描、RS232 串口通信、数字电压表、红外线报警器、LCD1602 字符液晶显示、频率计等。

本书由常州工学院王建农、王鲲鹏、王伟共同编著，全书由王建农统稿。本书可以作为电子设计人员的自学和参考用书，也可以作为高等院校电子、电气、自动化、计算机等相关专业的培训教材。在书稿撰写、出版过程中，得到了成都云智优创科技有限公司余春涛工程师提供了资料和技术支持，在此表示衷心的感谢。由于作者水平有限、编著时间仓促，书中不足之处和错误在所难免，敬请广大读者批评指正，联系信箱：wangjncz@126.com。

作者

2015 年 10 月

第1章 EDA 技术概述

1.1 EDA 技术的涵义	1
1.2 EDA 技术的发展历程	2
1.3 EDA 技术的主要内容	2
1.3.1 可编程逻辑器件	2
1.3.2 硬件描述语言	3
1.3.3 EDA 软件开发工具	3
1.3.4 实验开发系统	3
1.4 数字系统的设计	3
1.4.1 数字系统的设计模型	3
1.4.2 数字系统的设计准则	4
1.4.3 数字系统的设计步骤	5
1.4.4 数字系统的设计方法	6
1.4.5 两种设计方法的比较	7
1.4.6 EDA 技术设计流程	8
1.5 EDA 技术的应用形式	9
1.6 EDA 技术的发展趋势	10
1.6.1 可编程逻辑器件发展趋势	10
1.6.2 开发工具的发展趋势	11

第2章 可编程逻辑器件 PLD

2.1 PLD 的发展历程	12
2.2 PLD 的分类	14
2.2.1 按 PLD 集成密度分类	14
2.2.2 按 PLD 编程方式分类	14
2.2.3 按 PLD 结构特点分类	15
2.3 阵列型 PLD 的结构	15
2.3.1 简单 PLD 的基本结构	15
2.4 现场可编程门阵列 FPGA	19
2.4.1 FPGA 的分类	19
2.4.2 FPGA 的基本结构	20
2.5 边界扫描测试技术	23

2.6 在系统编程 ISP	24
---------------	----

第3章 VHDL 语言

3.1 VHDL 语言概述	26
3.2 VHDL 程序结构	26
3.2.1 实体	28
3.2.2 结构体	32
3.2.3 块语句	34
3.2.4 进程	35
3.2.5 子程序	36
3.2.6 库、程序包和配置	40
3.3 VHDL 的语言要素	41
3.3.1 VHDL 语言的基本语法	41
3.3.2 数据对象	44
3.3.3 数据类型	46
3.3.4 运算操作符	50
3.3.5 属性	52
3.3.6 保留关键字	54
3.4 VHDL 的基本语句	54
3.4.1 顺序语句	54
3.4.2 并发语句	62
3.5 VHDL 的描述举例	65
3.5.1 VHDL 描述风格	65
3.5.2 组合逻辑电路描述举例	70
3.5.3 时序逻辑电路描述举例	73

第4章 Verilog HDL 语言

4.1 Verilog HDL 语言概述	79
4.1.1 Verilog HDL 的发展历史	79
4.1.2 Verilog HDL 和 VHDL 的比较	79
4.2 Verilog HDL 程序基本结构	80
4.2.1 Verilog HDL 程序基本结构	80
4.2.2 模块的结构	82
4.3 Verilog HDL 语言要素	84
4.3.1 标识符	84
4.3.2 常量、变量和数据类型	85
4.3.3 运算符及表达式	89
4.4 Verilog HDL 基本语句	95

4.4.1	赋值语句	96
4.4.2	块语句	98
4.4.3	条件语句	101
4.4.4	循环语句	105
4.4.5	结构说明语句	106
4.4.6	编译预处理	111
4.5	Verilog HDL 描述举例	115
4.5.1	Verilog HDL 描述风格	116
4.5.2	组合逻辑电路描述举例	118
4.5.3	时序逻辑电路描述举例	121

第5章 ISE 软件

5.1	ISE 软件主界面	124
5.2	ISE 软件设计流程	125
5.2.1	设计输入	126
5.2.2	综合优化	126
5.2.3	实现	126
5.2.4	仿真验证	127
5.2.5	编程配置	127
5.3	用 ISE 软件新建工程	127
5.4	原理图编辑设计方法	130
5.4.1	新建工程文件	131
5.4.2	新建原理图文件	131
5.4.3	基于 XST 的综合	137
5.4.4	基于 ISE 的仿真	140
5.4.5	基于 ISE 的实现	143
5.4.6	使用 Floorplan 分配引脚	143
5.4.7	使用 UCF 文件分配引脚	144
5.4.8	下载验证	145
5.5	文本编辑设计方法	147
5.5.1	新建工程文件	148
5.5.2	新建文本文件	148
5.5.3	代码模板的使用	149
5.6	混合编辑设计方法	151
5.6.1	新建顶层工程文件	151
5.6.2	编辑模块的 VHDL 程序并生成元件符号	151
5.6.3	设计顶层电路原理图	152
5.6.4	设计的实现	155

第6章 Quartus II 软件

6.1	Quartus II 软件主窗口	156
6.2	Quartus II 软件设计流程	157
6.2.1	设计输入	157
6.2.2	综合优化	158
6.2.3	布局布线	158
6.2.4	仿真验证	158
6.2.5	编程配置	158
6.3	用 Quartus II 软件新建工程	159
6.4	原理图编辑设计方法	162
6.4.1	新建工程文件	162
6.4.2	新建原理图文件	162
6.4.3	编译工程	166
6.4.4	新建仿真矢量波形文件	169
6.4.5	波形仿真	172
6.4.6	I/O 引脚分配	173
6.4.7	下载验证	175
6.5	文本编辑设计方法	177
6.5.1	新建工程文件	177
6.5.2	新建文本文件	177
6.5.3	编译工程	180
6.5.4	新建仿真矢量波形文件	180
6.5.5	波形仿真	182
6.5.6	I/O 引脚分配	183
6.5.7	下载验证	183
6.6	混合编辑设计方法	184
6.6.1	新建工程文件	184
6.6.2	新建文本文件	184
6.6.3	新建原理图文件	186
6.6.4	编译工程	187
6.6.5	I/O 引脚分配	187
6.6.6	下载验证	188

第7章 SOPC 设计入门

7.1	SOPC 概述	190
7.1.1	片上系统	190
7.1.2	可编程片上系统	190
7.2	NiosII 嵌入式处理器简介	191
7.2.1	Nios II 嵌入式处理器主要特性	192

7.2.2	Nios II 嵌入式处理器结构	193
7.2.3	Nios II 嵌入式处理器运行模式	194
7.2.4	寄存器文件	194
7.2.5	算术逻辑单元 ALU	195
7.2.6	异常和中断控制	196
7.2.7	存储器与 I/O 组织	196
7.3	Avalon 系统互连结构总线	198
7.3.1	Avalon 总线基本概念	199
7.3.2	Avalon 总线特点	201
7.3.3	Avalon 总线为外设提供的服务	201
7.3.4	Avalon 总线传输模式	202
7.4	HAL 系统库简介	202
7.4.1	HAL SOPC 系统的层次结构	202
7.4.2	HAL 系统库的特点	203
7.4.3	基于 HAL 系统库设计应用程序	204
7.5	SOPC 设计流程	204
7.5.1	SOPC 硬件设计流程	205
7.5.2	SOPC 软件设计流程	206
7.6	SOPC 设计举例	206
7.6.1	用 Quartus II 软件新建文件	206
7.6.2	用 SOPC Builder 软件生成硬件系统	206
7.6.3	用 Quartus II 软件处理硬件系统	211
7.6.4	用 Nios II IDE 软件设计应用程序	213

第 8 章 PLD 开发实验系统

8.1	PLD 开发实验系统的结构	221
8.2	EPM1270 核心板	221
8.3	XC95288XL 核心板	222
8.4	EP2C5Q208 核心板	222
8.5	MAGIC3200 扩展板	223

第 9 章 组合逻辑电路实验

9.1	实验 1 门电路实验	224
9.1.1	实验目的	224
9.1.2	实验设备	224
9.1.3	实验原理	224
9.1.4	实验步骤	225
9.1.5	实验结果	225
9.1.6	参考程序及引脚分配	225

9.2	实验 2 全加器实验	226
9.2.1	实验目的	226
9.2.2	实验设备	226
9.2.3	实验原理	226
9.2.4	实验步骤	227
9.2.5	实验结果	227
9.2.6	参考程序及引脚分配	228
9.3	实验 3 2-4 译码器实验	228
9.3.1	实验目的	228
9.3.2	实验设备	228
9.3.3	实验原理	229
9.3.4	实验步骤	229
9.3.5	实验结果	229
9.3.6	参考程序及引脚分配	230
9.4	实验 4 4-2 编码器实验	230
9.4.1	实验目的	230
9.4.2	实验设备	231
9.4.3	实验原理	231
9.4.4	实验步骤	231
9.4.5	实验结果	232
9.4.6	参考程序及引脚分配	232
9.5	实验 5 数据选择器实验	233
9.5.1	实验目的	233
9.5.2	实验设备	233
9.5.3	实验原理	233
9.5.4	实验步骤	233
9.5.5	实验结果	234
9.5.6	参考程序及引脚分配	234
9.6	实验 6 数据比较器实验	235
9.6.1	实验目的	235
9.6.2	实验设备	235
9.6.3	实验原理	235
9.6.4	实验步骤	236
9.6.5	实验结果	236
9.6.6	参考程序及引脚分配	236
9.7	实验 7 显示译码器实验	237
9.7.1	实验目的	237
9.7.2	实验设备	237
9.7.3	实验原理	238
9.7.4	实验步骤	238

9.7.5 实验结果	239
9.7.6 参考程序及引脚分配	239

第 10 章 时序逻辑电路实验

10.1 实验 8 触发器实验	241
10.1.1 实验目的	241
10.1.2 实验设备	241
10.1.3 实验原理	241
10.1.4 实验步骤	242
10.1.5 实验结果	242
10.1.6 参考程序及引脚分配	243
10.2 实验 9 分频器实验	243
10.2.1 实验目的	243
10.2.2 实验设备	244
10.2.3 实验原理	244
10.2.4 实验步骤	244
10.2.5 实验结果	244
10.2.6 参考程序及引脚分配	245
10.3 实验 10 移位寄存器实验	245
10.3.1 实验目的	245
10.3.2 实验设备	245
10.3.3 实验原理	246
10.3.4 实验步骤	246
10.3.5 实验结果	247
10.3.6 参考程序及引脚分配	247
10.4 实验 11 计数器实验	248
10.4.1 实验目的	248
10.4.2 实验设备	248
10.4.3 实验原理	248
10.4.4 实验步骤	249
10.4.5 实验结果	249
10.4.6 参考程序及引脚分配	250
10.5 实验 12 数字电子钟实验	251
10.5.1 实验目的	251
10.5.2 实验设备	251
10.5.3 实验原理	252
10.5.4 实验步骤	252
10.5.5 实验结果	253
10.5.6 数字电子钟 VHDL 参考程序	253

10.5.7 数字电子钟引脚分配	256
------------------------	-----

第 11 章 PLD 设计实例

11.1 实例 1 8×8LED 点阵扫描	257
11.1.1 实例现象	257
11.1.2 重点与难点	257
11.1.3 实例说明	257
11.1.4 实例 VHDL 参考程序	259
11.2 实例 2 RS232 串口通信	261
11.2.1 实例现象	261
11.2.2 重点与难点	261
11.2.3 实例说明	261
11.2.4 实例 VHDL 参考程序	262
11.3 实例 3 数字电压表	268
11.3.1 实例现象	268
11.3.2 重点与难点	268
11.3.3 实例说明	268
11.3.4 实例 VHDL 参考程序	269
11.4 实例 4 红外线报警器	274
11.4.1 实例现象	274
11.4.2 重点与难点	274
11.4.3 实例说明	274
11.4.4 实例 VHDL 参考程序	275
11.5 实例 5 LCD1602 字符液晶显示	276
11.5.1 实例现象	276
11.5.2 重点与难点	276
11.5.3 实例说明	276
11.5.4 实例 VHDL 参考程序	277
11.6 实例 6 频率计	284
11.6.1 实例现象	284
11.6.2 重点与难点	284
11.6.3 实例说明	284
11.6.4 实例 VHDL 参考程序	285
附录 1	288
附录 2	293
附录 3	297
参考文献	301

1.1 EDA 技术的涵义

电子设计自动化 (Electronic Design Automation, EDA) 是以计算机为工作平台, 以 EDA 软件工具为开发环境, 以 PLD 器件或者 ASIC 专用集成电路为目标器件实现电子系统设计的一种技术。EDA 涉及面广, 内容丰富, 理解各异, 有广义 EDA 技术和狭义 EDA 技术之分。

广义 EDA 技术是指以计算机和微电子技术为先导, 汇集了计算机图形学、数据库管理、图论和拓扑逻辑、编译原理、微电子工艺与结构学和计算数学等多种计算机应用学科最新成果的先进技术。

狭义 EDA 技术是指以大规模可编程逻辑器件为设计基础, 以硬件描述语言为系统逻辑描述的主要表达方式, 以计算机、大规模可编程逻辑器件的开发软件及实验开发系统为设计工具, 通过有关的开发软件, 自动完成用软件的方式设计的电子系统到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真, 直至完成对于特定目标芯片的适配编译、逻辑映射、编程下载等工作, 最终形成集成电子系统或专用集成芯片的一门新技术。

EDA 技术的发展使得硬件设计进入到一个新的阶段, 用 EDA 技术进行电子系统设计具有以下几个主要特征。

(1) 采用自上而下的设计方法。其基本思想是从系统总体要求出发, 各环节设计逐渐求精的过程。从系统的分解、模型的建立、门级模型的产生到最终的底层电路, 将设计内容逐步细化, 最后完成整体设计, 这是一种全新的设计思想与设计理念。

(2) 系统中采用可编程逻辑器件, 使系统具有很强的保密性, 在通信设备、计算机系统中, 这已经成为衡量系统先进性的一个标准。

(3) 利用 EDA 工具软件, 在设计的每个阶段都可以进行仿真, EDA 工具软件强大的逻辑仿真测试技术能够及时发现设计中的错误。

(4) 由于采用硬件描述语言设计电子系统的逻辑功能, 从而降低了对设计者硬件电路方面的知识要求, 由于采用软件方式设计硬件, 因而易于在各种可编程逻辑器件之间移植。并适合多个设计者分工合作, 协同设计, 大大缩短设计周期, 降低系统的成本。

(5) 系统可现场编程, 在线升级, 整个系统可集成在一个芯片上, 体积小、功耗低、可靠性高。

1.2 EDA 技术的发展历程

EDA 技术伴随着计算机、集成电路、电子系统设计的发展,经历了计算机辅助设计(Computer Assist Design, CAD)、计算机辅助工程设计(Computer Assist Engineering Design, CAE)和电子设计自动化(Electronic Design Automation, EDA)三个发展阶段。

(1) 20 世纪 70 年代为计算机辅助设计(CAD)阶段。

早期的电子系统硬件设计采用的是分立元件,随着集成电路的出现和应用,硬件设计大量选用中、小规模标准集成电路,设计师开始用计算机辅助进行电路原理图编辑、PCB 布局布线。

(2) 20 世纪 80 年代为计算机辅助工程设计 CAE 阶段。

随着计算机和集成电路的发展,EDA 技术进入到计算机辅助工程设计阶段。该阶段所推出的 EDA 工具则以逻辑模拟、定时分析、故障仿真、自动布局和布线为核心,重点解决电路设计没有完成之前的功能检测等问题。利用这些工具,设计师能在产品制作之前预知产品的功能与性能,能生成产品制造文件,使设计阶段对产品性能的分析前进了一大步。

(3) 20 世纪 90 年代以后为电子系统设计自动化 EDA 阶段。

为了满足千差万别的系统用户提出的设计要求,最好的办法是由用户自己设计集成电路芯片,把想设计的电子系统直接设计在芯片上。微电子技术的发展,特别是可编程逻辑器件的发展,使得微电子厂家可以为用户提供各种规模的可编程逻辑器件,使设计者通过设计芯片实现电子系统功能。

这个阶段发展起来的 EDA 工具,可将原来设计师从事的许多高层次设计工作由 EDA 工具来完成,如可以将用户要求转换为设计技术规范,有效地处理可用的设计资源与理想的设计目标之间的矛盾,按具体的硬件、软件和算法分解设计等。设计师可以在较短的时间内利用 EDA 工具,通过一些简单的标准化设计过程,利用微电子厂家提供的设计库来完成电子系统的设计与验证。EDA 阶段设计师逐步从使用硬件转向设计硬件,从单个电子产品开发转向系统级电子产品开发。

1.3 EDA 技术的主要内容

EDA 技术的主要内容包括可编程逻辑器件、硬件描述语言、软件开发工具和实验开发系统四个部分,利用 EDA 技术可以进行电子系统的设计。

1.3.1 可编程逻辑器件

可编程逻辑器件(PLD)是一种由用户编程以实现某种逻辑功能的新型逻辑器件,常用的 PLD 主要有 CPLD 和 FPGA 二类器件。随着 EDA 技术的发展,CPLD 和 FPGA 器件的应用已十分广泛,它们将成为电子设计领域的重要角色。

CPLD 在结构上主要由可编程逻辑宏单元,可编程输入/输出单元和可编程内部连线三个部分构成。FPGA 在结构上主要由可编程逻辑单元,可编程输入/输出单元和可编程连线三个部分构成。

高集成度、高速度和高可靠性是 CPLD/FPGA 最明显的特点,其时钟延时可小至纳秒级。

结合其并行工作方式，在超高速应用领域和实时测控方面有着非常广阔的应用前景。

1.3.2 硬件描述语言

常用的硬件描述语言有 VHDL、Verilog、ABEL 等。

VHDL：作为 IEEE 的工业标准硬件描述语言，在电子工程领域，已成为事实上的通用硬件描述语言。

Verilog HDL：支持的 EDA 工具较多，适用于 RTL 级和门电路级的描述，其综合过程较 VHDL 稍简单，但其在高级描述方面不如 VHDL。

ABEL：一种支持各种不同输入方式的 HDL，被广泛用于各种可编程逻辑器件的逻辑功能设计，由于其语言描述的独立性，因而适用于各种不同规模的可编程器件的设计。

1.3.3 EDA 软件开发工具

目前主流的可编程逻辑器件厂家的 EDA 软件开发工具有 Altera 的 Quartus II、Xilinx 的 ISE 和 Lattice 的 ispLEVER 等。这三种软件的基本功能相同，主要区别是所面向的目标器件不同，性能各有优劣。

1.3.4 实验开发系统

实验开发系统一般包括以下模块。

- (1) 实验或开发所需的各类基本信号发生模块，包括时钟、脉冲、高低电平；
- (2) FPGA/CPLD 输出信息显示模块，包括数码显示、发光管显示、声响指示等；
- (3) 监控程序模块，提供“电路重构软配置”；
- (4) 目标芯片适配座以及上面的 FPGA/CPLD 目标芯片和编程下载电路；
- (5) EDA 实验开发的外围资源。

实验开发系统主要供数字系统功能验证之用。

1.4 数字系统的设计

电子系统可分为模拟系统、数字系统及数模混合系统三种，无论哪一种电子系统，都是能够完成某种任务的电子设备。

数字系统实现的技术很多，一般而言，可以分为以下几种。

- (1) 可编程逻辑器件 (PLD)
- (2) 单片机 (MCU)
- (3) 数字信号处理器 (DSP)
- (4) 嵌入式系统 (Embedded System)

在数字系统设计时，应该根据不同的应用场合、成本和设计的难度来决定使用合适的设计技术。

1.4.1 数字系统的设计模型

数字系统是指以离散形式表示的、交互式的、具有存储、传输、信息处理能力的逻辑子

系统的集合。

用于描述数字系统的模型有多种，各种模型描述数字系统的侧重点也不同。图 1-1 为一种普遍采用的模型，这种模型根据数字系统的定义，将整个系统划分为两个模块或两个子系统：数据处理子系统和控制子系统。

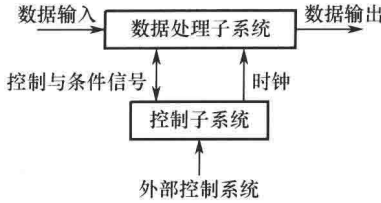


图 1-1 数字系统的设计模型

数据处理子系统由存储器、运算器、数据选择器等功能电路组成，主要完成数据的采集、存储、运算和传输。在控制子系统（或称控制器）发出的控制信号作用下，数据处理子系统与外界进行数据交换、数据的存储和运算等操作。数据处理子系统将接收由控制器发出的控制信号，同时将自己的操作进程或操作结果作为条件信号传送给控制器。

控制子系统是执行数字系统算法的核心，具有记忆功能，因此控制子系统是时序系统。控制子系统由组合逻辑电路和触发器组成，与数据处理子系统共用时钟。

把数字系统划分成数据处理子系统和控制子系统进行设计，能帮助设计者有层次地理解和处理问题，进而获得清晰、完整、正确的电路图，采用该模型的优点如下。

- （1）把数字系统划分为控制子系统和数据处理子系统两个主要部分，使设计者面对的电路规模减小，二者可以分别设计。
- （2）由于数字系统中控制子系统的逻辑关系比较复杂，将其独立划分出来后，可突出设计重点和分散设计难点。
- （3）当数字系统划分为控制子系统和数据处理子系统后，逻辑分工清楚，各自的任务明确。

1.4.2 数字系统的设计准则

进行数字系统设计时，通常需要考虑多方面的条件和要求，如设计的功能和性能要求，元器件的资源分配和设计工具的可实现性，系统的开发费用和成本等。虽然具体设计的条件和要求千差万别，实现的方法也各不相同，但数字系统设计还是具备一些共同的方法和准则的。

1. 分割准则

自顶向下的设计方法或其他层次化的设计方法，需要对系统功能进行分割，然后用逻辑语言进行描述。分割过程中，若分割过粗，则不易用逻辑语言表达；分割过细，则带来不必要的重复和繁琐。

2. 系统的可观测性

在系统设计中，应该同时考虑功能检查和性能的测试，即系统观测性的问题。一些有经验的设计者会自觉地在设计系统的同时设计观测电路，即观测器，指示系统内部的工作状态。

建立观测器应遵循以下原则：具有系统的关键点信号，如时钟、同步信号和状态等信号；具有代表性的节点和线路上的信号；具备简单的“系统工作是否正常”的判断能力。