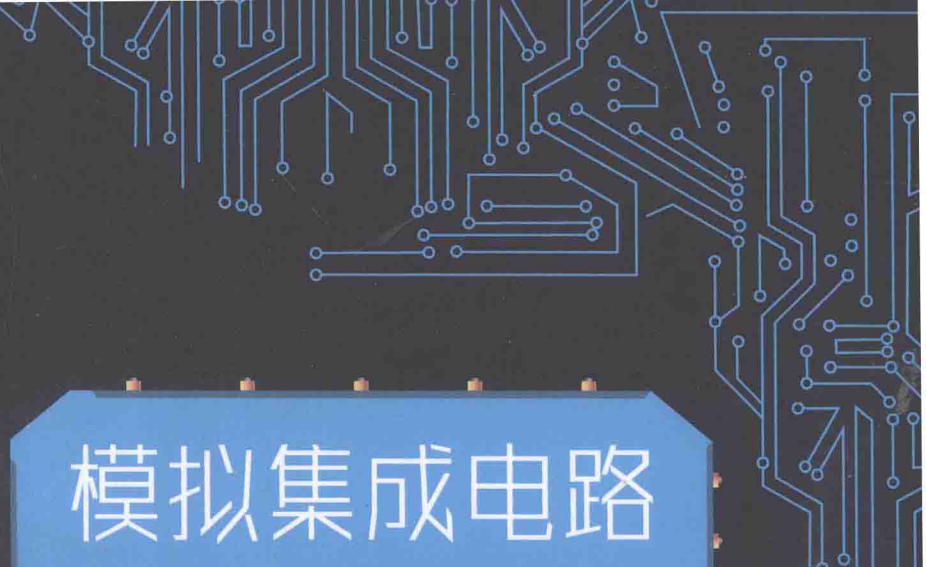
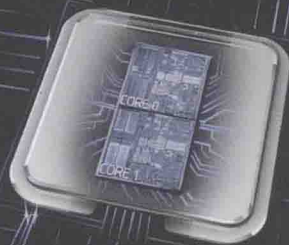




新
编

模拟集成电路
原理与应用

曹新亮 编著



WUHAN UNIVERSITY PRESS

武汉大学出版社

新编模拟集成电路原理与应用

曹新亮 编著



WUHAN UNIVERSITY PRESS

武汉大学出版社

图书在版编目(CIP)数据

新编模拟集成电路原理与应用/曹新亮编著. —武汉:武汉大学出版社, 2015. 9
ISBN 978-7-307-16862-6

I. 新… II. 曹… III. 模拟集成电路—电路设计—高等学校—教材 IV. TN431.102

中国版本图书馆 CIP 数据核字(2015)第 222750 号

责任编辑:蔡 巍

责任校对:王小倩

装帧设计:张希玉

出版发行:武汉大学出版社 (430072 武昌 珞珈山)

(电子邮件:whu_publish@163.com 网址:www.stmpress.cn)

印刷:虎彩印艺股份有限公司

开本:787×1092 1/16 印张:12.25 字数:304 千字

版次:2015 年 9 月第 1 版 2015 年 9 月第 1 次印刷

ISBN 978-7-307-16862-6 定价:39.00 元

版权所有,不得翻印;凡购买我社的图书,如有质量问题,请与当地图书销售部门联系调换。

前 言

模拟电路和数字电路是电子技术的基石。随着集成电路技术的发展,模拟集成电路产品日新月异,为电子系统模块化设计提供了便利,促使电子产品日趋小型化。但是,在教学过程中发现,学生对数字集成电路的理解与应用相对容易掌握,而对模拟集成电路的理解与应用就相对困难一些,特别是对电流模集成电路缺乏深入的理解,直接影响到模拟集成电路的正确应用。

本书是为了适应电子信息工程、通信工程、自动化、机械电子工程等专业本科学生模拟集成电路原理与应用教学的需要而编写的。全书分为六个部分,共 12 章:第一部分包括第 1 章模拟集成电路基础和第 2 章集成电路的偏置电路,讲述双极型和 MOS 集成器件、电路的电流偏置和基准电压偏置;第二部分包括第 3 章集成放大电路和第 5 章集成跨导运算放大器,讲述可等效为不同受控源的多种集成放大电路;第三部分包括第 4 章集成模拟乘法器、第 6 章电流模电路、第 7 章集成有源滤波器和第 9 章集成信号发生器,讲述由集成放大电路组成的模拟实用电路,以及电流模集成电路的相关理论和基本电流模电路的结构与应用;第四部分为第 10 章集成稳压电源,简要介绍了三端线性稳压器和开关电源;第五部分包括第 8 章集成开关电路和第 11 章数模、模数转换器,讲述混合集成电路基础;第六部分为第 12 章集成电路设计与仿真软件——Hspice 仿真环境简介,介绍 Hspice 集成电路设计与仿真软件。本书内容可根据学时安排和要求进行取舍或作为自学章节。本书原理简明、应用实例具有代表性,适用于非电子类弱电专业学生,建议 36~48 学时。

本书在编写过程中,吸收了编者在模拟集成电路设计方面的部分成果,并参考了众多的网络课件和相关教材的内容。

本书获得延安大学学术专著与教材出版项目(2014CB-15)经费、陕西高等教育教学改革研究项目(13BY53)经费及延安大学回校博士科研启动基金项目(YDK2011-07)经费的资助。

在此,对这些从事模拟集成电路设计与教学工作的同仁和经费支持单位表示诚挚的感谢!

由于模拟集成电路技术发展迅速,新型电路结构不断涌现,加之编者学识有限,选材内容和叙述介绍定有欠妥之处,甚至出现错误,恳请广大读者批评指正。

编著者

2015 年 6 月

目 录

1 模拟集成电路基础	1
1.1 模拟集成电路中元件的特殊性	1
1.2 集成晶体管基础	1
2 集成电路的偏置电路	9
2.1 偏置电路简介	9
2.2 恒流源电路	9
2.3 电流基准电路	13
2.4 基准电压源电路	14
3 集成放大电路	19
3.1 有源负载放大电路	19
3.2 双端输入的差动放大器	23
3.3 集成运算放大器	37
4 集成模拟乘法器	46
4.1 模拟乘法器的基本概念与特性	46
4.2 单片集成模拟乘法器	47
4.3 集成模拟乘法器的应用	47
5 集成跨导运算放大器	52
5.1 跨导运算放大器概述	52
5.2 CMOS 跨导运算放大器	53
5.3 跨导运算放大器的基本应用电路	57
6 电流模电路	64
6.1 电流模的概念	64
6.2 跨导线性的基本概念和跨导线性环路	65
6.3 由跨导线性环路构成的电流模电路举例	67
6.4 含电压源的跨导线性电路分析	71
6.5 扩展跨导线性电路	72
6.6 电流传输器	73
6.7 电流反馈型集成运算放大器	79
7 集成有源滤波器	83
7.1 概述	83
7.2 低通滤波器	87
7.3 高通滤波器	91
7.4 带通滤波器	93

7.5	带阻滤波器	96
7.6	可编程滤波器	99
8	集成开关电路	102
8.1	概述	102
8.2	开关电容电路	104
8.3	开关电容电路分析方法	111
8.4	开关电流电路	115
8.5	开关电容电路和开关电流电路的比较	121
9	集成信号发生器	125
9.1	集成正弦波发生器	125
9.2	张弛振荡器	130
10	集成稳压电源	135
10.1	固定稳压的三端线性集成稳压器	135
10.2	三端可调输出稳压器	140
10.3	开关型稳压电源	146
11	数模、模数转换器	153
11.1	D/A 转换器	153
11.2	A/D 转换器	161
11.3	技术应用	171
12	集成电路设计与仿真软件——Hspice 仿真环境简介	176
12.1	Hspice 基础知识	176
12.2	输入网表文件	177
12.3	电路的分析类型描述语句	179
12.4	输出格式描述语句	180
12.5	控制语句和 option 语句	181
12.6	仿真控制和收敛	182
12.7	输入语句	183
12.8	统计分析仿真	183
12.9	Hspice 仿真示例	184
12.10	Hspice 做电路仿真时容易出现的错误	188
	参考文献	190

1 模拟集成电路基础

自从 1958 年美国的得克萨斯仪器公司(TI)发明了世界上第一块集成电路块后,模拟集成电路伴随着半导体集成电路工艺的发展及各种模拟电路应用的普及得到迅速发展。目前,模拟集成电路种类繁多,根据面向应用的领域可分为通用模拟集成电路和专用模拟集成电路;按照被处理的信号频率可分为低频模拟集成电路和高频模拟集成电路,如果电路处理的信号频率属于射频(radio frequency, RF)范围,这类高频模拟集成电路又称为 RF 模拟集成电路。本章内容只限于低频通用模拟集成电路基础知识的讲述。

1.1 模拟集成电路中元件的特殊性

采用集成电路标准工艺制造出来的元器件,与分立器件相比有它的一些特点。可归纳如下:

① 元器件的绝对精度不高,受温度影响大,但在同一硅片上用相同的工艺制造出来的元器件性能比较一致,或者说元件的对称性较好。与电路中的同类元器件都置于同一温度环境中,此类元器件的温度对称性较好。

② 集成阻容元件之值不宜过大,太大或太小工艺上不易制造。一般电阻在几十欧到几十千欧;电容一般小于 100 pF。

③ 大电感不易制造,一般尽量避免使用大电感。非用不可的情况下,也只限于微亨以下。大电感的使用通常留有外接引脚。

④ 纵向 NPN 管的 β 值较大,而横向 PNP 管的 β 值很小,但其 PN 结耐压高。

在各种集成元器件中,纵向 NPN 管占用面积小,性能好,而电阻、电容占用面积大,且范围窄,因此在集成电路的设计中,除考虑上述特点以外,还尽量用 NPN 管而少用电阻、电容。这样,集成电路构成的电路与分立元器件构成的电路相比,就有相当大的差别。

1.2 集成晶体管基础

1.2.1 集成晶体管的工艺结构

1. 集成双极型晶体管的工艺结构

在有些模拟集成电路中,要求采用互补双极型晶体管。因此,有必要在标准的 NPN 管制造工艺条件下,在同一块基片上同时制作 PNP 管。这样的 PNP 管有水平 PNP 管和衬底 PNP 管两种,结构如图 1-1 所示。衬底 PNP 管是从隔离槽 P^+ 上引出集电极,这是一种纵向管,即载流子沿纵向运动。由于基区宽度可准确控制使其非常薄,因此 β 值较大。但是由于隔离槽只能接在电路中电位最负端,因此它的应用局限性很大。横向 PNP 管中空穴沿水平方向由发射区经基区流向集电极。由于制造工艺的限制,基区宽度不可能很小,故其 β 值很低(典型值

为1~5),但它的发射结和集电结都有较高的反向击穿电压。在集成电路的设计中,往往把横向 PNP 管和纵向 PNP 管巧妙地接成复合组态,形成性能优良的各种放大电路。

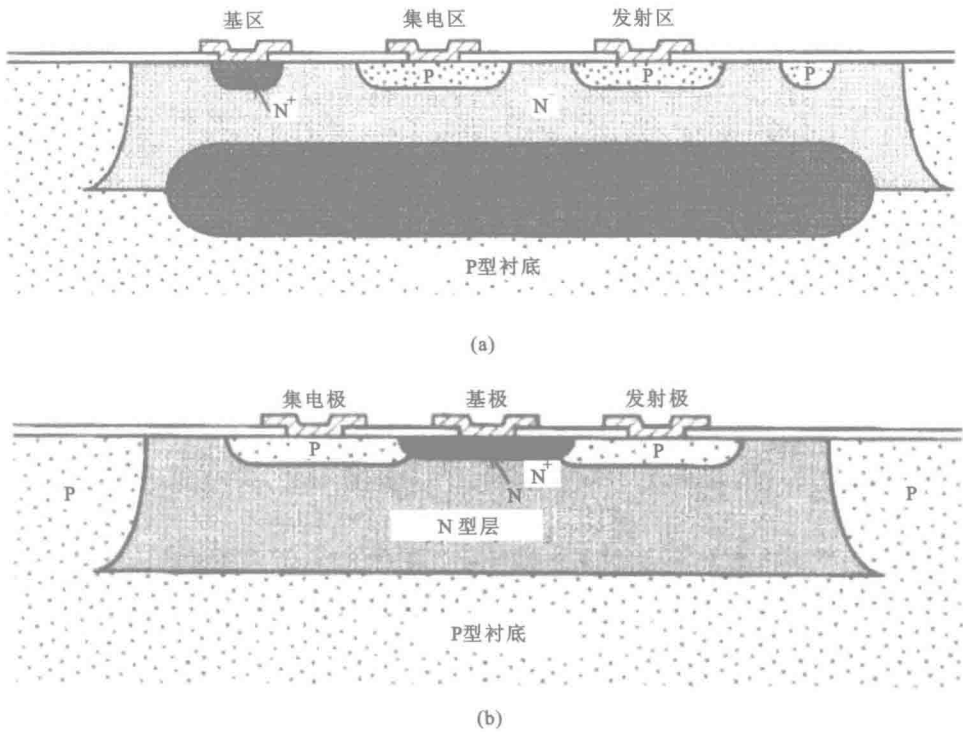


图 1-1 两种 PNP 管结构图

(a) 水平 PNP 管;(b) 衬底 PNP 管

集成电路的设计与制造允许对晶体管发射极与集电极进行特殊处理,可以很方便地制成多发射极管或多集电极管。

多发射极管的结构图和符号如图 1-2 所示,这种管子在数字电路中有着广泛的应用。

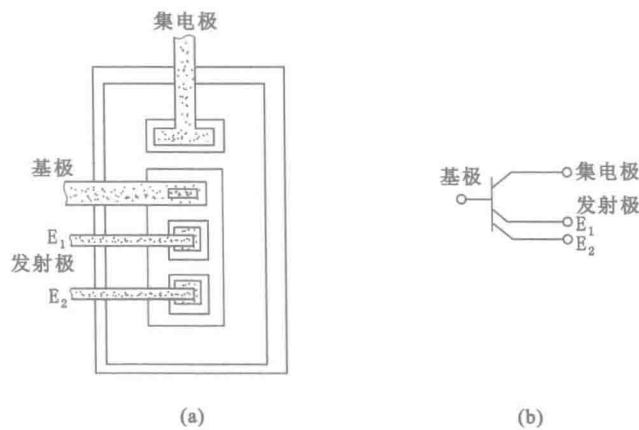


图 1-2 多发射极管的结构图和符号

(a) 顶视结构图;(b) 符号

具有两个集电极的横向 PNP 管的结构图和符号如图 1-3 所示,多集电极管的各个集电极电流之比取决于对应的集电结面积之比。

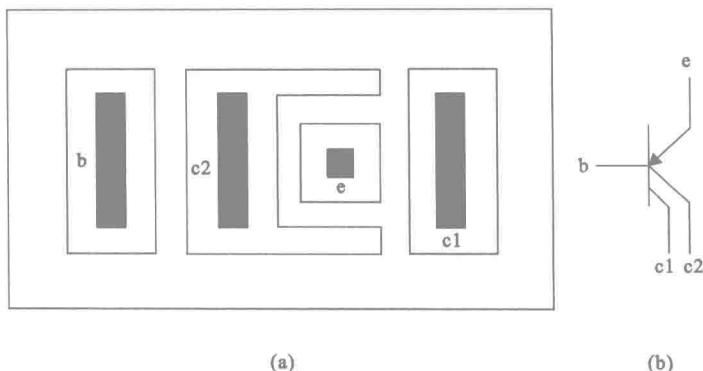


图 1-3 具有两个集电极的横向 PNP 管的结构图和符号

(a) 顶视结构图;(b) 符号

2. 集成 MOS 管的工艺结构

绝缘栅场效应管又叫作 MOS 场效应管(即金属-氧化物-半导体场效应管)。如图 1-4(a)所示,在一块掺杂浓度较低的 P 型硅衬底上,用光刻、扩散工艺制作两个高掺杂浓度的 N^+ 区,并用金属铝引出两个电极,分别作漏极 d 和源极 s。然后在半导体表面覆盖一层很薄的二氧化硅(SiO_2)绝缘层,在漏极、源极间的绝缘层上再装上一个铝电极,作为栅极 g。另外在衬底上也引出一个电极 B,这就构成了一个 N 沟道增强型 MOS 管。改变各区域掺杂杂质类型则可构成一个 P 沟道增强型 MOS 管,如图 1-4(b)所示。显然它们的栅极与其他电极间是绝缘的。图 1-4(c)所示为 NMOS 管的代表符号,代表符号中的箭头方向表示由 P(衬底)指向 N(沟道)。P 沟道增强型 MOS 管的箭头方向与上述相反,如图 1-4(d)所示。

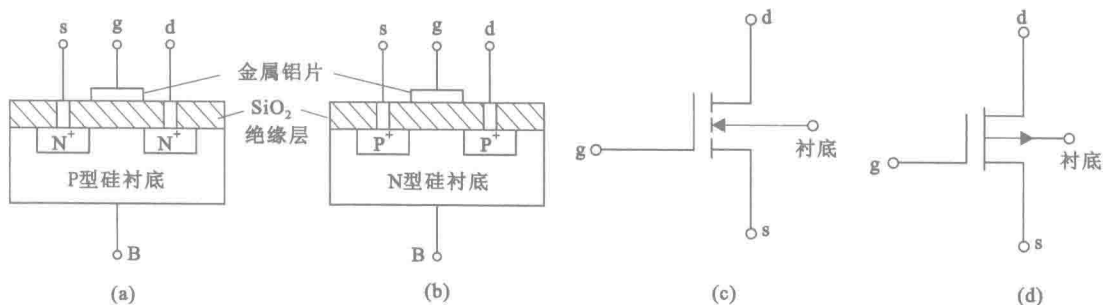


图 1-4 MOS 场效应管的结构和符号

(a) NMOS 场效应管的结构;(b) PMOS 场效应管的结构;

(c) NMOS 管的代表符号;(d) PMOS 管的代表符号

因为栅极与其他电极隔离,所以栅极是利用感应电荷的多少来改变导电沟道去控制漏源电流的。MOS 管的导电沟道由半导体表面的场效应形成。给 PMOS 栅极加有负电压,而 N 型硅衬底加有正电压。由于铝栅极和 N 型硅衬底间电场的作用,使绝缘层下面的 N 型硅衬底表面的电子被排斥,而带正电的空穴被吸引到表面上来。于是在 N 型硅衬底的表面薄层形成空穴型号的 P 型层(称为反型层),它把漏源两极的 P^+ 区连接起来,构成漏源间的导电沟道。沟道的宽窄由电场强弱控制。MOS 管的栅极与源极绝缘,基本不存在栅极电流,输入电阻非常高。

1.2.2 集成晶体管的小信号模型

1. 双极晶体管的小信号模型

对于工作在正常范围内的双极晶体管的简单小信号模型,集电极电流与 BE 结电压呈指数关系:

$$I_C = I_S \exp \frac{V_{BE}}{V_{TH}} \tag{1-1}$$

跨导 g_m 定义为当 V_{CE} 为常数时 I_C 随 V_{BE} 的变化。从式(1-1)可得:

$$g_m = \frac{dI_C}{dV_{BE}} = \frac{I_C}{V_{TH}} \tag{1-2}$$

集电极电流的微分 $\Delta I_C = i_c$ 可以近似等于 g_m 倍的 BE 结电压微分 $\Delta V_{BE} = v_{be}$,用小写字母表示小变化。

$$i_c = g_m v_{be} \tag{1-3}$$

这里 i_c 和 v_{be} 分别为小信号的集电极电流和 BE 结电压。

其他一些小信号参数如图 1-5 所示; r_π 和 r_o 分别为晶体管输入、输出阻抗。

$$r_\pi = \frac{\partial V_{BE}}{\partial I_B} = \frac{\partial V_{BE}}{\partial I_C} = \frac{\partial I_C}{\partial I_B} \tag{1-4}$$

$$r_\pi = \frac{\beta}{g_m} \tag{1-5}$$

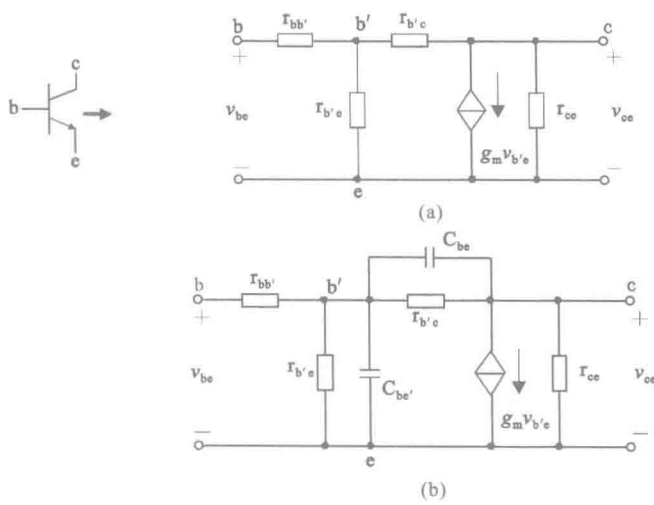


图 1-5 双极晶体管低频小信号模型
(a) 低频混合 π 型模型;(b) 高频混合 π 型模型

晶体管输出阻抗 r_o 描述了在 V_{BE} 为常数时 I_C 随 V_{CE} 的变化。从图 1-6 可以看出,当晶体管偏置在 $I_C=0.1\text{ mA}$ 且 $V_{CE}=6\text{ V}$ 时的状态时,若 V_{BE} 保持不变, I_C 随 V_{CE} 的变化可以由斜率为常数的 V_{BE} 曲线来描述。这些曲线最后相交于 V_{CE} 轴的同一点上,称为厄尔利电压—— V_A 。 V_{BE} 的斜率常数为:

$$g_o = \frac{I_C}{V_A + V_{CE}} \tag{1-6}$$

由于 V_A 通常略大于 V_{CE} :

$$r_0 = \frac{1}{g_0} \approx \frac{V_A}{I_C} \quad (1-7)$$

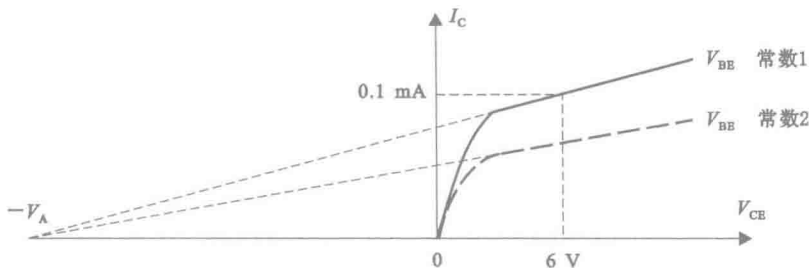


图 1-6 双极晶体管输出特性

增大晶体管上的电压 V_{CE} 可以导致晶体管电流 I_C 增大,其物理原因是基区宽度减小。由于 V_{CE} 增大,集-基 PN 结上的反向电压增大,集-基耗尽层延伸到基区,有效地减小了基区宽度。由于集电极电流随基区宽度增大而减小,故而集电极电流增大。

2. MOS 管的模型

(1) MOS 管的大信号模型

MOS 管的大信号(直流)特性可以用它的电流方程来描述。以 N 沟道增强型 MOS 管为例,特性曲线和电流曲线如图 1-7 所示。

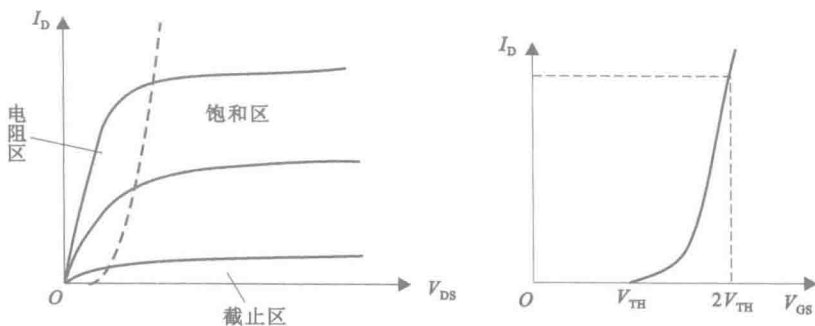


图 1-7 特性曲线和电流曲线

如果栅源偏置电压 V_{GS} 大于 MOS 管的阈值电压 V_{TH} ,则在 P 型硅衬底的表面由于静电感应会产生大量的电子,形成导电沟道。当漏区相对于源区加一正电压 V_{DS} 时,在器件内部的沟道中就会产生电流 I_D 。

MOS 管的工作状态可分为三个区,即电阻区(线性区)、饱和区和截止区。

- ① 截止区: $V_{GS} < V_{TH}$ 。此时不能产生导电沟道,漏极电流 $I_D = 0$ 。
- ② 电阻区: $V_{GS} > V_{TH}$ 且 $V_{DS} < V_{GS} - V_{TH}$ 。

$$I_D = \frac{K'W}{2L} [2(V_{GS} - V_{TH})V_{DS} - V_{DS}^2] \quad (1-8)$$

其中, W 是沟道宽度, L 是沟道长度, V_{TH} 是阈值电压, $K' = \mu C_0$ 称为跨导参数, μ 是载流子的沟道迁移率, C_0 是单位电容的栅电容。

③ 饱和区: $V_{GS} > V_{TH}$ 且 $V_{DS} > V_{GS} - V_{TH}$ 。临界饱和条件为 $V_{DS} = V_{GS} - V_{TH}$, 临界饱和时的漏极电流为:

$$I_D = \frac{K'W}{2L}(V_{GS} - V_{TH})^2 \quad (1-9)$$

在饱和区, V_{DS} 增大时, I_D 几乎不变, 所以式(1-9)也是饱和区漏极电流的一般公式。

当考虑到沟道长度调变效应之后, 饱和区的 MOS 管漏极电流为:

$$I_D = \frac{K'W}{2L}(V_{GS} - V_{TH})^2(1 + |\lambda V_{DS}|) \quad (1-10)$$

其中, λ 为沟道长度调制系数, 对于长度为 L 的 MOS 管, 其大信号特性可近似认为 λ 是常数, 且只取决于生产工艺, 而与 I_D 无关。

(2) MOS 管的小信号模型

输入信号的幅度与电源电压相比较一般很小, 它在直流偏置工作点附近变化时, 可以近似认为器件工作在线性区间。大信号特性可以确定器件的直流工作点, 小信号特性可以用来设计器件和电路的性能。

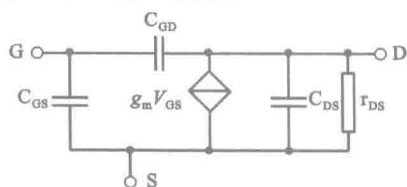


图 1-8 MOS 管的小信号模型

MOS 管的小信号模型可以直接由直流模型得出。在大多数应用中, MOS 管被偏置在饱和区工作, 考虑到栅源、栅漏及漏源之间的寄生电容, MOS 管的饱和区小信号模型如图 1-8 所示。

$$g_m = \frac{\partial I_D}{\partial V_{GS}} \quad (1-11)$$

其中, g_m 为跨导, 表征输入电压对输出电流的控制能力。

对于在饱和区工作的模型参数, 应用式(1-9)和式(1-11)得:

$$g_m = \sqrt{\frac{2K'W}{L}} |I_D| \quad (1-12)$$

其中, I_D 是漏极的直流电流。

当电路在低频工作时, 可以不考虑这些寄生电容的影响, 此时的小信号等效电路如图 1-9 所示。

为了描述 MOS 器件的模型, 先需明确 MOS 管的一些非理想因素概念。

① 沟道长度调制。

工作在饱和状态(恒流区)的小尺寸器件显示漏电流随漏源电压增大而增大, 这将导致沟道长度 L 减小。引入沟道长度调制系数 λ 进行描述。

当 $V_{GS} > V_{TH}$ 及 $V_{GS} < V_{TH}$ 时, 漏电流在线性区的方程为:

$$I_{DS} = K_p \frac{W}{L - 2LD} \left(V_{GS} - V_{TH} - \frac{V_{DS}}{2} \right) V_{DS} (1 + \lambda V_{DS}) \quad (1-13)$$

其中, L 是沟道长度, LD 是侧扩散深度, $K_p = \mu_n C_{ox}$ 为跨导系数, μ_n 为电子迁移率, C_{ox} 为单位面积上栅到沟道的电容, V_{TH} 是阈值电压。漏和源的侧扩散使沟道长度减小了 $2LD$ 。

在饱和(恒流区)时, 漏电流为:

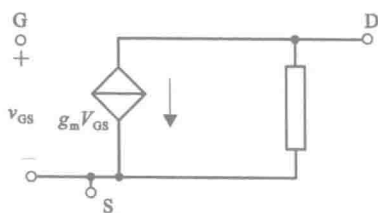


图 1-9 不考虑电容等影响的小信号等效电路

$$I_{DS} = \frac{K_P}{2} \frac{W}{L - 2LD} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS}) \quad (1-14)$$

其中, λ 近似等于随漏源电压以线性函数变化的增量。

② 势垒降低。

势垒是一个用来描述阈值电压随晶体管减小而减小的现象。当晶体管长度减小时, 源处的耗尽区所占沟道的相对长度变大, 这就增加了表面势能, 从而沟道更易于吸引电子, 就电子而言, 势垒降低, 有效地减小了阈值电压。

③ 速度饱和。

外电场作用加速载流子运动, 加速的载流子与晶格的碰撞减小了它们的运动速度。小尺寸器件速度饱和可模型化为与漏源电压成反比的迁移率:

$$\mu = \frac{\mu_0}{1 + \frac{V_{DS}}{V_{SAT}}} \quad (1-15)$$

其中, μ_0 是低电压迁移率, V_{SAT} 是迁移率降低 50% 时的漏源电压。

④ 热载流子效应。

尽管速度饱和机制限制了载流子漂移速度只能接近于热速度。在小尺寸器件中处于强场部分载流子的能量较平均热能大, 称这部分载流子为“热载流子”。热载流子激发产生漏-衬底电流、栅电流和阈值电压的改变, 使得器件随时间的流逝而退化。

⑤ 迁移率起伏。

在 MOS 管中, 陷于表面状态的电荷和陷于氧化层中的电荷存在一个附加的库仑扩散, 且粗糙的表面也会扩散载流子, 当栅电压增大时, 载流子电子被吸引到表面附近, 而表面粗糙度对迁移率有较大的影响。迁移率随栅电压增大而减小。影响标准电场的漏电压也会将电子拉到表面, 漏电压增大, 则标准电场减小, 将电子拉离表面并增大迁移率。

对于工作在饱和状态下的 MOS 管简单小信号模型如图 1-8 所示。忽略高阶项, 该模型由四个参数特征表示: g_m 、 g_{mb} 、 r_o 和 C_{GS} 。饱和区内 I_D 关于 V_{DS} 的方程:

$$I_D = \frac{W}{L} \frac{K_P}{2} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS}) \quad (1-16)$$

其中, λ 为沟道调制效应系数。跨导 g_m 可以由式(1-16)得到:

$$g_m = \frac{dI_D}{dV_{GS}} = \frac{W}{L} K_P (V_{GS} - V_{TH}) = \sqrt{\frac{W}{L} 2I_D K_P} \quad (1-17)$$

其中, W 和 L 为晶体管的宽和长, V_{TH} 为阈值电压。

输出电导为:

$$g_o = \frac{1}{r_o} = \frac{\partial I_D}{\partial V_{DS}} = \frac{W}{L} \frac{K_P}{2} (V_{GS} - V_{TH})^2 \lambda \approx \lambda I_D \quad (1-18)$$

$$r_o = \frac{1}{\lambda I_D} \quad (1-19)$$

如图 1-10 所示, 模型中存在一个附加的电流源, 它可以解释体电压对漏电流的影响。衬底又称“背栅”, 对于这里考虑到的 MOS 管来说, 当衬底到源极的电压增大时, 就阈值电压减小的情况而言, 阈值电压对于体到源电压的依赖称为“体效应”。阈值电压:

$$V_{TH} = V_{T0} + \gamma \sqrt{2\Phi_f - V_{BS}} - \sqrt{2\Phi_f}$$

(1-20)

其中, V_{T0} 是零偏置时的阈值电压。

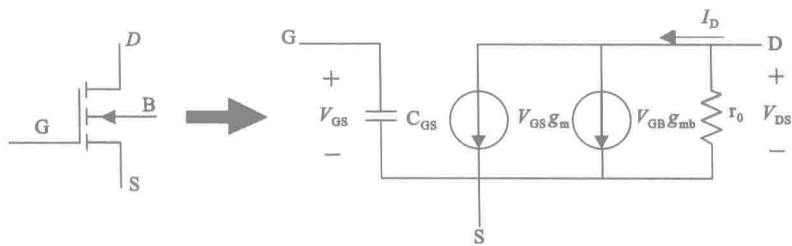


图 1-10 MOS 晶体管及考虑非理想因素小信号模型

体跨导 g_{mb} 描述了漏电流随体电压变化的变化。

$$\frac{\partial I_D}{\partial V_{BS}} = \frac{\partial I_D}{\partial V_{TH}} \frac{\partial V_{TH}}{\partial V_{BS}}$$

(1-21)

$$\frac{I_D}{\partial V_{TH}} = -g_m$$

(1-22)

$$g_{mb} = \frac{g_m \gamma / 2}{\sqrt{2\Phi_f V_{BS}}}$$

(1-23)

如果衬底相对于源极电压维持在一个恒电压下,由于衬底到源极的电压变化及 g_{mb} 可以认为是零,因而漏电流也没有变化。

思考题与习题

- 1.1 简述 MOS 器件的物理结构、工作原理,并作其小信号等效电路。
- 1.2 随着工艺水平的提高,可以实现越来越小的 MOS 器件沟道长度 L 。对于模拟电路而言,是否沟道的长度越小其性能越好? 为什么? 试举例说明。
- 1.3 沟道长度调制效应及衬底调制效应对电路有什么影响? 在电路设计中应如何考虑?
- 1.4 什么叫作短沟效应?

2 集成电路的偏置电路

2.1 偏置电路简介

由于偏置电路决定电路的工作情况,因此,掌握偏置电路是十分关键的。集成电路与分立元件电路的偏置有着很大的区别。

① 分立元件电路中的偏置电路,如常用的分压式电流负反馈电路,不适用于单片集成电路。主要原因如下:

a. 分立元件电路的偏置取决于各电阻元件的绝对值,而单片集成电路中,电阻元件的绝对误差大。

b. 单片集成电路中,电阻元件的取值范围受到限制,采用偏置取决于电阻元件绝对值的电路,将使偏置电流的取值范围受限制。

c. 分立元件电路中的偏置电路所需的大电容无法集成在单片集成电路中。

因此必须另行设计适用于集成电路的偏置电路。

② 用于单片集成电路中的偏置电路,充分利用了集成工艺的下述特点:

a. 可以大量采用有源元件。

b. 电路中器件的特性、电阻元件值的匹配和跟踪性能良好。

c. 热耦合紧密。

d. 可以控制器件的版图和尺寸,以满足偏置的某种需要。

这里将介绍集成电路的偏置电路的一些基本原理。

2.2 恒流源电路

恒流源可以为各种放大电路提供偏流以稳定其静态工作点,又可以作为其有源负载,以提高放大倍数。

根据镜像电流源(又称电流镜)的不同结构特点和作用,电流镜可分为以下几类,如图 2-1 所示。

2.2.1 简单的电流镜

图 2-2(b)所示是 MOS 管结构的简单电流镜电路。 M_1 的漏-栅电压为零;因此,漏极沟道并没有形成,这样如果阈值电压为正,MOS 管就会工作在放大区或饱和区。虽然 MOS 管没有任何类似于二极管的特性, M_1 仍然被称为二极管连接。假设 M_2 同样工作在放大区,两个 MOS 管都有有限的输出电阻。那么就要受控于 V_{GS2} ,由 KVL 定律得出 $V_{GS2} = V_{GS1}$ 。忽略沟道长度调制效应,可以写出:

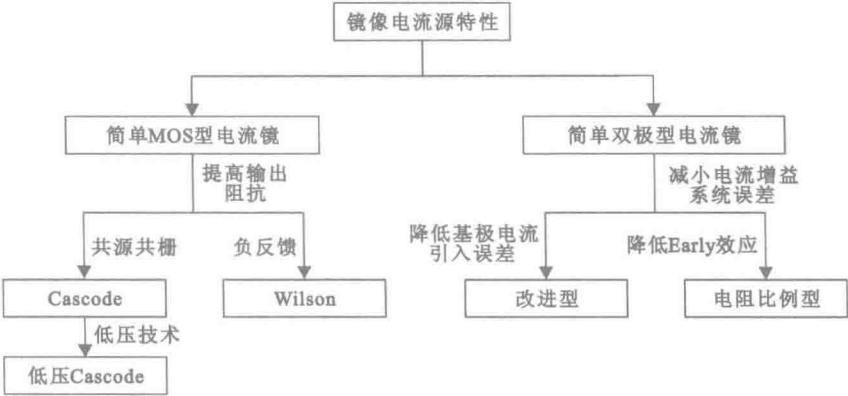


图 2-1 电流镜分类

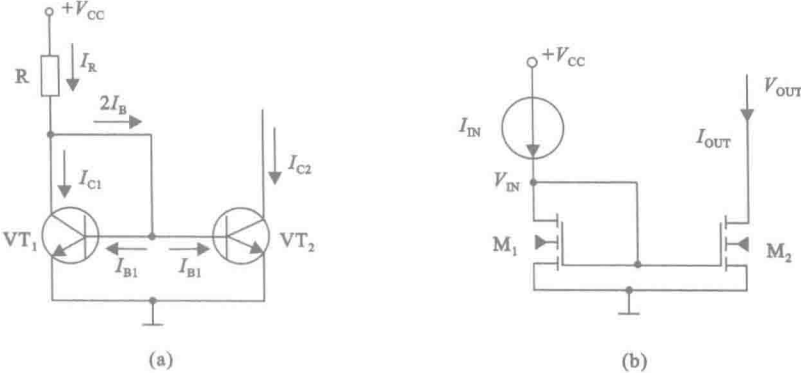


图 2-2 简单的电流镜

(a) 简单双极型电流镜；(b) 简单 MOS 型电流镜

$$I_{IN} = \frac{1}{2} \mu_n C_{ox} \frac{W_1}{L_1} (V_{GS} - V_{TH})^2 \tag{2-1}$$

$$I_{OUT} = \frac{1}{2} \mu_n C_{ox} \frac{W_2}{L_2} (V_{GS} - V_{TH})^2 \tag{2-2}$$

电流比例关系：

$$\alpha = \frac{I_{OUT}}{I_{IN}} = \frac{\frac{W_2}{L_2}}{\frac{W_1}{L_1}} \tag{2-3}$$

该电路的一个关键特性是：它可以精确地复制电流而不受工艺和温度的影响。 I_{OUT} 与 I_{IN} 的比值由器件尺寸的比率决定，该值可以控制在合理的精度范围内。电流镜中的所有晶体管通常都采用相同的栅长，以减小由于源漏区边缘扩散(LD)所产生的误差。

考虑沟道长度调制效应，可以得出：

$$I_{OUT} = \frac{1}{2} \frac{W_2}{L_2} (V_{IN} - V_{TH})^2 (1 + \lambda V_{OUT}) \tag{2-4}$$

输出电流会随着输出电压的变化而变化。

$$R_O = \left(\frac{\partial I_{OUT}}{\partial V_{OUT}} \right)^{-1} = \frac{1}{\lambda V_{OUT}} = r_{o2} \tag{2-5}$$

