

中国电子教育学会高教分会推荐  
高等学校应用型本科“十三五”规划教材



- 对传统教材庞大的内容体系进行整合与删减，突出实践和应用
- 用Proteus仿真工具对具体电路进行分析和设计

# 基于Proteus的 数字电路分析与设计

主 编 朱清慧 李定珍  
副主编 尉乔南 张 燕

中国电子教育学会高教分会推荐  
高等学校应用型本科“十三五”规划教材

# 基于 Proteus 的 数字电路分析与设计

主 编 朱清慧 李定珍  
副主编 尉乔南 张 燕

西安电子科技大学出版社

## 内 容 简 介

本书图文并茂、深入浅出地介绍了数字电路的有关知识。全书共分为9章,第1~4章为基础知识部分,主要介绍数字系统的概念、数制与码制、门电路以及组合逻辑代数;第5章为组合逻辑电路分析与设计,以Proteus为平台,以实际器件应用电路为载体进行电路分析;第6章和第7章分别为锁存器和触发器、时序逻辑电路的分析与设计,同样以Proteus为平台,介绍实际器件应用案例;第8章为脉冲波形发生器,介绍数字电路时钟波形的产生以及波形的整形;第9章介绍了模-数和数-模转换器。

本书可作为应用型本科院校计算机、机械、电子类专业学生的数字电子技术基础教程,也可作为教师的教学参考用书,同时也可供从事电子线路设计的工程技术人员学习和参考。

## 图书在版编目(CIP)数据

基于 Proteus 的数字电路分析与设计/朱清慧,李定珍主编. —西安:西安电子科技大学出版社,2016.9

高等学校应用型本科“十三五”规划教材

ISBN 978-7-5606-4211-6

I. ①基… II. ①朱… ②李… III. ①数字电路—电路分析—计算机辅助设计—应用软件 ②数字电路—电路设计—计算机辅助设计—应用软件 IV. ①TN79

中国版本图书馆 CIP 数据核字(2016)第 183591 号

策 划 李惠萍 戚文艳

责任编辑 唐小玉 戚文艳

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfxb001@163.com

经 销 新华书店

印刷单位 陕西大江印务有限公司

版 次 2016年9月第1版 2016年9月第1次印刷

开 本 787毫米×1092毫米 1/16 印张 19.5

印 数 1~3000册

字 数 455千字

定 价 35.00元

ISBN 978-7-5606-4211-6/TM

**XDUP 4503001-1**

\*\*\* 如有印装问题可调换 \*\*\*

**西安电子科技大学出版社**  
**高等学校应用型本科“十三五”规划教材**  
**编审专家委员会名单**

**主任:** 鲍吉龙(宁波工程学院副院长、教授)

**副主任:** 彭 军(重庆科技学院电气与信息工程学院院长、教授)

张国云(湖南理工学院信息与通信工程学院院长、教授)

刘黎明(南阳理工学院软件学院院长、教授)

庞兴华(南阳理工学院机械与汽车工程学院副院长、教授)

**电子与通信组**

**组长:** 彭 军(兼)

张国云(兼)

**成员:** (成员按姓氏笔画排列)

王天宝(成都信息工程学院通信学院院长、教授)

安 鹏(宁波工程学院电子与信息工程学院副院长、副教授)

朱清慧(南阳理工学院电子与电气工程学院副院长、教授)

沈汉鑫(厦门理工学院光电与通信工程学院副院长、副教授)

苏世栋(运城学院物理与电子工程系副主任、副教授)

杨光松(集美大学信息工程学院副院长、教授)

钮王杰(运城学院机电工程系副主任、副教授)

唐德东(重庆科技学院电气与信息工程学院副院长、教授)

谢 东(重庆科技学院电气与信息工程学院自动化系主任、教授)

湛腾西(湖南理工学院信息与通信工程学院教授)

楼建明(宁波工程学院电子与信息工程学院副院长、副教授)

**计算机大组**

**组长:** 刘黎明(兼)

**成员:** (成员按姓氏笔画排列)

刘克成(南阳理工学院计算机学院院长、教授)

毕如田(山西农业大学资源环境学院副院长、教授)

向 毅(重庆科技学院电气与信息工程学院院长助理、教授)

李富忠(山西农业大学软件学院院长、教授)

张晓民(南阳理工学院软件学院副院长、副教授)  
何明星(西华大学数学与计算机学院院长、教授)  
范剑波(宁波工程学院理学院副院长、教授)  
赵润林(山西运城学院计算机科学与技术系副主任、副教授)  
黑新宏(西安理工大学计算机学院副院长、教授)  
雷 亮(重庆科技学院电气与信息工程学院计算机系主任、副教授)

#### 机电组

组 长：庞兴华(兼)

成 员：(成员按姓氏笔画排列)

丁又青(重庆科技学院机械与动力工程学院副院长、教授)  
王志奎(南阳理工学院机械与汽车工程学院系主任、教授)  
刘振全(天津科技大学电子信息与自动化学院副院长、副教授)  
何高法(重庆科技学院机械与动力工程学院院长助理、教授)  
胡文金(重庆科技学院电气与信息工程学院系主任、教授)

# 前 言

本书作者根据多年的数字电子技术理论和实践教学体会,从实际应用的角度出发,以培养学生能力为目标,通过丰富的、有代表性的设计实例,介绍了数字电路的一般分析方法以及先进的设计思路和手段,有较强的实用性。本书的特点是各知识点系统、全面,但又简洁、重点突出。书中集合了时下流行的先进的设计工具及器件,结合丰富翔实的例子,使读者不必去翻阅大量的资料便可获益匪浅。和传统数字电子技术教程不同的是,本书对数字电子技术庞大的内容体系作了整合和增减,以理论知识够用、突出实践和应用为主,按照64学时来安排教学内容,使教材内容与课堂讲授学时相一致,尽量做到知识点明了,重点突出,便于学生课下阅读和掌握。本书以Proteus软件为仿真工具,对书中的具体电路进行了分析和设计,过程和结果清晰明了,更容易被学生接受,也便于学生课后自主学习,进一步提高学生的学习兴趣和积极性。此外,为了帮助学生更好地理解并巩固所学内容,基本上每章后都附有少量习题。同时,为了引导和增加学生对专业英语的学习兴趣,各章节标题及正文中的关键词都加注了英文翻译。

全书共分9章。第1章为数字系统的概念,对全书涉及的基本概念和常识先做一个简要介绍,以帮助读者建立并理解数字系统的基本概念,更好地学习后续章节内容。第2章介绍数制与码制,对二进制、八进制、十六进制数制以及常用编码进行了系统介绍。第3章是门电路,重点介绍了常用门电路结构及其逻辑功能,力求全面认知门电路种类,但不强调知识的深度。除了基本门电路结构和功能的讲解,也简要介绍了OC门、传输门和三态门,对门电路的驱动负载能力及相关参数计算等作了删减。第4章是组合逻辑代数,主要介绍了组合逻辑电路的分析、设计步骤和工具等。第5章是组合逻辑电路分析与设计,借助前几章的基础知识和Proteus仿真,对组合逻辑电路进行了分析与设计,重点是常用中规模集成器件的应用。第6章是锁存器和触发器,介绍了几种常用锁存器和触发器的工作原理、功能及应用,为时序逻辑电路的学习打下了基础。第7章介绍了时序逻辑电路的分析与设计,以同步时序逻辑电路的分析与设计为主,异步时序逻辑电路只简单介绍了分析方法,同时对常用集成计数器和移位寄存器的功能进行了列表对比和实例仿真分析。第8章介绍了脉冲波形发生器,主要讲述数字电路常用的时钟波形发生电路原理,以555定时器和单稳态器件74121为主,分别介绍了单稳态触发器和施密特触发器等。第9章是模-数和数-模转换器,重点介绍了ADC和DAC的工作原理、主要参数、主流器件和应用电路仿真。

本书的编者都是长期从事数字电子技术教学工作的一线老教师,编写本书的一个重要出发点就是希望在有限的学时内,让学生学到最有用的知识。根据教学大纲要求,对一些传统教材中没有学时讲授、内容偏深的面向考研的知识点做了大胆删减。同时,对后续专业课有可能学到或一些专业不需要掌握的内容也做了删减,比如FPGA和半导体存储器

等。本书强调实际器件的外特性描述及应用,比如第5章、第7章和第9章,分别对集成组合逻辑器件和时序逻辑器件、模-数和数-模转换器件进行了应用电路仿真、同类器件性能对比分析等。同时,书中删减了陈旧的知识点和过时的器件,尽量以当前主流器件为主,比如删减了应用不广泛的主从触发器和CMOS4000系列器件等;能用实例仿真说明的,尽量不用过多的文字去阐述,做到眼见为实。

本书由南阳理工学院朱清慧教授策划、组织、编写和审定,南阳理工学院的李定珍教授、尉乔南博士、张燕博士分别编写和校对了相关内容。具体编写分工如下:朱清慧编写了第1章、第3章和第9章,李定珍编写了第5章、第6章和第7章,尉乔南编写了第2章、第4章和第8章。

衷心期望本书能够对读者的日常学习、工作等方面有所帮助,能提高其数字电路的分析设计能力,同时也真诚欢迎读者对本书的疏漏与错误给予批评和指正。

本书课件和部分 Proteus 仿真图(\*.DSN)可从西安电子科技大出版社网站下载。

编者  
2016年6月

# 目 录

第 1 章 数字系统的概念(Concept of Digital System) .....	1
1.0 概述(Introduction) .....	1
1.1 数字量和模拟量(Digital Quantity and Analog Quantity) .....	1
1.1.1 模拟量和模拟电信号(Analog Quantity and Analog Signal) .....	1
1.1.2 数字量和数字电信号(Digital Quantity and Digital Signal) .....	2
1.2 二进制数、逻辑电平和数字波形(Binary Numbers, Logic Levels and Digital Waveforms) .....	2
1.2.1 二进制数(Binary Numbers) .....	2
1.2.2 逻辑电平(Logic Levels) .....	2
1.2.3 数字波形(Digital Waveforms) .....	3
1.3 数据传输(Data Transmission) .....	4
1.4 基本逻辑运算(Basic Logic Operation) .....	5
1.5 基本逻辑功能(Basic Logic Function) .....	8
1.5.1 比较功能(Comparison Function) .....	8
1.5.2 算术功能(Arithmetic Function) .....	8
1.6 数字集成电路(Digital Integrated Circuit) .....	12
1.6.1 集成芯片封装(IC Package) .....	12
1.6.2 管脚序号(Pin Numbering) .....	13
1.6.3 集成电路分类(Integrated Circuit Classification) .....	13
1.6.4 集成电路技术(Integrated Circuit Technology) .....	14
第 2 章 数制与码制(The Numeration System and Code System) .....	15
2.0 概述(Introduction) .....	15
2.1 十进制数(Decimal Numbers) .....	15
2.2 二进制数(Binary Numbers) .....	16
2.2.1 二进制的表示方式(Binary Representations) .....	16
2.2.2 二进制的优点(Advantages of Binary) .....	16
2.2.3 二进制的波形图(Binary Waveform) .....	17
2.3 十进制-二进制转换(Decimal to Binary Conversion) .....	17
2.3.1 整数部分(Integral Part) .....	17
2.3.2 小数部分(Decimal Part) .....	18
2.4 十进制算术运算(Binary Arithmetic Operation) .....	19
2.4.1 二进制加法(Binary Addition) .....	19
2.4.2 二进制减法(Binary Subtraction) .....	20



2.4.3	二进制乘法和除法(Binary Multiplication and Division)	20
2.5	二进制数的反码和补码(One's Complement and Two's Complement of Binary Numbers)	21
2.5.1	有符号数(Signed Numbers)	21
2.5.2	反码和补码(One's Complement and Two's Complement)	21
2.5.3	补码的运算(Operation of Two's Complement)	23
2.5.4	溢出(Overflow)	24
2.6	八进制数(Octal Numbers)	24
2.6.1	八进制数的表示方法(Representation of Octal Numbers)	24
2.6.2	八进制数与二进制数、十进制数之间的转换(Conversion of Octal Numbers into Binary Numbers & Conversion of Octal Numbers into Decimal Numbers)	25
2.7	十六进制数(Hexadecimal Numbers)	25
2.7.1	十六进制数的表示方法(Representation of Hexadecimal Numbers)	25
2.7.2	十六进制数与二进制数、十进制数之间的转换(Conversion of Hexadecimal Numbers into Binary Numbers & Conversion of Hexadecimal Numbers into Decimal Numbers)	26
2.8	BCD 码(Binary-Coded Decimal)	26
2.9	格雷码和 ASCII 码(Gray Code and ASCII Code)	28
2.9.1	格雷码(Gray Code)	28
2.9.2	ASCII 码(ASCII Code)	29
	习题(Exercises)	30
<b>第 3 章</b>	<b>门电路(Gate Circuit)</b>	<b>32</b>
3.0	概述(Introduction)	32
3.1	三极管的基本开关电路(Basic Switching Circuit of Triode)	32
3.1.1	双极型三极管的基本开关电路(Basic Switching Circuit of BJT)	32
3.1.2	MOSFET 基本开关电路(MOSFET Basic Switching Circuit)	34
3.1.3	TTL 和 CMOS 的逻辑电平标准(Standard of TTL & CMOS Logic Levels)	35
3.2	TTL 门电路的工作原理(Working Principle of TTL Gate Circuit)	35
3.2.1	TTL 反相器(TTL Inverter)	35
3.2.2	TTL 与非门(TTL AND-NOT Gate)	37
3.2.3	其它 TTL 门电路(Other TTL Gate Circuits)	39
3.3	CMOS 门电路(CMOS Gate Circuit)	41
3.3.1	CMOS 基本逻辑门电路(CMOS Basic Logic Gate Circuit)	41
3.3.2	带缓冲器的 CMOS 门电路(CMOS Gate Circuit with Buffer)	43
3.4	其它功能门电路(Gate Circuits of Other Functions)	44

3.4.1	CMOS 传输门(CMOS Transmission Gate)	44
3.4.2	三态门(Three-state Gate)	45
3.4.3	集电极开路门(Open Collector Gate)	46
3.5	数字集成芯片实用常识(Practical Common Sense of Digital Integrated Chip)	48
3.5.1	数字集成芯片分类及命名(Classification and Nomenclature of Digital Integrated Chip)	48
3.5.2	数字集成芯片管脚的处理(Processing of Digital Integrated Chip Pin)	49
	习题(Exercises)	50
<b>第 4 章</b>	<b>组合逻辑代数(Combined Logic Algebra)</b>	<b>54</b>
4.0	概述(Introduction)	54
4.1	布尔运算的定律和法则(Laws and Rules of Boolean Operation)	54
4.1.1	基本公式(Basic Formulas)	54
4.1.2	常用公式(Common Formulas)	56
4.1.3	逻辑代数的基本定理(Fundamental Theorem of Logical Algebra)	57
4.2	逻辑函数及其表示方法(Logic Function & It's Representation)	58
4.2.1	逻辑函数(Logic Function)	58
4.2.2	逻辑函数的表示方法(Representation of Logic Function)	59
4.2.3	逻辑函数形式的转换(Conversion of Logic Function Forms)	60
4.2.4	标准与或式和标准或与式(Standard AND-OR Form & Standard OR-AND Form)	63
4.2.5	逻辑函数形式的变换(Variation of Logic Function Forms)	67
4.3	逻辑函数的化简方法(Approaches of Logic Function Simplification)	67
4.3.1	公式法化简(Simplifying Logic Algebra through Laws and Rules)	67
4.3.2	卡诺图法化简(Simplifying Logic Algebra through Karnaugh Maps)	70
4.4	具有约束的逻辑函数的化简(Simplification of Logic Function with Constraint)	77
4.4.1	约束项和约束条件(Constraint Term and Constraint Condition)	77
4.4.2	具有约束的逻辑函数的公式法化简(Simplification of Logic Function with Constraints through Laws and Rules)	78
4.4.3	具有约束的逻辑函数的卡诺图法化简(Simplification of Logic Function with Constraints through Karnaugh Maps)	79
	习题(Exercises)	80
<b>第 5 章</b>	<b>组合逻辑电路分析与设计(Analysis and Design of Combinational Logic Circuit)</b>	<b>86</b>
5.0	概述(Introduction)	86

5.1 组合逻辑电路的分析和设计方法(Analysis and Design Method of Combinational Logic Circuit )	86
5.1.1 组合逻辑电路的分析方法(Analysis Method of Combinational Logic Circuit )	87
5.1.2 组合逻辑电路的设计方法(Design Method of Combinational Logic Circuit )	89
5.2 常用组合逻辑集成芯片(Common Combinational Logic Integrated Chip )	93
5.2.1 编码器(Encoder)	93
5.2.2 译码器(Decoder)	102
5.2.3 数据分配器(Demultiplexer)	116
5.2.4 数据选择器(Multiplexer)	118
5.2.5 加法器(Adder)	128
5.2.6 全减器(Full Subtractor)	135
5.2.7 数据比较器(Data Comparator)	136
5.3 组合逻辑电路中的竞争和冒险(Competition and Adventure in Combinational Logical Circuit)	140
5.3.1 产生竞争和冒险的原因(Causes of Competition and Adventure)	140
5.3.2 消除竞争和冒险的方法(Methods of Clearing Competition and Adventure)	142
5.4 总结(Summary)	143
习题(Exercises)	144
<b>第 6 章 锁存器和触发器(Latches and Flip-Flops)</b>	<b>149</b>
6.0 概述(Introduction)	149
6.1 SR 锁存器(SR Latch)	149
6.1.1 低电平输入有效的 SR 锁存器(SR Latch with Low Active Input Level)	150
6.1.2 高电平输入有效的 SR 锁存器(SR Latch with High Active Input Level)	152
6.1.3 SR 锁存器的应用(Application of SR Latch)	153
6.2 触发器(Flip-Flops)	154
6.2.1 电平触发的触发器(Level Triggered Flip-Flops)	154
6.2.2 脉冲触发的触发器(Pulse Triggered Flip-Flops)	158
6.2.3 边沿触发的触发器(Edge Triggered Flip-Flops)	161
6.2.4 触发器功能汇总(Function Summary of Flip-Flops)	164
6.3 总结(Summary)	170
习题(Exercises)	170

<b>第 7 章 时序逻辑电路的分析与设计(Analysis and Design of Sequential Logic Circuit)</b>	
.....	174
7.0 概述(Introduction) .....	174
7.1 时序逻辑电路的分析方法(Analysis Methods of Sequential Logic Circuit) .....	176
7.1.1 同步时序逻辑电路的分析方法(Analysis Methods of Synchronous Sequential Logic Circuit) .....	176
7.1.2 异步时序逻辑电路的分析方法(Analysis Methods of Asynchronous Sequential Logic Circuit) .....	180
7.2 计数器(Counters) .....	182
7.2.1 异步计数器(Asynchronous Counter) .....	183
7.2.2 同步计数器(Synchronous Counter) .....	188
7.2.3 加/减计数器(Up/Down Counter) .....	199
7.2.4 任意进制计数器的集成芯片连接(Connection of Module-N Counter with Integrated Chip) .....	202
7.3 寄存器和移位寄存器(Register and Shift Register) .....	212
7.3.1 寄存器(Register) .....	212
7.3.2 移位寄存器(Shift Register) .....	214
7.4 环形计数器和扭环形计数器(Ring Counter and Twisted-Ring Counter) .....	221
7.4.1 环形计数器(Ring Counter) .....	221
7.4.2 扭环形计数器(Twisted-Ring Counter) .....	225
7.5 时序逻辑电路的设计方法(Design Methods of Sequential Logic Circuit) .....	227
7.5.1 顺序脉冲发生器的设计(Design of Sequence Pulse Generator) .....	227
7.5.2 序列信号发生器的设计(Design of Sequence Signal Generator) .....	231
7.5.3 同步时序逻辑电路的设计方法(Design Methods of Synchronous Sequential Logic Circuit) .....	233
7.5.4 异步时序逻辑电路的设计方法(Design Methods of Asynchronous Sequential Logic Circuit) .....	237
7.6 总结(Summary) .....	241
习题(Exercises) .....	242
<b>第 8 章 脉冲波形发生器(Pulse Waveform Generator)</b> .....	247
8.0 概述(Introduction) .....	247
8.1 施密特触发器(Schmitt Trigger) .....	247
8.1.1 门电路组成的施密特触发器(Schmitt Trigger with Gate Circuit) .....	248
8.1.2 CMOS 集成施密特触发器(Integrated Schmitt Trigger with CMOS) .....	250
8.1.3 施密特触发器的应用(Application of Schmitt Trigger) .....	251
8.2 555 定时器(555 Timer) .....	255
8.2.1 555 定时器的工作原理(Working Principle of 555 Timer) .....	256
8.2.2 用 555 定时器构成的多谐振荡器(Multi-Vibrator with 555 Timer) .....	257

8.2.3	用 555 定时器构成的单稳态触发器(Mono-Stable Stable Trigger with 555 Timer)	259
8.2.4	用 555 定时器构成的施密特触发器(Schmitt Trigger with of 555 Timer)	262
8.3	集成单稳态触发器(Integrated Mono-Stable Trigger)	263
8.3.1	用 CMOS 门电路组成的微分型单稳态触发器(Differential Mono-Stable Trigger Composed of CMOS Gate Circuit)	264
8.3.2	集成单稳态触发器(Integrated Mono-Stable Multi-Vibrator)	266
	习题(Exercises)	272
<b>第 9 章 模-数和数-模转换器(Analog to Digital and Digital to Analog Converters)</b>		
		276
9.0	概述(Introduction)	276
9.1	A/D 转换器(Analog to Digital Convertors)	276
9.1.1	A/D 转换器的基本原理(Basic Principle of A/D Converter)	276
9.1.2	A/D 转换器精度与转换速度(Precision and Speed of A/D Converter)	281
9.2	A/D 转换器的应用与仿真(Application and Simulation of A/D Converter)	282
9.2.1	八位单极性并行输出 ADC0808(ADC0808 with Unipolar Voltage Input and Parallel Output of Eight Bits)	282
9.2.2	双通道串行输出 ADC0832(ADC0832 with Dual Channels Input and Serial Output)	284
9.2.3	双极性 A/D 转换器(A/D Converter with Bipolar Voltage Input)	286
9.3	D/A 转换器(Digital to Analog Converter)	287
9.3.1	权电阻网络 D/A 转换器(D/A Converter with Weight Resistance Network)	288
9.3.2	倒 T 型电阻网络 D/A 转换器(D/A Converter with Inverted T Type Resistor Network)	289
9.3.3	权电流型 D/A 转换器(D/A Converter with Power Current Mode)	290
9.3.4	D/A 转换器的转换精度(Conversion Accuracy of D/A Converter)	292
9.4	D/A 转换器的应用与仿真(Application and Simulation of D/A Converter)	292
9.4.1	DAC0832	292
9.4.2	DAC0808	294
	习题(Exercises)	295
<b>参考文献</b>		300

# 第 1 章 数字系统的概念

## (Concept of Digital System)

### 1.0 概述(Introduction)

数字计算机(Digital Computer)的概念可以追溯到 19 世纪。19 世纪 30 年代,英国数学家、发明家兼机械工程师查尔斯·巴贝奇制造了一台小型计算机,能进行 8 位数的某些运算,后来又设计了一台容量为 20 位的计算机。1941 年,第一台具有真正功能的数字计算机在哈佛大学建成,不过它是机电的,而不是电子的。1946 年,随着一台由真空管电路实现的叫 ENIAC(Electronic Numerical Integrator and Calculator, 电子数字积分计算机)的电子数字计算机的出现,现代数字电子学拉开了序幕。



数字这一词语来源于计算机执行操作的方法——通过计算来实现。多年以来,数字电子学的应用一直被定义在计算机系统。今天,数字技术在很多领域都取得了广泛的应用,如电视机、通信系统、雷达、航海和导航系统、军事系统、医疗设备、工业过程控制和消费类电子产品。数字技术已经由真空管、分离元件晶体管发展到了复杂集成电路,一些集成电路甚至包含上百万个晶体管。

### 1.1 数字量和模拟量

#### (Digital Quantity and Analog Quantity)

在电子线路中,通常把输入量分为模拟量和数字量两类。模拟电子技术主要研究以模拟量为输入信号的电路及其性能,而数字电子技术则重点研究以数字量作为输入信号的器件及电路性能。

#### 1.1.1 模拟量和模拟电信号(Analog Quantity and Analog Signal)

模拟量是在时间上具有连续变化值的量,而数字量是具有一组分离值的量。自然界中出现的多数能够测量的量都是模拟量,比如气温变化就是一个连续范围的值。在某一天,温度不会瞬间从  $20^{\circ}\text{C}$  变到  $21^{\circ}\text{C}$ ,在这之间还可能存在无限的变化值,比如从  $20.1^{\circ}\text{C}$  到  $20.11^{\circ}\text{C}$  等,只是没有用足够精确的测量仪器进行测量。

常见的正弦波就是一个典型的模拟电信号。在任意小的时间分隔点,纵轴都会有一个

值相对应,即在时间上是连续变化的。

### 1.1.2 数字量和数字电信号(Digital Quantity and Digital Signal)

当我们在一天 24 小时的每个整点来采集气温数值时,只能得到 24 个分离的温度值,这样就把模拟量数字化了。但每个时间点所对应的温度值并不是数字量,还需要把每个值用代码(通常是二进制)表示后才能转换为真正的数字量。比如 20℃,我们可以用二进制数表示为 10100。模拟量转换为标准数字量必须经过采样、量化和编码三个过程。

在电子系统应用中,数字量比模拟量具有一定优势。一方面,数字量在处理和传输过程中会比模拟量更有效、更可靠;另一方面,数字量在需要存储的场合具有更多优点。如把音乐转换为数字信号时,可以对其进行压缩和复制而不丧失原有的保真度,这是模拟量远不能达到的。

## 1.2 二进制数、逻辑电平和数字波形 (Binary Numbers, Logic Levels and Digital Waveforms)

要了解数字量和数字电路,首先要弄清二进制数、逻辑电平和数字波形三个概念。

### 1.2.1 二进制数(Binary Numbers)

我们在日常生活中常用的是十进制数,而在数字系统中则主要用的是二进制数。二进制数只计两个数便进位,如从最低位 LSB(Least Significant Bit)开始计数——0、1,然后向高一位进 1,接着最低位重新从 0 开始计数;每计 2 个数便向上一位进 1,而上一位每计到 1 后也要向它的上一位进 1,依次类推。不同于十进制数每位有 10 个数字,二进制数每位只有 0 和 1 两个数字。二进制数字可以有 很多位,但不再称作个位、十位、百位等,而是称作  $2^0$  位、 $2^1$  位…… $2^n$  位等。因此,无论二进制、八进制、十进制或十六进制数,都是由位和权来构成的。0、1 是二进制数的位(Bit), $2^0, 2^1, \dots, 2^n$  等是二进制数的权(weight),不同的位在不同的权上所表示的大小也不同。

常用的二进制数字有 8 位、16 位、32 位等,也分别被称为字节(byte)、字(word)、双字(double word)等。二进制数 00010011、0000100011010000,请大家想想:它们对应的十进制数是多少?分别应被称为什么?

### 1.2.2 逻辑电平(Logic Levels)

在数字电路以及数字计算机中,二进制数中的位 0 和 1 是通过逻辑电平来表示的,那么什么是逻辑和逻辑电平呢?这里,逻辑表示数之间的关系,比如与、或、非等运算关系;而电平是一种规定的电压范围,数字电路内部各单元电路输入输出端的电压一般不超出  $\pm 5\text{ V}$ 。

逻辑电平表示数字电压的高、低电平。通常把数字电路中某一时刻某一点对地的电位范围分为两种,一种称为高电平(High Level),一种称为低电平(Low Level)。高电平的电压范围为  $2\sim 5\text{ V}$ ,用来表示二进制位 1;低电平的电压范围为  $0\sim 0.8\text{ V}$ ,用来表示二进制

位0(有时0 V以下也表示0)。这种表示方法被称为正逻辑,相反为负逻辑(使用较少)。

一个位必有一根电线相对应。如果某一点的电平值在0.8~2 V之间,既不表示高电平也不表示低电平,这种状态在设计电路时应该尽量避免。在操作实验时,往往由于器件某些管脚的悬空而导致输入既不高也不低,从而引起实验结果错误。

有了逻辑电平,就把电路和数字联系在一起了。

### 1.2.3 数字波形(Digital Waveforms)

我们在示波器上所看到的方波或矩形波就是一种数字波形。准确地说,数字波形的电平值必须符合要求。数字波是由高电平和低电平在时间轴上的交替变换构成的,它是分析和设计数字电路的一种有效手段。

#### 1. 数字脉冲(Digital Pulse)

在看一个具体的数字波形之前,先来了解一下数字脉冲的概念。数字脉冲是组成数字波形的基本单位,同时也可以独立存在。数字脉冲分为正脉冲和负脉冲,正脉冲由上升沿(Rising Edge)、高电平(High Level)和下降沿(Falling Edge)组成,而负脉冲由下降沿(Falling Edge)、低电平(Low Level)和上升沿(Rising Edge)构成。数字脉冲如图1-1所示,用箭头来指示上升沿和下降沿。

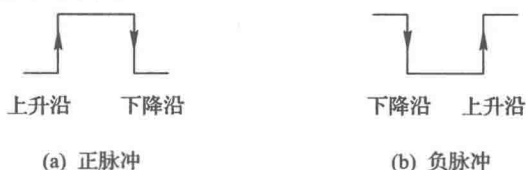


图1-1 数字脉冲

#### 2. 数字波形(Digital Waveforms)

数字波形是由正负脉冲交替形成的,它的横轴为时间,纵轴为逻辑电平(0和1),但在绘制波形时通常省去横轴和纵轴。

数字波形分为周期波和非周期波两种,图1-2(a)、(b)分别为周期波和非周期波。



图1-2 数字波形图

#### 3. 周期、频率和占空比(Cycle, Frequency and Duty Cycle)

图1-2中, $T$ 为周期,单位是时间。频率 $f$ 为在单位时间1秒内,波形中所包含的周期个数。频率单位为Hz,频率越高,波形中高低电平变化越快,波形越密集。频率和周期之间为倒数关系,即

$$f = \frac{1}{T} \text{ 或 } T = \frac{1}{f}$$

在组合逻辑电路的分析和设计中,非周期波较为常见;在时序逻辑电路的分析和设计



中，周期波用得较多。周期波又分为矩形波和方波。图 1-2(a)即为矩形波。图 1-3 为方波，方波的占空比为 50%。

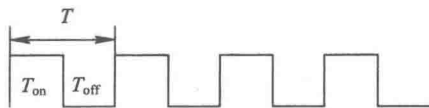


图 1-3 数字方波

占空比(Duty Cycle)是一个百分数，用来表示在一个周期波中，电平为 1 的时间占整个周期时间的百分比，用首字母  $D$  来表示，即

$$D = \frac{T_{on}}{T} \times 100\%$$

#### 4. 时钟 (Clock)

周期波又称为时钟，简称 CLK、CP 或 C，是时序逻辑电路中不可缺少的输入端信号。就像人的心脏一样，按照固定的频率来跳动，以协调各个部件的工作。

#### 5. 时序图 (Timing Graph)

时序图、真值表、卡诺图和状态转换图是分析逻辑电路的几种必需工具。时序图是把电路的输入、输出以及时钟按时间对应关系放在一起的组合波形图，便于观察分析各输入与输出之间的对应关系，从而绘出各输出波形，或由输入输出波形推导逻辑函数表达式。图 1-4 给出了一个时序逻辑电路的时序波形图例子，其中 Clock 为时钟波形，A 和 B 为输入波形，Y 为输出波形。

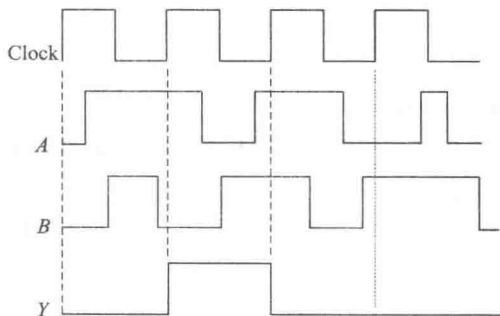


图 1-4 时序波形图

### 1.3 数据传输 (Data Transmission)

数据是指包含有特定信息的位的组合。为了完成给定目的，用数字波形表示的二进制数，必须在一个系统内(或从一个系统到另一个系统)从一个电路传送到另一个电路。比如，为了完成加法功能，计算机内存中存储的二进制数必须被传送到中央处理单元(CPU)，然后再把加法的和传送到监控器去显示或从监控器传送回内存。在计算机系统中，传输二进制数的方法有串行和并行两种，如图 1-5 所示。