

电路设计与仿真

Technology
实用技术

Tanner Pro

Tanner Pro 集成电路 设计与布局实战指导

廖裕评 陆瑞强 编著



科学出版社

www.sciencep.com

电路设计与仿真

Tanner Pro 集成电路设计与布局实战指导

廖裕评 陆瑞强 编著

科学出版社

北 京

图字: 01-2007-1208 号

内 容 简 介

本书系“电路与仿真”丛书之一。本书全面讲述使用 Tanner Tools Pro 进行集成电路设计、电路仿真以及电路布局的方法。

全书共 17 章。第 1 章为基础部分, 主要介绍 Tanner Tools Pro 软件的基本功能及其工作环境; 第 2~9 章指导读者使用 S-Edit 设计电路并利用 T-Spice 检验电路; 第 10~16 章讲述用 L-Edit 进行电路布局以及利用 LVS 进行对比电路的操作; 第 17 章以项目分析的方式进行级比值的设计规划。

本书可供电路设计人员参考, 亦可作为高等院校电子类专业学生的参考书。

图书在版编目(CIP)数据

Tanner Pro 集成电路设计与布局实战指导/廖裕评, 陆瑞强编著. —北京: 科学出版社, 2007

(电路设计与仿真)

ISBN 978-7-03-019049-9

I. T… II. ①廖…②陆… III. 集成电路-电路设计: 计算机辅助设计-应用软件, Tanner Pro IV. TN402

中国版本图书馆 CIP 数据核字(2007)第 079868 号

责任编辑: 岳亚东 崔炳哲 / 责任制作: 魏 谨

责任印制: 赵德静 / 封面设计: 李 力

北京东方科龙图文有限公司 制作

<http://www.okbook.com.cn>

科学出版社出版

北京东黄城根北街 16 号

邮政编码: 100717

<http://www.sciencep.com>

双青印刷厂印刷

科学出版社发行 各地新华书店经销

*

2007 年 7 月第 一 版 开本: B5(720×1000)

2007 年 7 月第一次印刷 印张: 23 1/4

印数: 1—4 000 字数: 452 000

定 价: 43.00 元

(如有印装质量问题, 我社负责调换〈新欣〉)

前言

近些年来,集成电路设计技术发展迅速,促使半导体技术不断地发展,半导体技术正在进入将整个系统整合在单一晶片上的时代。台湾的半导体相关产业是从以往的集成电路代工发展开始,到近几年注重集成电路的设计,许多设计公司正在积极开发各种 IP 或更先进的 SOC 产品。而设计人才的培养,需要依托于学校,现在各大专院校、研究所都已设置 VLSI 相关课程,培训流程及设计方面人才。超大规模集成电路设计必须借助于计算机辅助设计软件,并遵循各项流程规则及参数规定。大部分的超大规模集成电路设计软件是在工作站上执行的,虽然功能强大,但是价格昂贵,不利于初学者学习。目前,在 PC 上开发了 Tanner Tools Pro 工具,它可提供完整的集成电路设计环境,帮助初学者进入 VLSI 设计领域。

Tanner Tools Pro 工具非常适合初学者学习,它从电路图设计、电路分析仿真到电路布局环境一应俱全。本书针对 VLSI 设计实习课程设计多个实验,读者可根据书中提供的详细步骤执行操作,以学习并实现完整的集成电路设计。本书是根据作者多年教授 VLSI 设计实习的心得,而编写的适合初学者学习的指导书。通过本书的学习可使学生掌握完整的 VLSI 设计流程。本书采用循序渐进的方式编写。全书共分 17 章。第 1 章介绍 Tanner Tools Pro 软件的概况,读者可从中了解 Tanner Tools Pro 软件的基本功能。第 2~9 章指导读者用 S-Edit 来设计电路以及利用 T-Spice 检验电路,包括使用 S-Edit 设计基本元件符号、使用 S-Edit 设计简单逻辑电路、反相器瞬时分析、反相器直流分析、与非门直流分析、使用 S-Edit 设计全加器电路、全加器瞬时分析、四位加法器电路设计与仿真等内容。第 10~16 章主要讲述使用 L-Edit 布局电路以及使用 LVS 对比电路功能。包括使用 L-Edit 画布局图、使用 L-Edit 画 PMOS 布局图、使用 L-Edit 画反相器布局图、使用 LVS 对比各类反相器、使用 L-Edit 编辑标准逻辑元件、四位加法器标准元件自动配置与绕线、全加器 SDL 等内容。第 17 章以项目分析的方式进行级比值的设计规划。建议读者按照本书的章节顺序阅读本书,跟着每个范例的操作步骤进行学习。这样读者便可熟练地掌握 Tanner Tools Pro 工具的使用方法,并且能够设计出自己的电路。

陆瑞强、廖裕评

目 录

第 1 章 简 介

1.1 S-Edit 范例	3
1.2 T-Spice 范例	11
1.3 L-Edit 范例	14
1.4 LVS 范例	18

第 2 章 使用 S-Edit 设计基本元件符号

2.1 使用 S-Edit 建立 NMOS 符号	23
2.2 使用 S-Edit 编辑全域符号 Vdd	28
2.3 说 明	30
2.4 随堂练习	31

第 3 章 使用 S-Edit 设计简单逻辑电路

3.1 使用 S-Edit 编辑反相器	35
3.2 使用 S-Edit 编辑与非门	40
3.3 说 明	44
3.4 随堂练习	47

第 4 章 反相器瞬时分析

4.1 反相器瞬时分析	51
4.2 说 明	59

4.3 随堂练习	65
----------------	----

第 5 章 反相器直流分析

5.1 反相器直流分析的详细步骤	69
5.2 说 明	76
5.3 随堂练习	77

第 6 章 与非门直流分析

6.1 与非门直流分析的详细步骤	81
6.2 说 明	89
6.3 随堂练习	90

第 7 章 使用 S-Edit 设计全加器电路

7.1 使用 S-Edit 编辑全加器的详细步骤	93
7.2 说 明	98
7.3 随堂练习	100

第 8 章 全加器瞬时分析

8.1 全加器瞬时分析的详细步骤	103
8.2 说 明	110
8.3 随堂练习	112

第 9 章 四位加法器电路设计与仿真

9.1 使用 S-Edit 编辑四位连波进位加法器的详细步骤 ...	115
9.2 说 明	124
9.3 随堂练习	125

第 10 章 使用 L-Edit 画布局图

- 10.1 使用 L-Edit 画布局图的详细步骤 129
- 10.2 利用 T-Cell 建立布局图 137
- 10.3 说 明 153
- 10.4 随堂练习 158

第 11 章 使用 L-Edit 画 PMOS 布局图

- 11.1 使用 L-Edit 画 PMOS 布局图的详细步骤 161
- 11.2 利用 T-Cell 建立 PMOS 布局图 185
- 11.3 利用 T-Cell 建立并联的 PMOS 布局图 206
- 11.4 说 明 230
- 11.5 随堂练习 234

第 12 章 使用 L-Edit 画反相器布局图

- 12.1 使用 L-Edit 画反相器布局图的详细步骤 237
- 12.2 说 明 260
- 12.3 随堂练习 263

第 13 章 使用 LVS 对比反相器

- 13.1 使用 LVS 对比反相器的详细步骤 267
- 13.2 随堂练习 271

第 14 章 使用 L-Edit 编辑标准逻辑元件

- 14.1 使用 L-Edit 编辑标准逻辑元件的详细步骤 275
- 14.2 说 明 297
- 14.3 随堂练习 302

第 15 章 四位加法器标准元件自动配置与绕线

- 15.1 使用 S-Edit 编辑四位加法器的详细步骤 305
- 15.2 L-Edit 标准元件自动绕线的详细步骤 309
- 15.3 说 明 318
- 15.4 随堂练习 320

第 16 章 全加器 SDL

- 16.1 使用 S-Edit 编辑全加器的详细步骤 323
- 16.2 使用 L-Edit 进行 SDL 的详细步骤 325
- 16.3 随堂练习 328

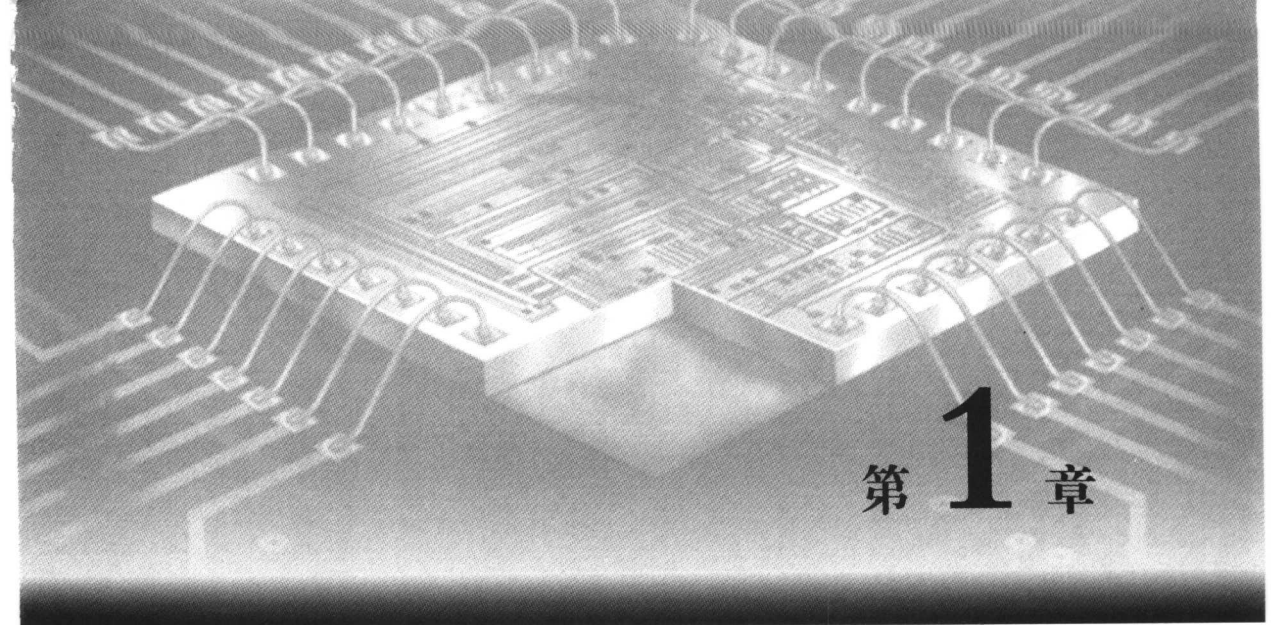
第 17 章 级比值项目分析

- 17.1 级比值分析的详细步骤 331
- 17.2 说 明 345
- 17.3 随堂练习 346

附 录 A CMOS 制作流程介绍

附 录 B HiPer 功能介绍

- B.1 Virtuoso 设定文件功能介绍 357
- B.2 HiPer 功能范例文件介绍 358



第 1 章

简 介

- 1.1 S-Edit范例
- 1.2 T-Spice范例
- 1.3 L-Edit范例
- 1.4 LVS范例

Tanner Tools Pro 是一套集成电路设计软件,包括 S-Edit, T-Spice, W-Edit, L-Edit 与 LVS,各软件的主要功能整理如表 1.1 所示。

表 1.1 Tanner Tools Pro 各软件的主要功能

软 件	功 能
S-Edit	编辑电路图
T-Spice	电路分析与模拟
W-Edit	显示 T-Spice 模拟结果
L-Edit	编辑布局图、自动配置与绕线、设计规则检查、截面观察、电路转化
LVS	电路图与布局图结果对比

Tanner Tool 的设计流程可以用图 1.1 来表示。将要设计的电路先以 S-Edit 编辑出电路图,再将该电路图输出成 SPICE 文件。接着利用 T-Spice 将电路图模拟并输出成 SPICE 文件,如果模拟结果有错误,再回 S-Edit 检查电路图,如果 T-Spice 模拟结果无误,则以 L-Edit 进行布局图设计。用 L-Edit 进行布局图设计后要以 DRC 功能作设计规则检查,若违反设计规则,再将布局图进行修改直到设计规则检查无误为止。将验证过的布局图转化成 SPICE 文件,再利用 T-Spice 模拟,若有错误,再回到 L-Edit 修改布局图。最后利用 LVS 将电路图输出的 SPICE 文件与布局图转化的 SPICE 文件进行对比,若对比结果不相等,则返回去修正 L-Edit 或 S-Edit 的图。直到验证无误后,将 L-Edit 设计好的布局图输出成 GD-SII 文件类型,再交由工厂去制作半导体过程中需要的光罩。

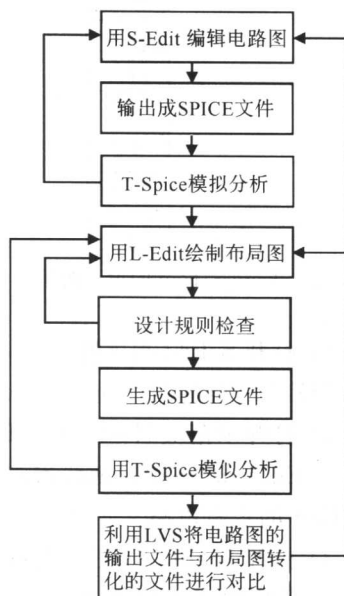


图 1.1 Tanner Tool 的设计流程

以下先对 S-Edit, T-Spice 与 L-Edit 进行简单的介绍,并观看软件所附的范例文件,详细的使用介绍请参阅后面的章节。

1.1 S-Edit 范例

S-Edit 是一个电路图编辑的环境,在此以 Tanner Tool Pro 所附范例的 Lights.

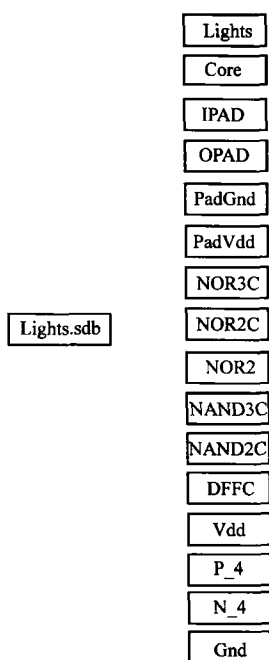


图 1.2 Tanner Tool 的设计流程

sdb 文件为例来进行 S-Edit 基本结构的介绍。Lights. sdb 文件中有很多模块 (Module), 如 Lights 模块、Core 模块、IPAD 模块、OPAD 模块, 如图 1.2 所示, 每一个模块可以是一个电路或元件符号。

模块的设计又可以引用其他模块, 而形成层次式的结构, 例如, Lights. sdb 文件中的 Lights 模块引用到了其他的模块, 如图 1.3 所示, 包括 PadVdd 模块、PadGnd 模块、Core 模块、IPAD 模块与 OPAD 模块。而其中的 Core 模块又引用到了 NOR2C 模块、NOR3C 模块、NOR2 模块、DFFC 模块、NAND2C 模块与 NAND3C 模块, 而这些模块又都引用了 Vdd 模块、P_4 模块、N_4 模块与 Gnd 模块。

故 Lights 模块为整个层次式结构的顶层, Vdd 模块、P_4 模块、N_4 模块与 Gnd 模块为层次式结构的底层。读者可依照下列步骤打开范例文件 Lights. sdb 看 S-Edit 设计结构。

(1) 打开 S-Edit 程序■执行..\Tanner EDA \S-Edit 目录下的 sedit. exe 文件, 或选择“开始”→“程序”→Tanner EDA→S-Edit→■ S-Edit 命令, 即可打开 S-Edit 程序。

(2) 打开示范文件■: 选择 File→Open 命令, 出现“打开”对话框, 在 Tanner\EDA\S-Edit\tutorial\schematic 目录下选择 lights. sdb 文件, 如图 1.4 所示, 此文件为 S-Edit 的示范电路。

(3) 打开 Lights 模块■: 选择 Module→Open 命令, 打开 Open Module 对话框, 在 Files 下拉列表框中选择 lights 选项, 在 Select Module To Open 列表框中选择

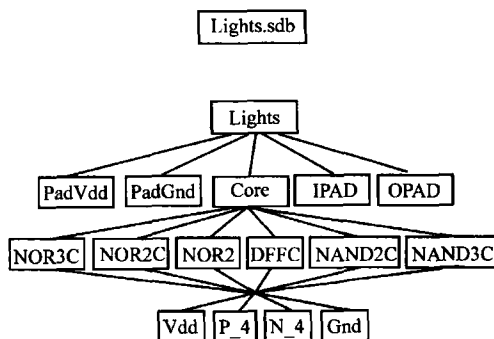


图 1.3 S-Edit 层次式的设计结构

Lights 选项,如图 1.5 所示,再单击 OK 按钮,打开如图 1.6 所示的电路。

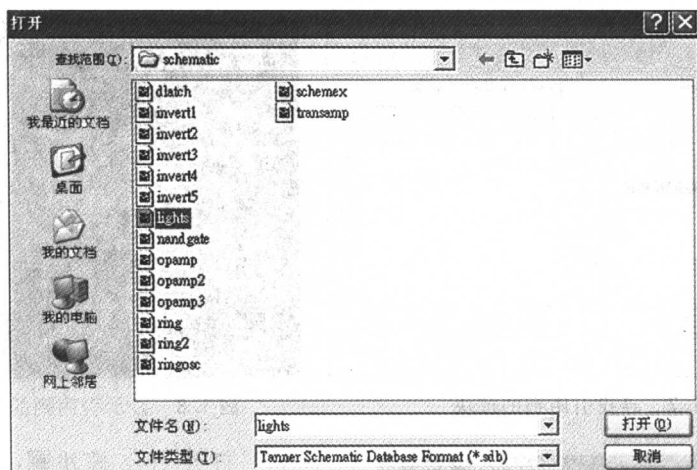


图 1.4 打开文件

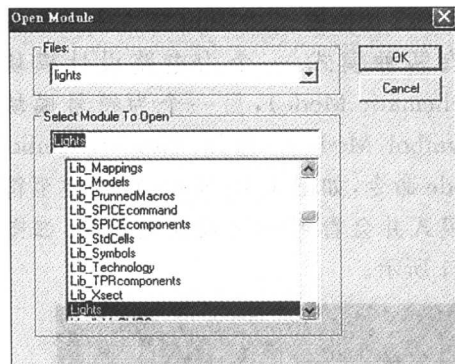


图 1.5 打开模块

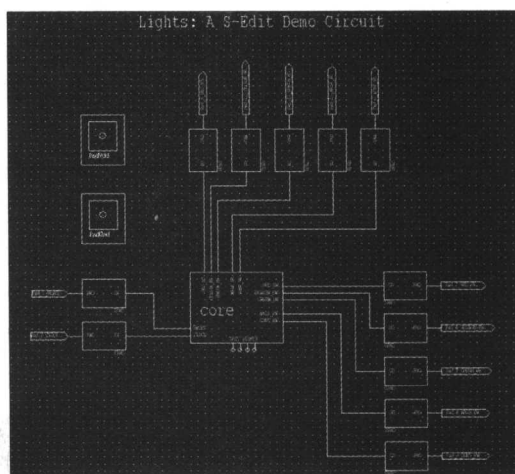


图 1.6 打开 Lights 模块

(4) 寻找引用到的模块:选择 Module→Find Module 命令,打开 Find 对话框,如图 1.7 所示。

在右边 Modules with instance of module 列表框中列出了用到 Lights 模块的其他模块,图 1.7 中的该列表框没有数据则代表没有模块引用到 Lights 模块中。在左边 Symbols instance in module 列表框中列出 Lights 模块中引用到的其他模块。若在该列表框中选择 core 选项,单击 Find 按钮,会看到系统将每个 core 符号标上不同颜色,如图 1.8 所示。

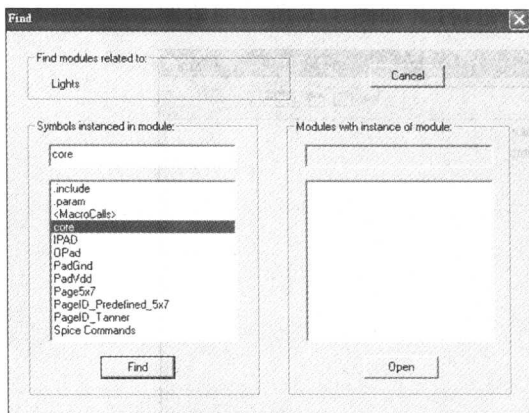


图 1.7 寻找引用到的模块

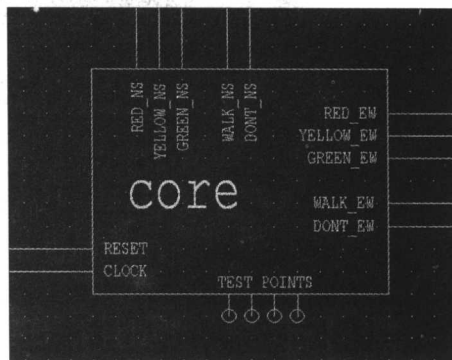


图 1.8 显示引用到的模块 core

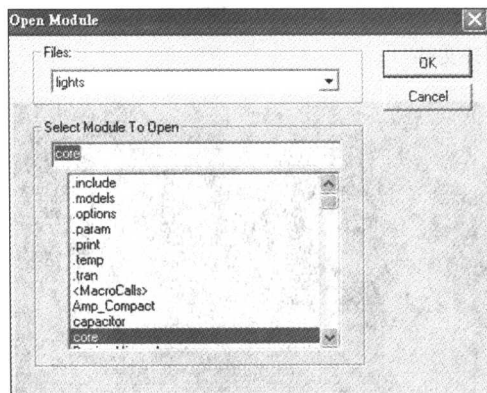


图 1.9 打开 core 模块

(5) 打开 core 模块: 选择 Module → Open 命令, 打开 Open Module 对话框, 在 Sddct Module To Open 列表框中选择 core 选项, 如图 1.9 所示, 再单击 OK 按钮。

(6) 切换模式: S-Edit 文件中的模块具有两种模式, 一个为电路设计模块 (Schematic Mode), 另一个为符号模块 (Symbol Mode)。选择 View → Symbol Mode 命令, 如图 1.10 所示, 可切换至符号模式并会看到 core 模块的符号, 如图 1.11 所示。

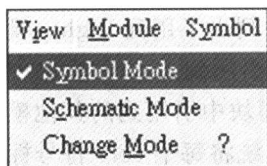


图 1.10 切换至符号模式

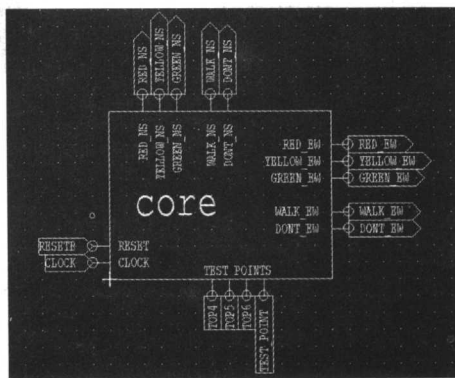


图 1.11 core 模块的符号模式

选择 View→Schematic Mode 命令,如图 1.12 所示。会看到 core 模块的详细电路图,如图 1.13 所示。

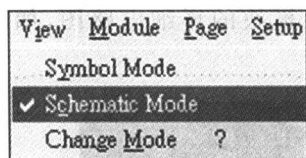


图 1.12 切换至电路设计模式

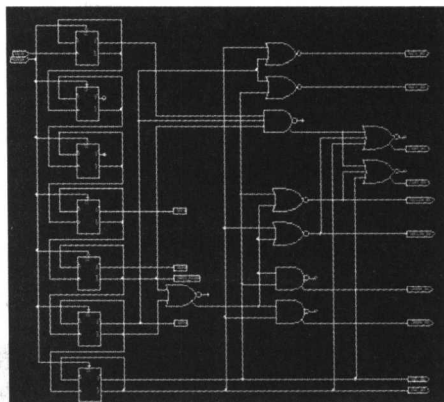


图 1.13 core 模块的电路图

(7) 寻找引用到的模块:选择 Module→Find Module 命令,打开 Find 对话框,如图 1.14 所示。

在右边 Modules with instance of module 列表框中列出利用到 core 模块的其他模块。目前该列表框中只有 Lights 选项,代表只在 Lights 模块中引用到 core 模块。在左边的 Symbols instanced in module 列表框中列出了 core 模块中引用到的其他模块,例如,在该列表框中选择 DFFC 选项,再单击 Find 按钮,会看到系统将每个 DFFC 符号标上不同颜色,如图 1.15 所示。

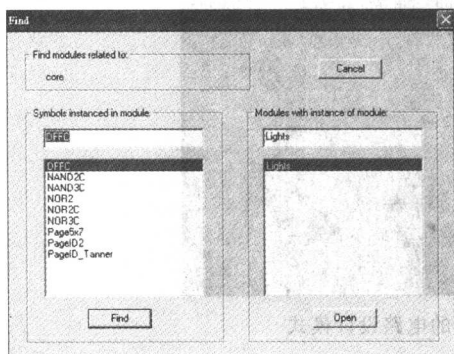


图 1.14 寻找引用到的模块

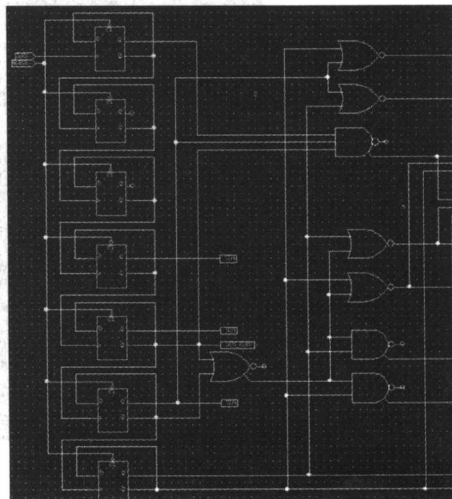


图 1.15 显示引用到的 DFFC 模块

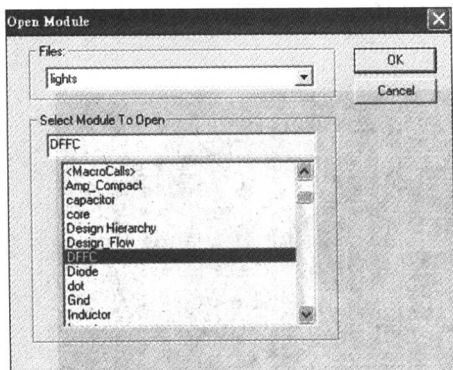


图 1.16 打开 DFFC 模块

(8) 打开模块 : 选择 Module→Open 命令, 打开 Open Module 对话框, 在 Select Module To Open 列表框中选择 DFFC 选项, 再单击 OK 按钮, 如图 1.16 所示。

(9) 切换模式: 选择 View→Symbol Mode 命令, 会看到 DFFC 模块的符号, 如图 1.17 所示。

选择 View→Schematic Mode 命令, 会看到 DFFC 模块的详细电路图, 如图 1.18 所示。

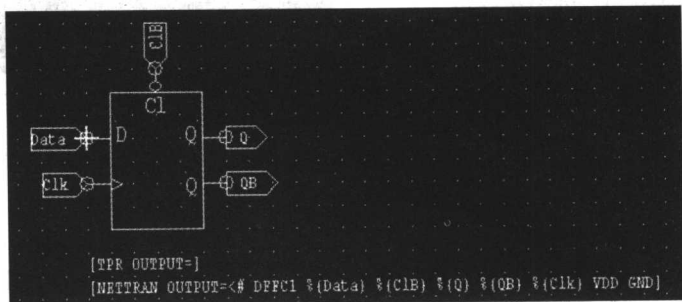


图 1.17 DFFC 模块的符号模式

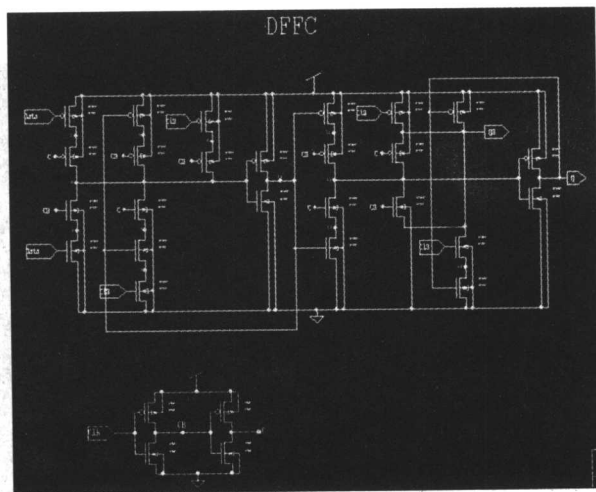


图 1.18 DFFC 模块的电路设计模式

(10) 寻找引用到的模块: 选择 Module→Find Module 命令, 打开 Find 对话框, 如图 1.19 所示。

在右边的 Modules with instance of module 列表框中列出了利用到 DFFC 模块的其他模块,目前该列表框中只有 core 选项,代表只在 core 模块中引用到 DFFC 模块。在左边的 Symbols instanced in module 列表框中列出了 DFFC 模块中引用到的其他模块。例如,在该列表框中选择 N_4 选项,单击 Find 按钮,会看到系统将每个 N_4 符号标上不同颜色,如图 1.20 所示。

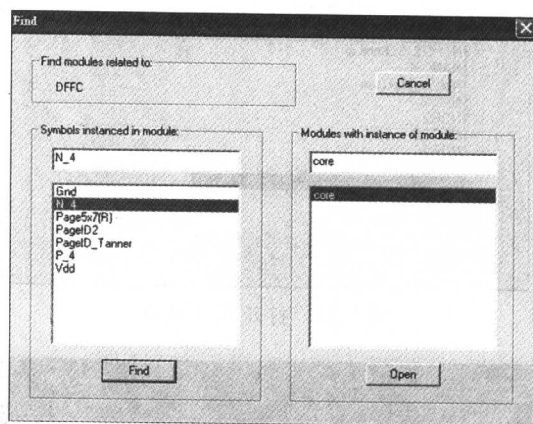


图 1.19 寻找引用到的模块

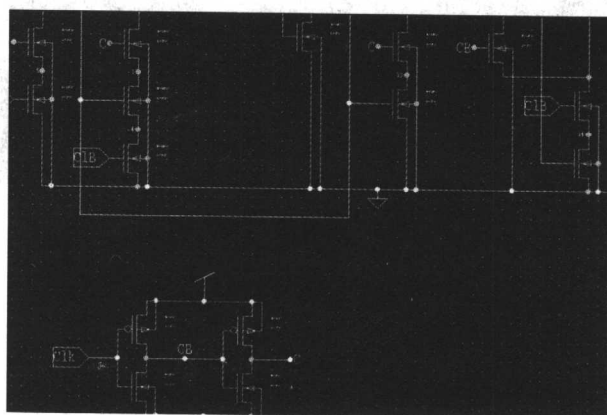


图 1.20 显示引用到的 N_4 模块

(11) 打开模块:选择 Module→Open 命令,打开 Open Module 对话框,在 Select Module To Open 列表框中选择 N_4 选项,如图 1.21 所示,再单击 OK 按钮。

(12) 切换模式:选择 View→Symbol Mode 命令,会看到 N_4 模块的符号为一个 NMOS 的符号,如图 1.22 所示。选择 View→Schematic Mode 命令,则看到 N_4 模块没有电路内容图。

(13) 寻找引用到的模块:选择 Module→Find Module 命令,打开 Find 对话框,如图 1.23 所示。