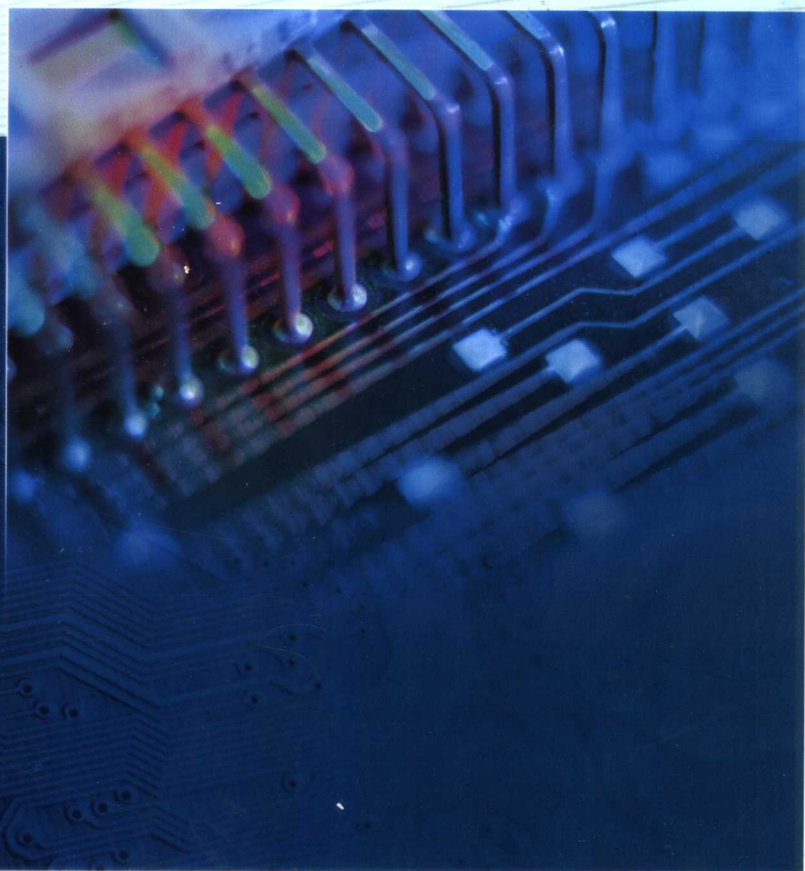




普通高等教育“十一五”国家级规划教材

# 集成电路 制造工艺

— 史小波 曹艳 编著 —



电子工业出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

普通高等教育“十一五”国家级规划教材

# 集成电路制造工艺

史小波 曹艳 编著

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

## 内 容 简 介

本书共 8 章, 介绍了集成电路的基本概念和背景知识, 系统介绍了半导体材料、硅平面工艺流程、封装测试等内容。本书力求通俗易懂, 突出实用性和可操作性, 重点放在基本概念和基本方法的讲解上, 并配有大量图片, 同时针对初学者易出现的问题进行重点讲解。

本书可作为高职高专微电子及电子信息类专业的教学用书, 也可作为有关技术人员学习集成电路制造工艺的参考资料。

未经许可, 不得以任何方式复制或抄袭本书之部分或全部内容。  
版权所有, 侵权必究。

### 图书在版编目 ( CIP ) 数据

集成电路制造工艺/史小波, 曹艳编著. —北京: 电子工业出版社, 2007.9

普通高等教育“十一五”国家级规划教材

ISBN 978-7-121-04970-5

I. 集… II. ①史…②曹… III. 集成电路工艺—高等学校—教材 IV. TN405

中国版本图书馆 CIP 数据核字 (2007) 第 136260 号

策划编辑: 程超群

责任编辑: 韩玲玲

印 刷: 涿州市京南印刷厂

装 订: 涿州市桃园装订有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1092 1/16 印张: 10.5 字数: 256 千字

印 次: 2007 年 9 月第 1 次印刷

印 数: 4 000 册 定价: 18.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 [zltts@phei.com.cn](mailto:zltts@phei.com.cn), 盗版侵权举报请发邮件至 [dbqq@phei.com.cn](mailto:dbqq@phei.com.cn)。

服务热线: (010) 88258888。

## 前 言

集成电路（IC）是现代信息社会发展的基石。集成电路产业的规模和技术水平已成为衡量一个国家综合实力的重要标志。我国集成电路产业起步较晚，集成电路领域人才相当缺乏。

近年来，随着国外集成电路制造企业的涌入，对掌握集成电路制造工艺的技术应用型人才的需求也更加迫切。针对市场的需求，越来越多的高职院校开设了微电子专业或集成电路方面的专业课程，实践证明，高职院校的学生经过相关课程的学习后，完全可以适应集成电路制造企业中设备操作、设备维护、工艺管理、产品测试等岗位。然而，集成电路方面的理论和技术十分复杂，适合高职层次的教材还很少。我院于 2002 年开设了“集成电路制造工艺”课程，在教学中得到了相关企业的支持，部分内容和素材直接来自企业。在此基础上，经过进一步充实和整理，形成了本书。

通过本课程的学习，学员可以基本了解集成电路制造的完整过程，初步掌握集成电路制造工艺的原理和方法。

本课程要求学员具备中学物理和化学的基础知识，建议教学时数为 36 课时。

由于编写时间仓促，加之作者水平有限，书中难免有错漏之处，欢迎广大读者批评指正。

编 者

2007 年 7 月

# 目 录

|                            |      |
|----------------------------|------|
| <b>第 1 章 概述</b> .....      | (1)  |
| 1.1 集成电路的发展历程 .....        | (1)  |
| 1.1.1 集成电路的由来 .....        | (1)  |
| 1.1.2 摩尔定律之路 .....         | (2)  |
| 1.2 集成电路的分类 .....          | (3)  |
| 1.2.1 按器件导电类型分类 .....      | (3)  |
| 1.2.2 按器件功能分类 .....        | (4)  |
| 1.3 集成电路工艺基础 .....         | (5)  |
| 1.3.1 集成电路的材料 .....        | (5)  |
| 1.3.2 集成电路工艺基础 .....       | (7)  |
| 1.4 集成电路的生产环境 .....        | (9)  |
| 习题 .....                   | (12) |
| <b>第 2 章 半导体材料</b> .....   | (13) |
| 2.1 晶体结构 .....             | (13) |
| 2.2 晶向与晶面 .....            | (13) |
| 2.3 晶体中的缺陷和杂质 .....        | (15) |
| 2.3.1 晶体中的缺陷 .....         | (15) |
| 2.3.2 晶体中的杂质 .....         | (16) |
| 2.4 单晶硅的制备 .....           | (17) |
| 2.4.1 多晶硅的制备 .....         | (17) |
| 2.4.2 生长单晶硅 .....          | (18) |
| 2.4.3 单晶硅性能测试 .....        | (21) |
| 2.5 晶圆加工 .....             | (23) |
| 2.5.1 外形整理 .....           | (23) |
| 2.5.2 切片 .....             | (24) |
| 2.5.3 倒角 .....             | (25) |
| 2.5.4 研磨 .....             | (25) |
| 2.5.5 抛光 .....             | (26) |
| 2.5.6 Wafer 清洗 .....       | (27) |
| 习题 .....                   | (28) |
| <b>第 3 章 硅平面工艺流程</b> ..... | (29) |
| 3.1 双极型集成电路工艺流程 .....      | (29) |
| 3.1.1 衬底制备 .....           | (30) |
| 3.1.2 生长埋层 .....           | (30) |
| 3.1.3 外延生长 .....           | (31) |
| 3.1.4 生长隔离区 .....          | (31) |

|              |                                |             |
|--------------|--------------------------------|-------------|
| 3.1.5        | 生长基区 .....                     | (31)        |
| 3.1.6        | 发射区及集电极接触区生长 .....             | (32)        |
| 3.1.7        | 形成金属互连 .....                   | (32)        |
| 3.2          | MOS 工艺 .....                   | (32)        |
| 3.3          | CMOS 工艺 .....                  | (33)        |
| 3.3.1        | CMOS 集成电路 .....                | (34)        |
| 3.3.2        | CMOS 工艺流程 .....                | (35)        |
| 3.4          | Bi-CMOS 工艺 .....               | (39)        |
| 3.4.1        | 以 CMOS 工艺为基础的 Bi-CMOS 工艺 ..... | (40)        |
| 3.4.2        | 以双极工艺为基础的 Bi-CMOS 工艺 .....     | (40)        |
|              | 习题 .....                       | (41)        |
| <b>第 4 章</b> | <b>薄膜的制备 .....</b>             | <b>(42)</b> |
| 4.1          | 氧化 .....                       | (42)        |
| 4.1.1        | SiO <sub>2</sub> 的结构及性质 .....  | (42)        |
| 4.1.2        | SiO <sub>2</sub> 的用途 .....     | (43)        |
| 4.1.3        | 热氧化法生长二氧化硅膜 .....              | (45)        |
| 4.1.4        | 热分解淀积氧化膜 .....                 | (47)        |
| 4.1.5        | 热处理 .....                      | (48)        |
| 4.1.6        | 二氧化硅膜质量检测 .....                | (48)        |
| 4.2          | 化学气相淀积 .....                   | (51)        |
| 4.3          | 外延生长 .....                     | (53)        |
| 4.3.1        | 外延生长 .....                     | (53)        |
| 4.3.2        | 外延层检测 .....                    | (57)        |
| 4.4          | 物理气相淀积 .....                   | (59)        |
| 4.4.1        | 蒸发 .....                       | (59)        |
| 4.4.2        | 溅射 .....                       | (61)        |
|              | 习题 .....                       | (64)        |
| <b>第 5 章</b> | <b>光刻技术 .....</b>              | <b>(65)</b> |
| 5.1          | 光刻材料及设备 .....                  | (65)        |
| 5.1.1        | 光刻胶 .....                      | (65)        |
| 5.1.2        | 光刻掩膜版 .....                    | (67)        |
| 5.1.3        | 曝光方式 .....                     | (69)        |
| 5.2          | 光刻工艺 .....                     | (71)        |
| 5.2.1        | 底膜处理 .....                     | (71)        |
| 5.2.2        | 涂胶 .....                       | (72)        |
| 5.2.3        | 前烘 .....                       | (73)        |
| 5.2.4        | 曝光 .....                       | (74)        |
| 5.2.5        | 显影 .....                       | (78)        |
| 5.2.6        | 坚膜 .....                       | (79)        |

|            |                        |       |
|------------|------------------------|-------|
| 5.2.7      | 刻蚀 .....               | (79)  |
| 5.2.8      | 去胶 .....               | (80)  |
| 5.3        | 刻蚀工艺 .....             | (81)  |
| 5.3.1      | 刻蚀性能 .....             | (81)  |
| 5.3.2      | 湿法刻蚀 .....             | (83)  |
| 5.3.3      | 干法刻蚀 .....             | (84)  |
| 5.4        | 光刻质量检测 .....           | (90)  |
| 5.4.1      | 检测内容 .....             | (90)  |
| 5.4.2      | 光刻质量分析 .....           | (91)  |
|            | 习题 .....               | (92)  |
| <b>第6章</b> | <b>掺杂技术</b> .....      | (93)  |
| 6.1        | 扩散 .....               | (93)  |
| 6.1.1      | 扩散原理与模型 .....          | (93)  |
| 6.1.2      | 扩散方法 .....             | (94)  |
| 6.1.3      | 扩散层的测量 .....           | (96)  |
| 6.2        | 离子注入 .....             | (98)  |
| 6.2.1      | 离子注入原理 .....           | (98)  |
| 6.2.2      | 离子注入设备 .....           | (99)  |
| 6.2.3      | 离子注入工艺 .....           | (103) |
| 6.2.4      | 离子注入质量检测 .....         | (105) |
|            | 习题 .....               | (106) |
| <b>第7章</b> | <b>金属化与平坦化</b> .....   | (107) |
| 7.1        | 欧姆接触 .....             | (107) |
| 7.1.1      | 欧姆接触的形成条件 .....        | (107) |
| 7.1.2      | 欧姆接触的制备 .....          | (108) |
| 7.2        | 金属布线 .....             | (109) |
| 7.2.1      | 多层金属布线 .....           | (109) |
| 7.2.2      | 器件互连 .....             | (110) |
| 7.2.3      | 栓塞 .....               | (114) |
| 7.3        | 金属膜的制备 .....           | (115) |
| 7.3.1      | 金属 CVD .....           | (115) |
| 7.3.2      | 铜电镀 .....              | (117) |
| 7.4        | 平坦化 .....              | (117) |
| 7.4.1      | 传统的平坦化技术 .....         | (118) |
| 7.4.2      | 化学机械平坦化 .....          | (119) |
| 7.5        | 铜金属化 .....             | (122) |
|            | 习题 .....               | (124) |
| <b>第8章</b> | <b>芯片封装与装配技术</b> ..... | (125) |
| 8.1        | 封装工艺 .....             | (125) |
| 8.2        | 芯片互连 .....             | (129) |

|   |       |
|---|-------|
| 8.3 封装材料 .....                          | (134) |
| 8.3.1 Mold 材料 .....                     | (134) |
| 8.3.2 Lead Frame 材料 .....               | (137) |
| 8.4 封装类型 .....                          | (138) |
| 8.4.1 插针式 .....                         | (138) |
| 8.4.2 表贴式 .....                         | (139) |
| 8.4.3 BGA (球栅阵列) .....                  | (142) |
| 8.4.4 CSP (芯片级封装) .....                 | (145) |
| 8.4.5 COB (板上芯片) .....                  | (146) |
| 8.4.6 Wafer scale package (晶圆级封装) ..... | (146) |
| 8.4.7 其他 .....                          | (147) |
| 习题 .....                                | (148) |
| 附录 A 术语表 .....                          | (149) |
| 参考文献 .....                              | (156) |



# 第1章

## 概 述

1947年12月23日,一个值得人类永远纪念的日子。这一天,美国贝尔实验室的 W.Shockley、J.Bardeen 和 W.H.Brattain 宣布研制成功了第一只晶体管,并观察到了电流放大 100 倍的现象。这是 20 世纪最有影响的发明之一,揭开了现代电子技术的序幕。这项成果获得了 1956 年诺贝尔物理奖。

此后,人类又经过了大约十年的艰苦努力,于 1958 年研制出了第一块平面集成电路芯片,这标志着电子时代的到来。从此,集成电路就以迅雷不及掩耳之势,一发而不可收。

### 1.1 集成电路的发展历程

#### 1.1.1 集成电路的由来

所谓集成电路(Integrated Circuit, IC),就是在一块半导体单晶片(如硅或砷化镓)上,通过一系列特定的加工工艺,制作出许多晶体管、二极管等有源器件和电阻、电容等无源器件,并按照一定的电路互连关系“组装”起来,封装在一个外壳内,执行特定的电路或系统功能。习惯上也把集成电路称做芯片(Chip 或 Die)。因此它实质上就是制作在一个单晶片上的微型半导体电子线路。这种新型电子器件在体积、重量、耗电、寿命、可靠性和电性能等方面更优于传统的半导体分立元件电路。

1950 年年初,随着电子设备和系统的日益复杂化,电子设备和系统所需要的元器件的数量日益增多,分立元件渐渐满足不了这样的要求。1952 年英国的 Dummer 首先提出了集成电路的设想。1958 年,以美国得克萨斯仪器公司的 Kilby 为首的研究小组研制成第一块集成电路(如图 1.1 所示)。1959 年美国仙童公司的 Hoerni 等人发明了硅平面工艺,于是奠定了集成电路发展的基础。从此分立元件电路进入了集成电路时代,促成了电子技术的飞速发展。

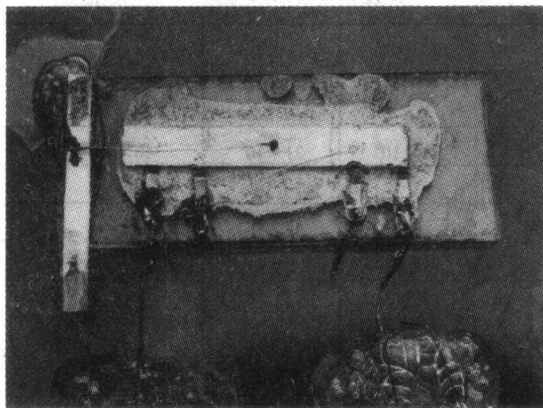


图 1.1 第一块集成电路

### 1.1.2 摩尔定律之路

集成电路刚诞生时,有人认为是没有前途的,理由是装有  $N$  只晶体管的集成电路的成品率是单个晶体管成品率的  $N$  次方,而单个晶体管的成品率是一个小于 1 的数,因此,晶体管越多,集成电路的成品率就越低。

但也有人不这样想,1965 年 Intel 公司的摩尔 (Moore) 通过对过去近十年集成电路发展的总结,提出了著名的摩尔定律,即集成电路芯片的集成度每 18 个月就会扩大 1 倍,加工特征尺寸缩小  $\sqrt{2}$  倍,价格每两年下降一半。在以后的数十年中,事实证明这个定律是正确的。

1965 年前后,小规模集成电路 (Small Scale Integrated Circuit, SSI) 和中规模集成电路 (Medium Scale Integrated Circuit, MSI) 相继问世;1971 年大规模集成电路 (Large Scale Integrated Circuit, LSI) 推出,70 年代后期人们又研制出超大规模集成电路 (Very Large Scale Integrated Circuit, VLSI),对空间技术、计算机行业、天文、物理、数学、医学、生物等各行各业起到了无可比拟的推动作用,使电子设备、系统的体积、重量、耗电等成几万倍甚至几十万倍地减少,而速度与可靠性则成万倍地提高。

1958 年研制出的第一块集成电路仅包含有两只晶体管及几只电阻,而到了 1998 年,单个芯片包含 (或称为集成) 的晶体管数可达 5 百万以上。以当今的超大规模集成电路来讲,其中单个门电路的制造成本已下降至十万分之一美元,比 1965 年期间下降了 310 万倍。有人估算过,如果汽车制造业也具有与集成电路产业相似的发展速度,那现在即便是最为豪华的高档轿车,其价格也不超过 1 美元。

集成电路的发展趋势主要体现在以下几个方面:

- 特征尺寸越来越小;
- 晶圆尺寸越来越大;
- 芯片上的晶体管数越来越多;
- 时钟频率越来越高;
- 电源电压越来越低;
- 布线层数越来越多;
- 输入/输出 (I/O) 引脚越来越多。

表 1.1 给出了集成电路主要特征参数的发展情况。

表 1.1 集成电路主要特征参数的发展情况

| 发展阶段<br>主要特征           | 1990 年           | 1997 年           | 1999 年           | 2001 年           | 2003 年           | 2006 年            |
|------------------------|------------------|------------------|------------------|------------------|------------------|-------------------|
| 晶体管数/芯片                | $10^6 \sim 10^7$ | $11 \times 10^6$ | $21 \times 10^6$ | $40 \times 10^6$ | $76 \times 10^6$ | $200 \times 10^6$ |
| 线宽 ( $\mu\text{m}$ )   | 1                | 0.25             | 0.18             | 0.15             | 0.13             | 0.1               |
| 时钟频率 (MHz)             | 75               | 750              | 1200             | 1400             | 1600             | 2000              |
| 芯片面积 ( $\text{mm}^2$ ) | 50~100           | 300              | 385              | 430              | 520              | 620               |
| 金属布线层次                 | —                | 6                | 6~7              | 7                | 7                | 7~8               |
| DRAM 容量                | —                | 256M             | 1G               | 1~4G             | 4G               | 16G               |
| 工作电压 (V)               | —                | 1.8~2.5          | 1.2~1.8          | 1.2~1.5          | 1.2~1.5          | 0.9~1.2           |
| 晶圆直径 (mm/in)           | 150/6            | 200/8            | 300/12           | 300/12           | 300/12           | 300/12            |

短短几十年，芯片成就了人类工业史上最大的奇迹。现在，地球上每个人平均拥有约 60 块芯片，人们可以在一片指甲大小的芯片上集成数亿只晶体管，一个晶体管的制造成本比打印机在白纸上打印一个字符的成本还低。小小的芯片迅速、彻底地改变了人类社会，成为信息社会发展的基石。集成电路的发展规模与技术水平已成为衡量一个国家综合实力的重要标志。

如图 1.2 所示为安装在印制电路板上的各种集成电路。

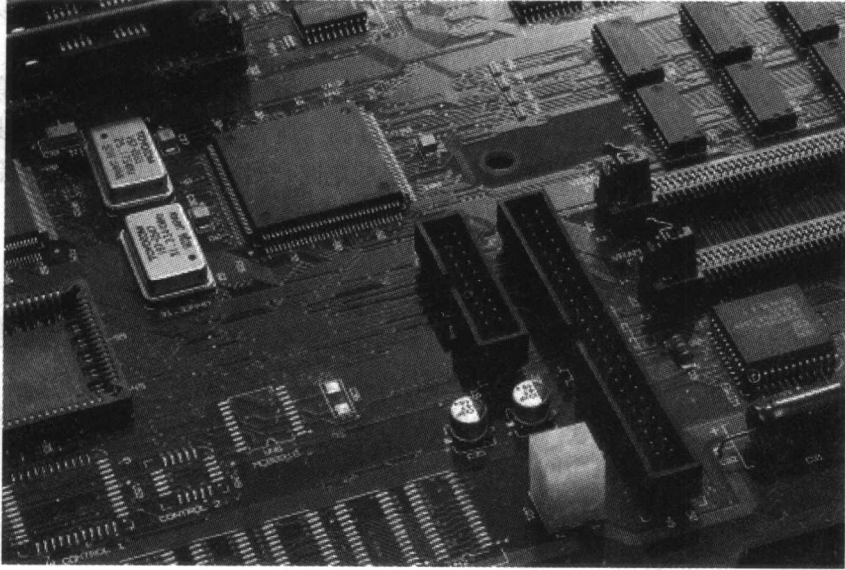


图 1.2 安装在印制电路板上的各种集成电路

## 1.2 集成电路的分类

集成电路种类繁多，功能复杂，从不同的角度可以有不同的分类。

### 1.2.1 按器件导电类型分类

#### 1. 双极型集成电路

早期生产的集成电路都是双极型的，内部主要由晶体管组成。由于晶体管是依赖于电子和空穴作为导电的载流子而工作的，工作时这两种载流子都在发挥作用，故称这类器件为双极型。

双极型采用的电路结构主要有三极管-三极管逻辑电路（TTL）、集成注入式逻辑电路（I<sup>2</sup>L）和发射极耦合式逻辑电路（ECL）等。

双极型集成电路的特点是速度高、驱动功能强，缺点是功耗大、集成度相对较低。

#### 2. 金属氧化物半导体（MOS）集成电路

1962 年后出现了金属-氧化物-半导体（MOS）场效应管组成的 MOS 型集成电路。这种集成电路采用的是 MOS 管。MOS 管由金属、氧化物、半导体材料构成，它主要靠半导体表面电场感应所产生的导电沟道工作。这类电路工作时只有一种载流子参与导电，故又称为单

极型器件。根据 MOS 晶体管类型、结构以及导电沟道的不同，MOS 集成电路又可以分为 NMOS、PMOS 和 CMOS 集成电路。

在早期的 MOS 技术中，铝栅 P 沟道 PMOS 管是最主要的技术。60 年代后期，多晶硅取代铝成为 MOS 管的绝缘栅材料，NMOS 集成电路开始商品化。由于 NMOS 器件具有可靠性好、速度快、制造成本低等特点，NMOS 技术成为 70 年代 MOS 技术发展的主要推动力。进入 80 年代后，CMOS 工艺迅速成为超大规模集成电路的主流技术。CMOS 具有功耗低、可靠性好、集成度高等特点，目前已成为集成电路的主流工艺。

与双极型集成电路相比，MOS 集成电路具有的优点为：输入阻抗高，抗干扰能力强，功耗小（约为双极型集成电路的  $1/10 \sim 1/100$ ），集成度高（适合于大规模集成）。因此，进入超大规模集成电路时代以后，MOS 特别是 CMOS 集成电路已经成为集成电路的主流。

### 3. 双极-MOS ( BiCMOS ) 集成电路

该集成电路结合了双极型和单极型的结构，即该集成电路中既有双极型管，又有 MOS 管，结合了两者的优点。这样，BiCMOS 集成电路既需要双极型集成电路的工艺，又需要 MOS 集成电路的工艺，所以工艺复杂、造价高。

随着 CMOS 集成电路中器件特征尺寸的减小，CMOS 集成电路的速度越来越高，已经接近双极型集成电路，因此集成电路的主流技术仍然是 CMOS 技术。

## 1.2.2 按器件功能分类

按功能和用途，集成电路可分为数字集成电路和模拟集成电路等两类。

### 1. 数字集成电路

这是发展最早、最快的一类集成电路。数字集成电路用以产生和处理各种在时间上和数值上离散取值的数字信号。其内部主要是由各种门和触发器组成的逻辑电路。它所要求的晶体管工作在转换和传输信号状态，即工作在开关状态，而不是在模拟电路中晶体管工作的信号放大状态。因此，在数字电路中所用到的晶体管的要求主要是速度要快、抗干扰能力强。数字集成电路的主要逻辑部件有运算器、译码器、编码器、计数器、存储器和位移寄存器等。

### 2. 模拟集成电路

这是在数字集成电路的基础上发展起来的一种集成电路。模拟集成电路用以产生、放大和处理在时间和数值上都连续的模拟信号。模拟集成电路可分为线性模拟集成电路和非线性模拟集成电路。

线性模拟集成电路的输出信号和输入信号具有线性关系，如各种类型的放大器，通用运算放大器和高速、高压、高阻以及低功耗、低漂移、低噪声等各类特殊运算放大器，宽频带放大器，功率放大器等。

非线性集成电路放大器的输出信号和输入信号的关系是非线性的。例如集成锁环电路、集成时基电路、模拟数字 (A/D) 转换和数字模拟 (D/A) 转换电路、集成电压比较器、集成采样保持电路等。

此外，人们还按集成电路的规模，即集成度将集成电路分为小规模集成电路 (Small Scale IC, SSI)、中规模集成电路 (Medium Scale IC, MSI)、大规模集成电路 (Large Scale IC, LSI)、

超大规模集成电路（Very Large Scale IC, VLSI）、特大规模集成电路（Ultra Large Scale IC, ULSI）、巨大规模集成电路（Gigantic Scale IC, GSI）等。

对于数字集成电路，通常认为在  $1\sim 3\text{ mm}^2$  的硅片上制作数十个元器件的集成电路即为 SSI；在  $10\text{ mm}^2$  的硅片上制作数百个元器件即为 MSI；在  $10\sim 20\text{ mm}^2$  的硅片上制作数千个元器件的即为 LSI；而在  $20\text{ mm}^2$  以上的基片上制作上万个器件即为 VLSI。对于模拟集成电路，由于工艺要求高，电路复杂，通常集成 50 个以下元器件即为 SSI；50~100 个元器件为 MSI；集成 100 个元器件以上的就属于大规模集成电路。

尽管英语中有 VLSI、ULSI、GSI 之分，但 VLSI 使用最频繁，其含义往往包括了 ULSI 和 GSI。中文将 VLSI 译为超大规模集成电路，更是包含了 ULSI 和 GSI 的意义。

此外还有标准集成电路和专用集成电路（ASIC）的分类。标准集成电路是指那些通用集成电路、标准逻辑电路和微处理器等；专用集成电路是面向用户、面向专门用途、面向特殊应用的专用集成电路。

集成电路分类如图 1.3 所示。

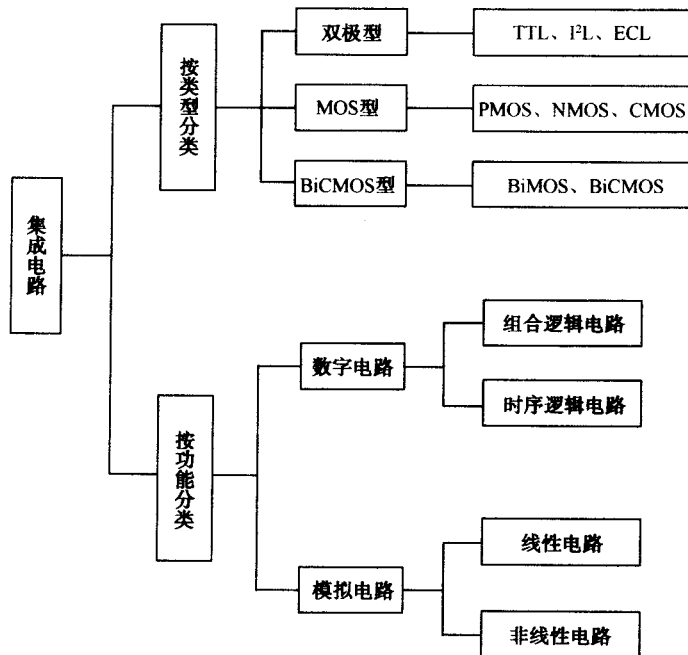


图 1.3 集成电路的分类

## 1.3 集成电路工艺基础

### 1.3.1 集成电路的材料

我们知道，固体材料按导电性能可分为导体、半导体和绝缘体三类。在集成电路制造中，这三类材料都是必需的，但半导体材料起着根本性的作用。首先，集成电路是制作在半导体衬底材料之上的，而且集成电路中的基本元件也是依据半导体材料的特性制成的。半导体材料之所以得到广泛应用，是因为它具有以下特性：

(1) 通过掺入杂质，可以显著改变半导体的导电性能。例如，在纯净的锗中掺入亿分之一的杂质，电导率就会增加几百倍。正是因为通过掺杂可以控制半导体的电导率，才能利用它制造出各种电子器件。

(2) 当半导体受到外界热刺激时，其导电能力将发生显著变化。利用这种效应可以制成热敏器件。另一方面，热敏效应会使半导体的热稳定性下降，因此半导体电路中常需采用温度补偿措施。

(3) 光也可改变半导体的电导率，通常称之为半导体的光电效应。利用光电效应可以制造光敏电阻、光电晶体管、光电耦合器等。

(4) 多种由半导体制成的结构中，当通入电流时会发射出光，从而可以制成发光二极管和激光二极管。

早期的集成电路大多是在锗 (Ge) 晶体上制造的，现在普遍采用硅来制造。硅 (Si，又称矽) 作为最常用的半导体材料，在元素周期表 (部分元素周期表如表 1.2 所示) 中属于第 IV 族 (外层轨道有四个电子) 元素，它是地球上储量最丰富的元素之一。制造芯片的硅通常是从石英岩中提炼的，经过多次提纯和其他处理过程，得到纯度达 99.99999999% 的硅单晶体，再切割成厚约 0.25~1 mm 的薄片 (即 Wafer)，供制造集成电路使用。

表 1.2 元素周期表 (部分)

| II 族    | III 族   | IV 族    | V 族     | VI 族    |
|---------|---------|---------|---------|---------|
|         | 5 B 硼   | 6 C 碳   | 7 N 氮   | 8 O 氧   |
|         | 13 Al 铝 | 14 Si 硅 | 15 P 磷  | 16 S 硫  |
| 30 Zn 锌 | 31 Ga 镓 | 32 Ge 锗 | 33 As 砷 | 34 Se 硒 |
| 48 Cd 镉 | 49 In 铟 | 50 Sn 锡 | 51 Sb 锑 | 52 Te 碲 |
| 80 Hg 汞 | 81 Tl 铊 | 82 Pb 铅 | 83 Bi 铋 | 84 Po 钋 |

没有掺杂且无晶格缺陷的纯净半导体称为本征半导体 (Intrinsic Semiconductor)。本征半导体电导率较小，且对温度变化敏感，所以很难对其特性进行控制，实际中很少应用。

本征半导体经过掺杂就形成杂质半导体 (Extrinsic Semiconductor)，一般可分为 N 型半导体和 P 型半导体。在硅晶体中掺入 V 族元素 (外层轨道有五个电子) 即会形成多数载流子为电子的 N 型半导体。常用的 N 型掺杂元素有 P (磷)、As (砷)、Sb (锑)。掺入 III 族元素 (外层轨道有三个电子) 即会形成多数载流子为空穴的 P 型半导体。常用的 P 型掺杂元素有 B (硼)、In (铟)。

除硅 (Si) 之外，III 族与 V 族元素的化合物也可用于半导体材料，如 GaAs (砷化镓)、InP (磷化铟) 等。

在集成电路中，绝缘材料也是不可缺少的。在制造集成电路时，必须同时制作元件之间、有源层及导线层之间的绝缘层，以实现它们之间的电气隔离。在 MOS 器件里，栅极与沟道之间的绝缘更是必不可少。此外，绝缘层还能充当离子注入及热扩散的掩膜，以及作为钝化层保护器件不受外界影响。

集成电路中常用的绝缘材料有 SiO<sub>2</sub> (二氧化硅)、SiON (氮氧化硅) 和 Si<sub>3</sub>N<sub>4</sub> (氮化硅) 等。

在集成电路制造中，金属材料同样起着不可缺少的作用。金属材料在集成电路中主要用于形成器件内部的接触以及器件之间的互连线。某些金属和高度掺杂的半导体材料之间可以形成良好的接触，接触面的电阻远小于半导体材料本身的电阻，称为欧姆接触。集成电路中

常用的金属材料有铝、金、钨、铜等，如表 1.3 所示。

此外，多晶硅（Polysilicon）在集成电路中也被广泛使用。多晶硅本身是半绝缘的，掺入杂质后可以变为导体。它可以用来制作栅极、源极与漏极（或基区与发射区）的电极、基本连线，也可以用来制作电阻。

在硅栅工艺中，用多晶硅形成栅极后，再以它为掩膜进行掺杂，可以一次形成栅极、源区和漏区，从而简化了掩膜设计和制造工艺。

表 1.3 集成电路常用材料

| 分 类 | 材 料   | 电 导 率                         |
|-----|---|-------------------------------|
| 导体  | 铝、金、钨、铜等  | $10^5$ S/cm                   |
| 半导体 | 硅、锗、砷化镓、磷化铟等  | $10^{-9} \sim 10^2$ S/cm      |
| 绝缘体 | SiO <sub>2</sub> 、SiON、Si <sub>3</sub> N <sub>4</sub> 等 | $10^{-22} \sim 10^{-14}$ S/cm |

### 1.3.2 集成电路工艺基础

首先，我们以动态存储器（DRAM）作为集成电路的一个例子，来了解集成电路的内部结构。DRAM 的基本单元由一个晶体管和一个电容组成，其中可以存储一位数据。数据存储在电容中，晶体管起开关作用，控制数据的读写。图 1.4 显示了 DRAM 基本单元的物理结构。

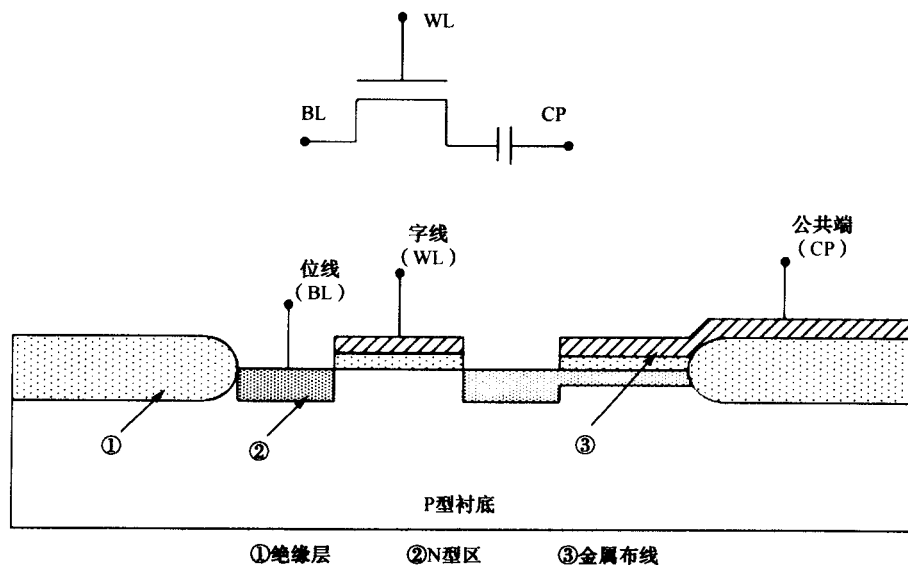


图 1.4 DRAM 基本单元的物理结构

当字线（WL）被选中时，晶体管导通，通过位线（BL）即可对数据进行读写。由于电容中的电荷不能长时间保存，且数据读出会破坏原有信息，因此 DRAM 必须定时刷新，即重写。在实际应用中，多个基本单元的字线连接到同一根行线（Row Line）、位线连接到列线（Column Line），组成阵列结构。DRAM 具有结构简单、功耗小、易于集成等优点，得到了广泛的应用。

从图中可以看出，集成电路由绝缘体、半导体、导体三种材料组成，这些不同的材料在集成电路内部是按层次分布的，每层都有自己特定的设计图形和电气性质。有做隔离用的绝

缘层（也称二氧化硅隔离墙），形成 MOS 晶体管栅极的氧化膜，形成电容的氧化膜，形成 MOS 晶体管源、漏极的 N 型半导体和 P 型半导体衬底以及金属布线等。这些图形是通过光刻的方法制作到芯片上的。

集成电路的制造过程十分复杂，简单地说，就是在衬底材料上，运用各种方法形成不同的“层”，并在选定的区域掺入杂质，以改变半导体材料导电性能的过程。这个过程要通过许多步骤才能完成，从晶圆（Wafer）到集成电路成品大约需要经过数百道工序（如图 1.5 所示），这些工序可大致分为以下三类。

（1）图形转换：通过曝光（Lithography）和刻蚀（Etching），将掩膜版（类似于照相底片）上的图形转移到半导体单晶片上。

（2）掺杂：通过扩散（Diffusion）或离子注入（Implantation），将各种杂质按照设计要求注入到硅晶片的特定位置上，形成晶体管、接触等。

（3）制膜：通过氧化或气相淀积的方法，制造各种材料的薄膜。

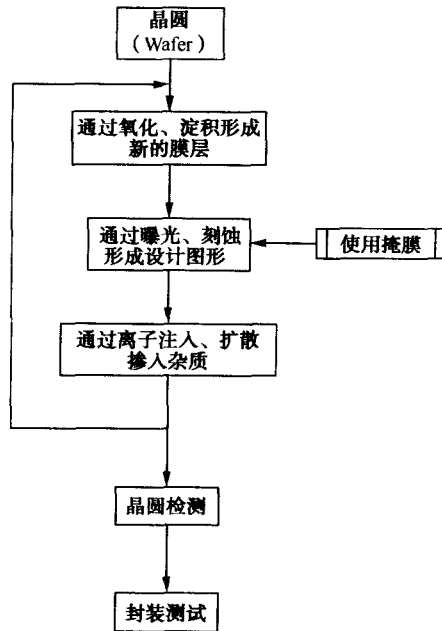


图 1.5 集成电路制造工艺流程

这些工序要反复进行几十次，如 Pentium 4 CPU 要经过 26 道光刻工序，每次需要使用不同的掩膜，再加上掺杂以及金属镀膜等很多处理步骤，一个 CPU 制造工序达数百道。

通过上述过程，电路被制作在了晶圆上。接下来需要对晶圆进行一系列的检测，包括检测晶圆的电学特性、看是否有逻辑错误等等，每一个不合格的芯片将被打上标记，如图 1.6 所示。而后，整片的晶圆被切割成一个个独立的芯片，那些标记为不合格的芯片将被遗弃。切割下来的芯片再经过封装，成为完整的芯片。完成之后，还要进行全方位的功能检测，这一步会产生不同等级的产品，如一些芯片的运行频率较高，一些较低，于是打上不同的产品名称和型号，就成为集成电路成品了。



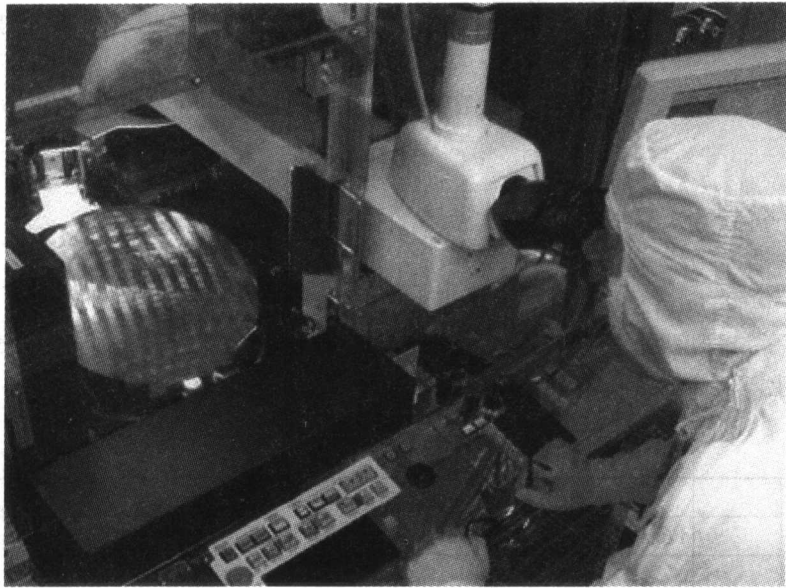


图 1.6 对晶圆进行检测

## 1.4 集成电路的生产环境

集成电路是高度精密、复杂的器件，对生产环境有严格的要求。集成电路的制造必须在洁净室（Clean Room）中进行。洁净室是空气中悬浮微粒受控的封闭空间，在生产过程中必须严格控制微粒的导入、产生和滞留。

不同类型的产品在不同的工序中，对洁净等级有不同的要求。超大规模集成电路（VLSI）的前道工序（Wafer Fabrication）通常要求洁净等级为4级或更高，后道工序（Assembly & Package）的洁净等级通常要求6级或7级。

洁净等级是按单位体积空气中、粒径在  $0.1 \sim 5 \mu\text{m}$  范围的悬浮微粒（Airborne particles）数来划分的。国际标准化组织（ISO）颁布的 ISO 14664—1 标准对洁净等级做了具体的规定，如表 1.4 所示。

表 1.4 ISO 洁净等级

| 洁净等级 | 每立方米 ( $\text{m}^3$ ) 中微粒的最大允许数 |                        |                        |                        |                      |                      |
|------|---------------------------------|------------------------|------------------------|------------------------|----------------------|----------------------|
|      | $\geq 0.1 \mu\text{m}$          | $\geq 0.2 \mu\text{m}$ | $\geq 0.3 \mu\text{m}$ | $\geq 0.5 \mu\text{m}$ | $\geq 1 \mu\text{m}$ | $\geq 5 \mu\text{m}$ |
| ISO1 | 10                              | 2                      |                        |                        |                      |                      |
| ISO2 | 100                             | 26                     | 10                     | 4                      |                      |                      |
| ISO3 | 1000                            | 265                    | 106                    | 35                     | 8                    |                      |
| ISO4 | 10000                           | 2650                   | 1060                   | 353                    | 83                   |                      |
| ISO5 | 100000                          | 26500                  | 10600                  | 3530                   | 832                  | 29                   |
| ISO6 | 1000000                         | 265000                 | 106000                 | 35300                  | 8320                 | 293                  |
| ISO7 |                                 |                        |                        | 353000                 | 83200                | 2930                 |
| ISO8 |                                 |                        |                        | 3530000                | 832000               | 29300                |
| ISO9 |                                 |                        |                        | 35300000               | 8320000              | 293000               |