

普通高等教育“十一五”规划教材

数字电子技术

(第二版)

宋学君 主编



科学出版社

www.sciencep.com

普通高等教育“十一五”规划教材

数字电子技术

(第二版)

宋学君 主编

科学出版社

北 京

内 容 简 介

本书是参照各类大专院校电子技术课程教学大纲的要求编写的。全书共分8章,内容包括逻辑代数基础、集成逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲波形的产生与整形、半导体存储器和可编程逻辑器件、数模和模数转换。

本书由浅入深,精选内容,合理地控制教材的深度和广度,在讲授基本理论的同时,加强了对中大规模集成电路的介绍和应用。章末附有小结、思考题与习题,书后有习题解答。

本书适合作为大专院校、职业技术学院、成人教育及业余培训等电子电气信息类专业的教材,也可供机械、计算机等专业的学生自学参考。

图书在版编目(CIP)数据

数字电子技术/宋学君主编. —2版. —北京:科学出版社,2007
普通高等教育“十一五”规划教材
ISBN 978-7-03-018925-7

I. 数… II. 宋… III. 数字电路-电子技术-高等学校-教材 IV. TN79
中国版本图书馆 CIP 数据核字(2007)第 084753 号

责任编辑:马长芳 于宏丽 / 责任校对:赵桂芬
责任印制:张克忠 / 封面设计:卢秋红

科学出版社 出版

北京东黄城根北街16号
邮政编码:100717

<http://www.sciencep.com>

双青印刷厂印刷

科学出版社发行 各地新华书店经销

*

2002年6月第 一 版 开本:B5(720×1000)

2007年7月第 二 版 印张:22 3/4

2007年7月第七次印刷 字数:440 000

印数:15 501—19 500

定价:28.00 元

(如有印装质量问题,我社负责调换〈双青〉)

第二版前言

《数字电子技术》第一版自 2002 年在科学出版社出版以来,受到广大读者的关注。本书是在《数字电子技术》第一版的基础上,通过总结教学实践经验和课程改革体会,重新编写而成。

为了反映 21 世纪电子技术的新发展,使教学适应当前教学改革的需要,保证在有限的课时内获得较好的教学效果,我们在本书的修订中,参照各类大专院校电子技术课程教学大纲的要求,基本保持了第一版多年形成的比较成熟的教学体系,删除了使用渐少或已经过时的内容;在第一版的基础上,适当增加了大规模集成电路的内容,对集成电路重点强调其外部电气特性,简要介绍集成电路的内部结构和特点,使学生能正确选择和使用数字集成电路。

为了保证学生对基本理论的理解,培养他们分析问题和解决问题的能力,同时为了解决当前课时压缩带来的习题课课时少的问题,本书增加了较多的例题,以便学生理解、复习、巩固和提高所学知识。每章末给出习题与思考题,书末给出部分习题解答。

本书与《模拟电子技术》(第二版)(宋学君主编,科学出版社,2006 年 9 月)既可以作为电子技术课的整套教材使用,也可单独使用。

刘尚合院士审阅了本书的全部书稿并提出了许多宝贵意见,在书稿的修改中给予了很大的帮助,使本书的质量进一步提高。在此谨向刘院士表示衷心的感谢,也向所有关心、支持和帮助过本书编写、修改、发行工作的同志们表示衷心的感谢。

参加本书编写的人员有:宋学君(第 1, 2, 4 章)、杨艳慈(第 3 章)、于京生(第 5 章)、陆伟(第 6 章)、张书法、张德印(第 7 章)、张希军(第 8 章)。

由于作者水平有限,教材中可能仍有许多不完善之处,恳请广大读者予以批评指正。

宋学君

2007 年 7 月于河北师范大学

第一版前言

为适应电子信息时代的新形势和培养面向 21 世纪电子技术人才的迫切需要,让学生在较少的课时内学到更多知识,我们组织了从事多年教学工作的教师编写了本书。由于电子技术基础是一门实践性很强的入门性的技术基础课,因此本教材的编写过程中,考虑到了近年来中大规模数字集成电路在我国各个领域内被广泛应用的形势,突出以数字集成电路为主要内容,从实际出发,精选内容、适当更新,合理地控制教材的深度和广度,力求通俗易懂,简明实用,便于学生自学。

全书共分 9 章,内容包括数字电路基础知识、逻辑代数基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、半导体存储器、脉冲信号产生与整形、D/A 和 A/D 转换器等。

第 1~3 章是预备知识,内容包括数制与编码、逻辑代数及门电路。主要介绍二进制及其他各种进位计数制之间的相互转换、各种编码的十进制数、常见的可靠性编码、逻辑代数的基本概念和逻辑函数的化简、TTL 和 MOS 集成电路的构成和外部特性等。这些知识是进一步研究逻辑电路所必备的。

第 4 章是组合逻辑电路。除介绍传统的分析和设计方法外,重点介绍常见的各种中规模集成电路的特性和应用。

第 5~6 章是时序电路,主要介绍同步时序电路、脉冲异步时序电路的分析和设计方法。这些方法属于经典开关理论的最小化设计,看起来内容似乎有些庞杂,但仍然是逻辑设计的基础理论。此外还介绍了各种常见的时序集成电路。为了减少篇幅、突出重点,以应用为目的,重点介绍逻辑功能、外部特性、主要参数及典型应用,对其内部结构的了解不做过多要求。

第 7 章是半导体存储器和可编程逻辑器件。可编程器件(PLD)是近十几年来发展起来的新型集成电路。一片 PLD 可代替几十、几百甚至上千个逻辑门,是逻辑电路的重要分支。这一章简要说明 PLD 的结构、原理和常用的开发软件工具,力求使读者学习后具有实际应用能力。

第 8 章是脉冲信号的产生与整形,第 9 章是 A/D 和 D/A 变换。这两章除介

绍基本原理外，还介绍了典型的集成电路芯片。

参加本书编写的人员有：刘彩霞，朱明刚（第1章）；朱明刚（第2~4章）；宋学君（第5~7章）；宋学君，常小愚（第8章）；常小愚，朱明刚（第9章）。在本书的编写过程中，邬鸿彦负责全书的筹划和组织工作，朱明刚完成了本书的组稿、编审及前期的修改工作，宋学君完成了全书的审编、统稿和定稿工作。

由于作者水平有限，书中不妥乃至错误之处，恳请广大读者批评指正。

编 者

2002年1月

目 录

第二版前言

第一版前言

第 1 章 逻辑代数基础	1
1.1 数字电路概述	1
1.2 进制与码制	4
1.3 逻辑代数的基本运算	15
1.4 逻辑代数的基本定理和规则	19
1.5 逻辑函数的表示方法	27
1.6 卡诺图及卡诺图化简法	33
本章小结	43
思考题与习题	43
第 2 章 集成逻辑门电路	46
2.1 数字集成电路概述	46
2.2 半导体器件的开关特性	48
2.3 分立元件的基本门电路	55
2.4 TTL 集成门电路	60
2.5 TTL 门电路的其他形式	69
2.6 CMOS 门电路	76
2.7 集成门电路的使用及连接	84
本章小结	89
思考题与习题	90
第 3 章 组合逻辑电路	95
3.1 组合逻辑电路的分析与设计	95
3.2 全加器	99
3.3 编码器	103
3.4 译码器	109

3.5 数据比较器	119
3.6 数据选择器	123
3.7 奇偶校验器	128
3.8 采用中规模集成电路的组合逻辑电路分析与设计	131
3.9 组合电路中的竞争冒险	133
本章小结	138
思考题与习题	138
第4章 触发器	141
4.1 概述	141
4.2 基本的 RS 触发器	142
4.3 同步 RS 触发器	146
4.4 主从触发器	148
4.5 边沿触发器	153
4.6 触发器逻辑功能的表示方式及功能转换	158
4.7 集成触发器及主要参数	164
本章小结	175
思考题与习题	176
第5章 时序逻辑电路	180
5.1 时序逻辑电路概述	180
5.2 寄存器和移位寄存器	186
5.3 计数器	195
5.4 时序逻辑电路设计	235
本章小结	238
思考题与习题	239
第6章 脉冲波形的产生与整形	242
6.1 单稳态触发器	242
6.2 施密特触发器	249
6.3 多谐振荡器	254
6.4 555 集成定时器	262
本章小结	268

思考题与习题.....	269
第 7 章 半导体存储器和可编程逻辑器件.....	273
7.1 半导体存储器概述	273
7.2 只读存储器 ROM	275
7.3 随机存储器 RAM	288
7.4 可编程逻辑器件	294
本章小结.....	310
思考题与习题.....	311
第 8 章 数模和模数转换.....	314
8.1 数模转换器	314
8.2 模数转换器	323
本章小结.....	335
思考题与习题.....	335
部分习题解答.....	337
参考文献.....	351

第 1 章 逻辑代数基础

本章首先介绍数字电路的基本概念和基本知识，然后介绍逻辑代数的基本概念、定律和规则，逻辑函数的真值表、函数表达式、卡诺图、逻辑图等的表示方法，逻辑函数的代数化简法和卡诺图化简法等。

1.1 数字电路概述

1.1.1 数字信号

电子电路所处理的信号分为两类，一类是模拟信号，其特性是在时间和幅值上均是连续的；另一类是数字信号，其特性是在时间和幅值上是离散的和量化的，最常用的数字信号是二值信号，分别用“0”和“1”表示两种状态。处理数字信号的电路称为数字电路，在数字电路中人们习惯用高、低电平一词来描述高、低不同的电位信号，高电平是一种状态，而低电平则是另一种不同的状态，并用“1”和“0”分别表示。由于数字信号的高、低电平在数值上有较大的差异，这就允许两个电平对标准值有一定的偏差，它们表示的都是一定的电压范围，而不是一个固定不变的数值。例如，在 TTL 电路中，常规定高电平的标准值为 3V，低电平的标准值为 0.2V；2~5V 都算作高电平，0~0.8V 都算做低电平，如图 1.1.1 所示。图中表示出了高、低电平的变化范围，当电平介于高电平的下限值 2V 和低电平的上限值 0.8V 之间时，既不满足规定的高电平要求，也不满足规定的低电平要求，一般情况下，数字逻辑电路中应尽量避免出现这种情况。数字电路工作时只要求能可靠地区分“0”或“1”两种状态，因此电路对精度要求不高，适于集成化；但超出范围是不允许的，因为这不仅会破坏电路的逻辑关系，而且还可能造成器件性能下降甚至损坏。

为了讨论问题方便，数字逻辑电路中的数字信号传输波形常用理想矩形脉冲表示。实际上，一个理想跳变的数字信号是不存在的，脉冲的跳变总需要一定的时间，同时脉

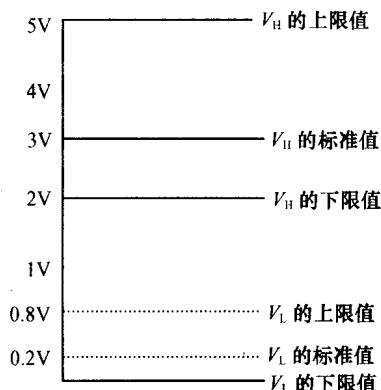


图 1.1.1

冲的顶部也不可能绝对平坦,在脉冲的延续时间内总会有些起伏。理想的矩形波和实际的矩形波分别如图 1.1.2 所示。下面介绍脉冲的几个主要参数:

- (1) 脉冲幅度 A : 脉冲信号变化的最大值。
- (2) 脉冲上升沿时间 t_r : 从脉冲幅度 A 的 10% 上升到 90% 所需的时间。
- (3) 脉冲下降沿时间 t_f : 从脉冲幅度的 90% 下降到 10% 所需的时间。
- (4) 脉冲宽度 t_p : 脉冲出现后所持续的时间。因顶部与底部的宽度不同,所以 t_p 一般指幅度 A 的 50% 之间的宽度。

(5) 正、负脉冲: 正脉冲指高电平为有效信号的脉冲; 负脉冲指低电平为有效信号的脉冲。如图 1.1.2 所示为正脉冲, 其脉冲前沿为上升沿, 脉冲后沿为下降沿, 负脉冲正好相反。

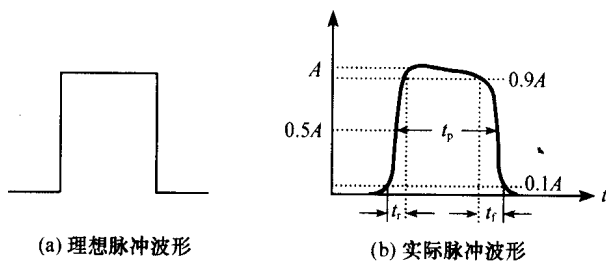


图 1.1.2 理想和实际矩形脉冲波形

1.1.2 数字电路

严格地说, 数字电路包括数字脉冲电路和数字逻辑电路两部分。数字脉冲电路主要研究脉冲信号的产生、变换和测量; 数字逻辑电路主要是对数字信号进行算术运算(加、减、乘、除等)和逻辑运算(“与”、“或”、“非”等)。数字逻辑电路按其功能分为组合逻辑电路和时序逻辑电路。组合逻辑电路任意时刻的输出状态仅与该时刻的输入状态有关, 而与电路过去时刻的状态无关, 无“记忆”功能。常用的组合逻辑部件包括各种基本门、加法器、译码器、编码器、数据选择器等。时序逻辑电路在任意时刻的输出状态不仅与该时刻的输入状态有关, 而且还与电路过去时刻的状态有关, 具有“记忆”功能。常用的时序逻辑部件包括触发器、计数器、寄存器等。数字逻辑电路按组成的结构分为分立元件电路和集成电路两类。分立元件电路是将独立的晶体管、电阻、电容等元器件用导线连接起来的电路; 集成电路是将元器件及导线均采用半导体工艺集成制作在同一块硅芯片上, 并封装于一个壳体内部的电路。本书以中、小、大规模集成电路为主, 强调数字集成电路的外特性, 主要讨论数字电路的逻辑关系和逻辑功能, 并以典型数字逻辑单元、功能部件为例, 介绍数字逻辑电路的分析方法和设计方法。

1. 数字电路的特点

(1) 在数字电路中, 所使用数字信号的取值只有“1”和“0”, 反映在电路上就是高电平和低电平状态, 分别用于代表两种对立态。

(2) 数字电路中, 半导体晶体管一般都是工作在饱和区或截止区, 分别对应晶体管的开、关状态。所以, 数字电路结构简单, 便于集成。

(3) 数字电路处理能力强, 不仅可以实现各种代数运算, 还可以实现逻辑运算。

在数字电路中主要研究的问题是输出与输入信号之间的逻辑关系, 通过用“0”和“1”组成的代码序列来实现众多逻辑功能。因此, 数字电路可对自然界中一切与二进制相关的物理量加以处理, 用来对这些物理量进行逻辑或代数运算。

(4) 数字电路抗干扰能力强, 可靠性高, 具有较高的精度。由于数字电路传递、加工和处理的是二值信号“0”、“1”, 只要某个电平符合于高电平的允许范围就认为是逻辑态“1”, 而符合于低电平允许范围则被认为是逻辑态“0”。所以, 数字电路的抗干扰能力远高于模拟电路, 而对于元器件参数精度的要求以及供电电源稳定度的要求都比模拟电路要低一些。另外, 可用增加二进制数的位数来提高数字电路的精度。

(5) 数字电路更易于长期存储、保密、压缩、传输和再现。数字电路除了进行逻辑推演和判断、具有一定的“逻辑思维”能力以外, 还有“记忆”功能, 能够长期存储一定数量的信号。同时还可以采用标准的逻辑部件和可编程逻辑器件来构成各种各样的数字系统, 设计方便, 使用灵活。

2. 数字电路与模拟电路的区别

模拟信号与数字信号在处理方法上各有不同, 可按照信号传递、加工和处理的形式不同来说明模拟电路与数字电路的区别, 并给出两者的对比, 如表 1.1.1 所示。

表 1.1.1 模拟电路与数字电路之间的比较

	模拟电路	数字电路
工作信号	模拟信号	数字信号
器件的状态	放大状态	开关状态
基本电路	放大器	门电路、触发器
电路功能	放大作用	逻辑运算
分析方法	图解法、微变等效电路法	逻辑代数、真值表、卡诺图、状态图等
主要研究问题	放大性能	逻辑功能

1.2 进制与码制

1.2.1 数的进制与转换

数的进制就是按进位的方式进行计数。日常生活中人们最常用的是十进制数，计算机和数字设备中常用到的是二进制数。

1. 十进制数

日常生活中使用的十进制数中的每一位数都是由 0、1、2、3、4、5、6、7、8 和 9 十个数码表示的，计数时“逢十进一”，即每位计满十向相邻高位进一，即计数基数是十，故称为十进制数。

例如，一个十进制数 3472.58，它可用带有右下标 10 或后面带 D 的数来表示，通常省略下标或 D，即

$$(3472.58)_{10} = 3 \times 10^3 + 4 \times 10^2 + 7 \times 10^1 + 2 \times 10^0 + 5 \times 10^{-1} + 8 \times 10^{-2}$$

对于任意一个十进制数 N ，可以表示为

$$\begin{aligned} (N)_{10} &= K_{n-1} \times 10^{n-1} + K_{n-2} \times 10^{n-2} + \cdots + K_1 \times 10^1 + K_0 \times 10^0 \\ &\quad + K_{-1} \times 10^{-1} + \cdots + K_{-m} \times 10^{-m} \\ &= \sum_{i=n-1}^{-m} K_i \times 10^i \end{aligned} \quad (1.2.1)$$

式中，10 表示十进制数 N 的基数； n ， m 为正整数分别表示十进制数中整数和小数的位数； K_i 为十进制数中第 i 位的数码， 10^i 叫做基数为 10 的第 i 位的“权”。通过上述分析，可以总结出组成任意进制数的三要素以及任意进制数按权展开的一般形式。

1) 进制的三要素

(1) 数码：组成一种进制的基本成分，例如，对于 R 进制，数码为 $0 \sim (R-1)$ ，包括 0 在内共有 R 个数码。

(2) 基数：进制中数码的总的个数（状态数），对于 R 进制，基数为 R 。

(3) 进位和借位规则：对于任意的 R 进制数，进位和借位规则是“逢 R 进 1，借 1 当 R ”。

2) 任意进制数按权展开的一般形式

对于任意进制数，如 R 进制数为 $(N)_R$ ，可以写成按权展开的一般展开式

$$\begin{aligned} (N)_R &= K_{n-1} \times R^{n-1} + K_{n-2} \times R^{n-2} + \cdots + K_1 \times R^1 + K_0 \times R^0 \\ &\quad + K_{-1} \times R^{-1} + \cdots + K_{-m} \times R^{-m} \\ &= \sum_{i=n-1}^{-m} K_i \times R^i \end{aligned} \quad (1.2.2)$$

式中, K_i 为第 i 位的数码; R 为基数, R^i 为 R 进制数中第 i 位的权; n 为整数的位数, m 为小数的位数, n, m 均为正整数。

2. 二进制数

在数字电路中常用的计数制是二进制数。与十进制数相比, 二进制的优越性在于:

- (1) 数的状态只有 0 和 1, 容易表示, 工作可靠。
- (2) 二进制数的运算简单。
- (3) 采用二进制数可以节省电路元件, 便于设计和简化系统结构。
- (4) 采用二进制数可以使用逻辑代数, 为逻辑设计提供了便利的工具。

二进制数的“基数”为 2, “权”为 2^i , 每位二进制数的数码只有 1 和 0, 满足“逢二进一”规则。二进制中的 10 表示十进制数 2, 一个二进制数可用带有右下标 2 或后面带 B 的数来表示, 其展开式为

$$(N)_2 = \sum_{i=n-1}^{-m} K_i \times 2^i \quad (1.2.3)$$

例如, 一个二进制数 $(1101.011)_2$, 按其权的展开式为

$$(1101.011)_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3}$$

二进制数与十进制数之间的对应关系如表 1.2.1 所示。

表 1.2.1

十进制数	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
二进制数	0	1	10	11	100	101	110	111	1000	1001	1010	1011	1100	1101	1110	1111

例 1.2.1 计算下面二进制数: $10111 + 11010$, $10011 - 1011$, 1101×110 , $11001 \div 101$ 。

解

$$10111 + 11010 = 110001$$

$$\begin{array}{r} 10111 \\ + 11010 \\ \hline 110001 \end{array}$$

$$10011 - 1011 = 1000$$

$$\begin{array}{r} 10011 \\ - 1011 \\ \hline 1000 \end{array}$$

$$1101 \times 110 = 1001110$$

$$\begin{array}{r} 1101 \\ \times 110 \\ \hline 0000 \\ 1101 \\ + 1101 \\ \hline 1001110 \end{array}$$

$$11001 \div 101 = 101$$

$$\begin{array}{r} 101 \\ 101 \overline{) 11001} \\ \underline{- 101} \\ 101 \\ \underline{- 101} \\ 0 \end{array}$$

对于二进制数乘法, 被乘数由乘数逐位相乘, 乘数有三位, 被乘数就被乘三次, 除了乘数的个位外, 其他各位每乘一次非零值, 被乘数都向左移一位, 而后把移位后的被乘数相加。由此, 二进制乘法可归结为“相加和左移位运算”。

做二进制数的除法运算时, 每进行一步除, 除数向右移动一位, 由于除法可通过从被除数中连续减去被右移的除数来实现, 因此, 二进制除法可归结为“减法和右移位运算”。

二进制数与十进制数相比, 在表示同一个数时, 二进制数用的位数较多, 为此人们通常用八进制数和十六进制数作为二进制数的缩写方式。

3. 八进制数

在八进制数中, 每一位数用 0、1、2、3、4、5、6、7 八个数码表示, 所以计数基数为 8, 任何一位计数达到八时则向相邻高位进一, 其进位规则是“逢八进一”, 并且借位规则是“借一当八”。

任何一个八进制数可用带有右下标 8 或后面带 O 的数来表示, 按权展开为

$$(N)_8 = \sum_{i=n-1}^{-m} K_i \times 8^i \quad (1.2.4)$$

例如, 一个八进制数 $(365.21)_8$, 按权展开式为

$$(365.21)_8 = 3 \times 8^2 + 6 \times 8^1 + 5 \times 8^0 + 2 \times 8^{-1} + 1 \times 8^{-2}$$

4. 十六进制数

十六进制数中 16 个数码分别是 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F, 其中, A、B、C、D、E、F 分别代表 10~15 六个数码。任何一位计数满十六则向相邻高位进一, 其进位规则是“逢十六进一”, 并且借位规则为“借一当十六”。一个十六进制数可用带有右下标 16 或后面带 H 的数来表示。

任何一个十六进制数, 可按权展开为

$$(N)_{16} = \sum_{i=n-1}^{-m} K_i \times 16^i \quad (1.2.5)$$

例如, 十六进制数 $(3AB.12)_{16}$ 按权展开式为

$$(3AB.12)_{16} = 3 \times 16^2 + 10 \times 16^1 + 11 \times 16^0 + 1 \times 16^{-1} + 2 \times 16^{-2}$$

5. 计数进制间的相互转换

数字系统、计算机只能识别二进制数, 而人们已习惯采用十进制数, 若用计

计算机处理十进制数，必须先把它转换成二进制数才能被计算机接受；同理，计算结果应由二进制数再转换成人们习惯的十进制数。另外，为了避免二进制数位数冗长，不易识别、书写烦琐的不便，在实际书写计算机程序时，常采用八进制数和十六进制数，这就需要我们了解二进制数与其他三种常用计数进制之间的等值换算关系。

在进行数制转换时，必须保证转换后的精度。对于 α 进制数中的整数部分，理论上可以准确地转换为有限位的 β 进制整数；但对 α 进制数中的小数而言却不一定能转换为有限位的 β 进制小数，可能会出现无限位小数的情况。

设 α 进制数中的小数位为 k 位，为保证转换精度为 $\pm\alpha^{-k}$ 或 $\pm(0.1)_{\alpha}^k$ ，需取 β 进制小数位为 j 位， k, j 为正整数， j 应为满足式 (1.2.6) 的整数。

$$k \frac{\lg \alpha}{\lg \beta} \leq j \leq k \frac{\lg \alpha}{\lg \beta} + 1 \quad (1.2.6)$$

此时，转换误差为 $\epsilon < \beta^{-j}$ 。

1) 任意进制数转换为十进制数

“按权展开”法，即把任意进制数按其权展开后相加，“逢十进一”，可得到等值的十进制数。

例 1.2.2 换算 $(1011.101)_2$ 为十进制数。

$$\begin{aligned} \text{解 } (1011.101)_2 &= 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 \\ &\quad + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= 8 + 0 + 2 + 1 + \frac{1}{2} + 0 + \frac{1}{8} = (11.625)_{10} \end{aligned}$$

例 1.2.3 将十六进制数 $(5A.E)_{16}$ 转换为十进制数。

$$\begin{aligned} \text{解 } (5A.E)_{16} &= 5 \times 16^1 + 10 \times 16^0 + 14 \times 16^{-1} \\ &= 80 + 10 + 0.875 = (90.875)_{10} \end{aligned}$$

2) 十进制数转换成其他任意进制数

十进制数转换成非十进制数的任意进制数时，由于十进制数的整数和小数部分的转换方法不同，需要将整数部分和小数部分分别转换，然后合并。对于整数部分转换，可用“除基取余，逆序排列”法，即将十进制整数不断用被转换进制数的基 R 除，直至商为 0 为止，所得余数逆序排列；对于小数部分转换，可用“乘基 R 取整，顺序排列”法，即用十进制小数部分乘以被转换进制数的基 R ，将乘积的整数部分取出，剩余的小数部分重复上述运算，直至乘积的小数部分为 0 或达到所要求的精度为止，将所得乘积的整数顺序排列即得。注意，小数部分转换时有时不能精确转换，需要根据精度确定转换后的小数位数。

例 1.2.4 将 $(172.68)_{10}$ 换算成二进制数。

解 整数部分转换用除 2 取余法得 10101100, 除式如图 1.2.1 所示。

小数部分转换用乘 2 取整法得 1010111, 乘式如图 1.2.2 所示。

2	172	取余	
2	86	 0	
2	43	 0	
2	21	 1	
2	10	 1	
2	5	 0	
2	2	 1	
2	1	 0	
	0	 1	

图 1.2.1 整数部分变换

0.68	取整
$\times 2$	
1.36	 1
0.36	
$\times 2$	
0.72	 0
$\times 2$	
1.44	 1
0.44	
$\times 2$	
0.88	 0
$\times 2$	
1.76	 1
0.76	
$\times 2$	
1.52	 1
0.52	
$\times 2$	
1.04	 1

图 1.2.2 小数部分变换

因 $2 \times \frac{\lg 10}{\lg 2} = 6.6 \leq j \leq 2 \frac{\lg 10}{\lg 2} + 1 = 7.6$, 取 $j = 7$, 误差 $\epsilon < 2^{-7}$ 。所以,
 $(172.68)_{10} \approx (10101100.1010111)_2$ 。

3) 二进制数、八进制数、十六进制数之间的转换

因为二进制数的基数为 2, 八进制数的基数为 8, 十六进制数的基数为 16, 它们的基之间的关系是 $2^3 = 8^1$, $2^4 = 16^1$, 表明 3 位二进制数与 1 位八进制数相对应, 4 位二进制数与 1 位十六进制数相对应, 依此我们很容易地得到二进制数与八进制数、二进制数与十六进制数之间的等值转换。

(1) 二进制数与八进制数之间的转换。二进制数转换为八进制数的转换方法是“三位合一位, 依权相加, 按序组合”, 即由小数点起, 整数部分由低位起每 3 位二进制数划为一组, 不足 3 位时高位补 0, 然后将每一组中的二进制数按权 2^2 、 2^1 、 2^0 展开后相加, 得出 1 位八进制数, 最后按位数顺序组合成一个八进制数的整数部分; 小数部分由高位起每 3 位二进制数划为一组, 不足 3 位时低位补 0, 然后将每一组中的二进制数按权 2^2 、 2^1 、 2^0 展开后相加, 得出 1 位八进制数, 最后按位数顺序组合成一个八进制数的小数部分。