

面向21世纪高等院校规划教材

# 数字电路——分析与设计

Digital Circuits: Analysis & Design

丁志杰 赵宏图 梁 森 编著

 北京理工大学出版社  
BEIJING INSTITUTE OF TECHNOLOGY PRESS

TN79/157

2007

面向 21 世纪高等院校规划教材

# 数 字 电 路

## ——分析与设计

丁志杰 赵宏图 梁森 编著



北京理工大学出版社

BEIJING INSTITUTE OF TECHNOLOGY PRESS

版权专有 侵权必究

---

**图书在版编目 (CIP) 数据**

数字电路：分析与设计/丁志杰，赵宏图，梁森编著. —北京：北京理工大学出版社，2007.9

ISBN 978 - 7 - 5640 - 0959 - 5

I. 数… II. ①丁…②赵…③梁… III. 数字电路-电子技术-高等学校-教材  
IV. TN79

中国版本图书馆 CIP 数据核字 (2007) 第 130556 号

---

---

出版发行 / 北京理工大学出版社

社 址 / 北京市海淀区中关村南大街 5 号

邮 编 / 100081

电 话 / (010)68914775(办公室) 68944990(批销中心) 68911084 (读者服务部)

网 址 / <http://www.bitpress.com.cn>

经 销 / 全国各地新华书店

印 刷 / 北京国马印刷厂

开 本 / 787 毫米×1092 毫米 1/16

印 张 / 29

字 数 / 673 千字

版 次 / 2007 年 9 月第 1 版 2007 年 9 月第 1 次印刷

印 数 / 1~5000 册

定 价 / 38.00 元

责任校对 / 张 宏

责任印制 / 李绍英

图书出现印装质量问题，本社负责调换

# 前 言

本书根据作者多年教学经验编写而成。

虽然现代电子器件花样繁多,但其基础还是传统的数字电路的内容。本书主要讲述传统数字电路的内容,对部分现代可编程器件只作了简单的介绍。只有打牢基础,才可能在实践中比较容易地学习、掌握新器件的使用方法,从而在求职、开发新产品等竞争中立于不败之地。

基于绝大多数半导体生产厂商发布的数据手册,可编程器件的开发工具,数字系统的软件模拟工具等都采用了 ANSI/IEEE Std 91a-1991 符号系统中的第二套,即特定符号系统。本着教学与实践相结合的原则,本书采用了 ANSI/IEEE Std 91a-1991 符号系统中的特定符号系统,相信这会使读者获益匪浅。

结合现代学生的特点及工程技术人员的需要,本书编写力求详细,同时例题、习题也比较丰富,以便于读者自学。书中带“\*”内容为选学内容。

本书第1章,第5章,第6章,第9章和第10章由丁志杰编写;第2章,第4章4.3节、4.4节,第7章由赵宏图编写;第3章,第4章4.1节、4.2节、4.5节,第8章由梁森编写。丁志杰负责全书的组织、统稿和定稿工作。

全书由程震先教授审阅。在审阅过程中,程震先教授认真负责,在仔细阅读书稿的基础上提出了许多宝贵的建议,指出了许多错误、不妥之处,使我们受益匪浅。在此谨向程震先教授致以崇高的敬意。

由于编者的水平有限,加上时间仓促,书中难免会出现错误和不妥之处,敬请读者指正。

编 者

# 目 录

|                       |    |
|-----------------------|----|
| 第1章 数制与编码             | 1  |
| 1.1 数制                | 1  |
| 1.2 数制转换              | 2  |
| 1.2.1 二、八、十六进制到十进制的转换 | 2  |
| 1.2.2 二、八、十六进制之间的转换   | 2  |
| 1.2.3 十进制到二、八、十六进制的转换 | 3  |
| 1.3 二进制符号数的表示方法       | 5  |
| 1.3.1 原码表示法           | 5  |
| 1.3.2 反码表示法           | 5  |
| 1.3.3 补码表示法           | 6  |
| 1.3.4 符号数小结           | 8  |
| 1.4 二-十进制编码 (BCD 码)   | 9  |
| 1.5 格雷 (Gray) 码       | 10 |
| 1.6 ASCII 符           | 11 |
| 1.7 检错码和纠错码           | 12 |
| 1.7.1 检错码             | 12 |
| 1.7.2 纠错码             | 13 |
| 本章小结                  | 13 |
| 习题                    | 14 |
| 第2章 逻辑代数基础            | 15 |
| 2.1 概述                | 15 |
| 2.1.1 事物的二值性          | 15 |
| 2.1.2 布尔代数            | 15 |
| 2.2 逻辑变量和逻辑函数         | 16 |
| 2.2.1 基本的逻辑运算和逻辑变量    | 16 |
| 2.2.2 逻辑函数            | 19 |
| 2.2.3 逻辑函数与逻辑电路的关系    | 20 |
| 2.3 逻辑代数的基本运算规律       | 21 |
| 2.3.1 逻辑代数的基本定律       | 21 |
| 2.3.2 三个重要规则          | 23 |
| 2.3.3 逻辑代数的基本定理       | 25 |
| 2.3.4 复合逻辑运算和复合逻辑门    | 26 |

|                        |        |
|------------------------|--------|
| 2.4 逻辑函数的两种标准形式        | 32     |
| 2.4.1 最小项和最大项          | 33     |
| 2.4.2 标准表达式和真值表        | 37     |
| 2.5 逻辑函数的代数化简法         | 41     |
| 2.5.1 化简逻辑函数的意义及化简方法   | 41     |
| 2.5.2 代数化简法            | 44     |
| 2.6 逻辑函数的卡诺图化简法        | 50     |
| 2.6.1 卡诺图(K图)          | 50     |
| 2.6.2 最小项的合并规律         | 57     |
| 2.6.3 用卡诺图化简逻辑函数       | 61     |
| 2.6.4 多输出逻辑函数的卡诺图化简法   | 65     |
| 2.7 非完全描述逻辑函数          | 66     |
| 2.7.1 非完全描述逻辑函数        | 66     |
| 2.7.2 利用无关项化简非完全描述逻辑函数 | 68     |
| 2.8 逻辑函数的描述            | 70     |
| 2.8.1 逻辑函数的描述方法        | 70     |
| 2.8.2 逻辑函数描述方法之间的转换    | 71     |
| 本章小结                   | 74     |
| 习题                     | 75     |
| <br>第3章 逻辑门电路          | <br>83 |
| 3.1 概述                 | 83     |
| 3.2 晶体管的开关作用           | 83     |
| 3.2.1 二极管的开关作用         | 83     |
| 3.2.2 三极管的开关特性         | 85     |
| 3.3 基本逻辑门电路            | 89     |
| 3.4 TTL集成门电路           | 92     |
| 3.4.1 TTL与非门的基本原理      | 92     |
| 3.4.2 TTL与非门的特性及参数     | 93     |
| 3.5 其他类型的TTL“与非”门电路    | 99     |
| 3.5.1 集电极开路“与非”门(OC门)  | 99     |
| 3.5.2 三态输出“与非”门(TS门)   | 102    |
| 3.6 MOS门电路             | 104    |
| 3.6.1 CMOS反相器          | 104    |
| 3.6.2 其他逻辑功能的CMOS门电路   | 105    |
| 3.6.3 CMOS门电路的特点及使用    | 106    |
| 3.7 TTL与CMOS电路的级联      | 107    |
| 3.7.1 由TTL驱动CMOS       | 108    |
| 3.7.2 由CMOS驱动TTL       | 108    |

|                                  |     |
|----------------------------------|-----|
| 本章小结                             | 109 |
| 习题                               | 109 |
| 第4章 组合逻辑电路                       | 113 |
| 4.1 概述                           | 113 |
| 4.2 常用数字集成组合逻辑电路                 | 114 |
| 4.2.1 编码器                        | 114 |
| 4.2.2 译码器                        | 119 |
| 4.2.3 加法器                        | 126 |
| 4.2.4 数值比较器                      | 130 |
| 4.2.5 数据选择器和数据分配器                | 132 |
| 4.3 组合电路逻辑分析                     | 135 |
| 4.4 组合电路逻辑设计                     | 142 |
| 4.4.1 用小规模集成电路 (SSI) 实现逻辑函数      | 142 |
| 4.4.2 用中规模集成电路 (MSI) 实现逻辑函数      | 145 |
| 4.4.3 一般设计步骤和设计举例                | 158 |
| 4.5 组合逻辑电路中的竞争与冒险现象              | 173 |
| 4.5.1 竞争与冒险现象及其成因                | 173 |
| 4.5.2 冒险现象的类型及识别                 | 174 |
| 4.5.3 冒险现象的排除                    | 175 |
| 本章小结                             | 176 |
| 习题                               | 178 |
| 第5章 触发器                          | 185 |
| 5.1 基本 R-S 锁存器 (R-S Latch)       | 185 |
| 5.1.1 电路结构                       | 185 |
| 5.1.2 功能分析                       | 185 |
| 5.1.3 功能描述                       | 186 |
| 5.1.4 集成基本 R-S 锁存器               | 188 |
| * 5.1.5 防抖动开关                    | 188 |
| 5.1.6 基本 R-S 锁存器存在的问题            | 189 |
| 5.2 门控 R-S 锁存器 (Gated R-S Latch) | 189 |
| 5.2.1 电路结构                       | 189 |
| 5.2.2 功能分析                       | 189 |
| 5.2.3 功能描述                       | 190 |
| 5.2.4 门控 R-S 锁存器的特点              | 191 |
| 5.3 D 锁存器 (D Latch)              | 191 |
| 5.3.1 电路结构                       | 191 |
| 5.3.2 功能分析                       | 191 |

|                                                         |         |
|---------------------------------------------------------|---------|
| 5.3.3 D锁存器功能描述 .....                                    | 191     |
| 5.3.4 集成D锁存器 .....                                      | 192     |
| 5.4 主从式R-S触发器 (Master-Slave R-S Flip-Flop) .....        | 193     |
| 5.4.1 电路结构 .....                                        | 193     |
| 5.4.2 功能分析 .....                                        | 193     |
| 5.4.3 功能描述 .....                                        | 194     |
| 5.5 TTL主从式JK触发器 (Master-Slave JK Flip-Flop) .....       | 194     |
| 5.5.1 电路结构 .....                                        | 194     |
| 5.5.2 功能分析 .....                                        | 194     |
| 5.5.3 功能描述 .....                                        | 195     |
| 5.6 TTL维持阻塞式D触发器 .....                                  | 197     |
| 5.6.1 电路结构 .....                                        | 197     |
| 5.6.2 功能分析 .....                                        | 198     |
| 5.6.3 功能描述 .....                                        | 198     |
| 5.6.4 集成维持阻塞式D触发器 .....                                 | 199     |
| 5.7 CMOS锁存器与触发器 .....                                   | 199     |
| 5.7.1 CMOS锁存器 .....                                     | 199     |
| 5.7.2 CMOS触发器 .....                                     | 200     |
| 5.8 T触发器和T'触发器 .....                                    | 202     |
| 5.8.1 T触发器 .....                                        | 202     |
| 5.8.2 T'触发器 .....                                       | 202     |
| 5.9 触发器的功能转换 .....                                      | 203     |
| 5.9.1 状态方程法 .....                                       | 203     |
| 5.9.2 驱动表法 .....                                        | 203     |
| 5.10 触发器的动态参数 .....                                     | 204     |
| 本章小结 .....                                              | 205     |
| 习题 .....                                                | 205     |
| <br>第6章 常用时序电路组件 .....                                  | <br>207 |
| 6.1 寄存器 (Register) .....                                | 207     |
| 6.1.1 锁存器组成的寄存器 .....                                   | 207     |
| 6.1.2 触发器组成的寄存器 .....                                   | 208     |
| 6.2 异步计数器 (Asynchronous Counter) .....                  | 209     |
| 6.2.1 异步二进制加法计数器 (Asynchronous Binary Up Counter) ..... | 209     |
| 6.2.2 脉冲反馈复位 (置位) 式任意模M异步加法计数器 .....                    | 210     |
| 6.2.3 异步二进制减法计数器 .....                                  | 212     |
| 6.2.4 可逆异步二进制计数器 .....                                  | 213     |
| 6.2.5 n位异步二进制计数器小结 .....                                | 213     |
| 6.3 同步二进制计数器 (Synchronous Binary Counter) .....         | 214     |

|                                           |     |
|-------------------------------------------|-----|
| 6.4 集成计数器 .....                           | 214 |
| 6.4.1 异步二-五-十进制计数器 74LS290 .....          | 215 |
| 6.4.2 同步二进制计数器 74LS161/74LS163 .....      | 219 |
| 6.5 移位寄存器 (Shift Register, Shifter) ..... | 224 |
| 6.5.1 移位寄存器 .....                         | 224 |
| 6.5.2 移位寄存器的应用 .....                      | 227 |
| 6.5.3 多功能移位寄存器 74LS194 .....              | 228 |
| 本章小结 .....                                | 230 |
| 习题 .....                                  | 230 |
| <br>第7章 时序逻辑电路 .....                      | 234 |
| 7.1 概述 .....                              | 234 |
| 7.1.1 同步时序电路的特点与结构 .....                  | 234 |
| 7.1.2 同步时序电路的别名——同步状态机 .....              | 238 |
| 7.1.3 同步时序电路的描述方法 .....                   | 243 |
| 7.2 同步时序逻辑电路——状态机的分析 .....                | 252 |
| 7.3 同步时序逻辑电路——状态机的设计 .....                | 262 |
| 7.4 实用时序逻辑电路的分析与设计 .....                  | 310 |
| 7.4.1 同步计数器和同步分频器 .....                   | 310 |
| 7.4.2 移存型计数器 .....                        | 324 |
| 7.4.3 同步序列信号发生器 .....                     | 334 |
| 7.4.4 阻塞反馈式异步计数/分频器 .....                 | 352 |
| 本章小结 .....                                | 367 |
| 习题 .....                                  | 369 |
| <br>第8章 脉冲信号的产生和整形 .....                  | 384 |
| 8.1 概述 .....                              | 384 |
| 8.2 连续矩形脉冲波的产生 .....                      | 385 |
| 8.2.1 环形振荡器 .....                         | 385 |
| 8.2.2 对称式多谐振荡器 .....                      | 386 |
| 8.2.3 石英晶体多谐振荡器 .....                     | 387 |
| 8.3 单稳态触发器 .....                          | 388 |
| 8.3.1 由门电路组成的单稳态触发器 .....                 | 388 |
| 8.3.2 集成单稳态触发器 .....                      | 391 |
| 8.3.3 单稳态触发器的应用 .....                     | 393 |
| 8.4 施密特触发器 .....                          | 395 |
| 8.4.1 由门电路组成的施密特触发器 .....                 | 395 |
| 8.4.2 集成施密特触发器 .....                      | 397 |
| 8.4.3 施密特触发器的应用 .....                     | 399 |

|                                                     |     |
|-----------------------------------------------------|-----|
| 8.5 555 定时器及其应用 .....                               | 400 |
| 8.5.1 555 定时器的电路结构及功能 .....                         | 401 |
| 8.5.2 555 定时器的应用 .....                              | 402 |
| 本章小结 .....                                          | 406 |
| 习题 .....                                            | 407 |
| <br>第9章 数—模、模—数变换器 .....                            | 410 |
| 9.1 数模转换器 (Digit Analog Converter, DAC) .....       | 410 |
| 9.1.1 权电阻型 DAC .....                                | 410 |
| 9.1.2 R—2R T 型电阻网络 DAC .....                        | 412 |
| 9.1.3 倒 T 型电阻网络 DAC .....                           | 413 |
| 9.1.4 DAC 中的电子开关 .....                              | 414 |
| 9.1.5 单片集成 DAC AD7520 及其用法 .....                    | 415 |
| 9.1.6 DAC 的主要参数 .....                               | 415 |
| 9.1.7 DAC 的应用 .....                                 | 417 |
| 9.2 模数转换器 (Analog Digit Converter, ADC) .....       | 418 |
| 9.2.1 采样保持 .....                                    | 418 |
| 9.2.2 量化与编码 .....                                   | 420 |
| 9.2.3 并行比较式 ADC .....                               | 420 |
| 9.2.4 计数式 ADC .....                                 | 421 |
| 9.2.5 逐次比较式 ADC .....                               | 422 |
| 9.2.6 双积分式 ADC .....                                | 425 |
| 9.2.7 集成 ADC 举例 .....                               | 428 |
| 9.2.8 ADC 的参数 .....                                 | 429 |
| 本章小结 .....                                          | 430 |
| 习题 .....                                            | 431 |
| <br>第10章 存储器及可编程器件概述 .....                          | 433 |
| 10.1 只读存储器 (Read Only Memory, ROM) .....            | 433 |
| 10.1.1 ROM 的结构与原理 .....                             | 433 |
| 10.1.2 现代 ROM 的行列译码结构 .....                         | 435 |
| 10.1.3 PROM、EPROM、EEPROM .....                      | 436 |
| 10.1.4 ROM 的内部结构及 ROM 的扩展 .....                     | 437 |
| 10.2 随机存取存储器 RAM (Random Access Memory) .....       | 438 |
| 10.2.1 概 述 .....                                    | 438 |
| 10.2.2 静态随机存储器 SRAM .....                           | 439 |
| 10.2.3 动态随机存储器 DRAM .....                           | 439 |
| 10.3 可编程逻辑器件 (PLD) 简介 .....                         | 441 |
| 10.3.1 可编程逻辑阵列 PLA (Programmable Logic Array) ..... | 441 |

---

|                              |     |
|------------------------------|-----|
| 10.3.2 可编程逻辑器件 PAL、GAL ..... | 442 |
| 本章小结 .....                   | 447 |
| 习题 .....                     | 447 |
| 附录 基本逻辑单元符号对照表 .....         | 449 |
| 参考文献 .....                   | 450 |

# 第 1 章 数制与编码

众所周知,在计算机系统中使用的是二进制数,而人们在日常生活中使用的则是十进制数。因此,当我们要将数据输入到计算机时就需要进行数制转换,将十进制转换为二进制;而当计算机将数据输出(显示、打印)时则需要将二进制转换为十进制。因此我们必须熟悉二进制数和十进制数之间的转换。为记忆、阅读方便,人们还经常使用八进制和十六进制,因此我们也要熟悉它们与二进制及十进制之间的关系。

除了数字外,数字系统还要存储、处理一些字符,如字母、运算符、各种符号和汉字等,同时也需要想办法表示这些信息,以适应数字系统中的二进制。

## § 1.1 数制

任意进制的数都是由若干位数字组成,每位上的数字所表示的意义是不相同的,也就是它们的权不同。例如十进制数的 345.67 所表示的意义为

$$(345.67)_{10} = 3 \times 10^2 + 4 \times 10^1 + 5 \times 10^0 + 6 \times 10^{-1} + 7 \times 10^{-2}$$

也就是说,在 345.67 中 3 的权为  $10^2$ , 4 的权为  $10^1$ ……

一般情况下,  $R$  进制的数  $N$  可表示为如下形式

$$(N)_R = K_{n-1}K_{n-2} \cdots K_0.K_{-1}K_{-2} \cdots K_{-m} \quad (1.1)$$

( $n$  表示整数部分的位数,  $m$  表示小数部分的位数)

式中  $R$  为基数,  $K_i$  为在  $0, 1, \dots, R-1$  范围中取值的数字。这个数的按权展开式为

$$\begin{aligned} (N)_R &= K_{n-1}R^{n-1} + K_{n-2}R^{n-2} + \cdots + K_0R^0 + K_{-1}R^{-1} + K_{-2}R^{-2} + \cdots + K_{-m}R^{-m} \\ &= \sum_{i=-m}^{n-1} K_i R^i \end{aligned} \quad (1.2)$$

由式 (1.2) 可见,第  $i$  位上的数字  $K_i$  所表示的数的大小为  $K_i \times R^i$ , 这个  $R^i$  就是  $K_i$  的权。整个数的大小是所有数字的加权和。

对于十进制有  $N_D = \sum_{i=-m}^{n-1} d_i \times 10^i$ ,  $d_i$  的取值范围为  $0, 1, \dots, 9$ ;

对于二进制有  $N_B = \sum_{i=-m}^{n-1} b_i \times 2^i$ ,  $b_i$  的取值范围为  $0, 1$ ;

对于八进制有  $N_Q = \sum_{i=-m}^{n-1} q_i \times 8^i$ ,  $q_i$  的取值范围为  $0, 1, \dots, 7$ ;

对于十六进制有  $N_H = \sum_{i=-m}^{n-1} h_i \times 16^i$ ,  $h_i$  的取值范围为  $0, 1, \dots, 9, A, B, C, D, E, F$ 。其中 A, B, C, D, E, F 分别对应于十进制的 10, 11, 12, 13, 14, 15。

## § 1.2 数制转换

### 1.2.1 二、八、十六进制到十进制的转换

根据数制的定义，二、八、十六进制数到十进制数的转换用加权相加公式  $\sum_{i=-m}^{n-1} K_i R^i$  直接相加即可。

【例 1.1】  $(101.001)_2 = 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 + 0 \cdot 2^{-1} + 0 \cdot 2^{-2} + 1 \cdot 2^{-3} = (5.125)_{10}$

【例 1.2】  $(32.56)_8 = 3 \cdot 8^1 + 2 \cdot 8^0 + 5 \cdot 8^{-1} + 6 \cdot 8^{-2} = (26.71875)_{10}$

【例 1.3】  $(ED.A)_{16} = 14 \cdot 16^1 + 13 \cdot 16^0 + 10 \cdot 16^{-1} = (237.625)_{10}$

### 1.2.2 二、八、十六进制之间的转换

表 1.1 列出了对应十进制数 0~15 的二、八、十六进制数。

表 1.1 十、二、八、十六进制数对照表

| 十进制 | 二进制  | 八进制 | 十六进制 |
|-----|------|-----|------|
| 0   | 0000 | 00  | 0    |
| 1   | 0001 | 01  | 1    |
| 2   | 0010 | 02  | 2    |
| 3   | 0011 | 03  | 3    |
| 4   | 0100 | 04  | 4    |
| 5   | 0101 | 05  | 5    |
| 6   | 0110 | 06  | 6    |
| 7   | 0111 | 07  | 7    |
| 8   | 1000 | 10  | 8    |
| 9   | 1001 | 11  | 9    |
| 10  | 1010 | 12  | A    |
| 11  | 1011 | 13  | B    |
| 12  | 1100 | 14  | C    |
| 13  | 1101 | 15  | D    |
| 14  | 1110 | 16  | E    |
| 15  | 1111 | 17  | F    |

观察表 1.1 中二进制数和八进制数之间的关系可知每三位二进制数对应一位八进制数，由此可得二进制数到八进制数和八进制数到二进制数之间的转换方法。

【例 1.4】  $(10010111.1101)_2 = (\underline{010} \underline{010} \underline{111} \underline{110} \underline{100})_2 = (227.64)_8$

【例 1.5】  $(227.64)_8 = (\underline{010} \underline{010} \underline{111} \underline{110} \underline{100})_2 = (10010111.1101)_2$

例 1.4 说明了二进制到八进制的转换方法：小数点左边从右向左每三位一组，最左边一组不够三位时左边补 0；小数点右边从左向右每三位一组，最右边一组不够三位时右边补

零。然后按顺序分别写出每三位二进制数所对应的八进制数即可。例 1.5 则说明了八进制到二进制的转换方法：将八进制数转换成二进制数时只要将每位八进制数按顺序分别写成它们所对应的二进制数即可。注意，整数部分除最高位外每个三位二进制数中最左边的 0 不能省略；小数部分除最低位外每个二进制数中最右边的 0 也不能省略。

观察表 1.1 中二进制数和十六进制数之间的关系可以看出每四位二进制数对应一位十六进制数。由此可得二进制到十六进制和十六进制到二进制的转换方法。

$$\text{【例 1.6】} \quad (110110111.011)_2 = (\underline{0001} \ \underline{1011} \ \underline{0111}. \underline{0110})_2 = (1B7.6)_{16}$$

$$\text{【例 1.7】} \quad (1C7.6)_{16} = (\underline{0001} \ \underline{1100} \ \underline{0111}. \underline{0110})_2 = (111000111.011)_2$$

例 1.6 说明了二进制到十六进制的转换方法：小数点左边从右向左每四位一组，最左边一组不够四位时左边补 0；小数点右边从左向右每四位一组，最右边一组不够四位时右边补零。然后按顺序分别写出每四位二进制数所对应的十六进制数即可。例 1.7 说明了十六进制到二进制的转换方法：将十六进制数转换成二进制数时只要将各位十六进制数按顺序分别写成它们所对应的二进制数即可。注意，中间位的所有的 0 均不能省略。

八进制数到十六进制数之间的转换通过转换为二进制数作为中间过程可方便地完成。例 1.8 和例 1.9 说明了这个转换过程。

$$\text{【例 1.8】} \quad (1C7.6)_{16} = (\underline{0001} \ \underline{1100} \ \underline{0111}. \underline{0110})_2 = (\underline{111} \ \underline{000} \ \underline{111}. \underline{011})_2 = (707.3)_8$$

$$\text{【例 1.9】} \quad (707.3)_8 = (\underline{111} \ \underline{000} \ \underline{111}. \underline{011})_2 = (\underline{0001} \ \underline{1100} \ \underline{0111}. \underline{0110})_2 = (1C7.6)_{16}$$

### 1.2.3 十进制到二、八、十六进制的转换

将十进制数转换到二、八、十六进制数时要将整数部分和小数部分分别进行转换，整数部分用连除法，小数部分用连乘法。

#### 1. 十进制数到二进制数的转换

整数部分转换用连除法，即用 2 去除所要转换的数，所得余数即为  $b_0$ ；再用 2 去除上一步所得商，所得余数为  $b_1$ ……一直除到商为 0 时为止。

$$\text{【例 1.10】} \quad (59)_{10} = (?)_2$$

解：0 ← 1 ← 3 ← 7 ← 14 ← 29 ← 59    连除以 2，商写在箭头左侧，直到商为 0；

1   1   1   0   1   1    余数写在商下边，连起来就是所求二

$b_5 \ b_4 \ b_3 \ b_2 \ b_1 \ b_0$     进制数， $b_0$  在最右边。

$$\text{所以 } (59)_{10} = (111011)_2$$

小数部分转换用连乘法，将小数部分乘以 2，所得积的整数部分即为  $b_{-1}$ ；积的小数部分再乘以 2，所得积的整数部分为  $b_{-2}$ ……一直乘到所要求的精度为止。

$$\text{【例 1.11】} \quad (0.8125)_{10} = (?)_2$$

解：0.8125 → 0.625 → 0.25 → 0.5 → 0    乘以 2，积的小数部分写在箭头右侧；

1        1        0        1    积的整数部分写在小数部分下侧，连

$b_{-1} \ b_{-2} \ b_{-3} \ b_{-4}$     起来就是所求二进制数， $b_{-1}$  在最左边。

$$\text{所以 } (0.8125)_{10} = (0.1101)_2$$

例 1.11 中的小数部分最后可以乘到 0，此时的转换是精确转换，即十进制数与转换后得到的二进制数相等。

$$\text{【例 1.12】} \quad (0.62)_{10} = (?)_2, \text{ 要求小数点后精确到 5 位。}$$

解:  $0.62 \rightarrow 0.24 \rightarrow 0.48 \rightarrow 0.96 \rightarrow 0.92 \rightarrow 0.84$

$$\begin{array}{ccccc} 1 & 0 & 0 & 1 & 1 \\ b_{-1} & b_{-2} & b_{-3} & b_{-4} & b_{-5} \end{array}$$

所以  $(0.62)_{10} \approx (0.10011)_2$

例 1.12 中的小数部分永远乘不到 0, 此时不能做精确转换, 只能取近似值。转换误差为  $|(0.62)_{10} - (0.10011)_2| = 0.62 - (2^{-1} + 2^{-4} + 2^{-5}) = 0.62 - 0.59375 = 0.02625$ 。如果要求精度更高, 可增加转换后小数的位数。

【例 1.13】  $(59.62)_{10} = (?)_2$ , 要求转换结果精确到小数点后 5 位。

解: 将整数、小数部分分别转换, 如例 1.10 和例 1.12 所示, 有

$$(59.62)_{10} \approx (111011.10011)_2$$

## 2. 十进制数到八进制数和十六进制数的转换

方法一: 与十进制数转换到二进制数类似, 将十进制数转换到八进制数 (十六进制数) 时, 整数部分连除以 8 (16), 余数为  $q_i$  ( $h_i$ ); 小数部分连乘以 8 (16), 整数部分为  $q_{-i}$  ( $h_{-i}$ )。

【例 1.14】  $(59)_{10} = (?)_8$

解:  $0 \leftarrow 7 \leftarrow 59$  除以 8, 商写在箭头左侧, 除到商为 0 时为止;

7 3 余数写在商下边, 连起来就是所求八进制数,  $q_0$  在最右边。

$q_1 \ q_0$

所以  $(59)_{10} = (73)_8$

【例 1.15】  $(59)_{10} = (?)_{16}$

解:  $0 \leftarrow 3 \leftarrow 59$  除以 16, 商写在箭头左侧, 除到商为 0 时为止;

3 11 余数写在商下边,

3 B 余数所对应的十六进制数, 连起来就是所求十六进

$h_1 \ h_0$  制数,  $h_0$  在最右边。

所以  $(59)_{10} = (3B)_{16}$

【例 1.16】  $(0.8125)_{10} = (?)_8$

解:  $0.8125 \rightarrow 0.5 \rightarrow 0$  乘以 8, 积的小数部分写在箭头右侧;

6 4 积的整数部分写在小数部分下侧, 连

$q_{-1} \ q_{-2}$  起来就是所求八进制数,  $q_{-1}$  在最左边。

所以  $(0.8125)_{10} = (0.64)_8$

例 1.16 中的小数部分最后可以乘到 0, 此时的转换是精确转换, 即十进制数与转换后得到的八进制数相等。

【例 1.17】  $(0.62)_{10} = (?)_8$ , 要求小数点后精确到 5 位。

解:  $0.62 \rightarrow 0.96 \rightarrow 0.68 \rightarrow 0.44 \rightarrow 0.52 \rightarrow 0.16$  乘以 8, 积的小数部分写在箭头右侧;

4 7 5 3 4 积的整数部分写在小数部分下侧, 连

$q_{-1} \ q_{-2} \ q_{-3} \ q_{-4} \ q_{-5}$  起来就是所求八进制数,  $q_{-1}$  在最左边。

所以  $(0.62)_{10} \approx (0.47534)_8$

例 1.17 中的小数部分永远乘不到 0, 此时只能取近似值。

用方法一将十进制小数转换为十六进制的例子读者可自己练习。

方法二: 先将十进制数转换为二进制数, 再将二进制数转换为八进制数或十六进制数。

比较方法一与方法二可见, 由于乘8(16)、除8(16)比乘2、除2在运算数时较复杂, 所以用方法二可减轻心算负担; 但用方法一运算的次数较少, 也有优点。读者可自行确定使用哪种方法。

## § 1.3 二进制符号数的表示方法

所谓符号数就是带正、负号的数。在数字系统中所有信息都是由二进制码表示的。数的正、负也由二进制码表示。本节介绍符号数的表示方法。

### 1.3.1 原码表示法

所谓原码表示法, 就是用1位二进制数表示符号: 0表示正数, 1表示负数; 而数的大小则以该数的绝对值表示。符号位通常放在最高位。如某数字系统中用8位存储器存放数据, 其中最高位为符号位, 其余7位为数的绝对值。例如

$$\begin{aligned} (+37)_{10} &= (+0100101)_2 = (00100101)_{\text{原}} \\ (-37)_{10} &= (-0100101)_2 = (10100101)_{\text{原}} \\ (+0)_{10} &= (+0000000)_2 = (00000000)_{\text{原}} \\ (-0)_{10} &= (-0000000)_2 = (10000000)_{\text{原}} \\ (+127)_{10} &= (+1111111)_2 = (01111111)_{\text{原}} \\ (-127)_{10} &= (-1111111)_2 = (11111111)_{\text{原}} \end{aligned}$$

以上例子说明:  $n$ 位数字系统采用原码表示法时所能表示的十进制数的范围为  $-(2^{n-1}-1) \sim +(2^{n-1}-1)$ , 其中0有两种表示形式。

### 1.3.2 反码表示法

#### 1. 反码

二进制数每一位上的数字不是0就是1。定义0的反码为1, 1的反码为0。一个二进制数的反码定义为将二进制数的每一位分别求反而得到的二进制码。

#### 2. 符号数的反码表示法

所谓符号数的反码表示法, 就是用1位二进制数表示符号: 0表示正数, 1表示负数; 正数的大小用原码表示, 而负数的大小则以该数绝对值的反码表示。符号位通常放在最高位。如某数字系统中用8位存储器存放数据, 其中最高位为符号位, 其余7位存放数的大小。例如

$$\begin{aligned} (+37)_{10} &= (+0100101)_2 = (00100101)_{\text{反}} \\ (-37)_{10} &= (-0100101)_2 = (11011010)_{\text{反}} \\ (+0)_{10} &= (+0000000)_2 = (00000000)_{\text{反}} \\ (-0)_{10} &= (-0000000)_2 = (11111111)_{\text{反}} \\ (+127)_{10} &= (+1111111)_2 = (01111111)_{\text{反}} \\ (-127)_{10} &= (-1111111)_2 = (10000000)_{\text{反}} \end{aligned}$$

以上例子说明:  $n$ 位反码表示法所能表示的十进制数的范围为  $-(2^{n-1}-1) \sim +(2^{n-1}-1)$ , 其中0有两种表示法。

### 1.3.3 补码表示法

#### 1. 补码的定义

设数  $N$  为有  $n$  位整数、 $m$  位小数的二进制数，则  $N$  的补码定义为

$$(N)_{\text{补}n} = 2^n - N \quad (1.3)$$

由定义可知： $N$  的补码与  $N$  的大小有关，还与位数  $n$  有关。

【例 1.18】  $(11001)_{\text{补}8} = 2^8 - 11001 = 11100111$

【例 1.19】  $(11001.0101)_{\text{补}8} = 2^8 - 11001.0101 = 11100110.1011$

#### 2. 补码的求法

利用补码的定义式 (1.3) 当然可以求一个数的补码，但较为烦琐。下面是补码的两种简单求法。

方法一：将原码补足  $n$  位后求反加 1 即得其补码。

【例 1.20】 求二进制数  $N=10001$  的补码，设字长  $n=8$  位。

解：因为补码与位数有关，故先将数  $N$  的整数部分补齐为 8 位： $N=00010001$

对  $N$  求反：11101110

将求反后的数加 1 得：11101111

此即  $n=8$  时  $N$  的补码。

方法二：将原码补足  $n$  位后，从右往左第一个 1 及其右边的 0 不变。其余各位求反即得  $N$  的补码。

【例 1.21】 求二进制数  $N=10010$  的补码，字长  $n=8$  位。

解：因为补码与位数有关，故先将数  $N$  补齐为 8 位

$$N=00010010=\underline{000100} \ \underline{10}$$

$$(N)_{\text{补}8}=\underline{111011} \ \underline{10}$$

其他各位求反，最右边一个 1 及其右边的 0 不变，如果所给二进制数为小数，则应将其整数部分补齐为  $n$  位。

#### 3. 符号数的补码表示法

所谓符号数的补码表示法，就是用 1 位二进制数表示符号：0 表示正数，1 表示负数；正数的大小用原码表示，而负数的大小则以其绝对值的补码表示。符号位放在最高位。如某数字系统中用 8 位存储器存放数据，其中最高位为符号位，其余各位存放数的大小。例如

$$(+37)_{10} = (+0100101)_2 = (00100101)_{\text{补}8}$$

$$(-37)_{10} = (-0100101)_2 = (11011011)_{\text{补}8}$$

$$(+0)_{10} = (+0000000)_2 = (00000000)_{\text{补}8}$$

$$(-0)_{10} = (-0000000)_2 = (00000000)_{\text{补}8}$$

$$(+127)_{10} = (+1111111)_2 = (01111111)_{\text{补}8}$$

$$(-127)_{10} = (-1111111)_2 = (10000001)_{\text{补}8}$$

$$(-128)_{10} = (-10000000)_2 = (10000000)_{\text{补}8}$$

以上例子说明： $+0$  和  $-0$  的补码一样，为全 0； $n$  位符号数的补码表示法所能表示的十进制数的范围为  $-2^{n-1} \sim +(2^{n-1}-1)$ 。

求负数的补码时可以不特别考虑符号位，而将符号位作为一位数来处理。如在  $n=8$  时