

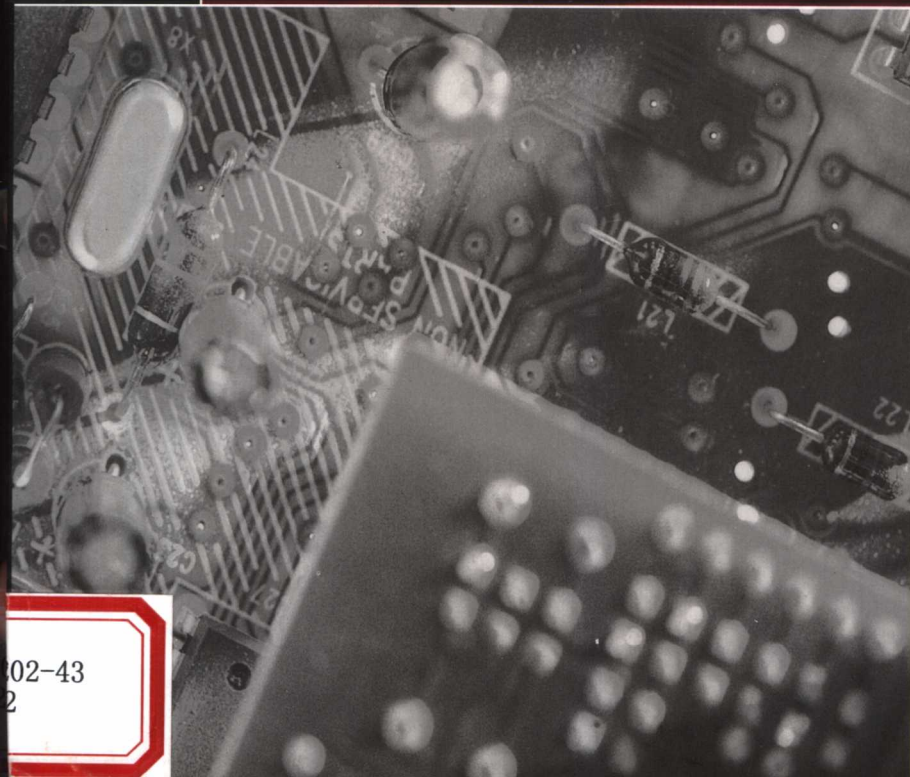
HZ BOOKS

21世纪

高等院校电子信息类本科规划教材

数字集成电路设计

李哲英 骆丽 编著



02-43

2



机械工业出版社
China Machine Press

21世纪

高等院校电子信息类本科规划教材

数字集成电路设计

李哲英 骆丽 编著

目 录

序

第 1 章 绪论

第 2 章 数字集成电路的组成

第 3 章 数字集成电路的封装

第 4 章 数字集成电路的测试

139224

100073

中国版本图书馆 CIP 数据核字 (2007) 第 100073 号

中国版本图书馆 CIP 数据核字 (2007) 第 100073 号

机械工业出版社 (北京) 印刷厂印刷

北京机械工业出版社印刷厂印刷



机械工业出版社
China Machine Press

本书主要介绍了集成电路设计理论与技术的核心,内容包括集成电路理论与技术的发展简史、数字集成电路设计概论、Verilog HDL 数字电路描述、数字逻辑模型与仿真分析、数字电路的逻辑设计、数字系统 ASIC 实现方法、数字集成电路结构设计、CMOS 数字集成电路版图设计、数字集成电路设计中的规划、数字集成电路 IP 核应用技术。

本书紧密地将理论与实际结合起来,注重提高学生分析问题和解决问题的能力,本书可作为高等院校电子信息类专业高年级本科生和研究生的教材和学习参考资料。

版权所有,侵权必究。

本书法律顾问 北京市展达律师事务所

图书在版编目(CIP)数据

数字集成电路设计 / 李哲英, 骆丽编著. -北京: 机械工业出版社, 2007.9
(21 世纪高等院校电子信息类本科规划教材)

ISBN 978-7-111-21976-7

I. 数… II. ①李… ②骆… III. 数字集成电路-电路设计-高等学校-教材 IV. TN431.2

中国版本图书馆 CIP 数据核字 (2007) 第 138554 号

机械工业出版社 (北京市西城区百万庄大街 22 号 邮政编码 100037)

责任编辑: 秦燕梅

北京瑞德印刷有限公司印刷 · 新华书店北京发行所发行

2008 年 1 月第 1 版第 1 次印刷

184mm×260mm 1/16 · 21.75 印张

定价: 35.00 元

凡购本书, 如有倒页、脱页、缺页, 由本社发行部调换
本社购书热线: (010) 68326294

前 言

集成电路设计理论与技术是现代工业的重要基础。近年来,随着信息技术、集成电路制造技术和半导体材料的飞速发展,集成电路设计技术日益发展,正在为应用领域提供复杂的集成电路器件,对现代科学与技术的发展起到了巨大的推动和促进作用。

目前我国正在大力发展集成电路产业,对集成电路设计人才的需求巨大。因此,集成电路设计人才的培养已经成为电子科学与技术 and 电子工程等学科专业的重要任务。

一、集成电路设计理论与技术的基本内容

对于集成电路设计人才来说,重要的是掌握集成电路设计理论与技术的核心。自 20 世纪 90 年代以来,集成电路设计与制造分别成为了两大工业系统。这就形成了集成电路设计理论与技术这种专门技术。集成电路设计理论与技术包括如下内容:

- 1) 基本元件分析理论;
- 2) 电路结构设计分析理论与技术;
- 3) 电路模型描述技术;
- 4) 仿真分析理论与技术;
- 5) 版图设计规划理论与技术。

在这些基本内容中,模型、建模技术和模型分析技术是最基本的核心,也是学习的重点。在集成电路设计理论与技术的学习中,必须十分重视模型分析技术和相应的建模技术,把模型作为设计目标,把建模作为分析指南。

由于集成电路设计与制造已经成为两大相对独立、关系密切的工业系统,因此,集成电路设计理论与技术专业教学的重点,应当放在集成电路设计理论、技术与方法上面,而不应把制造工艺、半导体物理和微电子学作为培养的核心与重点。

与其他工程技术相同,集成电路设计既具有科学性,也具有经验性。因此,在教学过程中,必须注重实验和实践性技术的学习。

对于高等院校的电子科学与技术、电子信息科学与技术、电子工程等专业的教学来说,必须满足集成电路设计人才培养的需要,重点培养学生集成电路设计理论与技术应用,为学生进行集成电路的工业设计提供坚实的基础。

二、本书的内容

数字集成电路具有规模巨大、元件众多的特点,因此,设计数字集成电路是一项十分复杂的工程。

数字集成电路设计可以分为两个主要部分。

第一部分是建立相应的描述模型并对其进行仿真测试,通过仿真测试检查所设计的逻辑描述模型是否符合设计规范的要求。这部分以硬件描述语言(HDL)为基本描述建模方法,通过 HDL 完成设计目标的逻辑结构和逻辑特性的描述,并通过仿真对所设计的逻辑结构进行测试验证。这一过程叫做逻辑设计和仿真。

第二部分是根据所建立的逻辑结构模型，完成相应电路设计和仿真测试。这一部分的任务是完成逻辑模型的物理实现。数字集成电路的物理实现技术有两种，一种是专用集成电路（ASIC）技术，另一种是版图流片技术。这两种实现技术具有很大不同，一个是以固定单元模块为基础，可以快速实现集成电路；另一个则是以版图设计为基础，必须通过制造技术才能实现集成电路。

上述两个设计工作部分之间具有相互协调、相互影响的关系。

本书包括了上述两部分的基本内容，通过学习本书并完成本书提供的练习和实验，可以初步掌握数字集成电路设计的核心，为今后的学习和设计工作提供基础。

本书内容安排如下：

第 1 章中提供了有关集成电路理论与技术的发展简史，对不同历史时期所使用的基本理论和技术进行了相应的介绍，目的是使读者能够明确当前的基本理论与基本技术，明确学习目标。

第 2 章比较全面地介绍了数字集成电路设计所涉及的基本概念、基本技术，其中包括模型概念和描述方法、数字集成电路设计的基本流程与相关技术，以及相应的仿真分析概念等。读者通过本章的学习，可以建立比较完整的数字集成电路设计技术概念，这是学习数字集成电路设计的基础。

第 3 章从逻辑和电路设计的角度，较详细地介绍了 Verilog HDL 的基本内容和使用方法。

第 4 章以 Verilog HDL 为基本工具，介绍了数字逻辑电路的描述方法，以及模型仿真分析的基本技术。

第 5 章对数字逻辑电路的 HDL 建模方法进行讨论，同时介绍了相应的仿真分析技术。这三章一起构成了数字集成电路设计技术的第一部分，即逻辑结构描述模型及其分析技术。同时，这三章也是进一步学习数字集成电路物理实现技术的重要基础。

第 6 章对数字集成电路的 ASIC 实现技术进行了讨论，重点介绍了用现场可编程门阵列（FPGA）/复杂可编程逻辑器件（CPLD）实现数字集成电路的基本方法。

第 7 章和第 8 章分别介绍了数字集成电路的结构设计技术和版图设计技术，其中包括 MOS 管设计分析方法、组合逻辑结构设计和触发器结构设计。这三章构成了数字集成电路设计技术的第二部分，即电路实现技术。

作为进一步学习的介绍，本书第 9 章讨论了数字集成电路设计中的规划问题，第 10 章讨论了数字集成电路 IP 核应用技术。

三、本书的特色与建议

本书采用的是“实践——认识——再实践”的编写结构，打破了重理论分析、实验提供验证的体系结构，突出了基础理论和基本概念的应用，突出了技术实践。同时，考虑到仿真分析已经成为现代电子技术和集成电路设计技术的基本分析技术，本书力求实现以仿真分析为基本分析方法、仿真工具为基本学习工具。正是在这样的特色基础之上，建议在教学过程中突出实验和仿真分析。

本书的基本内容经过北京交通大学电子科学与技术专业 2001、2002、2003 三届学生数字集成电路设计基础课程的使用，取得了宝贵的教学经验和较好的教学效果。

本书建议学时为 48+16，其中 48 学时为教学学时，包括课程教学中必要的实验练习，16 学时为课程设计学时，结合课程教学过程，完成一个完整的数字集成电路设计。每个学生的设计要求为，课程中完成一个独立数字电路的描述模型设计、仿真分析、逻辑综合、电路综

合、FPGA 实现的全过程，而在 16 学时的专用设计中，完成版图设计和仿真。对于学生来说，应当完成加法器、乘法器、存储器、ALU、复杂译码器等电路的设计，完成描述模型、逻辑仿真、逻辑综合和版图设计的全部内容。

本书还提供了练习与习题解答，同时还提供了基本电子教案。

本书第 1、2、6、7、8、9、10 章和附录由李哲英教授编写，第 3、4、5 章由骆丽教授编写，北京联合大学的钮文良副教授、姜余祥讲师、赵俊良讲师、陈婷婷讲师、韩玺助教和北京交通大学的刘元盛工程师参与本书部分章节、附录的部分内容和习题解答的编写工作，硕士研究生刘翔、李博、李争、李月梅、王亮、蒋昊、郝乐等对 HDL 模块和版图模块电路进行了测试。全书由李哲英统稿。

本书编写过程中得到了北京联合大学信息学院、北京联合大学微电子应用技术研究所和北京交通大学电子信息学院电子工程系的有关领导和教师的热情支持。北京联合大学信息学院鲍泓教授、李金平教授审阅了本书的全部内容，并提出了宝贵的建议。在本书编写过程中，东南大学王志功教授、北京航空航天大学张晓林教授、北京联合大学王毓银教授、北京理工大学罗伟雄教授都与作者讨论过相关的技术内容，这些讨论给作者以极大的启示。作者在此对他们表示衷心的感谢。

为了满足国内集成电路设计理论与技术专业的教学需要，作为一种尝试，本书在教学实践和广泛的国内外调研基础上，采用了仿真分析作为基本分析方法。在内容选取和安排上也与国内相关教材有较大的不同。由于作者水平有限，这种尝试会使本书存在一定的不足和错误，作者真诚地希望广大读者对本书提出宝贵的意见和建议。

“实践——认识——再实践”是学习现代技术的基本规律，也是使用本书的基本规律。

李哲英

2007 年 3 月

目 录

前言

第 1 章 绪论	1
1.1 集成电路的发展历史	1
1.2 数字集成电路工艺的进展	5
1.3 数字集成电路设计中的新课题	6
1.4 数字集成电路设计技术的学习方法	8
1.4.1 掌握设计概念	8
1.4.2 掌握分析技术	10
第 2 章 数字集成电路设计概论	12
2.1 数字集成电路设计的基本内容	12
2.1.1 数字集成电路的实现方法	13
2.1.2 数字逻辑系统设计	13
2.1.3 数字逻辑电路设计	17
2.1.4 数字电路版图设计	18
2.2 数字集成电路设计流程	19
2.2.1 自顶向下的数字集成电路设计流程	19
2.2.2 系统级设计流程	21
2.2.3 电路级设计流程	25
2.2.4 版图级设计流程	26
2.3 CMOS 数字电路	27
2.3.1 基本 CMOS 数字电路	27
2.3.2 CMOS 数字电路的主要技术特性	27
2.4 数字集成电路设计基本技术	29
2.4.1 数字集成电路分层设计技术	29
2.4.2 仿真分析	30
2.5 Verilog HDL 基本概念	36
2.5.1 数字电路系统的模型概念	37
2.5.2 硬件描述与仿真的基本概念	38
2.5.3 Verilog HDL 的编程原则	41
本章小结	42
习题	43

第 3 章 Verilog HDL 数字电路描述	44
3.1 数字电路的 Verilog HDL 描述概念	44
3.1.1 数字电路的描述方法	44
3.1.2 Verilog HDL 中的时间描述	53
3.2 Verilog HDL 编程规则	55
3.2.1 Verilog HDL 中的数据与变量	55
3.2.2 Verilog HDL 的算子与表达式	64
3.2.3 Verilog HDL 的语句	73
3.2.4 控制结构	87
3.2.5 定时控制	91
3.2.6 编译指令	93
3.2.7 系统任务	99
3.3 Verilog HDL 中的用户定义原语 UDP	102
3.3.1 用户定义原语的基本概念	102
3.3.2 UDP 中的逻辑结构体	103
3.3.3 用户定义原语 UDP 应用	110
本章小结	110
习题	111
第 4 章 数字逻辑模型与仿真分析	114
4.1 数字逻辑 Verilog HDL 模型	114
4.1.1 开关级模型	114
4.1.2 门级模型	122
4.1.3 行为级模型	127
4.2 数据流分析与数字逻辑模型应用	129
4.2.1 数据流结构分析	129
4.2.2 组合逻辑模型应用概念	131
4.2.3 时序逻辑模型应用概念	133
4.3 Verilog HDL 模型仿真分析	135
4.3.1 Verilog HDL 仿真的基础	135
4.3.2 组合逻辑的 Verilog HDL 仿真	140
4.3.3 时序逻辑的 Verilog HDL 仿真	142
本章小结	144
习题	145
第 5 章 数字电路的逻辑设计	147
5.1 数字逻辑系统设计与验证概念	147
5.1.1 数字逻辑系统设计	147
5.1.2 数字逻辑仿真验证与分析	148
5.2 组合逻辑电路设计与仿真	150

5.2.1	组合逻辑模型描述	150
5.2.2	组合逻辑电路的行为描述设计	154
5.3	同步时序逻辑设计	157
5.3.1	时序逻辑模型描述	157
5.3.2	门级描述设计	160
5.4	存储器设计与仿真	162
5.5	数字系统基本模块设计	162
5.5.1	多路选择器	163
5.5.2	数据比较器	164
5.5.3	串行加法器	166
5.5.4	超前进位加法器	169
5.5.5	乘加器	170
5.5.6	时钟分频电路	172
5.5.7	并串和串并转换电路	173
	本章小结	178
	习题	178
第 6 章	数字系统 ASIC 实现方法	180
6.1	FPGA/CPLD 的基本特征	180
6.1.1	ASIC 基本概念	180
6.1.2	可编程逻辑器件概述	181
6.1.3	FPGA/CPLD 的应用特征	182
6.2	可编程器件结构	183
6.2.1	组合逻辑的电路结构	183
6.2.2	时序逻辑的电路结构	186
6.2.3	CPLD 器件的基本结构	188
6.3	基于 FPGA/CPLD 的数字电路系统	192
6.3.1	基本应用技术	192
6.3.2	系统设计基本方法	197
6.3.3	应用开发系统 Quartus II	205
	本章小结	207
	习题	207
第 7 章	数字集成电路结构设计	209
7.1	数字集成电路结构的图形描述	209
7.1.1	电路原理图	209
7.1.2	棒图	210
7.2	数字集成电路基本模块电路结构设计	213
7.2.1	基本门电路模块	213
7.2.2	组合逻辑电路设计方法	218

7.2.3	触发器逻辑电路模块	221
7.2.4	时钟电路	223
7.2.5	多米诺 (domino) 逻辑电路	224
7.3	数字集成电路的电路参数	225
7.3.1	CMOS 的时间参数	225
7.3.2	CMOS 的电阻与电容参数	229
7.3.3	内部连线的传输参数	230
7.3.4	CMOS 的功率计算	234
7.4	加法器电路结构	236
7.4.1	基本加法器	236
7.4.2	超前进位加法器	236
7.5	乘法器电路结构	237
7.5.1	基本数字乘法器	238
7.5.2	串行乘法器	239
7.5.3	并行乘法器	239
	本章小结	240
	习题	240
第 8 章	CMOS 数字集成电路版图设计	243
8.1	CMOS 版图设计基本内容	243
8.1.1	数字集成电路综合技术	243
8.1.2	数字集成电路设计中的仿真技术	245
8.1.3	版图设计工具	250
8.2	基本元件设计	250
8.2.1	基本元件的设计概念	250
8.2.2	CMOS 元件设计	251
8.2.3	无源元件参数分析	255
8.3	CMOS 单元电路版图设计	259
8.3.1	单元电路版图设计规则	259
8.3.2	单元电路版图结构设计	262
8.3.3	单元电路参数抽取与仿真	264
8.3.4	单元电路功率损耗分析	265
8.3.5	可升级设计规则	265
8.4	数字集成电路布局分析	266
8.4.1	内部网络的信号传输特征	266
8.4.2	内部网络布局设计	267
8.5	存储器结构设计	269
8.5.1	存储器电路结构	269
8.5.2	存储器单元电路结构	271
8.5.3	存储器结构布局	277

8.5.4	存储器功率分析	277
8.6	管脚设计	277
8.6.1	数字集成电路对管脚的设计要求	278
8.6.2	集成电路管脚结构	279
	本章小结	280
	习题	280
第 9 章	数字集成电路设计中的规划	281
9.1	集成电路规划的概念	281
9.2	数字逻辑规划	284
9.2.1	功能规划	284
9.2.2	信号传输路径分析	286
9.3	电路规划	287
9.3.1	传输时间规划	287
9.3.2	电路结构规划分析	288
9.4	版图规划	289
	本章小结	290
	习题	291
第 10 章	数字集成电路 IP 核应用技术	292
10.1	IP 核验证的基本概念	292
10.1.1	数字集成电路器件设计中的验证问题	292
10.1.2	IP 核验证中的技术概念	295
10.2	IP 核仿真测试	301
10.2.1	仿真基本概念	301
10.2.2	逻辑仿真验证的基本原理	304
10.2.3	仿真的验证能力	307
10.3	可复用 IP 软核测试	308
10.3.1	IP 软核测试的基本概念	308
10.3.2	测试平台设计	309
10.3.3	验证文件	310
	本章小结	310
	习题	311
附录 A	ModelSim 简明使用手册	312
附录 B	Microwind2 操作说明	318

第 1 章 绪 论

集成电路设计理论与技术是一门典型的应用技术，之所以典型，是因为集成电路设计理论与技术几乎涉及了物理学理论、实验物理学、物理化学、电路理论和应用技术的所有领域。作为一项专门技术，集成电路设计为各行各业提供了现代设备的基本技术，是现代社会的支撑技术之一。作为一项专门的理论，其鲜明的应用特色使其形成了对现代科学技术研究的巨大的推动作用。

由于集成电路技术的复杂性不是单一理论可以完全概括的，因此，集成电路设计理论与技术不仅具有广阔的应用领域，更具有前沿科学技术的特征。在集成电路设计理论与技术中，应用领域不断地对集成电路设计提出新的问题，要解决这些问题，集成电路设计理论与技术不断地向物理学、化学、材料科学提出相应的挑战。所以，近半个世纪以来，集成电路设计理论与技术一直在从未知走向已知，在从已知走向未知。学习数字集成电路设计技术，就是要掌握已知的理论与技术，为研究未知问题奠定基础。

由于集成电路设计理论与技术的发展十分迅速，因此，在学习数字集成电路设计技术之前必须了解集成电路技术的发展轨迹，这些轨迹的重要意义不仅仅在于帮助初学者了解设计技术的基本内容和现状，更重要的是给集成电路设计技术的初学者一个完整的技术概况，使得初学者能够了解到哪些理论、方法与技术是基础性的，哪些理论、方法与技术是阶段性的。这样，才能为进一步的学习奠定坚实的基础，提供充分的借鉴。

从学习集成电路设计技术的角度看，每一道习题都具有集成电路设计的基本特点，即需要学习者用研究分析的方法加以解决，在这里不存在照搬定理或简单技术应用的情况。因此，了解集成电路设计理论与技术的发展历史，对学习数字集成电路设计技术提供了指路灯的作用，会帮助学习者深刻地理解所面对问题的核心，从而能够在新技术基础之上寻求到正确的答案。

本章的内容就是简略地介绍集成电路设计理论与技术发展历史，突出技术发展的特征，为初学者提供集成电路设计理论与技术的发展脉络，并通过这些脉络掌握数字集成电路设计的基本理论、方法与技术的梗概，为进一步学习打下基础。

此外，通过对本章内容的研究讨论，读者还可以形成自己对集成电路设计理论与技术发展的认识，从而成为具有个人风格特色的学习方法和技术路线。这些对于一个集成电路设计师来说都是十分重要的。

1.1 集成电路的发展历史

从水银整流装置到集成电路，电子科学与技术 and 应用电子技术的发展已经有 100 多年的历史。在这 100 多年中，应用技术不断地向电子科学与技术提出新的要求，电子科学与技术也不断地面临新的挑战。由于电子科学与技术是一门应用科学，其功能在于向科学研究和工程实现提供新的电子系统，而这些系统又是以电子元器件为基础的，所以，电子科学与技术 and 应用电子技术的发展，可以用主要元器件的发明与应用作为里程碑。

电子科学与技术的基本研究内容是电子器件 (device) 与系统 (system) 分析、设计与制造的理论和技术。正是因为这种研究内容, 才使得电子科学与技术成为了现代科学技术和现代社会生活的基础技术之一, 成为了计算机与信息技术等学科与工程技术学习和研究的重要基本理论与技术。

以元器件为特征划分的电子技术发展历程, 可以简单地描述为图 1-1。从图中可以看到, 从 1950 年以后, 电子技术以极高的速度发展着, 其应用领域不断扩大。

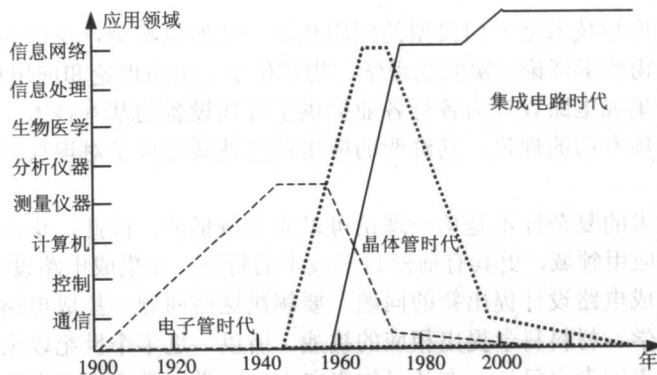


图 1-1 电子技术发展历程

1. 电子管阶段

电子管阶段是现代电子科学与技术和应用电子技术的早期应用阶段, 大约从 1900 年到 1960 年。这个时期中, 电子科学与技术提供给应用领域的核心器件是电子管以及机电式器件 (例如继电气、变压器、磁放大器等)。

图 1-2 所示为电子三极管的外形和工作原理。图中所示的电子管是一个三极管, 阴极和阳极分别连接低电位和高电位, 栅极是控制信号。由于阴极和阳极之间存在电位差, 因此会引起电子流通过真空管从阴极流向阳极 (阴极发射电子流), 如果调整栅极电位, 在栅极和阴极之间形成阻止电子流发射的电场, 就会形成对阳极接收到的电子数量的控制, 从而达到了小信号控制大信号的目的。由于阴极发出的电子流由灯丝形成 (就像白炽灯那样), 使得阴极、栅极与阳极必须在真空中, 所以电子管又叫做真空管。

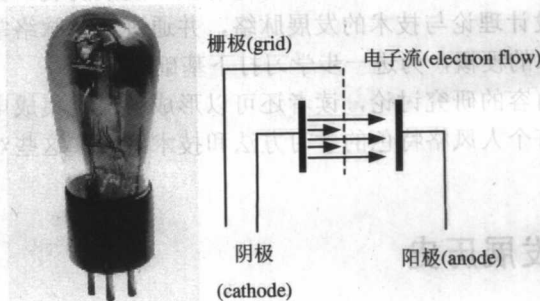


图 1-2 电子三极管外形和工作原理

这个阶段中, 由于采用的是体积较大的电子管和机电式器件, 所以, 其分析方法具有典型的宏观物理学和宏观电路特征。就是说, 在分析理论和设计技术中, 都能以集总参数为基础, 而不必考虑器件结构引起的分布参数或寄生参数。因此, 可以用基本的电路理论和信号

系统理论完成器件与系统的设计、分析。同时，正是因为器件体积的原因，器件参数的分散性非常小，使得电子系统的分析结论十分接近器件或系统的实际工作结果，就是说，这个阶段中的理论分析与实际情况十分接近，各种非线性因素的影响几乎可以忽略不计，不需要提供精确的分析理论也可以得到较好的设计结果。所以，在这个阶段，经典物理学的理论与概念以及经典电路理论成为了电子科学与技术研究的基本理论与方法。

从应用的角度看，这个阶段的电子系统比较笨重，消耗的功率比较大。因此，这一阶段电子技术的应用受到了一定的限制。图 1-3 是使用电子管设计的第一台电子计算机 ENIAC (1946 年)。

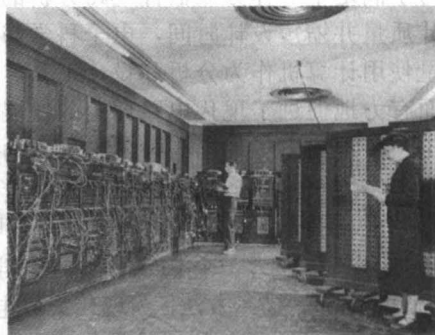


图 1-3 第一台电子计算机

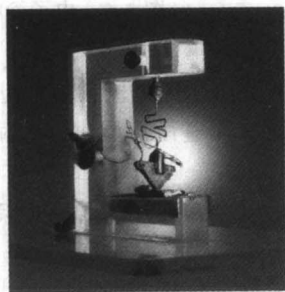
2. 半导体分立元件阶段

半导体分立元件阶段是现代电子科学与技术 and 应用电子技术在不同工程应用领域得到迅速发展的阶段。主要的原因是，与电子管相比较，半导体器件的体积大为缩小，从而使得电子系统的体积大为降低，电子系统所消耗的功率也迅速降低，系统的效率得到了很大提高。半导体元器件克服了电子管元器件体积大、效率低、对环境要求比较高、使用不便等缺点。

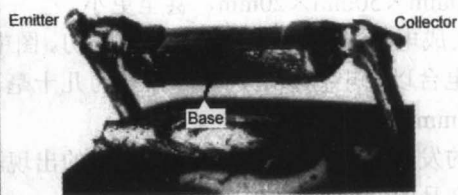
同时，伴随着计算机和智能技术的发展，这一时期的电子技术得以在不同的工程技术领域得到了广泛的应用，并奠定了应用电子技术在工程应用中的基础地位。应用领域的扩大，不仅对电子科学与技术 and 应用电子技术的发展提供了强大的推动力，同时也向电子科学与技术 and 应用电子技术提出了新的挑战。

不过，由于半导体器件的参数分散性和非线性问题，使得经典电路理论无法确切地描述电路和器件，因此，这一阶段提出了实验分析方法（典型的就是 BJT 和 FET 的图解分析法）。特别是对于高精度和高稳定性的电子元器件与系统设计，普遍使用了非线性求解和实验分析技术。而经典物理学和电路理论，只能保证基本物理特征分析和理想化系统的分析。也正因为如此，半导体分立元件阶段的电子科学与技术对物理学、材料学以及电路理论提出了许多挑战，有力地促进了这些学科的发展。非线性电子技术的发展，就是有个很好的例子。

从应用领域看，半导体分立器件的出现不仅有力地促进了计算机科学与信息科学的发展，同时，计算机和信息科学的发展又对电子科学与技术的发展提供了有利的支撑，这就进一步促进了电子科学与技术的发展。这种相互促进的作用，使得电子科学与技术自 20 世纪 60 年代以来，一直保持高速度的发展。图 1-4 是双极型晶体管 (BJT) 试验器件和工业用 BJT 器件，图 1-5 是几种不同的半导体分立器件。



a) 点接触 BJT 试验器件



b) 工业用 BJT 器件

图 1-4 硅基 BJT

计算机技术发展对电子科学与技术的重要推动和支持,主要体现在仿真技术和EDA技术。为了满足半导体分立器件电路分析的需要,保证设计质量并缩短设计时间,电子科学与技术中开始大量使用计算机作为分析和设计工具。这就从另一方面有力地促进了现代电路理论的发展。现代电路理论不断地为电子科学与技术提供有力的分析理论工具和实用技术,形成了网络分析、非线性分析和仿真原理这三个主要的电路理论研究领域。在这方面,1972年可以作为一个EDA和电子科学与技术仿真方法的里程碑,在这一年,几个美国硕士生提出了Spice描述方法,为现代集成电路的设计工具奠定了基础。也正是在这一年开始,实用化的仿真技术开始进入工业设计和理论研究,极大地促进了集成电路的发展,使得电子科学与技术从此走上了仿真分析的道路,仿真工具也成为了电子科学与技术理论研究和分析的基本工具。

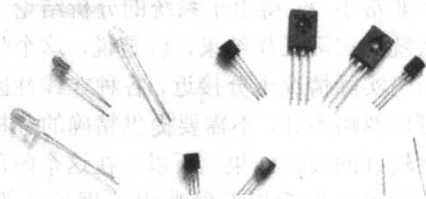


图 1-5 不同的半导体分立器件

3. 集成电路阶段

1958年, TI公司工程师 Kilby 发明了第一块模拟集成电路,这不仅使 Kilby 在 2000 年赢得诺贝尔物理学奖的殊荣,同时,更标志着集成电路时代的到来,也标志着电子技术进入了一个飞速发展的全新时代。集成电路的发明,是电子技术发展的重要里程碑。

集成电路技术不仅大大地缩小了电子系统的体积和功率损耗,进一步扩大了电子技术的应用范围,同时还提供了更加简单的应用技术,使得不同工程领域的工程师都能比较容易地使用电子技术完成相应的工程目标。集成电路阶段的电子科学与技术的研究和应用方法与半导体分立器件阶段有着极大的不同。特别是电子系统的设计方法和技术,更加依赖计算机工具。目前集成电路技术正在处于深亚微米技术阶段。

从应用技术上看,集成电路简化了电子系统的复杂性,提高了电子系统的精确性和可靠性。这就使得半导体分立器件时期所面临的复杂系统设计技术得到了简化,避免了复杂的非线性问题,电子系统的体积和功率损耗进一步大幅度地降低,从而为电子技术应用领域的扩大奠定了坚实的基础。

图 1-6 是一个电子管收音机,生产于 20 世纪 50 年代末 60 年代初。图中所示的电子管收音机只能接收中波和短波电台,功率损耗在十几瓦到几十瓦,体积在 $200\text{mm} \times 200\text{mm} \times 50\text{mm}$ 以上。



图 1-6 电子管收音机

图 1-7 是一台晶体管,生产于 20 世纪 70 年代。图中所示的半导体分立器件收音机可以接收中波、短波电台,功率损耗可以做到 1 瓦以下或几百毫瓦,体积可以在 $100\text{mm} \times 50\text{mm} \times 20\text{mm}$, 甚至更小。

图 1-8 是集成电路收音机,生产于 21 世纪初。图中所示的集成电路收音机可以接收中波、短波、超短波电台以及电视频道,功率损耗为几十毫瓦、几毫瓦甚至几百微瓦,体积可以在 $5\text{mm} \times 4\text{mm} \times 2\text{mm}$, 甚至更小。

从收音机的发展历史可以看出,集成电路的出现不仅极大地减少功率损耗和体积,同时又极大地提高产品的性能与技术特性。

随着集成电路中电路元件尺寸的不断缩小,从电子科学与技术的角度看,集成电路设计的复杂性也在迅速地增加。特别是当尺寸进入深亚微米和纳米阶段后(如 90nm),简单的非线性和寄生参数分析已经远远不能满足设计要求。可以说,电子科学与技术的工程应用设计

已经从宏观物理学进入量子阶段。同时，元件尺寸与信号波长不断地接近。这些都要求电子科学技术必须深入到微观物理学中，必须要由简单非线性进入到复杂非线性，从一般寄生参数分析进入到复杂寄生参数分析。所以，现代电子科学与技术不仅是社会发展的支柱技术，同时也是前沿技术。所使用的分析技术不仅要依靠半导体物理学和量子物理学，同时还需要有强大的 EDA 理论和技术支持。

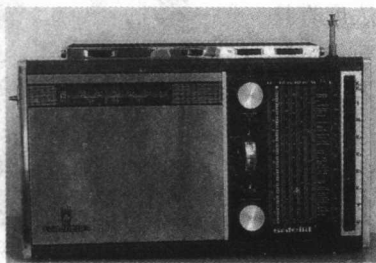


图 1-7 晶体管收音机

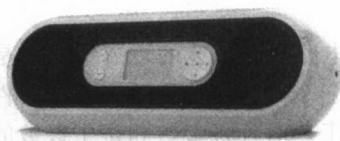


图 1-8 数字集成电路收音机

对于集成电路设计理论与技术来说，尺寸的缩小所引起的变化是巨大的。由于集成电路的加工制造必须采用精密的计算机控制过程，对各个工艺阶段的要求极为严格，因此，集成电路的制造过程中会出现一些尺寸误差和加工误差，这些误差在微米阶段还是可以容忍的，但到了深亚微米和纳米尺寸，则成为不能容忍的误差。这种误差对电路的影响必须反映在电路设计阶段，就是说，电路设计阶段必须对这些问题进行处理。由此可知，现代集成电路设计理论与技术所面临的挑战是巨大的。

集成电路设计理论与技术的发展必须依托于现代电子科学技术的理论与技术。如果在集成电路设计中仍然采用传统的电路分析方法，仍然使用传统的电路设计方法，则无法完成集成电路的设计。因此，在学习集成电路设计中，必须掌握仿真分析技术，必须建立牢固的模型概念，必须依靠坚实的物理学概念，只有这样，才能学会并掌握集成电路设计技术。

1.2 数字集成电路工艺的进展

数字集成电路工艺技术是数字集成电路制造的核心，工艺技术必须满足设计要求的电路结构和技术指标。尽管目前集成电路制造的工艺技术已经超过了设计技术和设计能力，但从新的信息技术发展要求来看，集成电路制造工艺仍需要快速发展。

数字集成电路工艺的进展主要包括如下几个方面：

1. 材料处理工艺

为了使用纳米技术的要求，数字集成电路工艺中的材料处理技术有了飞速的发展。材料处理工艺的任务是提供快速、无污染的处理工艺和方法。

材料处理的另一个方面是加工要求。加工要求不仅要求清洁，同时还要求不同的扩散控制要求，以及不同晶体生长控制。

2. 刻蚀技术

由于进入了纳米阶段，刻蚀技术直接涉及了加工精度。这种加工精度不仅影响尺寸，更主要的是，由于加工的微小差异会形成很大的相对尺寸差异（例如 20%~40%），这必然会引起较大的寄生参数和电路其他参数变化，使得制造的结果与设计要求完全不同。

图 1-9 是纳米尺寸的集成电路内部连线局部，可以看出，纳米器件对微小误差十分敏感。

3. 精密激光技术

精密激光技术是保证加工尺寸的基础，没有精密的激光加工技术，就不会完成集成电路

的制造过程,更无法保证集成电路的制造质量。目前,随着纳米加工技术的发展,已经要求能够提供 pm ($\text{pm}=10^{-12}\text{m}$) 级激光线宽,以保证 45nm 的加工线宽误差在千分之一。

4. 离子控制技术

由半导体物理学可知,集成电路是通过不同离子区域的连接而形成的。这就是说,离子植入的精度控制,是集成电路制造的关键之一。特别是对于纳米级器件,离子浓度直接涉及器件的电路特性,同时也涉及各种寄生参数的数量值。因此,集成电路制造过程中必须严格控制离子的植入浓度和深度。

集成电路加工工艺的进展情况,是集成电路设计人员必须关心的一个问题,特别是在新型器件设计中,更是要十分关注加工工艺对各种参数和寄生参数的影响,并根据所掌握的加工技术知识,建立新的器件分析模型。

必须指出,在数字集成电路设计中,必须充分考虑工艺对设计结果的影响,必须使用流片加工企业提供的技术参数进行建模和仿真,否则所完成的设计将是无效的。

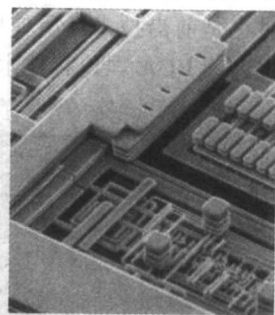


图 1-9 纳米尺寸内部连线局部

1.3 数字集成电路设计中的新课题

数字集成电路设计是目前集成电路设计的主要内容之一,也是重要的基本技术。随着加工工艺的不断发展,新材料的不断应用,特别是应用领域要求的不断提高与变化,使得数字集成电路的设计理论与技术面临着巨大的挑战。这些挑战既是集成电路设计的瓶颈问题,也是纳米级数字集成电路设计的前沿课题。

1. 系统描述和设计的新方法

纳米级加工工艺为数字集成电路的应用提供新的广阔天地,使得集成电路的单位面积容量提高了成千倍,但同时也对数字集成电路的设计方法提出了要求。一个包含数亿只 MOS 管的数字集成电路,显然是一个十分巨大的电路系统,如何保证设计正确,如何保证设计的时间要求,如何保证系统不进入混沌状态,这些都对当前的数字集成电路描述和设计方法提出了巨大的挑战,必须根据需要,创造新的描述和研究方法。

2. 逻辑与电路的综合技术

逻辑功能和结构是数字电路的理想设计模型,数字集成电路的任务,是实现理想的逻辑结构。对于简单的和低速的数字集成电路设计来说,这个不成问题,总可以实现满足设计要求的数字逻辑结构。但是对于高密度、大容量和高速度的数字集成电路设计要求来说,这些无疑是十分困难的。特别是对于具有速度要求的数字集成电路来说,如何保证在要求的工作速度下实现逻辑模型,这是一个十分复杂的问题。EDA 技术提供了根据描述自动完成逻辑综合与电路综合的工具,但这种综合的结果在纳米级电路的设计中并不是令人满意的,特别是对于几百万只,甚至更多 MOS 管构成的数字集成电路,如何保证所有逻辑综合都正确,如何保证所有的电路综合都正确,这无疑又是一个难题。除此之外,在复杂的数字集成电路设计中,对于逻辑结构和电路结构的优化十分重视,试想如果经过优化可以减少 1% 的 MOS 管数量,对于一个具有 100 万只 MOS 管的数字集成电路来说,就是一个相当大的收获,可以少用 1 万只 MOS 管(相当于两个有经验的工程师一个月的工作量),同时,优化结果对器件性能的提高远远不止 1%。因此,如何提供更加有力的逻辑综合与电路综合理论与技术,是目前数字集成电路设计理论的一个重大的前沿课题。