

KEY ISSUES in
RF/RFIC CIRCUIT DESIGN

射频电路与芯片设计要点 (中文版)

李缉熙 著 王志功 主译



高等教育出版社
Higher Education Press

TN710.02/19

2007

KEY ISSUES in
RF/RFIC CIRCUIT DESIGN

射频电路与芯片设计要点
(中文版)

李缉熙 著 王志功 主译



高等教育出版社
Higher Education Press

内容简介

本书英文版《KEY ISSUES in RF/RFIC CIRCUIT DESIGN》自出版以来,广受读者关注和好评。为了更好地满足国内相关院校和广大学习者的需求,东南大学王志功教授主持了翻译本书的中文版。

本书重点讨论芯片级和PCB级射频电路设计和测试中经常遇到的阻抗匹配、接地、单端到差分转换、容差分析、噪声与增益和灵敏度、非线性和杂散波等关键问题。本书可作为高等院校射频电路与系统设计专业方向的研究生教材,也可供从事射频电路和系统设计工作的工程技术人员参考。

图书在版编目(CIP)数据

射频电路与芯片设计要点/(美)李缉熙著;王志功主译. —北京:高等教育出版社,2007.6

书名原文:Key Issues in RF/RFIC Circuit Design

ISBN 978-7-04-021500-7

I. 射… II. ①李…②王… III. 射频电路-电路设计
IV. TN710.02

中国版本图书馆CIP数据核字(2007)第064189号

策划编辑 张培东 责任编辑 欧阳舟 封面设计 刘晓翔
责任绘图 朱 静 版式设计 余 杨 责任校对 王 超
责任印制 宋克学

出版发行	高等教育出版社	购书热线	010-58581118
社 址	北京市西城区德外大街4号	免费咨询	800-810-0598
邮政编码	100011	网 址	http://www.hep.edu.cn
总 机	010-58581000		http://www.hep.com.cn
经 销	蓝色畅想图书发行有限公司	网上订购	http://www.landaco.com
印 刷	北京市大天乐印刷有限责任公司		http://www.landaco.com.cn
		畅想教育	http://www.widedu.com
开 本	787×960 1/16	版 次	2007年6月第1版
印 张	20.25	印 次	2007年6月第1次印刷
字 数	370 000	定 价	25.40元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换。

版权所有 侵权必究

物料号 21500-00

译者序

美籍华人科学家李缉熙博士(Dr. Richard Li)1979—2001年曾在美国摩托罗拉的无线通信系统部门从事RFIC研究达20年之久。1985—1986年他在美国得州达拉斯的得州仪器从事直播卫星系统的设计,1986—1987年在新泽西州普林斯顿的RCA从事通信卫星设计,1990—2000年还同时担任中国台湾工研院电通所RF技术顾问。2002—2004年,他担任华邦电子(上海)公司无线研究部技术负责人,参与东南大学—华邦电子联合研究中心的技术指导工作。在此期间,我作为东南大学—华邦电子联合研究中心主任同他每两月有一次技术交流机会,因而了解和感受到他深厚的理论基础和丰富的实践经验。这些理论和经验使我们联合研究中心的师生受益匪浅。为了将他的理论和经验传授给更多的研究生和年轻工程师,我鼓励他撰写了本书的英文原著《KEY ISSUES in RF/RFIC CIRCUIT DESIGN》。书稿完成后,我同他讨论了相关内容的增加和修改,推荐到高等教育出版社于2005年出版。书稿付印前后,李博士曾以本书内容为纲,先后在中国台湾有关大学、复旦大学、北京大学和东南大学举办过多次讲座,受到听众好评。

为了便于硕士与博士生更准确地理解和掌握本书的内容,征得李博士和高等教育出版社的同意,我主持翻译了本书。我的博士生蔡水成、彭艳军、苗澎、宋家友、唐路、陈莹梅、王余峰、张雪松、郭雪锋、孙玲、吴忠洁、田学农、黄继伟、徐光辉、赵衍等参加了部分章节的翻译工作。译文终稿送李缉熙博士进行了审校。

本书共分12章内容,依次讲述阻抗匹配,射频接地,无源贴片元件的等效电路,单端电路和差分对电路,巴伦,容差分析,RFIC设计前景展望,接收机的噪声、增益和灵敏度,非线性和杂散分量,级联方程和系统分析,从模拟通信系统到数字通信系统等问题。这些问题是射频电路设计、特别是射频系统研发工程师面临的共同的、基础的问题。许多问题的提出和解决方案来自于作者的长期工作经验,对射频电路和系统设计工程师很有参考价值。原书中一些图形符号和变量与我国国标有差异,考虑拓宽读者视野,仅修改了电流源和电压源的图形符号,其他尽量遵照原意进行翻译。考虑到参考文献的可查阅性,删去了原书中部分未正式发表的参考文献。

本书可作为射频电路与系统设计专业方向上的硕士与博士生的教材使用,并可作为射频电路和系统设计工程师的参考书。

王志功

2006年10月11日于南京

序

从1993年至今我的“射频电路设计”讲座在中国大陆、香港、台湾地区共举办了18次，每次3~5天。不少学员和朋友建议我把它整理成书。所以这本书的基本素材是我讲座用的讲义。而讲义则是我20多年来在射频电路设计领域失败和成功经验的总结。

对于一个射频电路设计师来说，除了熟悉电路工作原理之外，最重要的是要掌握两项关键性的设计技能：阻抗匹配和射频接地。前者用来做电路仿真，后者用于做版图和测试。这两项设计技能是射频电路设计师的两大支柱。事实上，在射频电路设计中所出现的问题大多数是由于设计师缺乏阻抗匹配和射频接地的基本知识和技能，而不是由于他们不熟悉电路工作原理所引起的。

基于这样的考量，我在这本书中用了最前面的两章讨论这两个课题。除此之外，其他的章节也是用来论述在射频电路设计中所需要的技能和技巧，而不是侧重讲述电路的工作原理。读者会感觉到这本书的内容和现有的射频参考书不同。是的！本书对射频电路设计的论述是“横向的”，而其他现有射频参考书对射频电路设计的论述是“纵向的”。

正因为本书是“横向”论述的初次尝试，考量不周、论述不准确或出错在所难免，盼读者指正。我的电邮地址是：chihgili@yahoo.com.cn。

在东南大学无线电系王志功教授的推荐和鼓励下，这本书的英文版于2005年2月在北京出版了。现在，王教授又亲自主持把英文版翻译成中文版。著者在此深表谢意。

李缉熙

2006年10月于美国得克萨斯州

目 录

第 1 章 阻抗匹配的重要性	1
1.1 射频和数字电路在设计上的区别	1
1.1.1 低速数字电路	1
1.1.2 高速数字电路	4
1.2 阻抗匹配的重要意义	5
1.2.1 信号源到负载的功率传输	5
1.2.2 无相移的最大功率传输	6
1.2.3 共轭阻抗匹配和电压反射系数	7
1.2.4 阻抗匹配网络	8
1.3 阻抗不匹配状态下产生的问题	10
1.3.1 功率传输的一般公式	11
1.3.2 功率不稳定性和额外功率损失	12
1.3.3 额外失真和准噪声	13
1.3.4 功率测量	16
1.3.5 功率传输和电压传输	18
1.3.6 晶体管击穿	21
参考文献	21
第 2 章 阻抗匹配	23
2.1 阻抗的小信号测量	23
2.1.1 S 参数法测量阻抗	23
2.1.2 Smith 圆图: 阻抗和导纳坐标	24
2.1.3 Smith 圆图的精确性	28
2.1.4 串联阻抗与并联阻抗的关系	29
2.2 阻抗的大信号测量	30
2.3 阻抗匹配	32
2.3.1 单元件匹配网络	33
2.3.2 识别 Smith 圆图中的不同区域	34
2.3.3 两元件匹配网络	35

2.3.4	两个元件组成的上行与下行阻抗变换器	44
2.3.5	三元件匹配网络和阻抗变换器	48
2.3.5.1	两元件匹配网络的拓扑限制	48
2.3.5.2	II型匹配网络	49
2.3.5.3	T型匹配网络	55
2.4	一些有用的阻抗匹配方法	60
2.4.1	Z_L 不为 $50\ \Omega$ 的设计与测试	60
2.4.2	T型与II型匹配网络之间的转换	61
2.4.3	匹配网络中的元件	63
2.4.4	功率传输单元间的阻抗匹配	63
2.4.5	混频器的阻抗匹配	64
	参考文献	65
第3章	射频接地	67
3.1	一个真实故事	67
3.2	用于射频接地的三种元件	68
3.2.1	“零”电容	69
3.2.2	微带线	71
3.2.3	射频电缆	77
3.3	射频接地举例	78
3.3.1	测试用PCB	78
3.3.1.1	小尺寸测试用PCB	81
3.3.1.2	大尺寸测试用PCB	87
3.3.2	混频器或上变频器的输入与输出间的隔离	91
3.3.3	网络分析仪的校准	92
3.4	减小电流回流耦合的射频接地	93
3.4.1	在PCB上由分立元件构成的电路	93
3.4.2	射频集成电路	96
	参考文献	99
第4章	无源贴片元件的等效电路	101
4.1	无源贴片元件的模型	101
4.2	网络分析仪测出的元件特性	102
4.3	从网络分析仪测试结果提取参数	104
4.3.1	贴片电容的参数提取	105

4.3.2 贴片电感的参数提取	108
4.3.3 贴片电阻的参数提取	113
4.4 小结	115
参考文献	116
第5章 单端电路和差分对电路	117
5.1 基本的单端电路	117
5.1.1 概述	117
5.1.2 双极型晶体管的小信号模型	118
5.1.2.1 共射(CE)器件的阻抗	121
5.1.2.2 共基(CB)器件的阻抗	122
5.1.2.3 共集(CC)器件的阻抗	124
5.1.2.4 共射、共基和共集器件的比较	126
5.1.3 MOSFET的小信号模型	127
5.1.3.1 共源(CS)器件的阻抗	130
5.1.3.2 共栅(CG)器件的阻抗	130
5.1.3.3 共漏(CD)器件的阻抗	131
5.1.3.4 共源、共栅和共漏器件的比较	132
5.2 差分对电路	133
5.2.1 直流传输特性	133
5.2.1.1 双极型差分对电路的直流传输特性	133
5.2.1.2 CMOS差分对电路的直流传输特性	134
5.2.2 小信号特性	136
5.2.3 共模抑制比的提高	143
5.2.4 电压摆幅的提高	145
5.2.5 干扰的消除	146
5.2.6 差分对电路的噪声	147
5.3 单端电路与差分对电路的视在差别	150
5.4 直流偏移	153
5.4.1 单端器件的直流偏移	153
5.4.2 伪差分对的零直流偏移	154
5.4.3 为什么采用“零”中频或直接变频	157
5.4.4 直流偏移的消除	158
5.4.4.1 “斩波”混频器	158
5.4.4.2 直流偏移校准	162

5.4.4.3 硬件电路	164
参考文献	164
第6章 巴伦	167
6.1 同轴电缆巴伦	167
6.2 环形微带线巴伦	168
6.3 变压器巴伦	170
6.4 两个层叠式变压器(2×2)构成的变压器巴伦	172
6.5 LC巴伦	175
参考文献	182
第7章 容差分析	184
7.1 容差分析的重要性	184
7.2 容差分析基础	185
7.2.1 容差和正态分布	185
7.2.2 6σ 、 C_p 和 C_{pk}	188
7.2.3 成品率和 DPU	193
7.2.4 泊松分布	194
7.3 6σ 设计和生产的方法	196
7.4 一个例子: 调谐滤波器设计	200
7.4.1 调谐滤波器设计说明	200
7.4.2 蒙特卡罗(Monte-Carlo)分析	203
7.5 附录: 正态分布表	208
参考文献	209
第8章 RFIC 设计前景展望	211
8.1 RFIC 发展的历史	211
8.2 RFIC 中模块的隔离	214
8.2.1 隔离的定义与测量	214
8.2.2 隔离技术	215
8.3 螺旋电感的低 Q 值	227
8.3.1 趋肤效应	228
8.3.2 衬底引起的衰减	229
8.3.3 磁力线泄漏	230
8.3.4 磁力线的抵消现象	231

8.3.5 可能的解决方案——负阻抗补偿	233
8.3.5.1 FET 作为负阻发生器	234
8.3.5.2 变压器作为负阻发生器	234
8.4 版图	235
8.4.1 走线	235
8.4.2 元件	241
8.4.3 RFIC 中的可变部分	242
8.4.4 对称性	243
8.4.5 通孔	244
8.4.6 芯片的多余空间	245
8.5 RFIC 或 SOC 设计的两大挑战	245
8.5.1 隔离	246
8.5.2 用于 IC 的高 Q 值电感	246
参考文献	247
第 9 章 接收机的噪声、增益和灵敏度	250
9.1 系统或电路模块中的噪声	250
9.1.1 噪声源	250
9.1.1.1 散弹噪声	250
9.1.1.2 热噪声	251
9.1.1.3 闪烁噪声 ($1/f$ 噪声)	252
9.1.2 噪声系数的定义	252
9.1.3 含噪声两端口模块的噪声系数	253
9.1.4 最小噪声系数和等效噪声电阻	257
9.1.4.1 MOSFET 的噪声	257
9.1.4.2 双极型器件的噪声	258
9.2 增益	259
9.2.1 功率增益的定义	259
9.2.2 功率增益和电压增益	263
9.3 灵敏度	263
9.3.1 标准噪声源	263
9.3.2 等效输入噪声	264
9.3.3 接收机的灵敏度	264
参考文献	265

第 10 章 非线性和杂散分量	267
10.1 杂散分量	267
10.1.1 谐波	267
10.1.2 复杂的杂散分量	269
10.2 截点和互调抑制	271
10.3 三阶截点和杂散分量	273
10.4 1 dB 压缩点和 IP_3	277
10.5 二阶截点和杂散分量	278
10.6 失真	279
参考文献	280
第 11 章 级联方程和系统分析	282
11.1 功率增益的级联方程	282
11.2 噪声系数的级联方程	284
11.3 截点的级联方程	286
11.4 级联方程在系统分析中的应用	293
参考文献	295
第 12 章 从模拟通信系统到数字通信系统	296
12.1 模拟通信系统中的调制	297
12.2 数字通信系统中的编码	299
12.2.1 NRZ(非归零)码和曼彻斯特码	299
12.2.2 BPSK(二进制相移键控)	301
12.2.3 QPSK(四相移键控)、OQPSK(正交相移键控)和 MSK(最小位移键控)	303
12.2.4 FSK(频移键控)和 CPFSK(连续相位频移键控)	305
12.3 译码和误比特率	306
12.4 纠错方案	308
参考文献	310

第 1 章 阻抗匹配的重要性

1.1 射频和数字电路在设计上的区别

众所周知，数字信号的数据传输速率单位是 bps(比特/秒)、Mbps(兆比特/秒)和 Gbps(吉比特/秒)，而频率的单位是 Hz、MHz 和 GHz。它们之间的相同之处在于分母都是时间。如果以射频频率来划分，数字电路可以分成两类：低速数字电路和高速数字电路。

低速数字电路可以定义为数据传输速率远小于射频频率，即

$$R \ll f_{\text{RF}} \quad (1.1)$$

高速数字电路可以定义为

$$\begin{aligned} R &\approx f_{\text{RF}} \\ R &> f_{\text{RF}} \end{aligned} \quad (1.2)$$

这里 R 是数据传输速率， f_{RF} 是射频频率。

射频频率的范围目前还没有明确的界定，一般说来，这个频率范围在 MHz ~ GHz 之间，在过去几十年里稍微有所改变。在接下来的讨论中，设射频频率 f_{RF} 的下限为

$$f_{\text{RF}} \approx 10 \text{ MHz} \quad (1.3)$$

那么，由式(1.1)得出的低数据传输速率应该是

$$R \ll 10 \text{ Mbps} \quad (1.4)$$

也就是说，数据传输速率为 10 Mbps 的数字信号波形的特点是它的主频谱为 10 MHz。式(1.2)表示的高速数据传输速率可以表示为

$$\begin{aligned} R &\approx 10 \text{ Mbps} \\ R &> 10 \text{ Mbps} \end{aligned} \quad (1.5)$$

和

射频电路设计中的一些特别要求如阻抗匹配和射频接地等，在高速数字电路设计中也应该考虑到。另一方面，低速和高速数字电路的设计规则完全不同。下面章节将对此展开进一步讨论。

1.1.1 低速数字电路

20 世纪后半叶，电子工业的发展速度越来越快。各种新型数字和射频电

路设计和应用大大提高了计算机和电子产品的性能。早期，数据的发送和接收速率远低于公式(1.1)所示的射频频率。早期的无线通信系统就是一个范例，它由射频电路和数字电路两部分组成，数据传输速率在 kbps ~ Mbps 之间，而射频频率在 10 MHz ~ GHz 之间。这两种电路在外观和设计方法上完全不同。表 1.1 总结了它们的差别。

表 1.1 射频电路和低速数字电路的差别

		RF 模块/RFIC	数字电路(低速)
阻抗		低(典型 50 Ω)	高(理想情况无穷大)
阻抗匹配		很重要	一般不考虑
电流		大(mA)	小(μ A)
在无线通信系统 中的位置	接收部分(Rx)	前端(解调器之前)	后端(解调器之后)
	发送部分(Tx)	后端(调制器之后)	前端(调制器之前)
传输类型		功率(W)	状态(电压)

第一，阻抗完全不同。RF 电路的输入和输出阻抗一般情况下是相当低的，大部分射频设备的典型阻抗是 50 Ω 。而数字电路的输入和输出阻抗一般都很高，例如 Op-amp(运算放大器)的输入和输出阻抗一般都高于 10 k Ω 。

第二，在射频电路设计中，不管是输入阻抗还是输出阻抗，阻抗匹配是不可缺少的，而且是非常重要的。也就是说，输入阻抗必须与信号源的阻抗匹配，输出阻抗必须与负载的阻抗匹配。阻抗匹配是判断 RF 电路设计是否正确的一个重要的标准。然而在数字电路中，从不提及也不考虑阻抗匹配，这看来是非常令人费解的现象。是学术上的偏见，还是工程设计上不同的方法导致这种现象？

第三，在 RF 电路模块中的吸入电流一般是毫安级，而数字电路模块的吸入电流是微安级，它们相差 1 000 倍。

事实上，从上面的比较得出如下结论：射频电路和数字电路的主要差别在于射频电路需要阻抗匹配。阻抗匹配的目的在于实现功率的最大传输。也就是说，RF 电路的主要功能是功率传送。在 RF 电路模块中，低阻抗和高吸入电流有利于功率传输，因此是必需的。相反，低速数字电路不需要阻抗匹配，因为它不需要传输功率。我们关心的是数字电路如何传输状态 0 和 1，即数字电路传输的是数字信号的状态而不是数字信号的功率。在可传输状态 0 和 1 的情况下，尽量减小数字信号的功率。低速数字电路应首选低电流和高阻抗，这样有利于节省功耗。

总之，低速数字电路是传输和处理状态，RF 电路是传输和处理功率，因

此数字电路设计和 RF 电路设计的任务不同，特点也不同。

那么，为什么 RF 信号是功率传输，而数字信号是状态传输呢？在实际电路设计中这样的要求能否对调？答案可以从表 1.1 所示无线通信系统中这些模块的位置来寻找。RF 模块和数字模块之间是调制器和解调器。在传输模块中，数字信号调制载波，只要求在调制模块前达到有效调制状态。这表明输入到调制器的数字信号不管是功率还是电压都可以很低，只要能够有效地调制载波即可。在这种情形下，数字信号在本地模块间传输和处理，不需要功率传输。然而调制后的载波必须进行功率放大并且从天线发射出去。因此调制后的载波应有足够的功率，以传播很长的距离，让远处的接收机接收。在接收模块中，输入到解调器的已调制 RF 载波只有功率大到能压倒噪声功率时才能被解调出来。一般来说，输入到解调器的 RF 信号和噪声功率的比至少要大于 10 dB。因此 RF 信号在解调前必须进行功率传输或操作。解调器之后的数字类信息是从 RF 信号解调出来的基带信号。数字信号不需要功率传输，但必须在模块之间进行状态传输，以进行数字信号处理。

总之，数字数据传输速度比较低时，RF 信号是功率传输类型的，数字信号是状态传输类型的，这是调制器和解调器实际工程设计所要求的。

一个模块的信号功率和它的阻抗的关系如下：

$$p = v \cdot i = \frac{v^2}{Z} \quad (1.6)$$

其中， p 为传输到模块的功率；

v 为模块上的压降；

i 为流入模块的电流；

Z 为模块的阻抗。

对于给定的功率， v^2 正比于 Z 。即模块的阻抗越高，则模块上的压降越大；反之，阻抗降低时，模块的压降也降低。不管是从电路的成本还是工程设计来看，低电压的应用优于高电压。这就是为什么将 RF 模块的输入、输出阻抗故意设置得很低，因为在一个低阻抗模块上只需要较低的电压就能建立相同的功率。

然而，数字信号与此相反，数字信号要求传输状态。对于给定功率，高阻抗可以在模块上建立高的电压摆幅，信号可以更有效地对器件进行开/关操作。因此，一个高阻抗模块只需要很低的功率就可以产生足够的电压摆幅。

因此，当数字电路工作在低速时，RF 电路和数字电路的设计方法完全不同。RF 设计工程师关心阻抗匹配，而数字电路工程师对此漠不关心。在电路仿真上，RF 设计工程师更倾向于在频域上仿真，而数字电路工程师主要在时域上做仿真。相对应的，在测试实验室里，RF 设计工程师使用频谱或网络分

析仪，数字电路工程师使用示波器。当他们坐在一起讨论两种电路的设计问题时，就像来自不同的星球。例如，RF 设计工程师喜欢用 dBW 或 dBm 作为测量模块或系统输出的单位，而数字电路工程师坚持用 dBV。甚至在一个网站或一些出版物上，他们还在争论。每一方都证明自己的方法比对方的好。

事实上，这两种设计方法都是对的。它们之间的区别源于设计的任务和目标不同。毕竟，它们没有相互冲突。最后大家都认同，无线电波传播遵从麦克斯韦方程组，电路中的电压电流遵从欧姆定律。

1.1.2 高速数字电路

随着 20 世纪 90 年代电子工业的飞速发展，发射/接收模块的数字数据传输速率从 Mbps 提高到 100 Mbps，甚至到 10 Gbps。数字电路工作的速率仍然由式(1.2)或式(1.5)定义。在很多通信系统中，如千兆以太网的传输模块和 10 Gbps 光传输等模块中都可以发现这样的例子。RF 电路和高速数字电路的差别在表 1.2 列出。

表 1.2 RF 和高速数字电路的区别

	RF 模块/RFIC	高速数字电路
阻抗	低(一般 50 Ω)	低到高
阻抗匹配	很重要	很重要
电流	高(mA)	低到高($\mu\text{A} \sim \text{mA}$)
带宽	窄带	宽带
传输类型	功率(W)	状态(电压)和功率(W)

在高速数字电路的情形下，这两种电路的任务还是没有改变，RF 电路仍然处理功率，数字电路仍然进行状态的传输和操作。然而，RF 电路和数字电路设计方法上的差别消失了，因为在高速状态下，只有有效地传输和操作功率才能有效地进行传输和操作状态。而且，在高速状态下，当数据传输速率达到甚至超过 RF 频率时，数字电路的阻抗匹配比 RF 电路还重要，原因是数字信号是方波脉冲，射频信号一般是正弦波。前者包含很宽的频谱，后者的频谱相对较窄。

设计高速数字电路的工程师必须有 RF 设计的经验或背景。他们必须非常关注阻抗匹配。未进行阻抗匹配的高速数字模块的数字电平会受到额外的衰减、抖动、串扰，甚至出现误码。他们必须认真对待版图设计。低速数字电路的版图设计不是很重要，只要正确连接即可。信号线可以相互平行，这样版图

整体感觉整齐美观。然而高速数字电路必须与 RF 电路一样认真对待。就像 RF 电路，高速数字电路的信号线也会与电路器件或正在工作的电路一样受到串扰。相互平行的信号线会产生额外的电感、电容，甚至相互串扰。

数字电路阻抗的高低取决于电路的功能和线路结构。为了节省功耗，大部分数字电路的阻抗都很高。然而，为了阻抗匹配，有些数字电路模块的输入和输出阻抗需要降低。

为了保证高速传输和工作，必须增加数字电路的电源电流。当电源电流增加到毫安级时，数字电路的数据传输速率可以接近甚至超过射频信号的频率，如果电源电流仍然保持在微安级，大部分数字电路模块的数据传输速率将远低于射频信号的频率。

1.2 阻抗匹配的重要意义

1.2.1 信号源到负载的功率传输

图 1.1 描述了从信号源到负载的电压和功率的传输，图中

$$Z_S = R_S + jX_S \quad (1.7)$$

$$Z_L = R_L + jX_L \quad (1.8)$$

其中， Z_S 为源阻抗；

R_S 为源电阻；

X_S 为源电抗；

Z_L 为负载阻抗；

R_L 为负载电阻；

X_L 为负载电抗。

X_S 和 X_L 是由式 (1.7) 或 (1.8) 定义的电抗，可以是容抗或感抗。 X_S 和 X_L 在一个 RF 信号周期内的平均功耗为 0。即在功率传输中，电容或电感只是充电和放电，并没有从信号源得到任何净功率。信号源的功率只能被传输到负载电阻 R_L 上。负载电阻消耗的功率可以表示为

$$P_{R_L} = \frac{v_{R_L}^2}{R_L} \quad (1.9)$$

其中， P_{R_L} 为从信号源传输到负载电阻 R_L 上的功率； v_{R_L} 为负载电阻 R_L 上的压降。

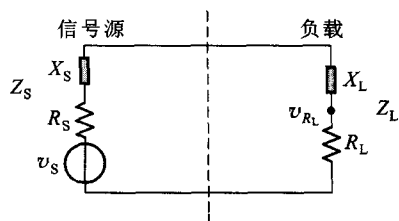


图 1.1 从信号源到负载的电压与功率传输

从图 1.1 中可以得出

$$v_{R_L} = \frac{v_s}{Z_s + Z_L} R_L \quad (1.10)$$

$$v_{R_L}^2 = \frac{v_s^2}{(R_s + R_L)^2 + (X_s + X_L)^2} R_L^2 \quad (1.11)$$

从式(1.9)和式(1.11)推出

$$P_{R_L} = v_s^2 \frac{R_L}{(R_s + R_L)^2 + (X_s + X_L)^2} \quad (1.12)$$

因此,从信号源到负载传输的功率 P_{R_L} 不仅与 R_L 有关,还与 R_s 、 X_s 和 X_L 有关。

1.2.2 无相移的最大功率传输

由式(1.12)可知,传输的功率 P_{R_L} 在源阻抗 Z_s 和负载阻抗 Z_L 满足一定关系时达到最大。在寻找数学上的最大值之前,实现 P_{R_L} 最大的一个特定条件可以从式(1.12)得出

$$X_s + X_L = 0 \quad \text{或} \quad X_s = -X_L \quad (1.13)$$

式(1.13)表明,要达到信号源到负载电阻的最大功率传输,信号源电抗和负载电抗必须大小相等,符号相反。即负载电抗 X_L 如果是感性的,则信号源电抗 X_s 必须是容性的,反之也一样。根据式(1.13)的条件推出

$$P_{R_L} = v_s^2 \frac{R_L}{(R_s + R_L)^2} \quad (1.14)$$

现在研究信号源阻抗 Z_s 和负载阻抗 Z_L 满足最大功率 P_{R_L} 传输的另一个关系式。将式(1.14)对 R_L 偏微分,有

$$\frac{\partial P_{R_L}}{\partial R_L} = v_s^2 \left[\frac{1}{(R_s + R_L)^2} - 2 \frac{R_L}{(R_s + R_L)^3} \right] = v_s^2 \frac{R_s - R_L}{(R_s + R_L)^3} \quad (1.15)$$

P_{R_L} 达到最大值的条件为

$$\frac{\partial P_{R_L}}{\partial R_L} = 0 \quad (1.16)$$

由式(1.15),可得

$$R_s = R_L \quad (1.17)$$

由式(1.13)和式(1.17),可得

$$Z_s^* = Z_L \quad \text{或} \quad Z_s = Z_L^* \quad (1.18)$$

式(1.18)称为共轭阻抗匹配,或简称为阻抗匹配。

共轭阻抗匹配不仅实现了功率的最大传输,而且消除了功率从信号源到负