



高等学校“十一五”规划教材

CPLD/FPGA 的开发与应用

CPLD/FPGA

De Kaifa Yu Yingyong

主编 周孟然

中国矿业大学出版社

China University of Mining and Technology Press

TP332.1/47

2007

高等学校“十一五”规划教材

CPLD/FPGA 的开发与应用

主 编 周孟然
副主编 薛庆军

中国矿业大学出版社

内 容 提 要

本书系统地介绍了基于 CPLD/FPGA 应用与开发的 EDA 技术和硬件描述语言 VHDL, 将 VHDL 知识、编程技巧与实际工程开发技术在 EDA 工具设计平台 Quartus II 上很好地结合起来, 使读者能通过本书的学习迅速地了解并掌握基于 CPLD/FPGA 的应用与开发技术, 并为后续课程的深入学习和发展打下坚实的理论与实践基础。

本书主要面向高等院校本专科 EDA 技术、VHDL 语言基础和基于 CPLD/FPGA 的应用与开发课程, 可作为电子工程师、通信、自动化、计算机、信息工程、仪器仪表等专业的教材或实验教学的主要参考书, 同时也可作为电气信息类专业的研究生进行基于 CPLD/FPGA 的应用与开发、电子设计竞赛的参考书。

图书在版编目(CIP)数据

CPLD/FPGA 的开发与应用/周孟然主编. —徐州: 中国矿业大学出版社, 2007. 2

ISBN 978 - 7 - 81107 - 519 - 9

I. C… II. 周… III. 可编程序逻辑器件 IV. TP332.1

中国版本图书馆 CIP 数据核字(2007)第 023813 号

书 名 CPLD/FPGA 的开发与应用

主 编 周孟然

责任编辑 何 戈

责任校对 杜锦芝

出版发行 中国矿业大学出版社

(江苏省徐州市中国矿业大学内 邮编 221008)

网 址 <http://www.cumtp.com> E-mail cumtpvip@cumtp.com

排 版 中国矿业大学出版社排版中心

印 刷 徐州中矿大印发科技有限公司

经 销 新华书店

开 本 787×1092 1/16 印张 17.5 字数 430 千字

版次印次 2007 年 2 月第 1 版 2007 年 2 月第 1 次印刷

定 价 26.00 元

(图书出现印装质量问题, 本社负责调换)

前 言

随着电子技术的不断发展和进步,电子系统的设计方法发生了很大的变化。传统的设计方法正逐步退出历史舞台,而基于 EDA(Electronic Design Automation, 电子设计自动化)技术的设计正在成为电子系统设计的主流。它与传统电子系统的设计相比有显著的特点:一是大量使用大规模可编程逻辑器件(例如 CPLD/FPGA),以提高产品性能、缩小产品体积、降低产品消耗;二是广泛运用现代计算机技术,以提高电子设计自动化程度,缩短开发周期,提高产品的竞争力。EDA 技术正是为了适应现代电子产品设计的要求,吸收各相关学科最新成果而形成的一门新技术。

由于 EDA 技术具备上述两方面的特点,CPLD 和 FPGA 受到了世界范围内广大电子设计工程师的普遍欢迎,应用日益广泛。可编程逻辑器件具有静态可重复编程和动态在系统重构的特性,使得硬件的功能可以像软件一样通过编程来修改,极大地提高了电子系统设计的灵活性和通用性。与此同时,国外各大 VLSI 厂商不断推出各种系列的大规模和超大规模 CPLD/FPGA 产品,其产品的资源规模和性能提高之快、品种之多令人应接不暇。例如 Xilinx 公司和 Altera 公司不断推出和创新多系列高性能的 CPLD/FPGA,其规模已达数百万门,芯片上包含的资源越来越丰富,可实现的功能越来越强。以此相适应,世界各大 EDA 公司亦相继推出各类高性能的 EDA 工具软件。

EDA 技术作为现代电子设计最新技术的结晶,其广阔的应用前景和深远的影响已毋庸置疑,它在信息工程专业中的基础地位和核心作用也逐渐被人们所认识。许多高等学校开设了相应的课程,并为学生提供了课程设计、综合实践、电子设计竞赛、毕业设计、科学研究和产品开发等 EDA 技术的综合应用实践环节。相关的工程技术人员也特别重视学习 EDA 技术,并渴望提高其工程应用能力。

EDA 技术涉及面广,内容丰富。从教学和实用的角度看,究竟应掌握些什么内容呢?结合近年从事 EDA 技术的研究、EDA 实验室的建设及 EDA 技术的有关教学实践,作者认为,主要应掌握如下四个方面的内容:① 大规模可编程逻辑器件;② 硬件描述语言;③ EDA 软件开发工具;④ 实验开发系统。其中,大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体,硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段,软件开发工具是利用 EDA 技术进行电子系统设计智能化的自动化设计工具,实验开发系统则是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。

对于 CPLD/FPGA 的开发与应用这门课程,其学习重点如下:① 对于大规模可编程逻辑器件,主要是了解其分类、基本结构、工作原理、各厂家产品的系列、性能指标以及如何选用,而对于各个产品的具体结构不必研究过细。② 对于硬件描述语言,除了掌握基本语法规则外,要掌握系统的分析与建模方法,能够将各种基本语法规则熟练地运用于自己的设计中。③ 对于软件开发工具,应熟练掌握从源程序的编辑、逻辑综合、逻辑适配以及各种仿真、硬件验证等各步骤的使用方法。④ 对于实验开发系统,主要能够根据自己所拥有的设备,能够熟练地进行硬件验证或变通地进行硬件验证。

众所周知,电子系统技术指标是十分重要的,这包括速度、面积(芯片资源)、可靠性、容错性、电磁兼容性等。有时往往指标要求决定了所使用的技术,指标要求推动技术的发展。因此,CPLD/FPGA 的开发与应用课程的实验,除了必须完成的基础性项目外,引导学生完成一些传统电子设计所不能实现的内容,同时,还要突出这一现代电子设计技术的优势。例如微波炉控制器的设计、MCS-51 单片机与 CPLD/FPGA 接口逻辑设计、可编程 8255 并行 IO 接口芯片设计、PCI 扩展总线桥的设计、快速乘法器的设计、图像解码中 IDCT 变换的实现等。在这些实践过程中,会发现诸如下载方式、EDA 软件等设计手段和工具本身都成了配角,而为了更高质量地完成实验项目而不断提高设计的能动性、创造性和创新性却成了主角,从而有效地提高这门以培养工程实践能力为主的课程的教学效果。

作者本着循序渐进的教学方法,将本书分为 8 章。第一章~第二章分别介绍 EDA 技术所涉及到的基本概念和可编程逻辑器件的硬件结构和工作原理;第三章~第四章介绍 VHDL 的基本语法和基本数字逻辑电路的 VHDL 设计;第五章主要介绍 EDA 工具软件 Quartus II 的使用方法和重要应用;第六章~第八章介绍 CPLD/FPGA 在数字逻辑系统、微机系统、DSP 系统的综合应用实例。

本书由安徽理工大学周孟然主编,山东科技大学薛庆军副主编,参加编写的人员还有淮南职业技术学院梅灿华、安徽理工大学张亚。其中第一章~第三章由周孟然教授编写,第四章、第六章由张亚讲师编写,第五章由梅灿华副教授编写,第七章、第八章由薛庆军副教授编写。全书由周孟然教授统稿。

现代电子设计技术是不断发展的,涉及面广,技术更新快,新器件不断涌现,因此相应的教学内容和教学方法也在不断改进,其中有许多问题值得深入探讨,由于参加教材编写的各位老师来自于不同的院校,其工作经历和专业研究方向也不尽相同,书中难免有错误和不妥之处,恳请读者批评指正(E-mail:mrzhou8521@163.com)。

作 者

2007 年 1 月

目 录

第一章 绪论	1
第一节 EDA 技术概述	1
一、EDA 与电子系统设计	1
二、EDA 技术的发展简史	2
第二节 EDA 技术的含义	4
第三节 EDA 技术的主要内容	4
一、大规模可编程逻辑器件	5
二、硬件描述语言	5
三、软件开发工具	6
四、实验开发系统	8
第四节 EDA 的工程设计流程	8
一、FPGA/CPLD 的工程设计流程	8
二、ASIC 工程设计流程	11
第五节 EDA 技术的应用形式	14
第六节 EDA 技术的应用展望	14
一、EDA 技术将广泛应用于高校电类专业的实践教学工作中	14
二、EDA 技术将广泛应用于科研工作和新产品的开发中	15
三、EDA 技术将广泛应用于专用集成电路的开发	15
四、EDA 技术将广泛应用于传统机电设备的升级换代和技术改造	15
本章小结	15
思考题和习题	15
第二章 大规模可编程逻辑器件	17
第一节 可编程逻辑器件概述	17
一、PLD 的发展进程	17
二、PLD 的种类及分类方法	19
第二节 简单 PLD 原理	20
一、电路符号表示	20
二、PROM	21
三、PLA	23
四、PAL	24
五、GAL	25
第三节 CPLD 和 FPGA 的基本结构	29

一、CPLD 的基本结构	29
二、FPGA 的基本结构	38
第四节 FPGA/CPLD 的测试技术	45
一、内部逻辑测试	45
二、JTAG 边界测试技术	45
第五节 CPLD 和 FPGA 的编程与配置	47
一、CPLD 和 FPGA 的下载接口	47
二、CPLD 器件的下载接口及其连接	48
三、FPGA 器件的配置模式	48
四、使用配置器件配置 FPGA 器件	49
第六节 FPGA/CPLD 产品概述及开发应用选择	50
一、常用 CPLD/FPGA 简介	50
二、常用 CPLD/FPGA 标识的含义	54
三、开发应用选择方法	56
本章小结	57
思考题和习题	57
 第三章 VHDL 硬件描述语言	58
第一节 概述	58
第二节 VHDL 程序基本结构	59
一、实体(Entity)说明	60
二、结构体(Architecture)	61
三、库(Library)	62
第三节 VHDL 语言的基本数据类型和操作符	63
一、数据对象及其分类	63
二、数据类型	64
三、运算操作符	65
第四节 VHDL 结构体的描述方式	69
一、顺序描述语句	69
二、并行描述语句	78
本章小结	85
思考题和习题	85
 第四章 常用数字逻辑电路的设计	86
第一节 组合逻辑电路设计	86
一、门电路	86
二、编码器	88
三、译码器	89
四、加法器	90

五、选择器	90
六、三态门	91
七、三态单向总线	92
第二节 时序逻辑电路设计	93
一、时钟信号	93
二、复位信号	95
三、D 触发器	96
四、JK 触发器	98
五、计数器	100
六、寄存器	104
七、移位寄存器	106
八、堆栈	107
第三节 状态机及其 VHDL 设计	108
一、状态机的基本结构和功能	108
二、一般状态机的 VHDL 设计	110
三、摩尔状态机的 VHDL 设计	114
四、米利状态机的 VHDL 设计	115
本章小结	117
思考题和习题	117
第五章 EDA 工具软件 Quartus II 的应用	118
第一节 Quartus II 概述	118
第二节 十进制计数器实现流程	119
一、建立工作库文件夹和编辑设计文件	119
二、创建工程	120
三、编译前设置	123
四、全程编译	124
五、时序仿真	126
六、应用 RTL 电路图观察器	129
第三节 引脚设置和下载	130
一、引脚锁定	130
二、配置文件下载	132
三、编程配置器件	132
第四节 图形设计方法	134
一、设计初步	134
二、应用宏模块的原理图设计	136
第五节 LPM 参数化宏模块应用	141
一、宏功能块概述	141
二、LPM 模块应用实例	143

本章小结.....	151
思考题和习题.....	151
第六章 CPLD/FPGA 在数字系统设计中的应用	152
第一节 多路彩灯控制器的设计与分析.....	152
一、系统设计要求	152
二、系统设计方案	152
三、主要 VHDL 源程序	152
四、系统仿真/硬件验证	155
第二节 微波炉控制器的设计与分析.....	156
一、系统设计要求	156
二、系统设计方案	157
三、主要 VHDL 源程序	160
四、系统仿真/硬件验证	166
五、设计技巧分析	167
六、系统扩展思路	167
第三节 电梯控制器的设计与分析.....	168
一、系统设计要求	168
二、系统设计方案	168
三、主要 VHDL 源程序	169
四、系统仿真/硬件验证	176
五、设计技巧分析	176
六、系统扩展思路	178
第四节 DDS 设计	178
一、系统设计要求	178
二、系统设计方案	178
三、主要 VHDL 源程序	180
四、系统仿真/硬件验证	183
本章小结.....	183
第七章 CPLD/FPGA 在微机系统领域中的应用	184
第一节 MCS—51 单片机与 CPLD/FPGA 接口逻辑设计	184
一、总线方式	184
二、独立方式	186
三、单片机与 FAPGA/CPLD 接口电路的 VHDL 设计	186
第二节 VGA 显示器彩条信号发生器	189
一、VGA 显示器的基本原理	189
二、VHDL 程序	190
三、实现结果	192

第三节 可编程 8255 并行 I/O 接口芯片设计	192
一、8255A 芯片外部接口	192
二、8255A 芯片内部结构	193
三、8255A 控制字及工作方式	195
四、8255A 的 VHDL 源程序	196
第四节 PCI 扩展总线桥的设计	199
一、PCI 总线概述	199
二、PCI 总线操作	203
三、基于 Altera 公司的 FLEX10K 系列 FPGA 实现的 PCI 接口设计	207
本章小结	224
思考题和习题	224
 第八章 CPLD/FPGA 在 DSP 领域的应用	225
第一节 快速加法器的设计	225
一、串联加法器与并行加法器	225
二、流水线结构加法器	226
三、8 位+8 位 4 级流水线加法器 VHDL 程序	228
四、仿真波形	230
第二节 快速乘法器的设计	231
一、硬件乘法器的基本原理	231
二、一种实用的硬件乘法器	233
三、VHDL 程序	233
四、仿真波形	239
第三节 图像解码中 IDCT 变换的实现	239
一、DCT/IDCT 的基本原理	239
二、二维 IDCT 的 FPGA 实现	240
三、VHDL 程序	243
四、实现结果	266
本章小结	266
思考题和习题	266

第一章 绪 论

[本章重点] EDA 技术的含义;EDA 技术的主要内容;FPGA/CPLD 的工程设计流程。

[本章难点] EDA 技术相关概念的准确理解;掌握利用 EDA 技术设计现代电子系统的流程。

第一节 EDA 技术概述

EDA 是 Electronics Design Automation(电子设计自动化)的缩写。它是随着集成电路和计算机技术的飞速发展应运而生的一种高级、快速、有效的电子设计自动化工具。EDA 工具是以计算机的硬件和软件为基本工作平台,集数据库、图形学、图论和拓扑逻辑、计算数学、优化理论等多学科最新成果研制而成的计算机辅助设计通用软件包。EDA 是电子设计技术的发展趋势,利用 EDA 工具可以代替设计者完成电子系统设计中的大部分工作。

数字系统的实现方法也经历了由分立元件、SSI、MSI 到 LSI、VLSI 以及 UVLSI 的飞速发展过程。为了提高系统的可靠性与通用性,微处理器和专用集成电路(ASIC, Application Specific Integrated Circuit)逐渐取代了通用全硬件 LSI 电路。可编程逻辑器件(PLD)被大量地应用在 ASIC 的制作中,尤其是 FPGA/CPLD(现场可编程门阵列/复杂可编程器件)在 EDA 基础上的广泛应用,从某种意义上来说,是新的电子系统运转的物理机制又回到原来的纯数字电路结构,是一种高层次的循环。它在更高层次上容纳了过去数字技术的优秀部分,是对 MCU(微控制器或单片机)系统的一种扬弃。特别是软/硬 IP 芯核产业的迅猛发展,嵌入式通用与标准 FPGA/CPLD 器件的出现,片上系统(System-On-Chip)已近在咫尺。以大规模可编程集成电路为物质基础的 EDA 技术将打破软硬件之间的设计界限,使硬件系统设计软件化,电子设计的技术操作和在系统构成的整体上将发生质的飞跃。EDA 技术带来了电子系统设计的革命性变化。

一、EDA 与电子系统设计

传统的电子系统设计是采用搭积木式的方法进行设计,即由器件搭成电路板,由电路板搭成电子系统。数字系统最初的“积木块”是由固定功能的标准集成电路,如 74/75 系列(TTL),4000/4500 系列(CMOS)芯片和一些固定功能的大规模集成电路构成。设计者只能根据需求选择合适的器件,并按照器件推荐的电路来组装系统。这种设计是一种“自底向上”的设计方法。这样设计出的电子系统所用元件的种类和数量均较多,体积、功耗大,可靠性差,不易修改。

随着半导体技术、集成技术和计算机技术的发展,电子系统的设计方法和设计手段发生了很大的变化。进入 20 世纪 90 年代以后,电子设计自动化技术的发展和普及给电子系统的设计带来了革命性的变化,特别是高速发展的 CPLD/FPGA 器件为 EDA 技术的不断进步奠定了坚实的物质基础,极大地改变了传统的数字系统设计分法、设计过程乃至设计观念。在传统的数字系统设计中,只有通过编程方式的两种途径,即微处理器的软件编程(如

单片机)和特定器件的控制字配置(如 8255)来改变器件逻辑功能。这对器件引脚功能的任意改变是不可能的,而且对于系统设计只能通过设计电路板来实现系统功能。利用 EDA 工具通过对可编程器件芯片的设计来实现系统功能,这种方法称为基于芯片的设计方法。新的设计方法能够由设计者定义器件的内部逻辑和引脚,将原来由电路板设计完成的大部分工作放在芯片的设计中进行。这样不仅可以通过芯片设计实现多种数字逻辑系统功能,而且由于引脚定义的灵活性,大大减轻了电路图设计和电路板设计的工作量和难度,从而有效地增强了设计的灵活性,提高了工作效率;同时基于芯片的设计可以减少芯片的数量,缩小系统体积,降低功耗,提高系统的性能和可靠性。

可编程逻辑器件和 EDA 技术给今天的硬件系统设计者提供了强有力的工具,使得电子系统的设计方法发生了质的变化。传统的“固定功能集成块+连线”的设计方法正逐步退出历史舞台,而基于芯片的设计方法正在成为现代电子系统设计的主流。现在人们可以把数以亿计的晶体管,几万门、几十万门甚至几百万门的电路集成在一个芯片上。半导体集成电路也由早期的单元集成、部件电路集成发展到整机电路集成和系统电路集成。电子系统的设计方法也由过去的那种“Bottom-up”(自底向上)的设计方法改变为一种新的“Top-down”(自顶向下)设计方法。

现在,只要拥有一台计算机、一套相应的 EDA 软件和一片可编程逻辑器件芯片,在实验室里就可以完成数字系统的设计和生产。可以说,当今的数字系统设计已经离不开可编程逻辑器件和 EDA 设计工具。

二、EDA 技术的发展简史

EDA 技术伴随着计算机、集成电路、电子系统设计的发展,经历了计算机辅助设计(Computer Assist Design,简称 CAD)、计算机辅助工程设计(Computer Assist Engineering Design,简称 CAE)和电子设计自动化(Electronic Design Automation,简称 EDA)三个发展阶段。

(一) 20 世纪 70 年代计算机辅助设计 CAD 阶段

早期的电子系统硬件设计采用的是分立元件。随着集成电路的出现和应用,硬件设计进入到发展的初级阶段。初级阶段的硬件设计大量选用中小规模标准集成电路,人们将这些器件焊接在电路板上,做成初级电子系统,对电子系统的调试是在组装好的 PCB(Printer Circuit Board)板上进行的。

由于设计师对图形符号使用数量有限,传统的手工布图方法无法满足产品复杂性的要求,更不能满足工作效率的要求。这时,人们开始将产品设计过程中高度重复性的繁杂劳动,如布图布线工作,用二维图形编辑与分析的 CAD 工具替代,最具代表性的产品就是美国 ACCEL 公司开发的 Tango 布线软件。20 世纪 70 年代,是 EDA 技术发展初期,由于 PCB 布图布线工具受到计算机工作平台的制约,其支持的设计工作有限且性能比较差。

(二) 20 世纪 80 年代计算机辅助工程设计 CAE 阶段

初级阶段的硬件设计是用大量不同型号的标准芯片实现电子系统设计的。随着微电子工艺的发展,相继出现了集成上万只晶体管的微处理器、集成几十万直到上百万存储单元的随机存储器和只读存储器。此外,支持定制单元电路设计的硅编程、掩模编程的门阵列,如标准单元的半定制设计方法以及可编程逻辑器件(PAL 和 GAL)等一系列微结构和微电子

学的研究成果都为电子系统的设计提供了新天地。因此,可以用少数几种通用的标准芯片实现电子系统的设计。

伴随计算机和集成电路的发展,EDA 技术进入到计算机辅助工程设计阶段。20 世纪 80 年代初,推出的 EDA 工具则以逻辑模拟、定时分析、故障仿真、自动布局和布线为核心,重点解决电路设计没有完成之前的功能检测等问题。利用这些工具,设计师能在产品制作之前预知产品的功能与性能,能生成产品制造文件,在设计阶段对产品性能的分析前进了一大步。

如果说 20 世纪 70 年代的自动布局布线的 CAD 工具代替了设计工作中绘图的重重复劳动,那么,80 年代出现的具有自动综合能力的 CAE 工具则代替了设计师的部分工作,对保证电子系统的设计、制造出最佳的电子产品起着关键的作用。到了 80 年代后期,EDA 工具已经可以进行设计描述、综合与优化和设计结果验证,CAE 阶段的 EDA 工具不仅为成功开发电子产品创造了有利条件,而且为高级设计人员的创造性劳动提供了方便。但是,大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统的设计要求,而具体化的元件图形制约着优化设计。

(三) 20 世纪 90 年代电子系统设计自动化 EDA 阶段

为了满足千差万别的系统用户提出的设计要求,最好的办法是由用户自己设计芯片,让他们把想设计的电路直接设计在自己的专用芯片上。微电子技术的发展,特别是可编程逻辑器件的发展,使得微电子厂家可以为用户提供各种规模的可编程逻辑器件,使设计者通过设计芯片实现电子系统功能。EDA 工具的发展,又为设计师提供了全新的 EDA 工具。这个阶段发展起来的 EDA 工具,目的是在设计前期将设计师从事的许多高层次设计由工具来完成,如可以将用户要求转换为设计技术规范,有效地处理可用的设计资源与理想的设计目标之间的矛盾,按具体的硬件、软件和算法分解设计等。由于电子技术和 EDA 工具的发展,设计师可以在不太长的时间内使用 EDA 工具,通过一些简单标准化的设计过程,利用微电子厂家提供的设计库来完成数万门 ASIC 和集成系统的设计与验证。

20 世纪 90 年代,设计师逐步从使用硬件转向设计硬件,从单个电子产品开发转向系统级电子产品开发(即片上系统集成, System On a Chip)。因此,EDA 工具是以系统设计为核心,包括系统行为级描述与结构综合,系统仿真与测试验证,系统划分与指标分配,系统决策与文件生成等一整套的电子系统设计自动化工具。这时的 EDA 工具不仅具有电子系统设计的能力,而且能提供独立子工艺和厂家的系统级设计能力,具有高级抽象的设计构思手段。例如,提供方框图、状态图和流程图的编辑能力,具有适合层次描述和混合信号描述的硬件描述语言(如 VHDL、AHDL 或 Verilog-HDL),同时含有各种工艺的标准元件库。只有具备上述功能的 EDA 工具,才可能使电子系统工程师在不熟悉各种半导体工艺的情况下,完成电子系统的设计。

未来的 EDA 技术将向广度和深度两个方向发展,EDA 将会超越电子设计的范畴进入其他领域,随着基于 EDA 的 SOC 设计技术的发展、软硬 IP 核功能库的建立以及基于 VHDL 所谓自顶向下设计理念的确立,未来电子系统的设计与规划将不再是电子工程师们的专利。有专家认为,21 世纪将是 EDA 技术快速发展的时期,并且 EDA 技术将是对 21 世纪产生重大影响的十大技术之一。

第二节 EDA 技术的含义

什么叫 EDA 技术? 由于它是一门迅速发展的新技术, 涉及面广, 内容丰富, 人们的理解各异, 日前尚无统一的看法。作者认为: EDA 技术有狭义的 EDA 技术和广义的 EDA 技术之分。

狭义的 EDA 技术, 就是指以大规模可编程逻辑器件为设计载体, 以硬件描述语言为系统逻辑描述的主要表达方式, 以计算机、大规模可编程逻辑器件的开发软件及实验开发系统为设计工具, 通过有关的开发软件, 自动完成用软件方式设计的电子系统到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真, 直至对于特定目标芯片的适配编译、逻辑映射、编程下载等工作, 最终形成集成电子系统或专用集成芯片的一门新技术, 或称为 IES/ASIC 自动设计技术。

广义的 EDA 技术, 除了狭义的 EDA 技术外, 还包括计算机辅助分析 CAA 技术(如 PSPICE、EWB、MATLAB 等)、印刷电路板计算机辅助设计 PCB-CAD 技术(如 PROTEL、ORCAD 等)。在广义的 EDA 技术中, CAA 技术和 PCB-CAD 技术不具备逻辑综合和逻辑适配的功能, 因此它并不能称为真正意义上的 EDA 技术。故作者认为将广义的 EDA 技术称为现代电子设计技术更为合适。

利用 EDA 技术(特指 IES/ASIC 自动设计技术)进行电子系统的设计, 具有以下几个特点: ① 用软件的方式设计硬件; ② 用软件方式设计的系统到硬件系统的转换是由有关的开发软件自动完成的; ③ 设计过程中可用有关软件进行各种仿真; ④ 系统可现场编程, 在线升级; ⑤ 整个系统可集成在一个芯片上, 体积小、功耗低、可靠性高; ⑥ 从以前的“组合设计”转向真正的“自由设计”; ⑦ 设计的移植性好, 效率高; ⑧ 非常适合分工设计, 团体协作。因此, EDA 技术是现代电子设计的发展趋势。

第三节 EDA 技术的主要内容

EDA 技术涉及面广, 内容丰富, 从教学和实用的角度看, 究竟应掌握些什么内容呢?

作者认为, 主要应掌握以下四个方面的内容:

- (1) 大规模可编程逻辑器件。
- (2) 硬件描述语言。
- (3) 软件开发工具。
- (4) 实验开发系统。

其中, 大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体, 硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段, 软件开发工具是利用 EDA 技术进行电子系统设计的智能化的自动化设计工具, 实验开发系统则是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。为了使读者对 EDA 技术有一个总体印象, 下面对 EDA 技术的主要内容进行概要的介绍。

一、大规模可编程逻辑器件

可编程逻辑器件(简称 PLD)是一种由用户编程以实现某种逻辑功能的新型逻辑器件。FPGA 和 CPLD 分别是现场可编程门阵列和复杂可编程逻辑器件的简称。现在,FPGA 和 CPLD 器件的应用已十分广泛,它们将随着 EDA 技术的发展而成为电子设计领域的重要角色。国际上生产 FPGA/CPLD 的主流公司,并且在国内占有市场份额较大的主要是 Xilinx、Altera、Lattice 三家公司。Xilinx 公司的 FPGA 器件有 XC2000、XC3000、XC4000、XC4000E、XC4000XLA、XC5200 系列等,可用门数为 1 200~18 000;Altera 公司的 FPGA 器件 FLEX6000、FLEX8000、FLEX10K、FLEX10KE 系列等,提供门数为 5 000~25 000;Lattice 公司的 isp-PLD 器件有 ispLSI1000、ispLSI2000、ispLSI3000、ispLSI6000 系列等,集成度可多达 25 000 个 PLD 等效门。近年来,随着集成电路制造技术的飞速发展,这些公司不断地推出集成度更高、性能更好的产品系列和品种,现在一块 CPLD 芯片已达到几十万个逻辑门,而一块 FPGA 芯片则达到了几百万个逻辑门。

FPGA 在结构上主要分为三个部分,即可编程逻辑单元、可编程输入/输出单元和可编程连线三个部分。CPLD 在结构上主要包括三个部分,即可编程逻辑宏单元、可编程输入/输出单元和可编程内部连线。

高集成度、高速度和高可靠性是 FPGA/CPLD 最明显的特点,其时钟延时可小至纳秒(ns)级。结合其并行工作方式,在超高速应用领域和实时测控方面有着非常广阔的应用前景。在高可靠应用领域,如果设计得当,将不会存在类似于 MCU 的复位不可靠和 PC 可能跑飞等问题。FPGA/CPLD 的高可靠性还表现在几乎可将整个系统下载于同一芯片中,实现所谓片上系统,从而大大缩小了体积,且易于管理和屏蔽。

由于 FPGA/CPLD 的集成规模非常大,因此可利用先进的 EDA 工具进行电子系统设计和产品开发。由于开发工具的通用性、设计语言的标准化以及设计过程几乎与所用器件的硬件结构无关,因而设计开发成功的各类逻辑功能块软件有很好的兼容性和可移植性。它几乎可用于任何型号和规模的 FPGA/CPLD 中,从而使得产品设计效率大幅度提高,可以在很短时间内完成十分复杂的系统设计,这正是产品快速进入市场最宝贵的特征。美国 IT 公司认为,一个 ASIC 80%的功能可用于 IP 核(Core)等现成逻辑合成。而未来大系统的 FPGA/CPLD 设计仅仅是各类再应用逻辑与 IP 核的拼装,其设计周期将更短。

与 ASIC 设计相比,FPGA/CPLD 显著的优势是开发周期短、投资风险小、产品上市速度快、市场适应能力强和硬件升级回旋余地大,而且当产品定型和产量扩大后,可将在生产中达到充分检验的 VHDL 设计迅速实现 ASIC 投产。

对于一个开发项目,究竟是选择 FPGA 还是选择 CPLD 呢?主要看开发项目本身的需要。对于普通规模,且产量不是很大的产品项目,通常使用 CPLD 比较好。对于大规模的逻辑设计、ASIC 设计或单片系统设计,则多采用 FPGA。另外,FPGA 掉电后将丢失原有的逻辑信息,所以在实用中需要为 FPGA 芯片配置一个专用 ROM。

二、硬件描述语言

常用硬件描述语言有 VHDL、Verilog 和 ABEL 语言。VHDL 起源于美国国防部的 VHSIC(Very High Speed Integrated Circuits Hardware Description Language),Verilog 起

源于集成电路的设计,ABEL 则来源于可编程逻辑器件的设计。下面从使用方面将三者进行对比。

(一) 逻辑描述层次

一般的硬件描述语言可以在三个层次上进行电路描述,其层次由高到低依次可分为行为级、RTL 级和门电路级。VHDL 语言是一种高级描述语言,适用于行为级和 RTL 级的描述,最适于描述电路的行为;Verilog 语言和 ABEL 语言是一种较低级的描述语言,适用于 RTL 级和门电路级的描述,最适于描述门级电路。

(二) 设计要求

VHDL 进行电子系统设计时可以不了解电路的结构细节,设计者所做的工作较少;Verilog 和 ABEL 语言进行电子系统设计时需了解电路的结构细节,设计者需做大量的工作。

(三) 综合过程

任何一种语言源程序,最终都要转换成门电路级才能被布线器或适配器所接受。因此,VHDL 语言源程序的综合通常要经过行为级→RTL 级→门电路级的转化,VHDL 几乎不能直接控制门电路的生成。而 Verilog 语言和 ABEL 语言源程序的综合过程要稍简单,即经过 RTL 级→门电路级的转化,易于控制电路资源。

(四) 对综合器的要求

VHDL 描述语言层次较高,不易控制底层电路,因而对综合器的性能要求较高。Verilog 和 ABEL 对综合器的性能要求较低。

(五) 支持的 EDA 工具

支持 VHDL 和 Verilog 的 EDA 工具很多,但支持 ABEL 的综合器仅 Data I/O 公司一家。

(六) 国际化程度

VHDL 和 Verilog 已成为 IEEE 标准,而 ABEL 正朝国际化标准努力。有专家认为,在 21 世纪中,VHDL 与 Verilog 语言将承担几乎全部的数字系统设计任务。

三、软件开发工具

(一) 主流厂家的 EDA 软件工具

目前比较流行的、主流厂家的 EDA 软件工具有 Altera 的 MAX+plus II、Quartus II, Lattice 的 isp Design EXPERT、Xilinx 的 Foundation Series、ISE/ISE—WebPACK Series。这些软件的基本功能相同,主要差别在于:① 而向的目标器件不一样;② 性能各有优劣。

1. MAX+plus II

MAX+plus II 是 Altera 公司推出的一个使用非常广泛的 EDA 软件工具,它支持原理图、VHDL 和 Verilog 语言文本文件以及以波形或 EDIF 等格式的文件作为设计输入,并支持这些文件的任意混合设计。它具有门级仿真器,可以进行功能仿真和时序仿真,能够产生精确的仿真结果。在适配之后,MAX+plus II 生成供时序仿真用的 EDIF、VHDL 和 Verilog 这三种不同格式的网表文件。它界面友好,使用便捷,被誉为业界最易学易用的 EDA 软件,并支持主流的第三方 EDA 工具,支持除 APEX20K 系列之外的所有 Altera 公司的 FPGA/CPLD 大规模逻辑器件。

2. Quartus II

Quartus II 是 Altera 公司新近推出的 EDA 软件工具,其设计工具完全支持 VHDL、Verilog 的设计流程,其内部嵌有 VHDL、Verilog 逻辑综合器。第三方的综合工具,如 Leonardo Spectrum、Synplify Pro、FPGA Compiler II 有着更好的综合效果,因此通常建议使用这些工具来完成 VHDL/Verilog 源程序的综合,Quartus II 可以直接调用这些第三方工具。同样,Quartus II 具备仿真功能,但也支持第三方的仿真工具,如 Modelsim。此外,Quartus II 为 Altera DSP 开发包进行系统模型设计提供了集成综合环境,它与 MATLAB 和 DSP Builder 结合可以进行基于 FPGA 的 DSP 系统开发,是 DSP 硬件系统实现的关键 EDA 工具。Quartus II 还可与 SOPC Builder 结合,实现 SOPC 系统开发。

3. ispDesignEXPERT

ispDesignEXPERT 是 Lattice Semiconductor 的主要集成环境软件。通过它可以进行 VHDL、Verilog 及 ABEL 语言的设计输入综合适配仿真和在系统下载。ispDesignEXPERT 是目前流行的 EDA 软件中最容易掌握的设计工具之一,它界面友好、操作方便、功能强大且与第三方 EDA 工具兼容良好。

4. Foundation Series

它是 Xilinx 公司集成开发的 EDA 工具。它采用自动化的完整的集成设计环境。Foundation 项目管理器集成了 Xilinx 实现工具,并包含了强大的 Synopsys FPGA Express 综合系统,是业界最强大的 EDA 设计工具之一。

5. ISE/ISE WebPACK Series

它是 Xilinx 公司新近推出的全球性能最高的 EDA 集成软件开发环境(Integrated Software Environment, 简称为 ISE)。Xilinx ISE 6.1i 操作简易方便,其提供的各种最新改良功能解决以往各种设计上的瓶颈,加快了设计与检验的流程,如 Project Navigator(先进的设计流程导向专业管理程式)让顾客能在同一设计工程中使用 Synplify 与 Xilinx 的合成工具,混合使用 VHDL 及 Verilog HDL 源程序,让设计人员能使用固有的 IP 与 HDL 设计资源达到最佳的结果。使用者亦可链接与启动 Xilinx Embedded Design Kit (EDK) XPS 专用管理器;以及使用新增的 Automatic Web Update 功能来监视软件的更新状况向使用者发送通知,让使用者下载更新档案,以令其 ISE 的设定维持最佳状态。ISE6.1i 版提供各种独特的高速设计功能,如新增的时序限制设定,先进的管脚锁定与空间配置编辑器(PACE, Pinout and Area Configuration Editor)提供操作简易的图形化界面引脚配置与管理功能。经过大幅改良后,ISE6.1i 加强了 CPLD 的支援能力。ISE6.1i 支持所有 Xilinx 尖端产品系列,其中包括 Virtex II Pro 系列 FPGA、Spartan 3 系列 FPGA 和 CoolRunner-II CPLD。各版本的 ISE 软件皆支持 Windows 2000、Windows XP 操作系统。

(二) 第三方 EDA 工具

在基于 EDA 技术的实际开发设计中,由于所选用的 EDA 工具软件的某些性能受局限或不够好,为了使自己的设计整体性能最佳,往往需要使用第三方工具。业界最流行的第三方 EDA 工具有:逻辑综合性能最好的 Synplify、仿真功能最强大的 ModelSim。

1. Synplify

它是 Synplify 公司(该公司现在是 Cadence 的子公司)的著名产品,它是一个逻辑综合性能最好的 FPGA 和 CPLD 的逻辑综合工具。它支持工业标准的 Verilog 和 VHDL 硬