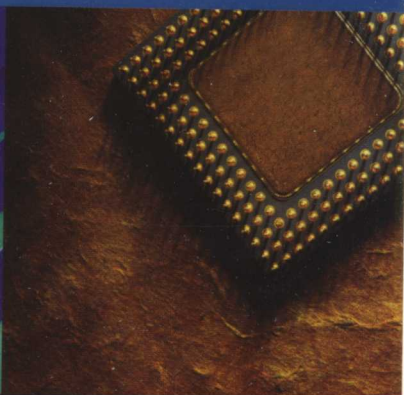
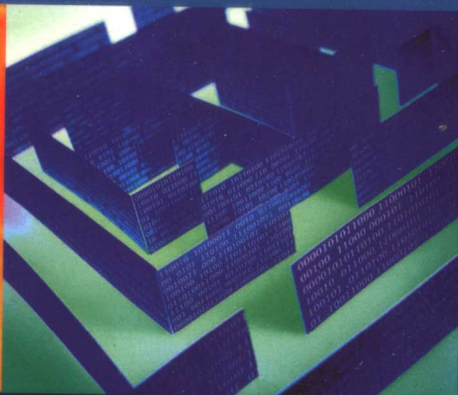
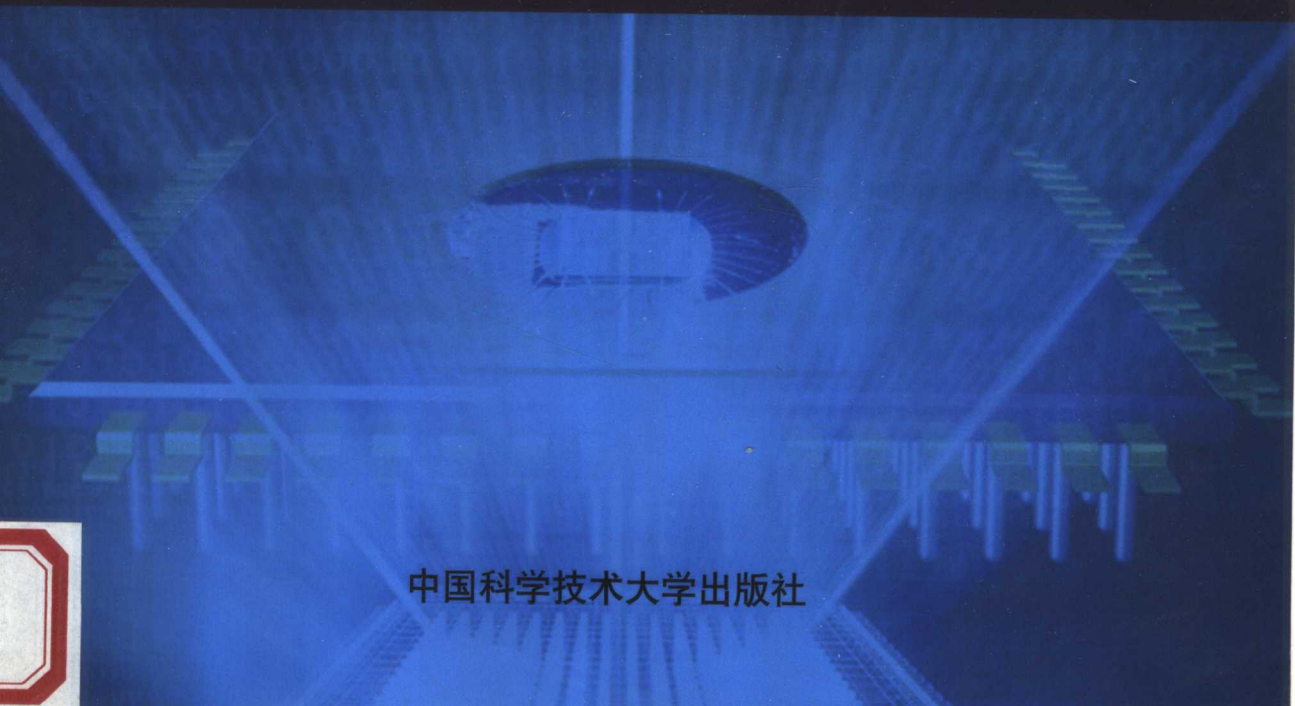


WEIJI YUANLI JI
DANPIANJI JIEKOU JISHU



微机原理及 单片机接口技术

张文利 主编



中国科学技术大学出版社

微机原理及单片机接口技术

主 编 张文利
副主编 邱轶兵

中国科学技术大学出版社

2007·合肥

内 容 简 介

根据社会需要,本书将“微机原理及其应用”、“单片机原理及接口技术”两门课程的内容进行了合并,讲述了“计算机组成原理”和“单片机原理及接口技术”的主要知识和应用。内容系统全面,论述深入浅出、循序渐进,适合各类学校计算机专业、培训班、函授班使用。

图书在版编目(CIP)数据

微机原理及单片机接口技术/张文利主编. —合肥:中国科学技术大学出版社,
2007.7

ISBN 978-7-312-02056-8

I. 微… II. 张… III. ①微型计算机—理论 ②单片微型计算机—接口
IV. TP36

中国版本图书馆 CIP 数据核字(2007)第 049778 号

出版:中国科学技术大学出版社

安徽省合肥市金寨路 96 号 邮编:230026

网址:<http://press.ustc.edu.cn>

印刷:合肥现代印务有限公司

发行:中国科学技术大学出版社

经销:全国新华书店

开本:787 mm×1092 mm 1/16

印张:16.5

插页:1

字数:415 千

版次:2007 年 7 月第 1 版

印次:2007 年 7 月第 1 次印刷

印数:1—2 000 册

定价:29.00 元

前 言

某些高校根据社会需求,会对课程设置进行调整,如增开一些新课程或将部分相近课程合并等。本书就是针对部分学校将“微机原理及其应用”、“单片机原理及接口技术”两门课程合并成“微机原理及接口技术”一门课程而编写的教材。

全书分上下两篇:

上篇:“计算机组成原理”部分,包括1至3章。第1章讲述数制、逻辑代数、逻辑电路、简单的二进制数的运算及加法电路,用有限的篇幅,介绍学习后续章节所必备的基础知识。第2章介绍微型计算机的基本组成电路,主要讲述算术逻辑单元、触发器、寄存器及存储器的基本原理及其符号,同时还介绍了总线结构和控制字的概念以及信息流通的过程。第3章是以一台简化了的计算机模型为例,剖析微型计算机的基本工作原理,其中包括主要硬件结构、指令系统、程序设计、指令执行的过程及执行程序的控制矩阵原理等;为了更接近真正的微型计算机,对简化的计算机模型进行了功能上的扩展。

下篇:“单片机原理及接口技术”部分,包括4至9章。以MCS-51系列单片机为主线,全面而详实地讲述了单片机应用系统的结构、原理和应用,结构紧凑,具有一定的通用性、系统性和实用性。第4章讲述MCS-51单片机的结构和原理、存储器配置、时序及复位电路、定时器、中断系统等。第5章讲述MCS-51单片机的寻址方式、指令系统和汇编程序格式。第6章讲述存储器系统的扩展、I/O口的直接输入/输出、使用8255和8155对并行口进行扩展、单片机的键盘、显示器、打印机接口技术等。第7章讲述A/D、D/A转换器及其接口技术。第8章讨论单片机的串行通信技术,介绍了串行通信知识、单片机的串行口结构、点对点通信的实现、采用标准接口提高串行通信距离及单片机与微型计算机之间的串行通信技术等。第9章介绍单片机在检测系统中应用的部分实例,包括超长时间定时技术、步进电机控制、数据采集及显示系统、地中衡计算机监测系统等,其中超长时间定时、地中衡计算机监测系统等是作者对本课程教学的部分实践总结,已经应用于实际生产中,具有一定的实用价值。

本书内容系统全面,论述深入浅出,循序渐进。本书可用作各类学校非计算机专业、培训班、函授班等“微机原理及其应用”、“单片机原理及接口技术”或“微机原理及接口技术”课程的教材,也可作为广大科技人员的参考书,还适用于初学者的自学。

由于作者经验及水平的限制,本书必会有一些问题和不妥之处,敬请读者不吝指正。

编者

2007年3月

目 录

前言	I
上篇 计算机组成原理	1
第 1 章 计算机基础知识	1
1.1 数制	1
1.2 逻辑代数(布尔代数)	2
1.3 逻辑电路	4
1.4 二进制数的运算及加法电路	6
第 2 章 微型计算机的基本组成电路	13
2.1 算术逻辑单元(ALU)	13
2.2 触发器(Trigger)	13
2.3 寄存器(Register)	19
2.4 三态输出电路	27
2.5 总线结构	29
2.6 存储器	30
第 3 章 微型计算机的基本工作原理	38
3.1 微型计算机结构的简化模型	38
3.2 模型机指令系统	41
3.3 程序设计	42
3.4 指令的执行过程	43
3.5 控制部件 CON	46
3.6 微型计算机功能的扩展	50
3.7 初级程序设计举例	54
3.8 控制部件功能的扩展	57
下篇 单片机原理及接口技术	60
第 4 章 单片机的结构和原理	60
4.1 绪论	60
4.2 MCS-51 系列单片机的结构	62
4.3 MCS-51 单片机引脚及功能	65
4.4 MCS-51 存储器的配置	67
4.5 CPU 时序和其他电路	75
4.6 输入/输出端口结构	82
4.7 定时器	86
4.8 中断系统	92

第5章 指令系统及程序设计	100
5.1 指令格式和寻址方式	100
5.2 MCS-51单片机指令系统	105
5.3 MCS-51汇编程序	121
第6章 单片机系统扩展及接口技术	126
6.1 存储器系统的扩展	126
6.2 I/O口的直接输入/输出	132
6.3 8255A对I/O接口的扩展	135
6.4 8155对I/O接口的扩展	144
6.5 单片机键盘接口技术	150
6.6 单片机LED显示器接口技术.....	155
第7章 数/模、模/数转换器	160
7.1 数/模(D/A)转换器及其接口技术.....	160
7.2 模/数(A/D)转换器及其接口技术.....	173
第8章 单片机串行通信技术	183
8.1 串行通信基础知识	183
8.2 MCS-51的串行通信接口	188
8.3 MCS-51之间采用TTL电平的对点通信	197
8.4 MCS-51之间采用标准通信接口的点对点通信	204
8.5 单片机多机通信技术	211
8.6 MCS-51与IBM-PC之间的数据通信.....	222
第9章 单片机在检测系统中的应用	224
9.1 检测用方波信号的产生	224
9.2 超长时间定时	225
9.3 水塔水位控制	227
9.4 数字式热敏电阻温度计	229
9.5 交通信号灯模拟控制	233
9.6 步进电机控制	238
9.7 MCS-51的数据采集及显示系统	243
9.8 地中衡计算机监测系统	247
附表 MCS-51指令系统	256
参考文献	260

上篇 计算机组成原理

第 1 章 计算机基础知识

现代计算机的基础包括硬件基础和软件基础两方面：

- ①硬件基础：微电子学的基本电路元件及向大规模化发展的集成电路。
- ②软件基础：计算数学的数值计算方法与数据结构。

1.1 数 制

1.1.1 基本概念

1. 数制

数制是人们用符号来计数的科学方法。

2. R 进制数

R 进制数的一般形式为： $a_n a_{n-1} \cdots a_2 a_1 a_0, b_1 b_2 \cdots b_m$ 。

其值大小为： $a_n * R^n + a_{n-1} * R^{n-1} + \cdots + a_0 * R^0 + b_1 * R^{-1} + b_2 * R^{-2} + \cdots + b_m * R^{-m}$ 。

3. 数制的基数与权

基数：数制所使用的数码的个数。

权：数制每一位所具有的值。

4. 常用计数制及相关参数

常用计数制： $R=2, 8, 10, 16$ ，即二、八、十、十六进制计数制。常用计数制的主要参数如表 1.1 所示。

表 1.1 各计数制相关参数

计数制	基数	数 码	进位原则	标识符号
二进制	2	0, 1	逢二进一	B
八进制	8	0, 1, 2, 3, 4, 5, 6, 7	逢八进一	O
十进制	10	0, 1, 2, 3, 4, 5, 6, 7, 8, 9	逢十进一	D
十六进制	16	0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F	逢十六进一	H

5. 讨论常用计数制的原因

二进制是计算机内部所采用的数制，十进制是日常生活所采用的数制，为了便于人和计算

机进行信息交流,引进八进制和十六进制。

6. 计算机中采用二进制数的优缺点

优点:①数的状态简单,容易表示。②运算规则简单。③逻辑判断方便。④可以节省设备。

缺点:表示数的容量小。

1.1.2 各种计数制之间的相互转换

1. 十进制→二进制、八进制、十六进制

整数部分:“除模取余法”。

小数部分:“乘模取整法”。

说明:带小数的十进制数不一定能够准确地用二进制数表示。

2. 二进制、八进制、十六进制→十进制

方法:“乘幂相加法”。

3. 二进制→八进制、十六进制

方法:对二进制数以小数点为界,左右各 3(4)位分组,按组替换。

4. 八进制、十六进制→二进制

方法:每一数位替换成 3(4)位二进制数。

5. 八进制↔十六进制

方法:利用二进制过渡。

1.2 逻辑代数(布尔代数)

1.2.1 逻辑代数的特点

1. 逻辑代数的一般形式

逻辑代数的一般形式为: $Y=f(A,B,C,D,\dots)$ 。

2. 特点:

①自变量 $A,B,C,D,\dots$ 只能取两种可能的数值 0 或 1,其值无大小之分,只代表事物的两个不同性质(真或假)。

②函数 f 只有 3 种基本运算:与运算,或运算,非运算。

1.2.2 三种基本的逻辑运算

1. 与运算($Y=A*B$)

①运算规则:两个都为真,结果为真;有一为假,结果为假。

②多变量与运算: $Y=A*B*C*D*\dots$ 。

③多位与运算:对应位分别进行与运算。

若: $A=A_1A_2A_3\cdots A_n, B=B_1B_2B_3\cdots B_n$, 则:

$$Y=A*B=(A_1*B_1)(A_2*B_2)(A_3*B_3)\cdots(A_n*B_n)。$$

2. 或运算($Y=A+B$)

①运算规则:两个都为假,结果为假;有一为真,结果为真。

②多变量或运算: $Y=A+B+C+D+\cdots$ 。

③多位或运算:对应位分别进行或运算。

若: $A=A_1A_2A_3\cdots A_n, B=B_1B_2B_3\cdots B_n$, 则:

$$Y=A+B=(A_1+B_1)(A_2+B_2)(A_3+B_3)\cdots(A_n+B_n)。$$

3. 非运算($Y=\bar{A}$)

①运算规则:真 $\rightarrow$ 假,假 $\rightarrow$ 真,即 $0\rightarrow 1, 1\rightarrow 0$ 。

②多位非运算:对所有位分别进行非运算。

若: $A=A_1A_2A_3\cdots A_n$, 则:

$$Y=\bar{A}=\bar{A}_1\bar{A}_2\bar{A}_3\cdots\bar{A}_n。$$

4. 三种基本逻辑运算真值表

三种基本逻辑运算真值表如表 1.2 所示。

表 1.2 基本逻辑运算真值表

A	B	$A*B$	$A+B$	$\bar{A}$
0	0	0	0	1
0	1	0	1	1
1	0	0	1	0
1	1	1	1	0

1.2.3 逻辑代数的常用基本公式

利用逻辑代数的常用基本公式可对逻辑函数进行化简,得到最简化的逻辑式子。

常用基本公式:

①0-1律: $A+0=A; A+1=1; A*0=0; A*1=A$ 。

②交换律: $A+B=B+A; A*B=B*A$ 。

③结合律: $A+B+C=(A+B)+C=A+(B+C); A*B*C=(A*B)*C=A*(B*C)$ 。

④分配律: $A*(B+C)=A*B+A*C$ 。

⑤重叠律: $A+A=A; A+A+\cdots+A=A; A*A=A; A*A*\cdots*A=A$ 。

⑥互补律: $A+\bar{A}=1; A*\bar{A}=0$ 。

⑦吸收律: $A+A*B=A; A*(A+B)=A; A+\bar{A}*B=A+B; A*(\bar{A}+B)=A*B$ 。

⑧对合律: $\bar{\bar{A}}=A$ 。

⑨反演律(摩根定律): $\overline{A+B}=\bar{A}*\bar{B}; \overline{A*B}=\bar{A}+\bar{B}$ 。



1.2.4 真值表与布尔代数之间的关系

1. 真值表

为解决某一因果问题,常常把各种因素全部考虑进去,然后研究其结果,真值表就是研究这种问题方法中的一种表格形式。

2. 从真值表写出对应的布尔表达式的方法

①写布尔表达式先看真值表中结果为“1”的项,有几项就由几个“或”项组成。

②每项各因素间是“与”关系。写该项时每个因素都写上,然后根据情况添“反”。至于哪些因素要加反,要看该因素在这项里是否是“0”状态,如果是“0”状态则加“反”,否则不加“反”。

1.3 逻辑电路

1.3.1 基本逻辑门电路

1. 基本逻辑门电路的类型

①与门——完成逻辑与运算($Y=A \times B$)。

②或门——完成逻辑或运算($Y=A+B$)。

③非门——完成逻辑非运算($Y=\overline{A}$)。

2. 基本逻辑门电路符号

基本逻辑门电路符号如图 1.1 所示。

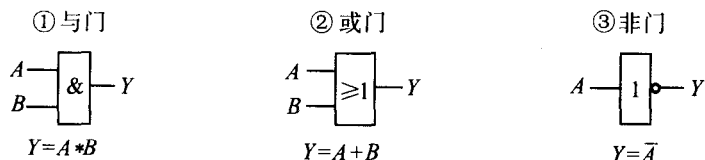


图 1.1 基本逻辑门电路符号

3. 基本逻辑门电路真值表

基本逻辑门电路真值表可参见表 1.2 所示。

1.3.2 复合逻辑门电路

1. 复合逻辑门电路的类型

①与非门——完成逻辑与非运算($Y=\overline{A \times B}$)。

②或非门——完成逻辑或非运算($Y=\overline{A+B}$)。

③异或门——完成逻辑异或运算($Y=A \oplus B = \overline{A} \times B + A \times \overline{B}$)。

④同或门——完成逻辑同或运算($Y=\overline{A \oplus B} = A \times B + \overline{A} \times \overline{B}$)。



2. 复合逻辑门电路的符号

复合逻辑门电路的符号如图 1.2 所示。

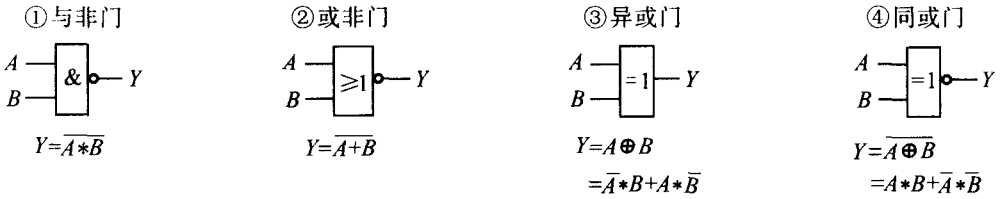


图 1.2 复合逻辑门电路符号

3. 复合逻辑门电路真值表

复合逻辑门电路真值表如表 1.3 所示。

表 1.3 复合逻辑运算真值表

A	B	$\overline{A * B}$	$\overline{A + B}$	$A \oplus B$	$\overline{A \oplus B}$
0	0	1	1	0	1
0	1	1	0	1	0
1	0	1	0	1	0
1	1	0	0	0	1

4. 各种逻辑门电路之间的变换

① 单元逻辑门电路：“与非门”电路为基本单元逻辑门电路，利用“与非门”电路可以构造出其他各种逻辑门电路。

② 非门电路的变换：

a. 逻辑变换： $Y = \overline{A} = A * A$ 。

b. 电路实现如图 1.3 所示。

③ 与门电路的变换：

a. 逻辑变换： $Y = A * B = \overline{\overline{A * B}}$ 。

b. 电路实现如图 1.4 所示。

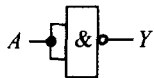


图 1.3 与非门构造非门

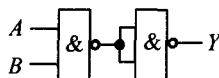


图 1.4 与非门构造与门

④ 或门电路的变换：

a. 逻辑变换： $Y = A + B = \overline{\overline{A + B}} = \overline{\overline{A} * \overline{B}}$ 。

b. 电路实现如图 1.5 所示。

⑤ 或非门电路的变换：

a. 逻辑变换： $Y = \overline{A + B} = \overline{A} * \overline{B} = \overline{\overline{\overline{A} * \overline{B}}}$ 。

b. 电路实现如图 1.6 所示。

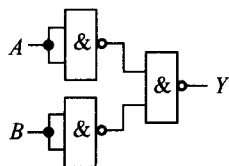


图 1.5 与非门构造或门

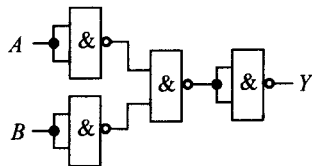


图 1.6 与非门构造或非门

⑥异或门电路的变换:

a. 逻辑变换: $Y = A \oplus B = \overline{A} * B + A * \overline{B} = \overline{\overline{\overline{\overline{A} * B + A * \overline{B}}}} = \overline{\overline{A} * B + A * \overline{B}} = \overline{\overline{A} * B} * \overline{A * \overline{B}}$ 。

b. 电路实现如图 1.7 所示。

⑦同或门电路的变换:

a. 逻辑变换: $Y = \overline{A \oplus B} = A * B + \overline{A} * \overline{B} = \overline{\overline{\overline{\overline{A * B + \overline{A} * \overline{B}}}}} = \overline{\overline{A * B + \overline{A} * \overline{B}}} = \overline{\overline{A * B}} * \overline{\overline{\overline{A} * \overline{B}}}$ 。

b. 电路实现如图 1.8 所示。

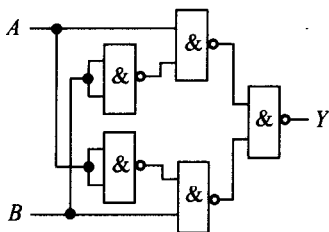


图 1.7 与非门构造异或门

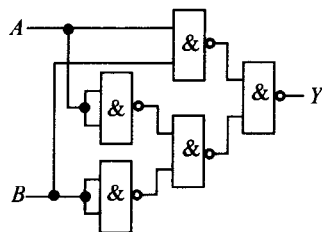


图 1.8 与非门构造同或门

5. 逻辑门电路集成芯片

①74LS00: 四二输入与非门。

②74LS02: 四二输入或非门。

③74LS04: 六反向器(非门)。

④74LS08: 四二输入与门。

⑤74LS86: 四二输入异或门。

1.4 二进制数的运算及加法电路

算术运算有加、减、乘、除共 4 种,在微型计算机中常常只有加法电路,可以实现加法运算,但可以通过适当的变换,来完成相应的减法、乘除法的运算,这样可以使硬件成本降低。

1.4.1 二进制数的加法运算

1. 二进制数加法的计算过程

设: $A = A_3 A_2 A_1 A_0$, $B = B_3 B_2 B_1 B_0$, 则总和 S 可用下式计算出来:

$$\begin{array}{r}
 A_3 \ A_2 \ A_1 \ A_0 \\
 B_3 \ B_2 \ B_1 \ B_0 \\
 + \ C_4 \ C_3 \ C_2 \ C_1 \\
 \hline
 C_4 \ S_3 \ S_2 \ S_1 \ S_0
 \end{array}$$

式中 C_1, C_3, C_2, C_1 为前位相加得到的进位数值, 即:

$$S_0 = A_0 + B_0 \rightarrow \text{进位 } C_1$$

$$S_1 = A_1 + B_1 + C_1 \rightarrow \text{进位 } C_2$$

$$S_2 = A_2 + B_2 + C_2 \rightarrow \text{进位 } C_3$$

$$S_3 = A_3 + B_3 + C_3 \rightarrow \text{进位 } C_4$$

$$\text{故: } S = A + B = C_4 S_3 S_2 S_1 S_0。$$

2. 电路实现要求

①最低有效位(第0位):通过半加器(HA)实现。

输入量两个: A_0 和 B_0 。

输出量两个: S_0 和 C_1 。

②其他位(除第0位之外):通过全加器(FA)实现。

输入量3个: A_i, B_i, C_i 。

输出量两个: S_i 和 C_{i+1} 。

1.4.2 半加器(HA)电路及符号

1. 半加器电路要求

①有两个输入端, 供两个代表数字(A_0 和 B_0)的电位输入。

②有两个输出端, 供总和 S_0 和进位 C_1 的电位输出。

2. 半加器运算真值表

半加器运算真值表如表 1.4 所示。

表 1.4 半加器运算真值表

A_0	B_0	S_0	C_1
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	→1

3. 根据真值表写出 S_0 和 C_1 的布尔代数式

根据真值表写出 S_0 和 C_1 的布尔代数式如下:

$$C_1 = A_0 * B_0。$$

$$S_0 = \overline{A_0} * B_0 = A_0 * \overline{B_0} = A_0 \oplus B_0。$$

4. 设计电路

- ①将 A_0 和 B_0 通过 1 个与门, 输出即可作为 C_1 。
- ②将 A_0 和 B_0 通过 1 个异或门, 输出即可作为 S_0 。
- ③半加器电路及符号表示如图 1.9 所示。

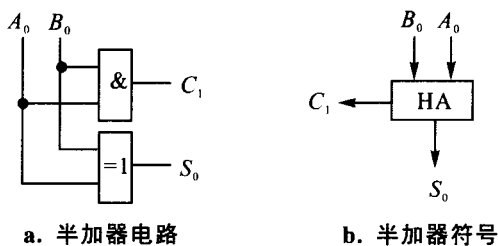


图 1.9 半加器电路及符号

1.4.3 全加器(FA)电路及符号

1. 全加器电路要求

- ①有 3 个输入端, 供输入 A_i , B_i 和 C_i 。
- ②有两个输出端, 供输出 S_i 及 C_{i+1} 。

2. 全加器运算真值表

全加器运算真值表如表 1.5 所示。

表 1.5 全加器运算真值表

A_i	B_i	C_i	S_i	C_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	→1
1	0	0	1	0
1	0	1	0	→1
1	1	0	0	→1
1	1	1	1	→1

3. 根据真值表写出 S_i 和 C_{i+1} 的布尔代数式

根据真值表写出 S_i 和 C_{i+1} 的布尔代数式如下:

$$\begin{aligned}
 C_{i+1} &= \overline{A_i} * B_i * C_i + A_i * \overline{B_i} * C_i + A_i * B_i * C_i + A_i * B_i * C_i \\
 &= \overline{A_i} * B_i * C_i + A_i * B_i * C_i + A_i * B_i \\
 &= \overline{A_i} * B_i * C_i + A_i * (\overline{B_i} * C_i + B_i)
 \end{aligned}$$

$$= \overline{A_i} * B_i * C_i + A_i * (C_i * + B_i)$$

$$= \overline{A_i} * B_i * C_i + A_i * C_i + A_i * B_i$$

$$= B_i (A_i * C_i + A_i) + A_i * C_i$$

$$= B_i (C_i + A_i) + A_i * C_i$$

$$= A_i * B_i + A_i * C_i + B_i * C_i。$$

$$S_i = \overline{A_i} * B_i * C_i + A_i * B_i * \overline{C_i} + A_i * B_i * \overline{C_i} + A_i * B_i * C_i = A_i \oplus B_i \oplus C_i。$$

4. 设计电路

①将 A_i, B_i, C_i 两两组合通过 3 个与门, 再将输出通过一个三输入的或门, 输出即可作为 C_{i+1} 。

②将 A_i, B_i, C_i 通过一个三输入的异或门, 输出即可作为 S_i 。

③全加器电路及符号表示如图 1.10 所示。

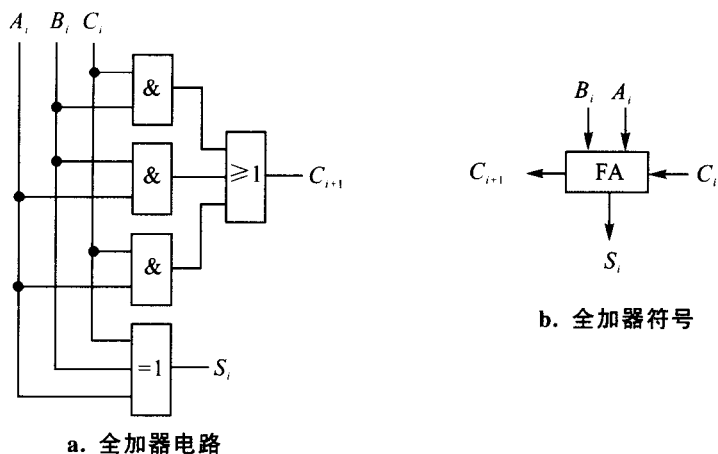


图 1.10 全加器电路及符号

1.4.4 4 位二进制数的加法电路

如图 1.11 所示为 4 位二进制数的加法电路。

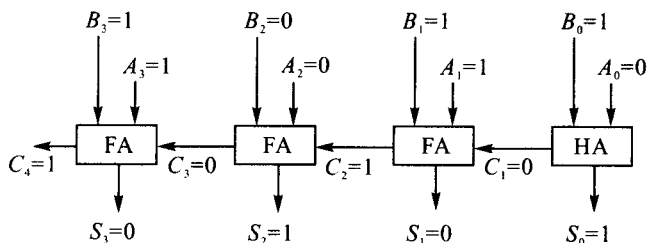


图 1.11 4 位二进制数的加法电路

对此电路, 设: $A=1010, B=1011$, 则:

$$S=A+B=C_4S_3S_2S_1S_0=10101。$$

算式:

$$\begin{array}{rcccccl}
 & & 1 & 0 & 1 & 0 & \leftarrow A \\
 & & 1 & 0 & 1 & 1 & \leftarrow B \\
 + & 1 & 0 & 1 & 0 & & \leftarrow C \\
 \hline
 & 1 & 0 & 1 & 0 & 1 & \leftarrow S
 \end{array}$$

1.4.5 二进制数的减法运算

1. 数值数据在计算机中的表示形式

(1) 原码表示法

正数: 符号位为 0, 其余位用二进制数串表示。

负数: 符号位为 1, 其余位用二进制数串表示。

特点: ① 0 的表示法不唯一: $+0$ 的补码为 00000000, -0 的补码为 10000000。

② n 位二进制数原码表示的整数的范围: $-2^{n-1}+1$ 至 $2^{n-1}-1$ 。

③ 原码表示形式对乘除法有利, 对加减法不利。

(2) 反码表示法

正数: 符号位为 0, 其余位用二进制数串表示。

负数: 符号位为 1, 其余位用二进制数串按位取反表示。

特点: 与原码相似。

(3) 补码表示法

正数: 符号位为 0, 其余位用二进制数串表示。

负数: 符号位为 1, 其余位用二进制数串“按位取反, 末位加 1”表示。

特点: ① 0 的表示法唯一: 00000000。

② n 位二进制数补码表示的整数的范围为 -2^{n-1} 至 $2^{n-1}-1$ 。

③ 有利于加减法运算。

2. 二进制数的减法运算

在微型计算机中, 没有专门的减法运算器, 而是将减法运算转换成加法运算实现。其实现办法为: 数据在计算机中采用补码表示。

补码表示数据的运算公式:

① 加法运算: $[X+Y]_{\text{补}} = [X]_{\text{补}} + [Y]_{\text{补}}$ 。

② 减法运算: $[X-Y]_{\text{补}} = [X]_{\text{补}} + [-Y]_{\text{补}}$ 。

③ 求补运算: $[X]_{\text{补}} \xrightarrow{\text{求补}} [-X]_{\text{补}}$ 。

求补: 二进制数串按位取反, 末位加 1。

例: 计算 $A-B$ 。

解: ① 对 B 求反码得 $\bar{B}$ 。

② 求补码 B' : $B' = \bar{B} + 1$ 。

③ 计算 $A-B$: $A-B = A+B'$ 。

1.4.6 可控反相器及加/减法电路

由于数据采用补码表示后,可以将减法转换成加法,其中需要完成一个求补运算,即需要一个电路,实现“按位取反,末位加1”的运算。

1. 可控反相器

在求补运算中,需先对原数位按位取反,即先将原码 $\rightarrow$ 反码,此操作可用“可控反相器”实现。

①可控反相器的电路符号如图 1.12 所示。此电路由两个输入的异或门组成,其中 SUB 为控制端,用于控制 Y 与 B 的关系。

②特点:两个输入相同时,输出为 0;两个输入不同时,输出为 1。

③可控反相器真值表如表 1.6 所示。

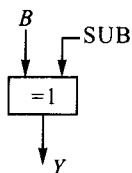


图 1.12 可控反相器

表 1.6 可控反相器真值表

SUB	B	Y	Y 与 B 的关系
0	0	0	同相
	1	1	
1	0	1	反相
	1	0	

④电路分析。

用 SUB 端控制输出:

a. 当 SUB 为低电位($SUB=0$)时, Y 与 B 同相。

b. 当 SUB 为高电位($SUB=1$)时, Y 与 B 反相(取反)。

即:当不需要对 B 取反时,使 $SUB=0$,而需要对 B 取反时,使 $SUB=1$,通过 SUB 的电位可控制 Y 与 B 的关系。

2. 加/减法电路

在二进制数加法电路的基础上增加可控反相器,经局部改造可得二进制数加/减法电路。

①如图 1.13 所示为 4 位二进制数加/减法电路。

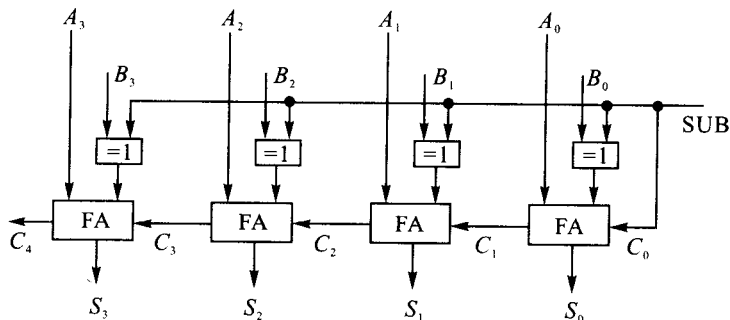


图 1.13 4 位二进制数加/减法电路