



# 数字电路与 可编程技术 实验教程

SHUZI DIANLU YU KEBIANGCHENGJISHU  
SHIYAN JIAOCHENG

主编 ◎ 武俊鹏 孟昭林 付小晶

哈尔滨工程大学出版社

# 数字电路与可编程技术实验教程

主编 武俊鹏 孟昭林 付小晶

哈尔滨工程大学出版社

## 内 容 简 介

本书系统地介绍了数字电路与可编程技术的相关原理、设计方法和逻辑实现；概述了数字电路实验设计的一般原则、设计规范、注意事项等基本常识；具体介绍了基于 TTL 和 CMOS 集成电路芯片的组合逻辑电路、时序逻辑电路、计算机部件电路和基于 GAL 和 ISP 技术应用中小规模可编程器件的逻辑电路，以及基于 FPGA 技术应用大规模可编程器件的计算机部件电路、模型机电路的设计方法和相关实验；给出了 18 例数字电路应用课题实验，并给出了基于 TTL 和 CMOS 集成电路芯片的参考设计方案。

本书可作为高等院校计算机及相关专业硬件系列实验课程的教材，也可供从事计算机及相关专业的工程技术人员参考。

## 图书在版编目(CIP)数据

数字电路与可编程技术实验教程/武俊鹏, 孟昭林,  
付小晶主编.  
—哈尔滨: 哈尔滨工程大学出版社, 2007.3  
ISBN 978 - 7 - 81073 - 961 - 0

I. 数… II. ①武… ②孟… ③付… III. 数字电路  
- 电路设计 - 实验 - 教材 IV. TN79

中国版本图书馆 CIP 数据核字(2007)第 028612 号

---

出版发行 哈尔滨工程大学出版社  
社 址 哈尔滨市南岗区东大直街 124 号  
邮 政 编 码 150001  
发 行 电 话 0451 - 82519328  
传 真 0451 - 82519699  
经 销 新华书店  
印 刷 黑龙江省教育厅印刷厂  
开 本 787mm × 1 092mm 1/16  
印 张 27.5  
字 数 570 千字  
版 次 2007 年 4 月第 1 版  
印 次 2007 年 4 月第 1 次印刷  
定 价 35.00 元  
<http://www.hrbeu.press.edu.cn>  
E-mail: heupress@hrbeu.edu.cn

---

# 前　　言

随着电子技术的迅速发展,计算机硬件和系统的设计与实现方法在不断地改进。为了适应计算机科学与技术专业迅速发展的需要,编者结合自己多年教学实践,特编写了《数字电路与可编程技术实验教程》,供计算机科学与技术及相关专业学生和技术人员参考使用。

作为计算机硬件的重要基础,为了适应计算机技术的发展,数字电路知识及相关实验的教材内容必须弃旧更新。本书把数字逻辑电路和计算机部件电路分成了基于 TTL 和 CMOS 集成电路芯片的传统实验和基于 GAL 和 ISP 等中小规模可编程器件,以及基于 FPGA 技术的大规模可编程器件等新兴技术的现代实验,并在第 6 章给出了基于 FPGA 技术的大规模可编程器件的几种模型机的设计,读者可以用自己设计的 CPU 编写应用程序并予以实现。

编者在长期的实践教学过程中,通过对学生求知过程中“理论、实验和再认识”规律的体会和研究,深刻认识到实验环节的重要性和在正确理解理论、活化知识中的深刻意义,进而从新的高度、新的视角、全面、翔实地讲解了数字电路和计算机系统的设计与实现知识。本书对实验题目精心选择,形成了完备的数字电路实验和计算机组织结构的知识体系。对每一题目反射的理论知识结合具体实际,作出了深入浅出的精彩讲解,使学生活化了头脑中的理论知识。学生通过实验环节,不仅学到了实验知识,增长了实践技能,同时使先前的理论知识活灵活现,实现了理论与实践的融会贯通。

为了培养学生的从业素质,编者将实验过程的各个环节都作了一致性的规范和约定,如设计方案用逻辑布线图描述;按信息种类分颜色布线;器件及管脚逻辑图和标识符的规范和约定等。系统地描述了不同的设计系统应采用不同的故障诊断方法,如系统分单输出和多输出系统;故障诊断方法分由顶向底和由底向顶等。并将实验重心放在“一切有利于故障的诊断、定位和排除上”。

本书可作为计算机科学与技术及相关专业“数字电路实验”、“EDA 设计实验”、“计算机部件实验”、“计算机组成实验”等课程的教材,书中的大部分内容是编者正在使用的实际教学内容。

本书的第 1 章、第 2 章、第 3 章、第 6 章的 6.1~6.5 节和第 7 章由武俊鹏编写;第 4 章、第 5 章由孟昭林编写;第 6 章的 6.6 节由付小晶编写;全书由武俊鹏统稿。哈尔滨工程大学计算机专业实验教学中心的全体实验指导教师对本书的实验案例做了验证工作。赵旦峰教授审阅了全书,并提出了中恳的修改意见。在编写过程中,哈尔滨工程大学计算机科学与技术学院的有关领导和教师给予了大力的关怀和支持,在此谨向他们表示诚挚的谢意。

编者虽然从事计算机实践教学工作多年,但由于水平有限,并且计算机技术发展迅速,知识更新日新月异,书中难免存在错误和不足,恳请广大读者批评指正。

编　者  
2007 年 2 月

# 目 录

<b>第1章 绪 论</b> .....	1
1.1 引 论 .....	1
1.2 实验要素 .....	1
1.3 实验过程.....	12
<b>第2章 组合逻辑电路实验</b> .....	14
2.1 组合逻辑电路设计方法.....	14
2.2 数字电子技术基础实验.....	16
2.3 典型组合电路.....	34
2.4 可靠性编码电路实验.....	44
2.5 编、译码及代码转换电路实验 .....	50
<b>第3章 时序逻辑电路实验</b> .....	60
3.1 时序逻辑电路设计方法.....	60
3.2 触发器及其功能测试实验.....	62
3.3 寄存器及其应用.....	68
3.4 计 数 器 .....	77
3.5 脉冲信号电路.....	89
<b>第4章 计算机部件电路实验</b> .....	104
4.1 运算器电路 .....	104
4.2 半导体存储器电路 .....	108
4.3 总线传输电路 .....	111
4.4 原码1位乘法器电路 .....	114
4.5 时序与启停实验 .....	116
<b>第5章 中小规模可编程设计实验</b> .....	119
5.1 GAL 原理 .....	119
5.2 TPC—多用编程器 .....	122
5.3 GAL 实现的基本逻辑器件 .....	126
5.4 GAL 组合逻辑设计 .....	128
5.5 GAL 时序逻辑设计 .....	132
5.6 GAL 应用电路设计 .....	134
5.7 Synario 软件的安装和 ISP 器件下载 .....	137
5.8 ISP 可编程器件综合实验 .....	139

第6章 大规模可编程设计实验初步	159
6.1 FPGA/CPLD EDA 设计入门	159
6.2 Quartus II 简介	162
6.3 VHDL 入门	201
6.4 Quartus II 的 HDL 输入设计	231
6.5 Quartus II 的原理图输入设计	247
6.6 实验设计	255
第7章 数字电路应用课题设计实验	341
7.1 十进制运算电路设计	341
7.2 数字电子钟逻辑电路设计	344
7.3 交通灯控制逻辑电路设计	348
7.4 转速测量及显示逻辑电路设计	353
7.5 数字频率计逻辑电路设计	357
7.6 智力竞赛抢答器逻辑电路设计	362
7.7 复印机逻辑控制电路设计	364
7.8 定时控制器逻辑电路设计	368
7.9 按键电话显示逻辑电路设计	371
7.10 乒乓游戏机逻辑电路设计	374
7.11 足球比赛游戏机逻辑电路设计	378
7.12 家用电风扇控制逻辑电路设计	381
7.13 用 GAL 实现步进电机脉冲分配器的电路设计	385
7.14 多种波形发生器电路设计	388
7.15 鉴向倍频逻辑电路设计	394
7.16 脉冲调相器控制电路设计	397
7.17 出租车计价器控制电路设计	401
7.18 一位机最小系统逻辑电路设计	406
附录	412
集成逻辑门电路新、旧图形符号对照	412
集成触发器新、旧图形符号对照	413
部分集成电路引脚	414
参考文献	433

# 第1章 絮 论

## 1.1 引 论

认识客观世界,获取科学知识不外乎两种途径:间接和直接。数字逻辑、计算机组成原理理论课的学习使我们获得了理论知识,间接地拥有了数字电路的设计能力。改造客观世界还需要实现能力,这来源于实验课的学习。理论知识在实验课中活化,使我们拥有了数字电路的实现能力,同时完成了认识、改造客观世界所需的设计与实现综合能力的培养,这正是实验课的重要意义。

数字电路实验主要分为三大部分:数字逻辑实验、计算机部件实验和可编程逻辑器件的应用实验。数字逻辑实验对应的理论课为数字逻辑。数字逻辑实验内容可概括为数字电子技术基础实验、组合逻辑电路实验和时序逻辑电路实验。其中,基础实验包括数制与代码、逻辑代数与逻辑函数在内的数学基础,简单门电路在内的器件基础;组合逻辑电路实验包括组合逻辑电路的分析与设计;时序逻辑电路实验包括时序逻辑电路的分析与设计。

计算机部件实验涉及的理论课为数字逻辑和计算机组成原理。计算机部件实验可理解为较复杂的数字逻辑实验。计算机部件实验内容包括计算机组成的重要部件:运算器、半导体存储器和总线传输等部件的实验。

可编程逻辑器件的应用实验涉及的理论课为数字逻辑、计算机组成原理等。本书以 GAL20V8 为例,介绍了 GAL 编程技术及其应用实验;结合 Synario 软件,介绍了 ISP 在系统可编程技术及其应用;结合 Quartus II 和杭州康芯公司生产的 GW48 - PK2 实验平台,介绍了基于 FPGA 技术的大规模可编程逻辑电路以及片上系统的设计实验。

## 1.2 实验要素

数字逻辑电路实验为采用 TTL 和 CMOS 集成电路芯片进行的传统实验,其基本步骤为根据数字逻辑课的理论和实际设计要求,利用组合逻辑或时序逻辑的设计方法和步骤画出实验原理图,选择相应的集成电路芯片,再画出逻辑布线图,到实验箱上进行组装、调试(借助万用表和示波器)和总结。实验要素涉及集成电路芯片、实验箱和设计方案。

### 1.2.1 TTL 和 CMOS 集成电路芯片

中、小规模数字集成电路中最常用的是 TTL 电路和 CMOS 电路。TTL 器件型号以 74 (或 54) 作前缀,称为 74/54 系列,如 74LS10,74F181,54S86 等。中、小规模 CMOS 数字集成电路主要是 40XX/45XX(X 代表 0 ~9 的数字)系列,高速 CMOS 电路 HC(74HC) 系列及与 TTL 兼容的高速 CMOS 电路 HCT(74HCT) 系列。TTL 电路与 CMOS 电路各有优缺点,TTL 速度高,CMOS 电路功耗小、电源范围大、抗干扰能力强。

由于 TTL 门电路在世界范围内应用极广,在数字电路实验中,我们主要使用 TTL74 系

列电路和高速 CMOS74HC 系列电路作为实验用器件,采用单一的 +5V 作为供电电源。

数字 IC 器件有多种封装形式。为了教学实验方便,实验中使用的 74 系列器件选用双列直插式封装形式。图 1.2.1 是双列直插式封装的正面示意图。

### 1. 芯片型号排列方法

在每个芯片上都印有型号标识,例如 SN 74LS75 J - 00,其各部分的具体含义如下。

(1) 第一部分为词头,这部分要求有 2 至 3 个字母,如例中 SN,其具体含义为:

RSN	抗辐射电路
SN	标准电路
SNM	Mach IV, I 级
SNC	Mach IV, II 级
SNH	Mach IV, III 级
SNJ	JAA 电路

(2) 第二部分为电路特性,这部分要求有 4 至 8 个字母,如例中的 74LS75;

(3) 第三部分为封装,这部分要求有 1 至 2 个字母,如例中的 J;

(4) 第四部分为尾数,这部分要求有 2 个数字,如例中 00,取自表 1.2.1 尾数栏。

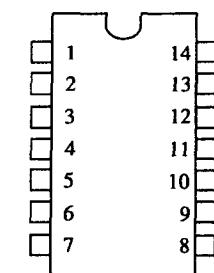


图 1.2.1 双列直插式  
数字 IC 封装图

表 1.2.1 尾数数据表

封装	引线		绝缘否	包装盒	尾数
	成型否	浸锡否			
金属扁平封装	T	未	未	未	00
	T	成	未	绝	01
	T	未	未	未	马赫盒 02
	T	未	未	绝	马赫盒 03
	T	成	未	未	马赫盒 04
	T	成	未	绝	马赫盒 05
	T	未	未	绝	06
	T	成	未	未	07
	T	未	浸	未	10
	T	成	浸	绝	11
	T	未	浸	未	马赫盒 12
	T	未	浸	绝	马赫盒 13
	T	成	浸	未	马赫盒 14
	T	成	浸	绝	马赫盒 15
陶瓷扁平封装	T	未	浸	未	16
	T	成	浸	未	17
	W	未	未	N/A	00
	W	未	浸	N/A	10
双列直插封装	J,JD,N	未	未	N/A	00
	N	未	浸	N/A	10

## 2. 封装

### (1) J 陶瓷双列直插封装

双列直插气密封装包括基板,陶瓷盖板和14,16,20或24条引线的框架三部分。用玻璃烧结实现气密密封。封装的外引线插入跨度为0.3(7.62 mm)或0.6(15.24 mm)的插孔内。引线是压插进去的,所以焊接时有足够的弹力将封装固定在插件板中。焊接时,镀锡引线无需另行清洁处理。双列直插器件两列引脚之间的距离能够有少许改变,引脚间距不能改变。将器件插入实验箱上的插座中或者从插座中拔出时要小心,不要将器件引脚弄弯或折断。

### (2) N 塑料双列直插封装

这种双列直插封装包括装电路芯片的14,16,20或28条引线的框架和密封电路芯片的不导电塑料化合物。这种化合物在焊接温度下也不会变形。电路在高潮湿高温下工作时,性能保持稳定。封装的外引线插入跨度为0.3(7.62 mm)或0.6(15.24 mm)的插孔内。引线是压插进去的,所以焊接时有足够的弹力将封装固定在插件板中。焊接时,引线无需另行清洁处理。双列直插器件两列引脚之间的距离能够有少许改变,引脚间距不能改变。将器件插入实验箱上的插座中或者从插座中拔出时要小心,不要将器件引脚弄弯或折断。

### (3) T 扁平金属封装

这种金属封装的特点是采用玻璃与金属封装,采用焊接结构。封装外壳和引线是镀金的F-15玻璃密封合金,含量是0.1克。焊接时,F-15镀金镍-铁-钴引线无需另行清洁处理。

### (4) W 陶瓷扁平封装

这种气密性扁平封装包括不导电的陶瓷基板和盖板以及14,16或24条引线的框架。用玻璃完成气密封装。焊接时镀锡引线无需另行清洁处理。

## 3. 引脚分配

双列直插封装集成电路芯片都有一个明显标识,如半圆缺口,见图1.2.1。从正面(上面)看,将标识缺口向上,这是正方向标志。此时,芯片左右共有两排引脚;则左上角的引脚命名为1号引脚,沿逆时针方向与1号引脚相邻的为2号引脚,依此类推,每一个引脚的下一个相邻引脚的引脚号均为其引脚号加1,直至左下角的引脚;左下角引脚的下一个相邻的引脚为右下角的引脚,仍沿逆时针方向寻找其下一个相邻引脚,直至右上角的引脚,右上角的引脚为其最大编号引脚。

74系列器件一般左下角的引脚是GND,右上角的引脚是Vcc。例如14引脚器件引脚7是GND,引脚14是Vcc;20引脚器件引脚10是GND,引脚20是Vcc。但也有一些例外,例如16引脚的双JK触发器74LS76,引脚13(不是引脚8)是GND,引脚5(不是引脚16)是Vcc。所以使用集成电路器件时要先看清它的引脚图,找对电源和地,避免接线错误而造成器件损坏。

数字电路综合实验中,使用的复杂可编程逻辑器件MACH4-64/32(或者ISP1016)是44引脚的PLCC(Plastic Leaded Chip Carrier)封装,图1.2.2是封装正面图。器件上的小圆圈指示引脚1,引脚号按逆时针方向增加,引脚2在引脚1的左边,引脚44在引脚1的右边。MACH4-64/32电源引脚号、地引脚号与ISP1016不同,千万不要插错PLCC插座。插PLCC器件时,器件的左上角(缺角)要对准插座的左上角。拔PLCC器件应使用专门的起拔器。

#### 4. 数字集成电路使用中应注意的问题

在使用数字集成电路设计、组装数字系统时,除需合理选用适当型号的芯片外,还有一些问题需要注意。

##### (1) TTL 数字集成电路使用中应注意的问题

###### ①电源

TTL 集成电路对电源电压的纹波及稳定度一般要求  $\leq 10\%$ ,有的要求  $\leq 5\%$ ,即电源电压应限制在  $5V \pm 0.5V$ (或  $5V \pm 0.25V$ )以内。电流容量应有一定富裕量。电源极性不能接反,否则会烧坏芯片。

为了滤除纹波电压,通常在印刷板电源入口处加装  $20 \sim 50 \mu F$  的滤波电容。逻辑电路和强电控制电路要分别接地,以防止强电控制电路地线上的干扰。为了防止来自电源输入端的高频干扰,可在芯片电源引脚处接  $0.01 \sim 0.1 \mu F$  的高频滤波电容。

###### ②输入端

输入端不能直接与高于  $+5.5V$  和低于  $-0.5V$  的低内阻电源连接,否则会损坏芯片。

为提高电路的可靠性,多余输入端一般不能悬空,可视情况进行处理,如图 1.2.3 所示。

与门、与非门的多余输入端直接接  $V_{CC}$  或通过一个电阻接  $V_{CC}$ ,或将多余的输入端与使用的输入端并联。将或门、或非门的多余输入端接地。触发器的多余输入端及置 0、置 1 端应根据要求接  $V_{CC}$  或接地。

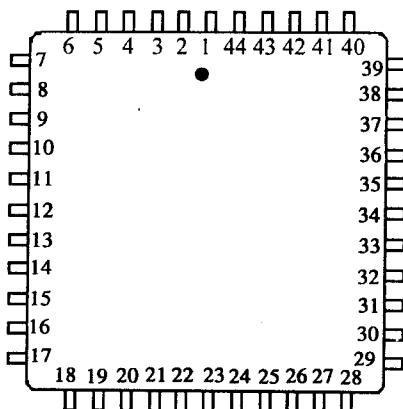


图 1.2.2 PLCC 封装图

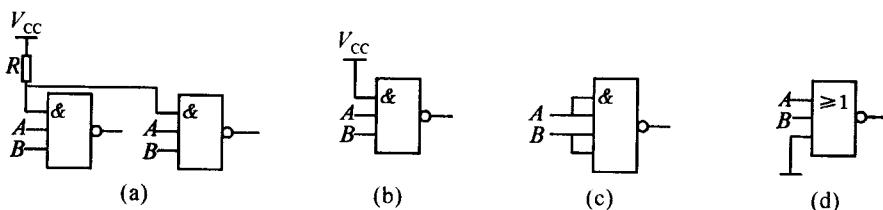


图 1.2.3 多余输入端的处理

- (a) 多余输入端经  $R$  接  $+V_{CC}$
- (b) 多余输入端直接接  $+V_{CC}$
- (c) 多余输入端与使用端并联
- (d) 或非门多余输入端接地

###### ③输出端

TTL 电路输出端不允许与  $V_{CC}$  直接相连。

##### (2) CMOS 电路使用中应注意的问题

###### ①最大额定值

在使用 CMOS 电路时,应保证所规定的最大额定值,包括电源电压、允许功耗、输入电压摆幅、工作环境温度范围、存储温度范围和引线温度范围等都不超过极限参数。

###### ②电源

应保证正常电源电压。CMOS 数字集成电路工作电压范围较宽,有的在  $3 \sim 18V$  电压范围内都可以工作。手册中一般给出最高工作电压  $V_{DDmax}$  和最低工作电压  $V_{DDmin}$ ,使用时不要超出此电压范围,并注意电压下限不要低于  $V_{SS}$ (源极电源电压)值。另外,电源电压高低直接影响 CMOS 的工作频率,  $V_{DD}$  降低将使工作频率下降。电源极性不能接反,这与 TTL 电

路相同。

通常电源电压的取值为

$$V_{DD} = 0.5(V_{DD\max} + V_{DD\min})$$

在保证电路正确的逻辑功能前提下,电流不能过大,以防止 CMOS 电路的“可控硅效应”使电路工作不稳定,甚至烧坏芯片。

电流大小选择的依据是电路的总功耗。CMOS 电路的总功耗是静态功耗  $P_D$  与动态功耗  $P_a$  之和,静态功耗等于静态漏极电流  $I_D$  与漏极电源电压  $V_{DD}$  的乘积。动态功耗与其工作频率  $f$ 、输出端的负载电容  $C_L$  和电源电压  $V_{DD}$  有关,其大小为

$$P_d = C_L V_{DD}^2 f$$

对于式中的负载电容  $C_L$ ,若是 CMOS 驱动 CMOS,则被驱动电路的输入电容就是  $C_L$ ,一般可按每个门电路输入电容为 5 pF 来考虑。若推动  $N$  个门,则总的输入电容为  $N \times 5$  pF。

### ③输入端

CMOS 输入端不允许悬空,不用的输入端可视具体情况接高电平( $V_{DD}$ )或低电平( $V_{SS}$ )以防止栅极击穿。为防止电路板拔下后造成输入端悬空,可在输入端与地之间接保护电阻。

输入高电平不得高于  $V_{DD} + 0.5$  V;输入低电平不得低于  $V_{SS} - 0.5$  V。输入端的电流一般应限制在 1 mA 以内。

输入脉冲信号上升沿和下降沿应小于几微秒,否则将使输入端电平不稳,使器件损耗过大而损坏器件。一般来说,当  $V_{DD} = 5$  V 时,输入脉冲的上升、下降沿应小于  $10\mu s$ ;  $V_{DD} = 10$  V 时,上升、下降沿应小于  $5\mu s$ ;  $V_{DD} = 15$  V 时,上升、下降沿应小于  $1\mu s$ 。

### ④输出端

CMOS 电路输出端不能并接成线与逻辑状态。CMOS 驱动能力较 TTL 要小得多,但 CMOS 驱动 CMOS 的能力很强,低速时其扇出系数很高,但在高速运行时,考虑到负载电容的影响,CMOS 的扇出系数一般取 10~20 为宜。

### ⑤防止静电击穿的措施

防止静电击穿是使用 CMOS 电路时应特别注意的问题。为防止击穿,保存时应用导电材料屏蔽,或把全部引脚短路;焊接时,应断开电烙铁电源;各种测量仪器均要良好接地;通电测试时,应先开电源再加信号,关机时应先关信号源再关电源;插拔 CMOS 芯片时应先切断电源。

### (3) 数字集成电路的接口

在设计一个数字系统时,往往要同时使用不同类型的器件。由于它们各自的电源电压不同,对输入、输出电平的要求也不同,所以在设计时就要考虑不同类型器件间的接口问题。

#### ① TTL—CMOS 接口

TTL 门输出高电平典型值为 3.6 V,一般手册给出  $V_{OH} > 3$  V,在有负载的情况下 TTL 输出高电平一般在 3 V 左右。而 CMOS 在  $V_{DD} = 5$  V 时要求输入高电平要大于 3.5 V,用 TTL 电路直接驱动 CMOS 电路就有困难。为提高 TTL 电路输出高电平的幅值,可在 TTL 电路输出端与电源之间接一个电阻,如图 1.2.4 所示。这个电阻  $R_X$

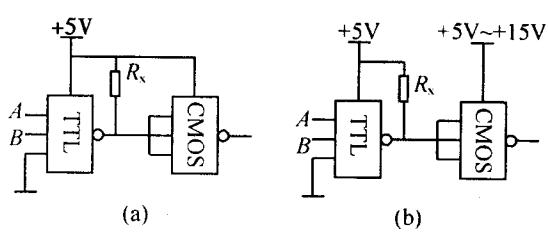


图 1.2.4 TTL—CMOS 电路接口

(a) CMOS 用 +5 V 电源 (b) CMOS 用大于 +5 V 电源

的取值可根据不同系列 TTL 电路的  $I_{OH}$  值决定, 可参考表 1.2.2。

表 1.2.2  $R_x$  的取值参考表

TTL 系列	74 标准系列	74H 系列	74S 系列	74LS 系列
$R_x$ 值/kΩ	0.39 ~ 4.7	0.27 ~ 4.7	0.27 ~ 4.7	0.82 ~ 12

由于 TTL 输出低电平为 0.4 V, 而 CMOS 最高输入低电平为 1.5 V, 所以 TTL 驱动 CMOS 主要考虑满足 CMOS 的高电平输入要求。

### ②CMOS—TTL 接口

TTL 电路的输入短路电流较大, 所以用 CMOS 驱动 TTL 时应选用缓冲器或在 CMOS 与 TTL 之间接一个三极管作缓冲级, 如图 1.2.5 所示。若用 74LS 系列电路, 由于  $I_{IH}$  和  $I_{IL}$  都较小, 用 +5 ~ +7 V 电源的 CMOS 可直接与 TTL 电路相连。

## 1.2.2 实验箱

目前, 生产数字电路实验箱的厂家很多, 数字电路实验箱的品种型号也很多, 这里我们介绍两个例子。

### 1. 沈飞电子公司生产的 SAC—DS 数字逻辑电路实验箱

SAC—DS 数字逻辑实验箱可满足脉冲数字电路、数字逻辑电路、计算机部件等各种基本实验和应用实验的实验要求, 实验箱见图 1.2.6。SAC—DS 数字逻辑实验箱由电源部分、可调电位器、连续脉冲源、单脉冲源、电平显示灯组、电平输出开关组、转接座组、逻辑笔和集成电路插座群等部分组成, 具体介绍如下。

#### (1) 电源部分

在实验箱左上角的方框内为电源部分, 包括交流 220 V 电源插座、电源指示灯、电源开关、保险管插座、直流电源插孔 (+5 V、-5 V、+15 V、-15 V、GND)。

#### (2) 可调电位器

在实验箱的左侧上数第二个方框内包括三个可调式电位器(分别为 1 kΩ、5 kΩ、10 kΩ)和相应的插孔。

#### (3) 连续脉冲源

在实验箱的左侧上数第三个方框内为连续脉冲源部分, 包括一个电位器, 一个波段开

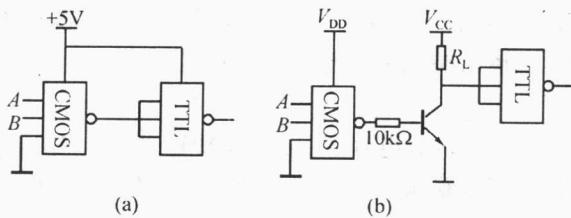


图 1.2.5 CMOS—TTL 电路接口

(a) CMOS 直接驱动 (b) CMOS 通过晶体管驱动

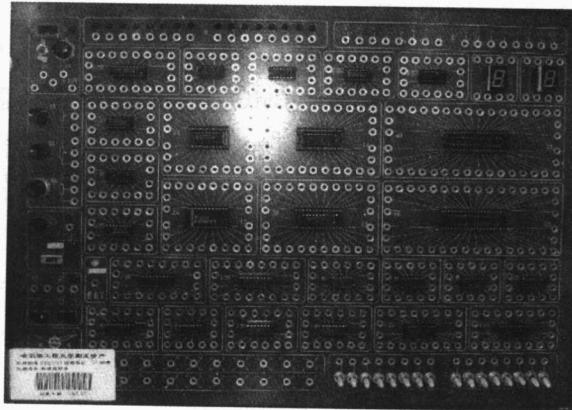


图 1.2.6 SAC—DS 数字逻辑电路实验箱

关,一个信号输出孔。脉冲频率由电位器控制连续可调。由波段开关控制频率分为三个频段:低段为 1 Hz ~ 25 Hz,中段为 25 Hz ~ 500 Hz,高段为 500 Hz ~ 10 kHz。

#### (4) 单脉冲源

在实验箱的左侧上数第四个方框内为单脉冲源部分,共包括两组单脉冲源。每个单脉冲源由一个微动开关、两个指示灯(一红一黄)和两个信号输出孔组成。当按动微动开关时,指示灯亮,相应的信号输出孔输出正负脉冲(红灯下的输出孔输出的是正脉冲,黄灯下的输出孔输出的是负脉冲),释放微动开关时恢复原来状态。

#### (5) 电平显示灯组

在实验箱的上方两个方框内为红、黄两组电平显示灯,每个灯下有一个输入信号孔。当给红色电平显示灯下的信号孔输入高电平时,相对应的红灯亮;当给红色电平显示灯下的信号孔输入低电平时,相对应的红灯灭。当给黄色电平显示灯下的信号孔输入低电平时,相对应的黄灯亮;当给黄色电平显示灯下的信号孔输入高电平时,相对应的黄灯灭。电平显示灯组主要用于显示逻辑电路中的输出或某点的逻辑电平值。

#### (6) 电平输出开关组

在实验箱的右下角的方框内为电平输出开关组,每个开关上方有一个输出信号孔。当开关向上扳上时表示开关闭合,相对应的开关上方的输出信号孔输出高电平;当开关向下扳下时表示开关断开,相对应的开关上方的输出信号孔输出低电平。电平输出开关组主要用于为逻辑电路提供输入或控制所需要的高、低电平。

#### (7) 转接座组

在实验箱的左下方的方框内为转接座组,共有 20 个转接孔,每个转接孔周围有 4 个针状小孔,用于插接阻、容元件或转接用。

#### (8) 逻辑笔

在实验箱的左侧偏下靠近脉冲源并标有“逻辑笔”的方框内为逻辑笔,内有一个白色指示灯和一个信号输入孔。当给信号输入孔输入高电平时,则指示灯亮并呈红色;当给信号输入孔输入低电平时,则指示灯亮并呈绿色;当给信号输入孔输入浮空信号时,则指示灯灭并呈白色。

#### (9) 集成电路插座群

本实验箱上设置了 IC - 8P 插座两个,IC - 14P 插座五个,IC - 16P 插座十个,IC - 20P 插座五个,IC - 24P 插座两个,IC - 28P 插座两个,IC - 40P 插座两个,可以方便地实现各种 TTL 芯片和 CMOS 芯片的连接。

芯片缺口(或明显标示)向着左方插入插座,则芯片管脚号和插座管脚号相对应,管脚号顺序规则规定左下角为 1 号管脚,按逆时针方向旋转管脚号依次增加分别为 1 号至本插座(芯片)最大号(当插入的芯片管脚数少于插座管脚数时,则按芯片插入的位置重新排列管脚号)。

IC - 8P 插座用于插接共阴极数码管,在其上下各有四个插孔,左下角为 1 号插孔,按逆时针方向旋转插孔号依次增加,左上角为 8 号插孔。

IC - 14P 插座、IC - 16P 插座、IC - 20P 插座用于插接普通 TTL 芯片和 CMOS 芯片,每个插座周围都有和其插座管脚数相同的插孔,在这些插孔中,有一个插孔旁标有 +5V,它是本插座标号最大的插孔,它的下方为 1 号插孔,按逆时针方向旋转插孔号依次增加,分别为 1 号至本插座最大号插孔(即 +5V 插孔)。

IC - 24P 插座、IC - 28P 插座、IC - 40P 插座为双层插座,其周围插孔数和其外层插座管脚数相同,它在标号最大的插孔旁标有标号(如 IC - 28P 插座有一插孔旁标有 28 号),该插孔的下方为 1 号插孔,按逆时针方向旋转插孔号依次增加,分别为 1 号至本插座最大号插孔(当在内层插入芯片时,则应按芯片插入的位置重新排列管脚数)。

## 2. 启东市新科教电子仪器厂生产的 Dais—D2H<sup>+</sup> 数字逻辑实验箱

### Dais—D2H<sup>+</sup> 可编程数字逻辑实验

箱是根据国家教育大纲的要求最新设计的。它集众家所长,特别是在扩展区内选用了万能锁紧式插座,可直接插入电阻、电容及 8~40P 芯片等器件,且扩展口采用了镀金自锁大孔,真正具备了功能全、可靠性好、连接方便、测试精确等优点。它既能够使用中小规模器件做简单的数字电路实验,又可以用 PLD、CPLD 及 ISPLD 等器件做较为复杂的数字电路系统实验,为培养学生打好数字电路的基础创造了良好的实验环境。它可以满足脉冲数字电路、数字逻辑电路、计算机部件等各种基本实验

和应用实验的实验要求。Dais—D2H<sup>+</sup> 数字逻辑实验箱(见图 1.2.7)的组成如下。

#### (1) 电源部分

在实验箱右上角的方框内有一电源开关,用于控制输入的交流 220 V 电源。在实验箱的中部偏右有三个方框(功能框),在每个框内分别有一个指示灯和上下排列的三个插孔。在最上部的功能框内有一红色电源指示灯,当电源开关接通时,红灯亮,表示该功能框内红灯下面紧邻红灯的两个插孔可以提供 +5 V 直流电源(+5 V,10 A 带保护),最下面的插孔为接地孔;在中部的功能框内也有一红色电源指示灯,当电源开关接通时,红灯亮,表示该功能框内红灯下面紧邻红灯的两个插孔可以提供 +12 V 直流电源(+12 V,0.5 A 带保护),最下面的插孔为接地孔;在下部的功能框内有一绿色电源指示灯,当电源开关接通时,绿灯亮,表示该功能框内绿灯下面紧邻绿灯的两个插孔可以提供 -12 V 直流电源(-12 V,0.5 A 带保护),最下面的插孔为接地孔。

#### (2) 可调电位器

在实验箱左下角的功能框为可调电位器框,包括三个可调式电位器(分别为 4.7 kΩ、10 kΩ、100 kΩ)和相应的插孔。

#### (3) 函数信号发生器

在实验箱的左下角可调电位器框上面的方框内为函数信号发生器,包括两个旋钮式开关,两个波段开关,两个按键开关,一个红色指示灯和两个插孔,开关和插孔为上下排列。

位于上方的按键开关是函数信号发生器的主开关,当其接通时,红色指示灯亮,函数信号发生器开始工作;位于下方的按键开关是幅值衰减开关,当其接通时,幅值衰减 -20dB。

位于上方的旋钮式开关是函数信号发生器频率细调开关,在波段开关已选定频段的情况下,用于该频段内连续调谐输出信号频率值;位于下方的旋钮式开关是幅值细调开关,用

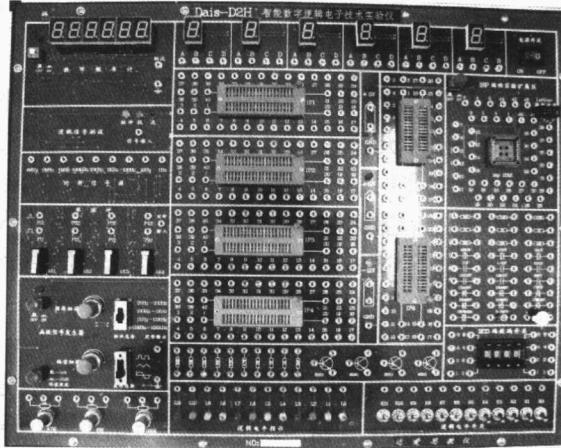


图 1.2.7 Dais—D2H<sup>+</sup> 数字逻辑电路实验箱

于连续调谐输出信号幅值。

位于上方的波段开关是一个四位开关,用于控制函数信号发生器的输出信号的频率并将其分为四个频段,频率范围是 10 Hz ~ 100 Hz, 100 Hz ~ 1 kHz, 1 kHz ~ 10 kHz, 10 kHz ~ 100 kHz; 位于下方的波段开关是一个三位开关,用于控制函数信号发生器的输出信号的波形,其输出波形为方波、三角波、正弦波,其幅值范围如下。

正弦波: 0 ~ 14 V(14 V 为峰—峰值,且正负对称)。

三角波: 0 ~ 24 V(24 V 为峰—峰值,且正负对称)。

方 波: 0 ~ 24 V(24 V 为峰—峰值,且正负对称)。

位于上方的插孔是函数信号发生器的输出信号插孔,由其向电路提供函数输出信号; 位于下方的插孔是接地插孔。

#### (4) 单脉冲及相位滞后脉冲

在实验箱的左下侧函数信号发生器框上面的功能方框内为单脉冲及相位滞后脉冲,包括四个微动开关(单脉冲按钮)和九个插孔(八个脉冲输出插孔,一个时钟输入插孔)。

四个单脉冲按钮为 AK1、AK2、AK3、AK4,共产生四路单脉冲。每个按键的上方有两个对应的脉冲输出插孔,形成两排插孔。下排的插孔输出宽脉冲,上排的插孔输出窄脉冲。每按一次单脉冲按钮,在下排与此按钮对应的插孔产生一个与按下时间相等的单脉冲,称之为宽脉冲。单脉冲产生器采用 RS 触发器构成的消除抖动电路。

如果把一个时钟源接到“时钟入”插孔,按一次按钮,除在下排的对应插孔产生一个宽单脉冲外,同时还会在上排的四个插孔分别产生一到四个窄脉冲,脉冲的宽度与输入时钟周期相同,各窄脉冲相位相差一个输入时钟周期。输出脉冲的个数取决于按钮位置,按钮 AK1 按下时产生四个窄脉冲,即在上排每个插孔中各产生一个窄脉冲; 按钮 AK2 按下时产生三个窄脉冲,即在上排对应于按钮 AK2、按钮 AK3、按钮 AK4 上方的插孔中各产生一个窄脉冲; 按钮 AK3 按下时产生两个窄脉冲,即在上排对应于按钮 AK3、按钮 AK4 上方的插孔中各产生一个窄脉冲; 按钮 AK4 产生一个窄脉冲,即在上排对应于按钮 AK4 上方的插孔中产生一个窄脉冲。按按钮 AK1 产生的一个宽脉冲和四个窄脉冲如图 1.2.8 所示,单脉冲及相位滞后脉冲具体电路见图 1.2.9。

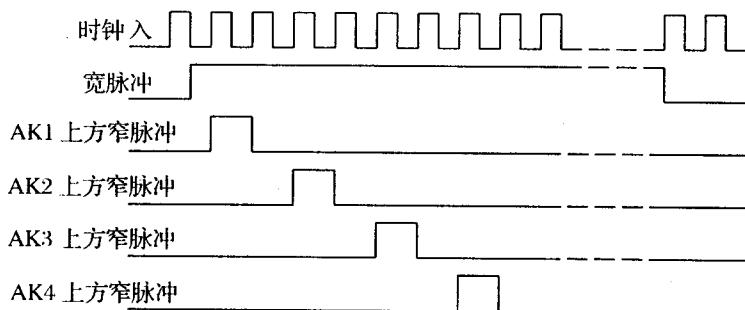


图 1.2.8 一个宽脉冲和四个窄脉冲

#### (5) 时钟信号源

在实验箱的左侧单脉冲及相位滞后脉冲框上面的功能方框内为时钟信号源,包括九个插孔,分别提供频率为 1 Hz、10 Hz、100 Hz、1 kHz、10 kHz、100 kHz、1 MHz、2 MHz、4 MHz 的

时钟信号。

#### (6) 逻辑测试笔

在实验箱的左上侧时钟信号源框上面的功能方框内为逻辑测试笔,包括三个指示灯(红、绿、黄),一个信号输入插孔。

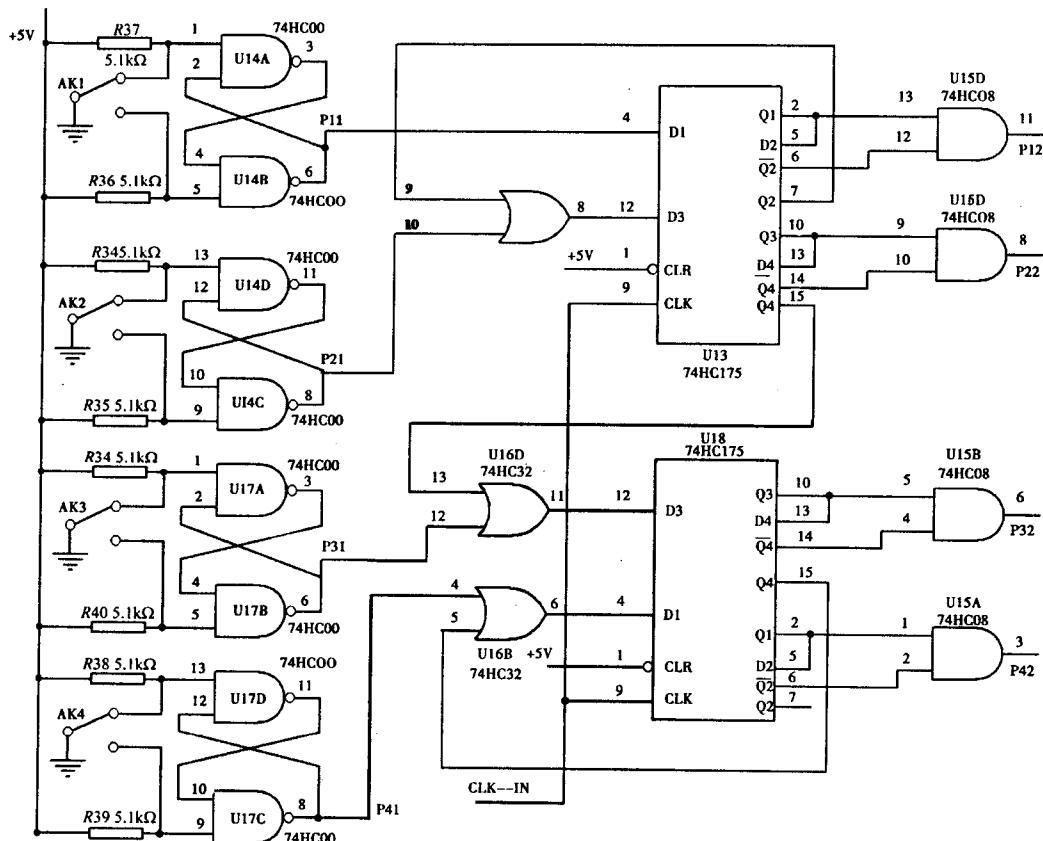


图 1.2.9 单脉冲及相位滞后脉冲电路

#### (7) 数字频率计

在实验箱左上角的功能方框内为数字频率计,包括一个按键开关,一个红色指示灯,两个插孔,六个数码管显示屏。

按键开关接通时数字频率计开始工作,同时红色指示灯亮,数码管显示屏显示所测信号频率值。测试频率范围为 0 ~ 300 kHz(短路自检、测量两孔其自检频率为 32 768 Hz),位于上方的插孔是自检插孔,位于下方的插孔是信号输入插孔,由其接受实验电路中需检测的信号。

#### (8) 电平显示灯组

在实验箱的下方可调电位器框右侧的功能方框内为电平显示灯组,包括 12 个指示灯(红、绿、黄、白色各三个),12 个信号输入插孔。每个灯上方均有一个输入信号孔。当给信号孔输入高电平时,相对应的灯亮。电平显示灯组主要用于显示逻辑电路中的输出或某点的逻辑电平值。

#### (9) 电平输出开关组

在实验箱右下角的功能方框内为电平输出开关组,每个开关上方有一个输出信号孔和一个红色指示灯。当开关向上扳上时表示开关闭合,相对应的开关上方的输出信号孔输出高电平、相对应的红色指示灯亮;当开关向下扳下时表示开关断开,相对应的开关上方的输出信号孔输出低电平、相对应的红色指示灯不亮。电平输出开关组主要用于为逻辑电路提供输入或控制所需要的高、低电平。

#### (10) 分立元件功能框

在实验箱的中下方电平显示灯组框上方的功能方框和右侧BCD拨码开关框上方的功能方框为两个分立元件功能框,共有41组阻容元件、三极管、二极管,为所设计的电路提供各种分立元件。

#### (11) 集成电路插座群

本实验箱上共设置了40芯万能锁紧插座四个,28芯万能锁紧插座两个。每个万能锁紧插座在一个功能方框内,并配有相应的插孔。四个40芯万能锁紧插座功能框在实验箱中部( $\pm 12\text{ V}$ 和 $+5\text{ V}$ )框左侧;两个28芯万能锁紧插座功能框在实验箱中部( $\pm 12\text{ V}$ 和 $+5\text{ V}$ )框右侧。

#### (12) BCD数码管显示屏组

在实验箱的上方有六个BCD数码管显示屏功能方框组成BCD数码管显示屏组,每个BCD数码管显示屏功能方框内由一个共阴极数码管和分别标有A、B、C、D的四个插孔组成。值得注意的是D为BCD码的最高位,A为BCD码的最低位,不能混淆。

#### (13) BCD码数字拨码开关

在实验箱的右下角电平输出开关组框上方的功能方框内为BCD码数字拨码开关,包括八个拨码开关、四个显示口和16个插孔。平均共分成四组,每组两个开关、一个显示口、四个插孔,显示口显示当前BCD码值。显示口上方的拨码开关为减1开关,每按动一次显示口显示的当前BCD码值就减1;显示口下方的拨码开关为加1开关,每按动一次显示口显示的当前BCD码值就加1。上下排列的四个插孔为一组,用于输出与其相对应显示口显示的当前BCD码值,位于上方的插孔输出显示口显示的当前BCD码值高位,位于下方的插孔输出显示口显示的当前BCD码值低位,不能混淆。

#### (14) ISP编程插座

在实验箱的右侧主电源框下方有一个44芯ISP编程插座功能方框。方框内有ISP插座一个和与之配套的44个插孔以及10芯编程插座,用于ISP(MACH)器件下载编程。

### 1.2.3 设计方案

设计方案的优劣直接影响具体实验过程,一个好的设计方案相当于实验成功了一半,因此,获得一个好的设计方案是做好实验的一个重要前提。一般设计方案的实现步骤是根据设计任务确定具体逻辑功能,得到真值表或逻辑状态转移图表;根据真值表或逻辑状态转移图表应用公式、定理或卡诺图化简得到最简式;根据最简式在实验室已有的集成电路芯片范围内选定最合适的芯片(或者由指导教师或实验教材指定芯片)和其他元器件;根据选定的芯片和其他元器件,结合最简式应用公式、定理或卡诺图得到实验表达式(即在上述条件下所用芯片最少,成本最低,实现最容易的表达式);根据实验表达式画出逻辑图和逻辑布线图;检验实验方案的正确性和可行性;做好预习报告,设计方案完成。