

ADSP

技术与应用

冯小平 罗勇江 罗 明 编著



机械工业出版社
China Machine Press

2008



本论文从 DSP 技术受村和开发技术入手，对 DSP 技术进行了系统的研究。首先，介绍了 DSP 技术的基本概念、特点、应用及分类。其次，详细阐述了 DSP 技术的原理、结构、性能、开发工具、应用及发展趋势。最后，对 DSP 技术的未来进行了展望。全文共分六章，第一章为绪论，第二章为 DSP 技术的基本概念，第三章为 DSP 技术的原理，第四章为 DSP 技术的结构，第五章为 DSP 技术的性能，第六章为 DSP 技术的开发工具、应用及发展趋势。

ADSP

技术与应用

冯小平 罗勇江 罗 明 编著

机械工业出版社
China Machine Press

本书是数字信号处理理论课程配套的 DSP 技术及其应用的教材。本书首先介绍了 ADI 公司的浮点 SHARC 系列 DSP 的原理、硬件结构、指令系统、Visual DSP++ 集成开发环境的使用等；然后以 ADSP-21065 为例，介绍了数据采集、FFT、数字滤波器、自相关等数字信号处理的基本方法，以及 C 语言和汇编语言编程的实例；最后介绍了 DSP 在数字信号处理中的应用。

本书可作为高等院校电子信息、自动控制类专业的高年级本科生、研究生的教材，也可作为从事 DSP 技术设计和开发的专业技术人员的参考书。

版权所有，侵权必究。

本书法律顾问 北京市展达律师事务所

图书在版编目(CIP)数据

ADSP 技术与应用/冯小平，罗勇江，罗明编著. —北京：机械工业出版社，2007.11

(21 世纪高等院校电子信息与电气学科系列规划教材)

ISBN 978-7-111-22472-3

I. A… II. ①冯… ②罗… ③罗… III. 数字信号 - 信号处理 - 高等学校 - 教材
IV. TN911.72

中国版本图书馆 CIP 数据核字(2007)第 152609 号

机械工业出版社(北京市西城区百万庄大街 22 号 邮政编码 100037)

责任编辑：秦燕梅

北京慧美印刷有限公司印刷·新华书店北京发行所发行

2008 年 1 月第 1 版第 1 次印刷

184mm × 260mm · 16.75 印张

定价：28.00 元

凡购本书，如有倒页、脱页、缺页，由本社发行部调换
本社购书热线：(010)68326294



随着信息技术的迅猛发展,培养“适应 21 世纪时代需求的、有创新能力的复合型人才”已成为当前高等院校教育工作的重点。新型的人才培养模式应以基础扎实,拓宽专业口径为着眼点,突出培养学生的科学研究能力和工程设计能力。“编写精品教材,创建精品课程”是实现新型培养模式的基本保证。为进一步配合全国高校提高教育教学质量,共享优质教学资源,推动电子电气类精品课程的建设工作,机械工业出版社华章分社将与“教育部高等学校电子信息与电气学科课程教学指导委员会委员、教学名师和知名教授”一起建设“高等院校电子信息与电气学科系列规划教材”,从高校的教学改革出发,在对电子电气类课程的课程体系和教学内容深入研讨的基础上,建设具有先进性、创新性、实用性的精品教材和教学资源体系,使该系列教材成为“立足专业规范,面向新需求,成就高质量”的精品。

该系列教材的出版以新的教改精神和人才培养模式作为指导,这样不仅能够保证教材质量,而且有利于促进学科的发展。根据教育部高等学校电子信息与电气学科教学指导委员会制定的“专业规范和基本要求、学科发展和人才培养的目标”,确定教材特色如下:

- 教材的编写要以教育部高等学校电子信息与电气学科教学指导委员会制定的“专业规范和基本要求”为依据,以培养满足国家和社会需要的高素质人才为目标,系统整合教学改革成果,使教材结构体系具有渐进性,体现教学规律和学生的认识规律,使教材的结构完整,内容具有系统性、科学性和准确性,理论阐述严谨、正确。
- 教材的知识体系和内容结构具有较强的逻辑性,利于培养学生的科学思维能力;根据教学内容、学时、教学大纲的要求,优化知识结构,充分体现新知识、新技术、新工艺、新成果;既要加强基础理论,也要强化实践内容;理论的阐述、实验内容和习题的选取都应紧密联系实际,使学生做到运用理论处理实际问题,培养学生分析问题和解决问题的能力。

为做好该系列教材的出版工作,我们聘请了东南大学王志功教授为编审委员会顾问,天津大学孙雨耕教授为编审委员会主任,以及清华大学、北京大学、浙江大学、上海交通大学、电子科技大学、华中科技大学、西安电子科技大学、北京邮电大学、吉林大学等国内重点大学的教授为编审委员会副主任委员和委员,从根本上保证了教材的质量。我们将在今后的出版工作中广泛征询和听取一线教师的反馈意见和建议,逐步改进和完善该系列教材,积极推动高等院校教学改革和教材建设。

机械工业出版社华章分社

2007 年 6 月

“21世纪高等院校电子信息与电气学科系列规划教材”

编审委员会

编审委员会顾问：王志功(东南大学)

编审委员会主任：孙雨耕(天津大学)

编审委员会副主任：倪光正(浙江大学)

彭启琮(电子科技大学)

张晓林(北京航空航天大学)

戴先中(东南大学)

编审委员会委员：

陈洪亮(上海交通大学)

马西奎(西安交通大学)

华成英(清华大学)

刘新元(北京大学)

姜建国(上海交通大学)

尹项根(华中科技大学)

邓建国(西安交通大学)

王成华(南京航空航天大学)

李哲英(北京联合大学)

陆文娟(清华大学)

吴建强(哈尔滨工业大学)

孟 桥(东南大学)

蔺志青(北京邮电大学)

石光明(西安电子科技大学)

黄瑞光(华中科技大学)

郭树旭(吉林大学)

陈鹤鸣(南京邮电大学)

王泽忠(华北电力大学)

FOREWORD

前言



信号与信息处理是信息科学领域中近十几年发展最为迅速的学科之一，随着信号处理理论和技术的发展，数字信号处理涉及的领域也越来越广，在科学研究、军事及民用电子技术中得到了广泛的应用。在许多场合，需要实时地完成信号处理任务，这就需要使用硬件各种数字信号处理器 (Digital Signal Processor, DSP)。随着超大规模集成电路技术和工艺的飞速发展，DSP 的处理速度也越来越快，应用领域也越来越广，在各种领域的信号处理中发挥着越来越大的作用。

随着数字信号处理理论和技术以及软件无线电理论和技术的迅猛发展，其应用的领域越来越广泛，同时对硬件平台的要求也越来越高。近几年来各 DSP 生产厂家不断推出各种高性能的 DSP，其处理能力不断提高。ADI 公司推出了系列 DSP 产品，如 16 位定点处理器 ADSP-218X、Blackfin 系列 16 位定点处理器 ADSP-BF53X、SHARC 系列 32 位浮点处理器 ADSP-2106X、ADSP-2116X、ADSP-2126X、ADSP-2136X，TigerSHARC 系列 32 位浮点处理器 ADSP-TS101、ADSP-TS20X，它们可用于不同的信号处理场合，以其良好的性能获得了用户的欢迎。

为了适应数字信号处理领域的新变化，我校从 2001 年开始，在相关专业的本科培养计划中，增设了基于 DSP 技术的数字信号处理技术及其应用的课程。本书作者具有多年从事 DSP 技术及其应用领域教学和科研的实践经历，在多年使用的 DSP 应用技术讲义的基础上，编写了这本教材。

本书的内容可以分为四部分，第一部分介绍了 32 位浮点处理器 SHARC 系列 ADSP-2106X 的硬件结构及其主要特征、指令系统、汇编语言和 C 语言程序设计方法。第二部分介绍了 Visual DSP ++ 的特点和集成开发调试环境 (IDDE) 使用方法。第三部分介绍了 SHARC EZ-KIT 的特点、功能及其使用技巧。第四部分介绍了 DSP 在数字信号处理中的应用，在提供了大量的基本应用示例和实验方法的基础上，给出了典型多处理器应用系统和单处理器系统设计方法及其实例。

本书列入了西安电子科技大学国家电子电工教学基地的教材建设规划。冯小平编写了第 1、2、4 章和第 3 章的关于 ADSP-2106X 指令系统部分，罗勇江编写了第 5~7 章和第 8 章的基于 ADSP-2106X 的多处理器系统设计部分，罗明编写了第 3 章的 ADSP-2126X 指令系统和第 8 章 ADSP-2126X 系统设计部分，冯小平负责对全书进行统稿。西安电子科技大学国家电子电工教学

基地主任石光明教授十分关心本书的出版工作，并且仔细地审阅了书稿，提出了许多宝贵的建议。西安电子科技大学——ADI 公司 DSP 联合实验室的老师们也提出了许多诚恳的建议。在此作者对他们表示深深的感谢。同时，作者还衷心的感谢为本书的出版付出了辛勤劳动的机械工业出版社的各位编辑。

由于作者水平有限，书中难免存在一些错误，恳请读者和同行们批评指正。

本书为教师附有配套的课件，请登录机械工业出版社华章分社网站 [www. hzbook. com](http://www.hzbook.com) 获取。

作者

2007 年 5 月

于西安电子科技大学

CONTENTS

目录

出版说明

前言

第1章 概述 1

- 1.1 数字信号处理器的基本概念 1
- 1.2 数字信号处理器的特点 1
- 1.3 数字信号处理器的发展历史 2
- 1.4 数字信号处理器的应用领域 4
- 1.5 ADI公司的DSP系列简介 5
 - 1.5.1 Blackfin系列定点处理器的特点 5
 - 1.5.2 SHARC系列DSP技术的特点 ... 8
 - 1.5.3 TigerSHARC系列DSP的特点 12
 - 1.5.4 ADSP的其他产品 14
- 1.6 DSP与数字信号处理的关系 15
 - 1.6.1 DSP与实时信号处理 15
 - 1.6.2 DSP与数字滤波器设计 15

第2章 SHARC系列DSP的结构与功能 19

- 2.1 SHARC系列DSP简介 19
- 2.2 ADSP-2106X系列DSP的结构 19
 - 2.2.1 ADSP-2106X系列DSP的内核 19
 - 2.2.2 ADSP-2106X系列DSP的存储器组织 27
 - 2.2.3 片内集成的外设简介 30
- 2.3 ADSP-2126X系列DSP的结构 33
 - 2.3.1 ADSP-2126X系列DSP的内核结构 33

- 2.3.2 ADSP-2126X系列DSP的存储器组织 35
- 2.3.3 ADSP-2126X系列DSP的I/O接口 37
- 2.4 ADSP-2136X系列DSP的结构 39
 - 2.4.1 ADSP-2136X系列DSP的内核结构 39
 - 2.4.2 ADSP-2136X系列DSP的存储器组织 40
 - 2.4.3 ADSP-2136X系列DSP的I/O接口 41

第3章 SHARC系列的指令系统 45

- 3.1 寻址方式 45
 - 3.1.1 立即寻址方式 45
 - 3.1.2 直接寻址方式 45
 - 3.1.3 间接寻址方式 45
- 3.2 SHARC系列的指令系统 47
 - 3.2.1 SHARC系列指令的分类 47
 - 3.2.2 SHARC指令集简介 48
- 3.3 计算类操作 51
 - 3.3.1 ALU的运算指令 52
 - 3.3.2 移位器运算 53
 - 3.3.3 乘法器操作 55
 - 3.3.4 多运算指令 56
 - 3.3.5 其他类指令 57
- 3.4 SHARC系列汇编语言编程举例 58
 - 3.4.1 指令的并行操作 58
 - 3.4.2 条件执行指令 59
 - 3.4.3 循环指令 60
 - 3.4.4 条件循环指令 60

3.4.5 循环寻址	60	6.2 ADSP-21065L EZ-KIT 电路板 的资源	135
3.4.6 位反序寻址	61	6.2.1 ADSP-21065L EZ-KIT 电路板 的原理简介	135
3.4.7 查询状态/控制寄存器	61	6.2.2 ADSP-21065L EZ-KIT 板 硬件资源	136
3.5 ADSP-2126X 系列指令特点	61	6.3 ADSP-21065L EZ-KIT 使用简介	139
3.5.1 ADSP-2126X 指令集简介	62	6.3.1 概述	139
3.5.2 ADSP-2126X 指令集说明	65	6.3.2 使用 Visual DSP ++ Debugger	140
第4章 SHARC 系列 DSP 程序设计	74	6.3.3 使用 AD1819A Cdec 作为 模拟前端	144
4.1 概述	74	第7章 用 ADSP 实现数字信号处理	151
4.2 汇编语言程序设计	74	7.1 数字信号处理中典型算法 简介	151
4.2.1 标识符和运算符	75	7.1.1 DFT 和 FFT	151
4.2.2 预处理伪指令	77	7.1.2 卷积、相关和 FIR 数字 滤波器	152
4.2.3 汇编伪指令	77	7.2 基础练习组合——VisualDSP ++ 的使用入门	153
4.2.4 汇编程序举例	78	7.2.1 基础练习的目的	153
4.3 SHARC 系列 DSP 的 C 程序设计	79	7.2.2 练习一——运行 C 程序	153
4.3.1 cc21k 编译器的有关概念	79	7.2.3 练习二——运行 C 和汇编 混合程序	161
4.3.2 C/C++ 的实时环境	82	7.2.4 练习三——数据绘 图 (Plotting)	166
4.3.3 C/C++ 程序与汇编程序的 接口	84	7.2.5 练习四——跟踪分析 程序	170
4.4 链接描述文件	89	7.3 软件模拟练习组合—— 用 Simulator 实现数字 信号处理	172
4.4.1 一个简单的 LDF	90	7.3.1 练习一——时域卷积 运算	172
4.4.2 LDF 的基本结构	91	7.3.2 练习二——DFT 计算	177
4.4.3 LDF 的关键字和命令	92	7.3.3 练习三——时域相关 计算	184
第5章 DSP 开发工具 Visual DSP ++ 使用简介	99	7.3.4 练习四——利用相关函数 计算功率谱	188
5.1 开发工具及其特点	99	7.4 硬件仿真实验组合——利用 评估板实现数字信号处理	192
5.2 DSP 程序开发方法	101	7.4.1 硬件环境的准备	193
5.3 利用集成开发和调试环境 IDDE 进行 DSP 程序开发	103		
5.4 Debugger 工具	112		
5.4.1 设置调试会话	112		
5.4.2 程序执行操作	117		
5.4.3 程序性能分析操作	118		
5.4.4 设置观察点	120		
5.4.5 模拟硬件环境	121		
5.4.6 寄存器窗口操作	126		
5.4.7 存储器窗口操作	127		
5.5 VisualDSP 操作使用举例	131		
第6章 ADSP-21065L EZ-KIT 板介绍 ...	134		
6.1 概述	134		

7.4.2	练习一——数据采集和谱分析	197
7.4.3	练习二——信号自相关的计算	209
7.4.4	练习三——数据采集与滤波处理	216
第8章	SHARC 系列 DSP 应用系统设计实例	225
8.1	ADSP-21062 构成的多处理器系统	225

8.1.1	多 DSP 系统组成模型	225
8.1.2	多 DSP 系统的设计实例	226
8.2	ADSP-21262 构成的单处理器系统	242
8.2.1	设计任务和要求分析	243
8.2.2	ADSP-21262 硬件接口设计特点	244
8.2.3	单处理器系统硬件设计	248
8.2.4	应用软件设计	252
附录		257

概 述

1.1 数字信号处理器的基本概念

数字信号处理器(Digital Signal Processor, DSP)是一种专门用来实现各种数字信号处理算法的专用处理器。根据使用方法的不同, DSP 可以分成专用 DSP 和通用 DSP。专用 DSP 用来实现某些特定的数字信号处理功能, 如数字滤波、FFT 等。它不需要编程, 使用方便、处理速度快, 但是缺乏灵活性。通用 DSP 则有完整的指令系统, 通过编程来实现各种数字信号处理功能。

DSP 的产生主要是为了满足通信、雷达、数字电视、数码照相机、数码摄像机、DVD、VCD、音响设备、移动通信设备等对数字信号处理的需要。DSP 的特点之一是适合于数学计算密集的应用, 如典型的数字信号处理算法, 包括快速傅里叶变换(FFT)、卷积、相关、数字滤波、谱估计等。DSP 的体系结构使其在数学计算方面具有优越的性能。DSP 的另一个特点是可以实现实时处理, 在通信领域的调制和解调、雷达的信号检测中, 必须在若干微秒至毫秒内完成数据处理, 并且给出运算结果, 这就是所谓的实时处理。

1.2 数字信号处理器的特点

数字信号处理相对于模拟信号处理有很大的优越性, 表现在精度高、灵活性好、可靠性高、易于大规模集成等方面。随着人们对实时信号处理要求的不断提高和大规模集成电路技术的迅速发展, 数字信号处理技术也发生着日新月异的变革。实时数字信号处理技术的核心和标志是数字信号处理器。自第一个微处理器问世以来, 微处理器技术水平得到了十分迅速的提高, 而快速傅里叶变换等实用算法的提出促进了专门实现数字信号处理的一类微处理器的分化和发展。数字信号处理有别于普通的科学计算与分析, 主要强调运算处理的实时性, 因此 DSP 除了具备普通微处理器所强调的高速运算和控制功能外, 针对实时数字信号处理, 在处理器结构、指令系统、指令流程上具有许多如下新的特征:

(1) 算术单元

具有硬件乘法器和多功能运算单元, 硬件乘法器可以在单个指令周期内完成乘法操作, 这是 DSP 区别于通用的微处理器的一个重要标志。多功能运算单元可以完成加减、逻辑、移位、数据传送等操作。新一代的 DSP 内部甚至还包含多个并行的运算单元, 以提高其处理能力。

针对滤波、相关、矩阵运算等需要大量乘和累加运算的特点, DSP 的算术单元的乘法器和加法器, 可以在一个时钟周期内完成相乘、累加两个运算。近年出现的某些 DSP, 如 ADSP-2106X、DSP96000 系列 DSP 可以同时进行乘、加、减运算, 大大加快了 FFT 的蝶形运算速度。

(2) 总线结构

传统的通用处理器采用统一的程序和数据空间、共享的程序和数据总线结构, 即所谓的冯·诺依曼结构。DSP 普遍采用了数据总线和程序总线分离的多总线结构, 即哈佛结构或者改进的哈佛结构, 极大地提高了指令执行速度。片内的多套总线可以同时进行取指令和多个数据存取操作, 许多 DSP 片内嵌有 DMA 控制器, 以配合片内多总线结构, 使数据块传送速度大大提高。

如 TI 公司的 C6000 系列的 DSP 采用改进的哈佛结构, 内部有一套 256 位宽度的程序总线、两套 32 位的数据总线和一套 32 位的 DMA 总线。ADI 公司的 SHARC 系列 DSP 采用超级哈佛结构 (Super Harvard Architecture Computer), 内部集成了三套总线, 即程序存储器总线、数据存储器总线和输入/输出总线。

(3) 专用寻址单元

DSP 面向数据密集型应用, 伴随着频繁的数据访问, 数据地址的计算也需要大量时间。DSP 内部配置了专用的寻址单元, 用于地址的修改和更新, 它们可以在寻址访问前或访问后自动修改内容, 以指向下一个要访问的地址。地址的修改和更新与算术单元并行工作, 不需要额外的时间。

DSP 的地址产生器支持直接寻址、间接寻址操作, 大部分 DSP 还支持位反转寻址 (用于 FFT 算法) 和循环寻址 (用于数字滤波算法)。

(4) 片内存储器

针对数字信号处理的数据密集运算的需要, DSP 对程序和数据访问的时间要求很高, 为了减小指令和数据的传送时间, 许多 DSP 内部集成了高速程序存储器和数据存储器, 以提高程序和数据访问存储器的速度。

如 TI 公司的 C6000 系列的 DSP 内部集成有 1 ~ 7M 位的程序和数据 RAM; ADI 公司的 SHARC 系列 DSP 内部集成有 0.5 ~ 2M 位的程序和数据 RAM, Tiger SHARC 系列 DSP 内部集成有 6M 位的程序和数据 RAM。

(5) 流水处理技术

DSP 大多采用流水技术, 即将一条指令的执行过程分解成取指、译码、取数、执行等若干个阶段, 每个阶段称为一级流水。每条指令都由片内多个功能单元分别完成取指、译码、取数、执行等操作, 从而在不提高时钟频率的条件下减少了每条指令的执行时间。

(6) DSP 与其他处理器的差别

数字信号处理器 (DSP)、通用微处理器 (MPU)、微控制器 (MCU) 三者的区别在于: DSP 面向高性能、重复性、数值运算密集型的实时处理; MPU 大量应用于个人计算机; MCU 则适用于以控制为主的处理系统。

DSP 的运算速度比其他处理器要高得多, 以 FFT、自相关为例, 高性能 DSP 不仅处理速度是 MPU 的 4 ~ 10 倍, 而且可以连续不断地完成数据的实时输入/输出。DSP 结构相对单一, 普遍采用汇编语言编程, 其任务完成时间的可预测性比 MPU 强得多, MPU 的任务完成时间的可预测性较依赖于结构、指令和编译系统, 以一个 FIR 滤波器实现为例, 每输入一个数据, 对应每阶滤波器系数需要一次乘、一次加、一次取指、二次取数, 还需要专门的数据移动操作, DSP 可以单周期完成乘加并行操作及 3 ~ 4 次数据存取操作, 而普通 MPU 完成同样的操作至少需要 4 个指令周期。因此, 在相同的指令周期和片内指令缓存条件下, DSP 的运算速度是 MPU 运算速度的 4 倍以上。

正是基于 DSP 的这些优势, 在新推出的高性能通用微处理器 (如 Pentium、Power PC 604e 等) 片内已经融入了 DSP 的功能, 而以这种通用微处理器构成的计算机在网络通信、语音图像处理、实时数据分析等方面的效率大大提高。

3 数字信号处理器的发展历史

自 1982 年第一片数字信号处理器 TMS320C10 产生以来, DSP 的发展大致经历了四个阶段, 也形成了目前 DSP 的四代产品。

(1) 第一代 DSP

1982 年 TI (Texas Instruments) 公司推出的 TMS320C10 是第一代 DSP 的代表, 它是 16 位定点 DSP, 首次采用哈佛结构, 完成乘累加运算时间为 390ns, 处理速度较慢。

(2) 第二代 DSP

1987 年 Motorola 公司推出了 DSP56001, 它是 24 位定点 DSP, 完成乘累加运算时间为 75ns, 其他产品如 AT&T 公司的 DSP16A, ADI (Analog Devices Inc.) 公司的 ADSP-2100, TI 公司的 TMS320C50 等, 代表了第二代 DSP 产品。

(3) 第三代 DSP

1995 年出现了第三代定点 DSP 产品, 如 Motorola 公司的 DSP56301, ADI 公司的 ADSP-2180, TI 公司的 TMS320C541 等。这些产品改进了内部结构, 增加了并行处理单元, 扩展了内部存储器容量, 提高了处理速度, 指令周期大约 20ns 左右。同期出现了功能更强的 32 位浮点处理的 DSP, 如 Motorola 公司的 DSP56000, TI 公司的 TMS320C3X, ADI 公司的 ADSP-21020 等。

(4) 第四代 DSP

最近几年推出了性能更高的第四代处理器, 包括并行处理结构 DSP 和超高性能 DSP, 如 ADI 公司的 32 位浮点处理器 SHRAC 系列 ADSP2106X、TI 公司的 TMS320C4X 等, 以及近两年 TI 公司推出的并行处理定点系列 TMS320C62XX、浮点系列 TMS320C67XX, ADI 公司的并行处理浮点系列 ADSP21160 和 TigerSHARC 系列 ADSP-TS101S、ADSP-TS201 等。

目前 DSP 生产厂家中最有影响的是 TI 公司、ADI 公司、AT&T 公司和 Motorola 公司。其中 TI 公司和 ADI 公司的产品系列最全, 市场占有率最高。

DSP 处理器有定点处理和浮点处理两大类, 适用于不同场合。早期的定点处理 DSP 可以胜任大多数数字信号处理应用, 但其可处理的数据的动态范围有限, 如 16 位定点 DSP 动态范围仅 96dB。在某些数据的动态范围很大的场合, 按定点处理可能会发生数据溢出, 在编程时需要使用移位定标措施或者定点指令模拟浮点运算, 使程序执行速度大大降低。浮点处理器的出现解决了这些问题, 它拓展了数据动态范围。浮点 DSP 的综合性能优于定点 DSP, 在相同的指令周期内, 它既可以完成 32 位定点运算, 也可以完成浮点运算。而且其汇编源程序容易编写、可读性好、调试方便。

随着 DSP 本身的不断发展, 它的开发工具也不断发展和完善。早期的 DSP 开发只能使用简单的命令行形式的编译器和链接器, 使用汇编语言编程, 且缺乏调试工具, 因此开发难度大、周期长。近几年来, DSP 的开发工具向可视化发展, DSP 生产厂家和第三方提供了各种软件开发环境和硬件仿真调试工具, 支持 DSP 的程序开发。如 TI 公司的 Code Composer 系列 (cc2000, cc5000, cc6000), ADI 公司的 Visual DSP ++ 等。硬件调试工具普遍采用 JTAG 扫描方式支持在线调试、支持多处理器调试, 还提供了各种评估板。软件和硬件调试工具的发展, 使 DSP 程序的开发过程变得相对容易。此外, 目前许多类型的 DSP 开发过程中可以使用 C 编译器, 简化了开发过程。但是针对定点 DSP 的 C 编译器编译效率不高, 而浮点 DSP 的 C 编译器的效率很高, 这使得浮点 DSP 的程序开发更简单和方便, 缩短了开发周期, 降低了开发成本。

随着集成电路技术的发展, DSP 处理器的运算能力不断提高, 从早期的 5MIPS (百万条指令/秒), 目前已经达到 1GFLOPS (千兆次浮点运算/秒) 以上, 如 TI 公司的 TMS320C6201 和 TMS320C6701 处理能力达到 1GFLOPS, ADI 公司的 ADSP-TS101S 达到 1.5GFLOPS, ADSP-TS201S 达到 3GFLOPS。但对于某些信号处理应用而言, 要求信号处理能力达到每秒几百亿、上千亿次运算。这可以通过提高 DSP 主频或者通过并行处理来满足, 提高主频所遇到的难度和付出的成

本越来越大,单处理器性能的提高受到许多因素的限制。因此很多 DSP 处理器具有多处理器扩展接口,可以方便地实现多处理器并行处理结构,如 TI 公司的 TMS320C4X,ADI 公司的 ADS-2106X 等。新型 DSP 内部引入了并行处理技术,以满足处理速度的要求,如 TI 公司的 TMS320C6201 和 TMS320C6701,ADI 公司的 ADSP-TS101S 和 ADSP-TS201S 等。

数字信号处理器的应用领域

随着 DSP 性能的迅速提高和成本的大幅度下降,DSP 的应用范围不断扩大,成为当前产量和销售量增长最快的电子产品之一。DSP 应用几乎遍及整个电子领域,常见的典型应用有:

(1) 通用数字信号处理技术

通用数字信号处理技术是数字信号处理中经常使用的基本方法,它们包括数字滤波、卷积、自相关、FFT、希尔伯特变换、自适应滤波、窗函数产生、波形发生等。

(2) 通信技术

数字信号处理器在通信技术中有广泛的应用,如高速调制解调器、编/译码器、自适应均衡器、传真、程控交换机、蜂窝移动电话、数字基站、数字留言机、回音消除、噪声抑制、电视会议、保密通信、卫星通信、TDMA/FDMA/CDMA 等各种通信方式。随着互联网络的迅猛发展,DSP 又在网络管理/服务、信息转发、IP 电话等新领域扮演着重要角色,而软件无线电的提出和发展进一步增强了 DSP 在无线通信领域的作用。

(3) 语音处理

语音处理是通信领域中最活跃的领域之一,数字信号处理器在语音识别、语音合成、矢量编码、语音信箱中有广阔的应用。

(4) 图形和图像处理

图形和图像处理是数字信号处理器的重要应用领域之一,在三维图像变换、模式识别、图像增强、动画处理、图形显示加速、电子出版、电子地图等方面都有其用武之地。

(5) 自动控制

专用的数字信号处理器也可以用于磁盘、光盘和打印机伺服控制、发动机控制、电机驱动等技术领域。

(6) 仪器仪表

在测量数据谱分析、自动监测及分析、暂态分析、勘探、模拟试验等仪器仪表中,数字信号处理器可以作为嵌入式处理器,提供更强的处理能力,从而提高仪器的性能。

(7) 医用电子仪器

在医用电子仪器如助听器、CT 扫描、超声波、心电图、核磁共振、医疗监护中,数字信号处理器也发挥着越来越大的作用。

(8) 军事与尖端科技

数字信号处理器在雷达和声纳信号处理、雷达成像、自适应波束合成、阵列天线信号处理、导弹制导、火控系统、战场 C³I 系统、导航、全球定位 GPS、目标搜索跟踪、尖端武器试验、航空航天试验、宇宙飞船、侦察卫星中有广泛的应用。

(9) 计算机与工作站

数字信号处理器在阵列处理机、计算加速卡、图形加速卡、多媒体计算机中也得到了应用。

(10) 消费电子

消费电子设备中,数字信号处理器作为嵌入式处理器得到的广泛的应用。如数字电视、高清晰度电视、图像/声音压缩解压器、VCD/DVD/CD 播放机、电子玩具、游戏机、数字留言/应

答机、汽车电子装置、音响合成、住宅电子安全系统、家电电脑控制装置。

ADI 公司的 DSP 系列简介

ADI 公司提供了完整 DSP 系列, 适合于各种信号处理的需要。它包括 16 位的定点 DSP 产品 ADSP-21XX 系列和 Blackfin DSP ADSP-215XX 系列, 32 位的浮点 DSP 产品 SHARC 系列和 TigerSHARC 系列, 混合信号处理 DSP 产品 ADSP-2199X 系列, 嵌入式电机控制 DSP 系列 ADMCXXX 系列等。

1.5.1 Blackfin 系列定点处理器的特点

Blackfin 系列处理器是高性能和低成本的嵌入式处理器, 它针对嵌入式音频、视频和通信应用的计算和功耗要求设计, 是一种新型 16~32 位嵌入式处理器。Blackfin 处理器基于由 ADI 公司和 Intel 公司联合开发的微信号架构(MSA), 它将一个 32 位 RISC 型指令集和双 16 位乘法累加(MAC)信号处理功能与通用型微控制器所具有的易用性组合在了一起。这种处理特征的组合使得 Blackfin 处理器能够在信号处理和控制处理应用中均发挥重要的作用, 极大地简化了硬件和软件设计过程。Blackfin 系列处理器具有以下特点:

(1) 高性能处理器内核

Blackfin 处理器内核采用了一个 10 级 RISC MCU/DSP 流水线, 一个专为实现最佳代码密度而设计的混合 16/32 位指令集。Blackfin 处理器支持 SIMD(单指令多数据)操作, 并提供了加速视频和图像处理的指令。该架构很适合于全信号处理/分析能力, 同时还可在单内核器件或双内核器件上提供高效 RISC MCU 控制任务执行能力。

(2) 高带宽 DMA 能力

所有的 Blackfin 处理器均具有多个独立的 DMA 控制器, 这些控制器支持自动数据传输, 而所需的处理器内核开销极少。DMA 传输可出现于内部存储器和诸多具有 DMA 功能的外设之间。传输也有可能出现于外设和与外部存储器接口相连的外部器件(包括 SDRAM 控制器和异步存储器控制器)之间。

(3) 视频指令

除了具有对 8 位数据及许多像素处理算法所常用的字长的支持之外, Blackfin 处理器还包括专为增强视频处理应用中的性能而定义的指令。比如, 离散余弦变换(DCT)通过一个 IEEE1180 舍入操作得到支持, 而“SUM ABSOLUTE DIFFERENCE”指令则支持在诸如 MPEG2、MPEG4 和 JPEG 等视频压缩算法中所使用的运动估计算法。

(4) 高效控制处理

Blackfin 处理器还提供了各种在 RISC 控制处理器中才具有的特点, 这些特点包括: 一个功能强大且灵活的分层存储器架构、出众的代码密度以及各种外设接口, 包括 10/100 以太网 MAC、UARTS、SPI、CAN 控制器、支持 PWM 的定时器、看门狗定时器、实时时钟和一个无缝同步和异步存储器控制器。所有这些特点为设计师提供了巨大的设计灵活性, 并最大限度地降低了终端系统成本。

Blackfin 处理器存储器架构在器件实现中提供了 L1 和 L2 两级存储模块。L1 存储器直接与处理器内核相连, 以全系统时钟频率运行并为实时算法程序段提供了最大的系统性能。L2 存储器是一种大容量存储模块, 其性能虽略有下降, 但运行速度仍然高于片外存储器。

(5) 易用性

如今,在许多过去需要同时采用一个高性能信号处理器和一个单独的高效控制处理器的应用中,只需采用一个 Blackfin 处理器就足够了,这样极大地缩减了开发时间和成本,并最终加快了产品的开发进程。

表 1-1 和表 1-2 列出了 Blackfin 系列的主要技术参数。

表 1-1 Blackfin 系列的主要技术参数(一)

型号	BF531	BF532	BF533	BF534	BF535	BF536	BF537
时钟频率/MHz	400	400	600	400/500	200/350	300/400	500/600
字宽/位	16/32	16/32	16/32	16/32	16/32	16/32	16/32
ALU 位宽/位	双 40	双 40	双 40	双 40	双 40	双 40	双 40
MAC 位宽/位	双 16	双 16	双 16	双 16	双 16	双 16	双 16
移位器位宽/位	40	40	40	40	40	40	40
片内 SDRAM/KB	指令/缓存	16	16	16	16	16	16
	指令	16	32	64	48	48	48
	数据/缓存	16	32	32	32	256	32
	数据	—	—	32	32	0	32
	缓冲区	4	4	4	4	4	4
	总存储器	52	84	148	132	308	132
寻址范围/MB	132	132	132	512			
外部数据总线宽度/位	16	16	16	16	32	16	16
外部地址总线宽度/位	19	19	19	19	23	19	19
接口	CAN	—	—	—	2.0B	—	2.0B
	Ethernet	—	—	—	—	是	是
	TWI	—	—	—	1	1	1
	SPORT	2	2	2	2	2	2
	SPI	8	8	8	2	2	2
	UART	1	1	1	2	2	2
	Timer	3	3	3	9	4	9
	GPIO	16	16	16	48	—	48
	PFX	16	16	16	16	16	16
	SDRAM	是	是	是	是	是	是
	PCI	—	—	—	—	PCI2. 2	—
	PWM	1	1	1	8	3	8
	USB	—	—	—	—	USB1. 1	—
	视频接口	是	是	是	是	—	是
	实时时钟	是	是	是	是	是	是
	Watchdog	是	是	是	是	是	是
时钟	外时钟/倍	0.5 ~ 64	0.5 ~ 64	0.5 ~ 64	1 ~ 63	1 ~ 31	5 ~ 64
	接口/MHz	133	133	133	133	133	133
程序加载 方式	外存执行	16	16	16	16	16	16
	FLASH	8/16	8/16	8/16	8/16	8	8/16
	SPI 设备	是	是	是	是	是	是
	SPI-PROM	是	是	是	是	是	是
	UART	—	—	—	是	—	是
	TWI	—	—	—	是	—	是

(续)

型号		BF531	BF532	BF533	BF534	BF535	BF536	BF537
电源供电	内核/V	1.2	1.2	1.2	1.2	1.6	1.2	1.2
	I/O/V	3.3	3.3	3.3	2.5/3.3	3.3	2.5/3.3	2.5/3.3
	核功耗/mW	180	180	265				
	电源管理	动态	动态	动态	动态	动态	动态	动态
工作温度/℃		0~70/ -40~85	0~70/ -40~85	0~70/ -40~85	-40~85	-40~85	-40~85	0~70/ -40~85
封装	BGA	160	160	160	—	—	—	—
	PBGA	169	169	169	—	260	—	—
	MBGA	—	—	—	182/208	—	182/208	182/208
	LQFP	176	176	176	—	—	—	—

表 1-2 Blackfin 系列的主要技术参数(二)

型号		BF538	BF539	BF542	BF544	BF548	BF549	BF561
时钟频率/MHz		400/500	400/500	400/600	400/600	400/600	400/600	500/600
字宽/位		16/32	16/32	16/32	16/32	16/32	16/32	16/32
ALU 位宽/位		双 40	双 40	双 40	双 40	双 40	双 40	双 40
MAC 位宽/位		双 16	双 16	双 16	双 16	双 16	双 16	双 16
移位器位宽/位		40	40	40	40	40	40	40
片内 SDRAM/KB	指令/缓存	16	16	16	16	16	16	2×16
	指令	64	64	48	48	48	48	2×16
	数据/缓存	32	32	32	32	32	32	2×32
	数据	32	32	32	32	32	32	2×32
	缓冲区	4	4	4	4	4	4	2×4
	共享区	—	—	—	64	128	128	128
	片内 FLASH	256/512	256/512	—	—	—	—	—
	总存储器	148	148	132	196	260	260	328
寻址范围/MB								
外部数据总线宽度/位		16	16	16	16	16	16	32
外部地址总线宽度/位		19	19					24
接口	CAN	2.0B	2.0B	2.0B	2.0B×2	2.0B×2	2.0B×2	
	Ethernet	—	—	—	—	—	—	
	I ² S	4	4	—	—	—	—	
	TWI	2	2	1	2	2	2	
	SPORT	2	2	3	3	4	4	2
	SPI	3	3	2	2	3	3	1
	UART	3	3	3	3	4	4	1
	Timer	3	3	8	11	8	8	12
	GPIO	54	38	152	152	152	152	
	PFX	—	16	—	—	—	—	48
	SDRAM	—	—	—	—	—	—	是
	DDR			是	是	是	是	—
	NANDflash			是	是	是	是	—
	LCD			—	是	是	是	—
	USB	—	—	2.0	—	2.0	2.0	—
	PWM	3	3	8	8	8	8	12
	ITU-R656	是	是	是	是	是	是	是