

新编电气与电子信息类本科规划教材·电子电气基础课程

数字电路与逻辑设计

基础

曹汉房 主编

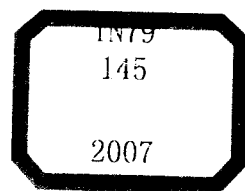


电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

新编电气与电子信息类本科规划教材



数字电路与逻辑设计基础

曹汉房 主编

電子工業出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书系统地介绍逻辑电路的基础理论——逻辑函数；重点讨论逻辑电路的设计方法和分析方法；详细介绍几类通用性强的中、大规模集成器件，并结合实例介绍它们在各领域中的应用。全书共 8 章，内容包括：逻辑函数、集成逻辑门、组合逻辑电路、集成触发器、时序逻辑电路、存储器和可编程逻辑器件、脉冲单元电路、模数及数模转换技术。各章均附有内容提要、小结、思考题和习题。

本书可作为二、三类理工院校电子信息、通信、自控、计算机、物理等专业的教材，也可供有关专业的工程技术人员参考。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有，侵权必究。

图书在版编目 (CIP) 数据

数字电路与逻辑设计基础 / 曹汉房主编. —北京: 电子工业出版社, 2007.7

(新编电气与电子信息类本科规划教材)

ISBN 978-7-121-04555-4

I. 数… II. 曹… III. 数字电路—逻辑设计—高等学校—教材 IV. TN79

中国版本图书馆 CIP 数据核字 (2007) 第 081011 号

责任编辑: 韩同平 特约编辑: 李佩乾

印 刷: 北京季蜂印刷有限公司

装 订: 三河市万和装订厂

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编: 100036

开 本: 787×1092 1/16 印张: 15.75 字数: 414 千字

印 次: 2007 年 7 月第 1 次印刷

印 数: 4000 册 定价: 25.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

反侵权盗版声明

电子工业出版社依法对本作品享有专有出版权。任何未经权利人书面许可，复制、销售或通过信息网络传播本作品的行为；歪曲、篡改、剽窃本作品的行为，均违反《中华人民共和国著作权法》，其行为人应承担相应的民事责任和行政责任，构成犯罪的，将被依法追究刑事责任。

为了维护市场秩序，保护权利人的合法权益，我社将依法查处和打击侵权盗版的单位和个人。欢迎社会各界人士积极举报侵权盗版行为，本社将奖励举报有功人员，并保证举报人的信息不被泄露。

举报电话：(010) 88254396；(010) 88258888

传 真：(010) 88254397

E-mail: dbqq@phei.com.cn

通信地址：北京市万寿路 173 信箱

电子工业出版社总编办公室

邮 编：100036

前 言

本书是在曹汉房主编的普通高等教育“十五”国家级规划教材《数字电路与逻辑设计（第4版）》和兰江桥、曹汉房主编的普通高等教育“十一五”国家级规划教材《现代数字电路设计》的基础上，依据教育部颁发的《数字电路与逻辑设计》和《数字电子技术基础》的基本要求，鉴于二、三类理工院校蓬勃发展这一现实，为适应我国二、三类理工院校的教学条件、师资和学生状况而编写的。

作者近年来曾在多所二、三类理工院校担任本课程的教学工作，发现目前流行的一些教材都是由一些重点大学的教授针对一类学校的办学条件、师资和学生的状况编写的，内容太多，新器件和新技术太多，要求学生自学或选学的内容太多。这在一定程度上影响了基础内容的介绍，任课老师要进行大量的删选和补充工作，给教学工作带来一些困难。电子工业出版社韩同平编辑在长期从事教材选题策划和出版工作中，早已发现这一问题，我们不谋而合，在他的鼓励和支持下，我们决定合作来编写和出版本教材，我们联合多所二、三类院校担任本课程教学任务的教师参加编写，这对于教材内容的取舍、课程体系结构的调整无疑是有益的，相信所编写出来的教材能更适合多数院校的教学需要。

编写本书的指导思想是着重本课程的基础内容、基本设计与分析方法，以及基本的实验技能；在介绍小、中、大规模集成电路时，大幅删除烦琐数学推导与内部结构分析，着重介绍它们的外部特性及其性能；同时简要介绍一些超大规模集成电路（如Flash存储器、PLD、CPLD、FPGA等）新器件与新技术。其目的在于使学生掌握本课程的基础内容，为许多后续课程的学习打下良好的基础，同时也适应数字技术发展的要求，培养不断吸收与应用新技术的能力。

本教材参考学时数为55~65，其中加“*”的部分为选学内容。为便于教学，章首有内容提要，章末有小结、思考题和习题。

本书由华中科技大学电信系曹汉房教授主编，负责全书的策划和统审工作；参加编写的有鲁放（华中科技大学）、叶建勇（孝感学院）、王颖倩（孝感学院）、王颂（武汉大学）、李庆芳（南京信息工程大学）。

为了满足教学和自学需要，由华中科技大学出版社出版了教学参考书《数字电路与逻辑设计学习辅导与题解》（曹汉房主编），旨在帮助读者更好地掌握本课程地重点与难点内容，提高逻辑设计能力和解题技巧。本书可作为广大师生学习本课程的学习指导书，也可作为硕士研究生的备考资料。

为了方便教学，本书还备有配套的电子课件，可供教师课堂教学使用，有需要的读者可登录华信教育资源网 www.huaxin.edu.cn 免费下载。

在本书的策划、编写和出版过程中，都得到电子工业出版社韩同平编辑的鼓励、支持和帮助，在此表示诚挚的感谢。

由于编者水平所限，错误和不妥之处恳请读者批评指正。

作 者

• III •

本书中的文字符号和图形符号及其说明

(一) 文字符号及其说明

1. 电压符号

v_i	输入电平	v_o	输出电平
V_{OL}	输出低电平	V_{OH}	输出高电平
V_{CC}	电源电压 (晶体管器件)	V_{DD}	电源电压 (MOS 器件)
V_{NH}	输入高电平抗干扰容限	V_{NL}	输入低电平抗干扰容限
v_{be}	三极管基极相对于发射极的电压	v_{ce}	三极管集电极相对于发射极的电压
v_{DS}	MOS 管漏极相对于源极的电压	v_{GS}	MOS 管栅极相对于源极的电压
V_T	门电路的阈值电压	V_{TN}	N 沟道 MOS 管的开启电压
V_{TP}	P 沟道 MOS 管的开启电压	V_{IN}	N 沟道 MOS 管的夹断电压
V_{IP}	P 沟道 MOS 管的夹断电压	v_N	运算放大器反相端电压
v_p	运算放大器同相端电压	V_{TH}	施密特触发器的上限触发电平
V_{TL}	施密特触发器的下限触发电平	ΔV	施密特触发器的回差电压
V_{on}	开门电平	V_{off}	关门电平
V_m	脉冲幅度		

2. 电流符号

i_c	集电极电流	i_b	基极电流
i_e	发射极电流	I_{cs}	集电极饱和电流
I_{bs}	基极饱和电流	i_i	输入电流
I_{IL}	低电平输入电流	I_{IH}	高电平输入电流
i_o	输出电流	I_{OL}	低电平输出电流
I_{OH}	高电平输出电流	I_{RL}	负载电流
i_{DS}	漏极电流	i_{GS}	栅极电流

3. 功率符号

P	平均功耗	P_L	空载导通功耗
P_H	空载截止功耗	P_S	静态功耗
P_D	动态功耗	P_C	负载电容充、放电功耗
P_T	瞬时导通功耗		

4. 电阻、电容符号

C_L	负载电容	C_O	分布电容
C_{ext}	外接电容	R_{ext}	外接电阻
R_i	输入电阻	R_O	输出电阻

R_L	负载电阻	R_{on}	器件导通时内阻
R_{off}	器件截止时内阻		
5. 时间符号			
t_{pd}	平均传输延迟时间	t_{PHL}	导通延迟时间
t_{PLH}	截止延迟时间	t_d	延迟时间
t_r	上升时间	t_s	存储时间
t_f	下降时间	t_{on}	开启时间
t_{off}	关闭时间	t_w	脉冲宽度
t_R	恢复时间	t_{set}	建立时间

6. 器件及引脚符号

VD	二极管	VT	三极管
G	门	S	开关
VT _N	N 沟道 MOS 管	VT _p	P 沟道 MOS 管
VT _{LP}	PMOS 负载管	VT _{ON}	NMOS 输出管
T _G	传输门	CP,CLK	时钟
EN,G,S,CS,CE,E _T ,E _p 选通（使能）			
OE	输出允许	C _r (CLR)	清零（清除、复位）
LD	置数控制	$\overline{SH/LD}$	移位/置数
M	模式控制	M _A ,M _B	模式选择
D _{SR}	右移串行输入	D _{SL}	左移串行输入
O _C	进位输出	O _B	借位输出
O _{CR}	串行输出	WE	写使能
RAS	行地址选通	CAS	列地址选通
X _i	行选通	Y _j	列选通
O _C /O _B	进位/借位输出		

(二) 图形符号及其说明

本书中小规模集成器件的逻辑符号，以及中、大规模集成器件的逻辑电路，均采用国标符号（简称国标，即国家标准 GB4.728.12—85）绘制。为了方便教学和图形绘制，在介绍中，大规模集成器件构成的应用电路中，本书采用逻辑框图来表示这些器件，这些逻辑框图与原电子工业部颁布的逻辑符号是一致的。在这些逻辑框图中，凡是输入、输出和控制信号以低电平作为有效信号时（即“低电平有效”），在信号线上加有小圆圈，并在相应的符号上加有非号（“-”），这些带非号的符号可以标注在框内或框外。

需要指出的是，中、大规模集成器件的逻辑框图与国标的逻辑符号有一些区别，读者可查阅“常用逻辑单元图形符号对照表”（见附录 A）。

目 录

第 0 章 绪论	(1)
0.1 数字技术发展史	(1)
0.2 脉冲信号与数字信号	(2)
0.3 本课程的主要内容和性质	(3)
第 1 章 逻辑函数	(4)
1.1 数制与数制转换	(4)
1.2 逻辑函数	(7)
1.2.1 基本逻辑运算	(7)
1.2.2 逻辑函数的基本定理	(8)
1.2.3 逻辑函数的基本运算规则	(9)
1.3 逻辑函数的标准型	(10)
1.3.1 逻辑函数的两种标准形式	(11)
1.3.2 将逻辑函数变换为标准型	(11)
1.4 几种常用的复合逻辑及其逻辑门	(12)
1.4.1 3 种基本逻辑门	(13)
1.4.2 常用的复合逻辑及其逻辑门	(13)
*1.4.3 正逻辑与负逻辑	(15)
1.5 逻辑函数的简化	(15)
1.5.1 逻辑代数简化法	(15)
1.5.2 卡诺图简化法	(17)
*1.6 卡诺图的其他应用	(23)
小结	(24)
思考题和习题	(25)
第 2 章 集成逻辑门	(27)
2.1 数字集成电路概述	(27)
2.2 晶体二极管和三极管的开关特性	(27)
2.2.1 晶体二极管的开关特性	(27)
2.2.2 晶体三极管的开关特性	(29)
2.3 TTL 逻辑门	(32)
2.3.1 浅饱和型 TTL 与非门	(32)
2.3.2 TTL 与非门的性能指标	(34)
2.3.3 其他系列 TTL 与非门	(37)

2.3.4 集电极开路与非门 (OC 门)	(38)
2.3.5 三态 TTL 与非门 (TSL)	(40)
2.4 MOS 逻辑门	(41)
2.4.1 MOS 管	(41)
2.4.2 MOS 管的静态特性	(42)
2.4.3 CMOS 逻辑门	(43)
*2.5 集成逻辑门使用中的几个问题	(48)
小结	(49)
思考题和习题	(51)
第 3 章 组合逻辑电路	(52)
3.1 组合逻辑电路的设计	(52)
3.1.1 提供原、反变量输入条件的组合电路设计	(53)
*3.1.2 提供原变量输入条件的组合电路设计	(56)
3.2 组合逻辑电路的分析	(57)
3.3 编码与编码器	(58)
3.3.1 编码	(58)
3.3.2 编码器	(61)
3.4 译码与译码器	(64)
3.4.1 译码器的设计	(65)
3.4.2 中规模集成通用译码器	(65)
3.4.3 码制转换译码器	(70)
3.4.4 中规模集成数字显示译码器	(71)
3.5 二进制运算电路	(75)
3.5.1 半加器	(75)
3.5.2 全加器	(75)
3.5.3 中规模集成 4 位加法器	(76)
3.5.4 数值比较器	(78)
3.6 数据选择器	(80)
3.6.1 数据选择器的类型及主要性能	(80)
3.6.2 用数据选择器设计组合逻辑电路	(82)
*3.7 数据分配器	(85)
*3.8 奇偶产生/检验器	(86)
3.9 组合逻辑电路中的冒险现象	(87)
3.9.1 组合电路中的竞争与冒险	(87)
3.9.2 逻辑冒险的检查和消除	(88)
3.9.3 功能冒险的消除	(90)
小结	(90)
思考题和习题	(91)

第 4 章 集成触发器	(93)
4.1 RS 触发器	(93)
4.1.1 基本 RS 触发器	(93)
4.1.2 时钟 RS 触发器	(94)
4.1.3 主从 RS 触发器	(96)
4.2 主从 JK 触发器	(97)
4.3 维持阻塞型 D 触发器	(99)
4.4 T 和 T' 触发器	(101)
4.5 边沿型触发器	(101)
4.6 集成触发器使用中的几个问题	(102)
小结	(104)
思考题和习题	(104)
第 5 章 时序逻辑电路	(107)
5.1 概述	(107)
5.2 同步时序电路的设计	(108)
5.2.1 同步时序电路的设计方法	(108)
5.2.2 拟定原始状态表或状态图	(109)
5.2.3 状态简化	(110)
5.2.4 状态分配	(111)
5.2.5 确定激励函数和输出函数	(112)
5.2.6 设计举例	(113)
5.3 同步时序电路的分析	(115)
5.4 寄存器和锁存器	(117)
5.4.1 寄存器	(117)
5.4.2 锁存器	(119)
5.5 移位寄存器	(120)
5.5.1 移位寄存器的设计	(120)
5.5.2 中规模集成移位寄存器	(122)
*5.5.3 移位寄存器的应用	(124)
5.6 计数器	(126)
5.6.1 计数器的功能和分类	(126)
5.6.2 同步计数器	(126)
5.6.3 异步计数器	(130)
5.6.4 中规模集成计数器	(133)
5.6.5 采用中规模集成计数器设计任意进制计数器	(139)
5.7 序列信号发生器	(143)
*5.7.1 移存器型序列信号发生器	(143)
5.7.2 计数器型序列信号发生器	(146)

小结	(147)
思考题和习题	(147)
第6章 存储器与可编程逻辑器件	(151)
6.1 随机存储器 (RAM)	(151)
6.1.1 RAM 的基本结构	(151)
6.1.2 RAM 的典型产品介绍	(154)
6.1.3 RAM 的容量扩展	(156)
6.2 只读存储器 (ROM)	(157)
6.2.1 只读存储器 (ROM)	(158)
6.2.2 可擦可编程只读存储器 (EPROM)	(159)
6.2.3 电可擦可编程只读存储器 (E ² PROM)	(160)
*6.2.4 快闪只读存储器 (Flash ROM)	(161)
*6.2.5 ROM 的应用	(161)
6.3 可编程逻辑器件的结构和分类	(163)
6.3.1 PLD 器件表示方法	(163)
6.3.2 PLD 的基本结构	(165)
6.3.3 可编程逻辑器件的优点	(166)
6.4 可编程通用阵列逻辑 (GAL)	(167)
6.5 可编程逻辑阵列 (PLA)	(169)
6.5.1 PLA 的工作原理	(169)
6.5.2 用 PLA 设计逻辑电路	(170)
*6.6 复杂可编程逻辑器件 (CPLD)	(172)
6.6.1 MAX 7000S 系列 CPLD 器件	(172)
6.6.2 ispLSI 1032EA 器件	(177)
*6.7 现场可编程门阵列 (FPGA)	(181)
6.7.1 FPGA 的电路结构	(181)
6.7.2 FPGA 的连接方法	(186)
6.7.3 FPGA 的编程和加载方法	(188)
小结	(189)
思考题和习题	(192)
第7章 脉冲单元电路	(194)
7.1 概述	(194)
7.2 施密特触发器	(195)
7.2.1 集成门构成的施密特触发器	(195)
7.2.2 集成运放构成的施密特触发器	(197)
7.3 单稳态触发器	(198)
7.3.1 集成运放构成的单稳态触发器	(199)
7.3.2 单片集成单稳态触发器	(200)

7.3.3 单稳态触发器的应用	(202)
7.4 多谐振荡器	(204)
7.4.1 集成运放构成的多谐振荡器	(204)
*7.4.2 施密特触发器构成的多谐振荡器	(205)
*7.4.3 单稳态触发器构成的多谐振荡器	(206)
7.5 555 定时器及其应用	(207)
7.5.1 555 定时器的电路结构与功能	(207)
7.5.2 用 555 定时器构成施密特触发器	(208)
7.5.3 用 555 定时器构成单稳态触发器	(209)
7.5.4 用 555 定时器构成自激多谐振荡器	(210)
小结	(211)
思考题和习题	(212)
第 8 章 模数及数模转换技术	(215)
8.1 概述	(215)
8.2 数模转换器	(216)
8.2.1 数模转换器的基本原理	(216)
8.2.2 电压型 DAC	(217)
8.2.3 电流型 DAC	(218)
*8.2.4 中规模集成 DAC	(219)
8.2.5 DAC 的性能指标	(222)
8.3 模数转换器	(223)
8.3.1 模数转换的基本原理	(223)
8.3.2 直接转换型 ADC	(224)
8.3.3 ADC 的性能指标	(229)
*8.4 集成 ADC	(230)
小结	(231)
思考题和习题	(232)
附录 A 常用逻辑单元图形符号对照表	(233)
附录 B 汉英名词、缩写词对照表	(234)
参考文献	(238)

第 0 章 绪 论

0.1 数字技术发展史

数字技术是研究数字电路和它在各学科领域应用的一门科学，它的发展大致可分为 5 个阶段。

数字技术早在 19 世纪末就开始获得工程应用，电报通信就是一个简单的二值数字系统。20 世纪 30 年代，电话逐渐普及，在众多电话用户中依靠人工方法来选取所需要的对象已经不可能了，因此，拨号式自动电话交换系统应运而生，该系统在数字技术中首次引进了信息存储的新功能。特别需要指出的是，在该系统的研究中，英国数学家乔治·布尔（George Boole）早在 1847 年就创立的布尔代数理论获得了工程应用，并在随后的实践中得到丰富和发展，逐渐形成了近代开关理论：继电-触点网络理论（Relay-Contact Network Theory）。人们在这个理论基础上建立了一套对数字逻辑电路的分析方法和设计方法，为以后数字技术的发展奠定了理论基础。

进入 20 世纪 40 年代，许多军事科学的研究迫切需要进行大量快速的计算，例如，火箭的飞行轨迹和自动控制等，这就要求计算工作自动化，因此，1946 年世界上出现了第一台以电子管为基本元件的电子计算机（名为 ENIAC）。由于电子管在性能指标上存在许多缺陷，因此，在晶体管出现以前，以电子管为基本器件的一些数字设备只是在自动电话交换系统、数字通信和专用计算机等少数学科领域中获得了应用。这是数字技术发展的初期阶段。

从 20 世纪 60 年代开始，在数字技术中广泛采用晶体管代替电子管作为基本器件。由于晶体管具有体积小、功耗低、工作速度快和工作寿命长等优点，使数字设备缩小了体积、降低了功耗、提高了工作速度和可靠性，为数字技术的推广应用创造了条件，在计算机、数字通信、测量仪表和自动控制等学科领域中都开始应用数字技术。这可称为数字技术发展的第二阶段。

20 世纪 60 年代末至 20 世纪 70 年代中期是数字技术发展的第三阶段。这一时期在数字技术中广泛采用集成电路作为基本器件。集成电路可以把成千上万的晶体管、电阻、电容等元件及它们的连线都制作在一个面积很小的芯片上，它的应用使数字设备的体积缩小、功耗降低和可靠性大幅度提高，特别是集成电路的价格随着生产工艺技术的进步而越来越低廉。因此，数字技术开始进入国民经济的各行各业中，在数字雷达、卫星电视、自动控制、遥控、遥测、医学等学科领域都获得了应用。

20 世纪 70 年代中期至 20 世纪 80 年代中期，由于微电子学的发展和集成电路生产工艺的进步，集成电路在集成度和工作速度等性能指标上取得突破性进展。大规模和超大规模集成电路的生产技术已经非常成熟，一块芯片上可以集成几百万甚至上千万个元件，因而出现

了将一台计算机的电路都集成在一块芯片上的微型计算机。它的出现标志着数字技术发展进入了第四阶段。这是数字技术全面迅猛发展的一个阶段，不仅在计算机、通信、雷达、卫星电视、测量仪表、宇航、医学及生物工程等学科领域获得普遍应用，而且遍及人们日常生活中的各个方面，如交通自动控制、程控电话全电子交换系统、可视电话及家庭炊具自动控制等。

从 20 世纪 80 年代中期开始进入第五阶段。超大规模专用集成电路 (ASIC)^① 的制作技术已趋于成熟，厂商可以代客户将他们设计的十分庞大的数字系统制作在一块芯片上，客户便得到了所需要的系统级芯片；与此同时，涌现了各种用户可编程逻辑器件，如可编程阵列逻辑 (PAL)、可编程通用阵列逻辑 (GAL)、现场可编程门阵列 (FPGA) 等，它们有配套的系列产品，用户只要将自己设计的数字系统通过编制一定的程序 (通常称为软件)，再将程序输入到这些可编程逻辑器件中便可得到所需的芯片。这些专用的和通用的系统级芯片的应用，不但进一步提高了设备的性能，而且将数字系统的设计、安装和调试融为一体，并且都是在计算机上来完成的，这就彻底更新了数字设备传统的研制方法，大大缩短了设备的研制周期和降低了设备成本，使之成为当今数字技术发展的主要方向。

通过对数字技术发展史的简要回顾，我们已经可以得出结论：在人类迈向信息社会的进程中，数字技术起到了关键性的作用。

0.2 脉冲信号与数字信号

在自然界中存在着许多物理量，其中有一些物理量，如温度、湿度、压力、速度等，它们在时间上和数值上都具有连续变化的特点，在一定范围内可以取任意实数值，通常称这种连续变化的物理量为模拟量。表示模拟量的电信号称为模拟信号。模拟信号分为两类：正弦信号和脉冲信号。广义来说，凡不具有连续变化形状的信号，都可以通称为脉冲信号，如方波、矩形波、尖脉冲、锯齿波、钟形脉冲及梯形波等。完成脉冲信号产生、传输、变换和处理的电路称为脉冲电路。还有一类物理量在时间和数值上是离散的，它们的大小及每次的增减变化都是某个最小单位的整数倍。这一类物理量称为数字量。例如产量，若最小单位为吨，则产量是指在一些离散时刻完成产品有多少吨，显然它只能以吨为单位增加或减少。表示数字量的电信号称为数字信号，完成数字信号产生、传输和处理的电路就称为数字电路。

在数字电路中最常采用的是只有 0、1 两种数值所组成的数字信号，这种二值数字信号又称为二进制信号。这类信号中的数值 1 或 0 可以用电平的高或低来表示；也可以用脉冲的有或无来表示，如图 0.2.1 所示。

图 0.2.1(a) 中，每个 1 和 0 的持续时间都为 Δt ，称为一位 (1bit)，或者称为一拍。图 0.2.1(b) 所示数字信号波形是以有脉冲代表 1、无脉冲代表 0，称为脉冲型数字信号或归 0 型数字信号；图 0.2.1(a) 是以高电平代表 1、低电平代表 0，称为电平型数字信号或不归 0 型数字信号。

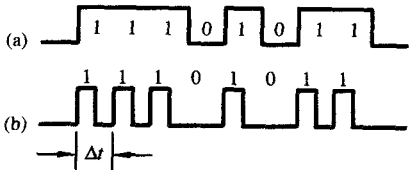


图 0.2.1 数字信号

^① 参见“附录 B 汉英名词、缩写词对照表”。(下同)

本课程主要讨论数字信号的产生、传输和处理电路，即数字电路，同时也讨论它们在各领域中的应用。

0.3 本课程的主要内容和性质

本课程将介绍逻辑函数和应用工具（卡诺图）；介绍两类基本逻辑器件，即集成逻辑门和触发器；系统地讨论两类逻辑电路，即组合逻辑电路和时序逻辑电路的分析与设计方法；详细地介绍通用性强的中、大规模集成芯片及其应用；简要介绍超大规模集成电路 CPLD 和 FPGA 的电路结构；最后简要地介绍几种常用的脉冲单元电路和模/数与数/模转换技术。

人类正在向信息社会迈进，数字技术（例如其中的计算机技术）已获得普及与应用，作为研究数字技术最基础内容的“数字电路与逻辑设计基础”是理工院校一门很重要的技术基础课，特别是在电类专业的教学计划中更具有重要地位，被许多专业列为主干课程和学位课程。因为它是许多后续课程的基础，因而在历年的硕士研究生入学考试中，对许多院校的诸多学科，本课程都是必考科目之一。所以，本课程所介绍的基础理论，基本的设计与分析方法，通用性强的中、大规模芯片的应用，以及基本的实验技能，都是理工专业大学生必须掌握的基础知识。

第1章 逻辑函数

内容提要 本章重点讨论逻辑函数的基本概念、主要定律和常用的运算规则，在此基础上介绍两种逻辑函数的简化方法。其中，卡诺图简化法是重点内容，它是分析和设计逻辑电路的基础。本章最后还讨论了卡诺图的其他应用。

数字电路是处理数字信号的电路，它主要用于对数字信号进行存储、变换和运算。数字电路的基本单元是开关器件，或者是作为开关应用的各种电子器件。开关器件只有“接通”和“断开”两种状态，可采用逻辑变量（二值变量）来描述。1847年英国数学家乔治·布尔（George Boole）首先提出了描述客观事物逻辑关系的数学方法——布尔代数。1938年，克劳德·香农（Claude E. Shannon）将布尔代数用于设计电话继电器开关电路，因此，又称为开关代数。随着数字技术的发展，布尔代数已成为分析和设计数字逻辑电路的数学基础，故又称为逻辑代数，它是研究二值数字逻辑电路的一种数学工具。

1.1 数制与数制转换

按进位规则进行计数称为进位计数制，简称数制。在日常生活中最广泛使用的是十进制，其他还有十二进制（一打）、六十进制（时钟）等；在数字电路和计算机中广泛使用的是二进制、八进制和十六进制。因此，经常需要在两种不同数制之间进行转换，这就是数制转换。

1. 数的表示方法

数的表示方法有两种：位置计数法和按位权展开法。例如，对于十进制数 345，大家马上便读出“三百四十五”，这就是位置计数法。一个数码在十进制数中处在不同数位时，它所代表的数值不同，如十进制数 345，3 在百位上，4 在十位上，5 在个位上。不同数位（位置）上的数码所具有的十进制的数值称为位权值，所以，100、10、1 称为十进制数的位权值。显然，十进制数的各个数位的位权值是 10 的幂。345 按位权展开，即可表示为

$$(345)_{10}=3\times 10^2+4\times 10^1+5\times 10^0$$

式中，下角标 10 表示十进制。

一个有 n 位整数、 m 位小数的十进制数可以表示为

$$\begin{aligned}(N)_{10} &= a_{n-1} \cdots a_0 a_{-1} \cdots a_{-m} \\ &= a_{n-1} \times 10^{n-1} + \cdots + a_0 \times 10^0 + a_{-1} \times 10^{-1} + \cdots + a_{-m} \times 10^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times 10^i\end{aligned}\quad (1.1.1)$$

式中， a_i 表示 i 位数码，它可以是十进制数码 0~9 中的任意一个； 10^i 表示 i 位的位权值； n 和 m 为正整数。

在一种数制中采用的数码个数称为基数，所以，十进制数的基数为 10。

在二进制数中，只有 0 和 1 两个数码，所以，基数是 2，各个数位的位权值是 2 的幂。任意一个二进制数按位权展开可表示为

$$\begin{aligned}(N)_2 &= a_{n-1} \cdots a_0 a_{-1} \cdots a_{-m} \\ &= a_{n-1} \times 2^{n-1} + \cdots + a_0 \times 2^0 + a_{-1} \times 2^{-1} + \cdots + a_{-m} \times 2^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times 2^i\end{aligned}\tag{1.1.2}$$

式中， a_i 表示数码 0 或 1； 2^i 表示 i 位数码的位权值； n 和 m 为正整数。

在八进制中，有 8 个数码（0~7），所以基数是 8，各个数位的位权值是 8 的幂；在十六进制中，有 16 个数码（0~9，A~F），所以基数是 16，各个数位的位权值是 16 的幂。

2. 数制转换

（1）二进制数转换为十进制数

法则 将被转换的二进制数按权相加。

例 1.1.1 将二进制数 $(11011.101)_2$ 转换为十进制数。

解 $(11011.101)_2 = 1 \times 2^4 + 1 \times 2^3 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-3} = (27.625)_{10}$

上述法则可以推广应用到任意进制数至十进制数的转换。

例 1.1.2 将八进制数 $(345.67)_8$ 转换为十进制数。

解 $(345.67)_8 = 3 \times 8^2 + 4 \times 8^1 + 5 \times 8^0 + 6 \times 8^{-1} + 7 \times 8^{-2} = (229.859)_{10}$

（2）十进制数转换为二进制数

将十进制数转换为二进制数，需将十进制数的整数部分和小数部分分别进行转换，然后将它们合起来。设整数部分为 N ，小数部分为 M 。

① 整数转换法则

采用基数除法，即用基数 2 去除 N ，得到商 Q_1 和余数 a_0 ；然后继续用 2 去除 Q_1 ，得到商 Q_2 和余数 a_1 。如此继续下去直至商为 0，所得到的余数 $a_i \cdots a_1 a_0$ 便是相应的二进制数。

例 1.1.3 将 $(49)_{10}$ 转换为二进制数。

解 将 $(49)_{10}$ 连除以 2，直到商为 0，所得余数即为相应的二进制数。

2	49	余数	(a_i)	
2	24	1	a_0	—— 最低有效位 (LSB)
2	12	0	a_1	
2	6	0	a_2	
2	3	0	a_3	
2	1	1	a_4	
0	1	a_5		—— 最高有效位 (MSB)

所以， $(49)_{10} = (110001)_2$ 。