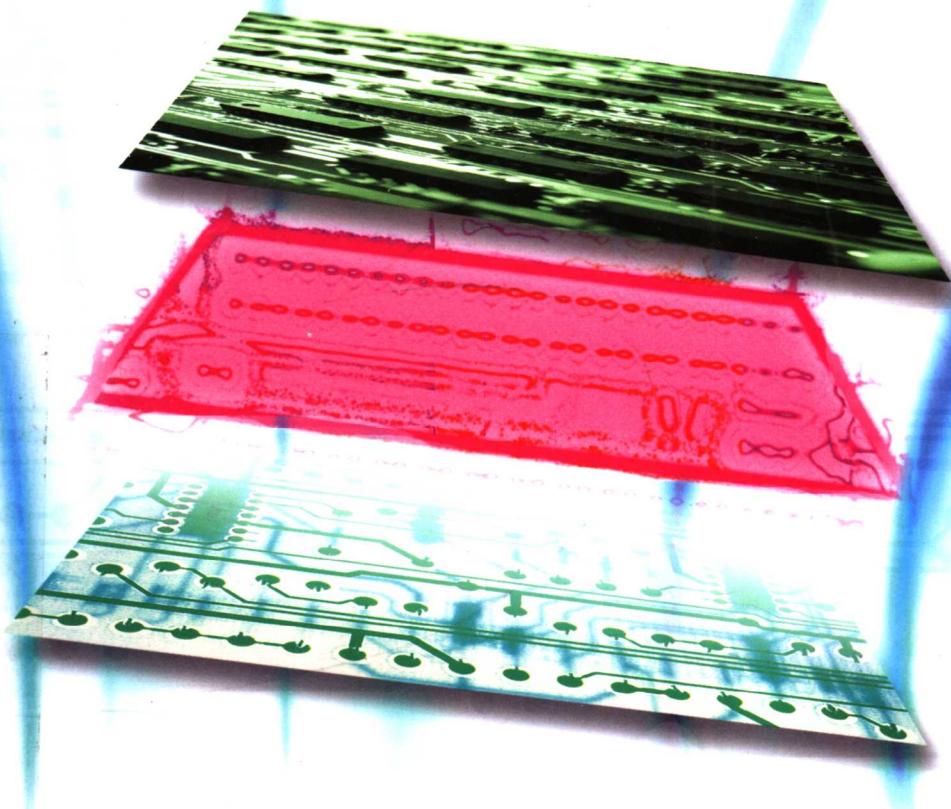


超大规模集成电路

——基础·设计·制造工艺

[日] 电子信息通信学会 组编
岩田 穆 角南英夫 著
彭 军 译



TN47/54

2008

超大规模集成电路

——基础·设计·制造工艺

〔日〕

电子信息通信学会 组编
岩田 穆 角南英夫 著
彭 军 译

科学出版社
北京

图字：01-2007-2509 号

内 容 简 介

本书共分为上下两篇,上篇为基础设计篇,主要介绍 VLSI 的特征及作用、VLSI 的设计、逻辑电路、逻辑 VLSI、半导体存储器、模拟 VLSI、VLSI 的设计法与构成法、VLSI 的实验等;下篇为制造工艺篇,主要介绍集成工艺、平板印刷、刻蚀、氧化、不纯物导入、绝缘膜堆积、电极与配线等。

本书内容丰富,条理清晰,实用性强,既可供超大规模集成电路研发和设计人员及半导体生产单位管理人员使用,也可作为各院校集成电路相关专业的本科生、研究生及教师的参考书。

图书在版编目(CIP)数据

超大规模集成电路:基础·设计·制造工艺/(日)电子信息通信学会组编;岩田 穆,角南英夫著;彭军译.—北京:科学出版社,2007

ISBN 978-7-03-020278-9

I. 超… II. ①电…②岩…③角…④彭… III. 超大规模集成电路
IV. TN47

中国版本图书馆 CIP 数据核字(2007)第 162131 号

责任编辑:杨 凯 崔炳哲 / 责任制作:魏 谦

责任印制:赵德静 / 封面设计:李 祥

北京东方科龙图文有限公司 制作

<http://www.okbook.com.cn>

科学出版社出版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

源海印刷责任有限公司 印刷

科学出版社发行 各地新华书店经销

*

2008 年 1 月第一 版 开本: B5(720×1000)

2008 年 1 月第一次印刷 印张: 20 3/4

印数: 1—4 000 字数: 373 000

定 价: 42.00 元

(如有印装质量问题,我社负责调换<长虹>)

原版丛书序

在刚刚过去的 20 世纪 90 年代,本学会飞跃性地拓展了相关学问及技术的宽度与深度,当时与“电子信息通信技术”几乎是同义词的“IT”成为了媒体追逐的热点,占据了新闻报纸的大量版面。

即使人们对于“IT 革命”的反应各不相同,但 IT 技术仍逐渐成为经济、行政、教育、文化、医疗、福利、环境等全社会基础设施领域的技术支持,而全球技术评价尺度也逐渐改变着世界文明结构和其在人们心中的分量,这是不容争辩的事实。

另外,日本政府认为与 IT 技术并列成为科学技术政策重点的纳米技术和生物技术也直接或间接地成为本学会的边缘学科。例如,对于工程技术来说,理论教育色彩较浓的量子力学如今已成为纳米技术和量子计算机研究开发中不可或缺的理论知识。

本学会基于技术与人类及社会之间如此密切的关系以及学术范围的广度,1999 年组织了教科书委员会,历时两年时间拟定了新的教科书系列的体系,以大专、本科生及研究生为对象,决定出版约 60 册涉及公共、基础、专业基础及应用等各阶段的教材。

本系列教材的特点是,不仅拓宽了读者的视野,还将重点放在了可视性的说明,以便帮助读者加深理解。但是,被动的阅读方式很难让读者理解并利用所学内容。而所谓的“掌握”,是以自己的理论来构筑研究对象。因此,希望将来从事研究开发工作的学生务必以积极的阅读方式面对学习。

如果有人问,IT 社会给人类带来的普遍的价值是什么,那就是在安全的社会中人们享受到更广阔的自由。

哲学家黑格尔在一次关于历史的讲座中谈到:“所谓世界史,就是人类对于自由意识的进步,……我们必须认识自由意识进步的必然性。”“自由”包含提高便利性、扩大自己决定及选择的范围等各种各样的含义。基于电子信息通信技术的自由扩大,也存在引起各种矛盾、摩擦等事实,但是目前这样负面影响逐渐变得很小,我们应该超越黑格尔的时代性、地域性的限制,把目标指向提高人类的幸福感,扩大自由上。

本教材系列的诸位执笔者希望,学生以实现上述梦想为目的来学习本教材,不久的将来充分发挥自己的才能。

另外,1980 年开始出版发行的电子信息通信学会大学系列教材,也秉承了现

代价值观,希望读者和本教材系列结合阅读。

最后,谨向在出版发行本教材系列的过程中给予诸多帮助的各位深表感谢。

电子信息通信学会 教材委员会
委员长 迁井重男

前 言 一

以 1948 年发明的晶体管为起源的超大规模集成(VLSI; very large scale integrated)电路最初用于 1970 年面世的微处理器和存储器, 经过 50 年的历史, 到了 21 世纪的今天它仍然在飞速发展。硅芯片上集成的晶体管及布线的最小尺寸已经微细化到 100nm 以下, 集成规模达到 10 亿个, 工作速度高达 3GHz, 而且敏感器件的集成化、基于新原理的存储器件的研究也在进行中, 在功能方面的进步更值得期待。VLSI 已经应用于信息、通信、家电、生产、医疗等领域, 在未来全球性的信息化社会中它更是不可缺少的器件。

为了采用微细化的纳米技术使器件及布线的最小尺寸逐渐达到 90nm、65nm、45nm, 必须发展能够与新的电路、系统结构以及庞大的集成规模相适应的设计技术。正在开拓 10GHz 以上的超高速工作电路、 $1\mu\text{W}$ 的超低功耗、0.5V 的超低工作电压的新的领域。伴随着微细化和大规模化, 必须开发考虑到器件的偏差以及特性变动的设计技术。另外, 在模拟和数字混载(AD)的 VLSI 中, 正在着力于开发用数字电路补偿模拟电路精度等数字与模拟的整合技术。

面对这种发展趋势, 本书从设计的角度出发, 从基础到尖端系统地介绍 VLSI, 可以使大学本科生和研究生能够综合地加深对数字电路和模拟电路的理解。但是由于篇幅有限, 有些部分的叙述不够充分, 更深入的理解也许还需要进一步查阅有关文献或专著。另外, 关于 VLSI 器件及制造工艺部分的内容将安排在本书的下篇“制造工艺”中进行讲解, 供参考学习。

上篇作者 岩田 穆
2006 年 8 月

前 言 二

20世纪40年代后期,第二次世界大战结束不久,贝尔研究所的W. Shockley(肖克莱)、J. Bardeen(巴顿)、W. Brattain(布拉顿)发明了锗(Ge)晶体管。晶体管“transistor”是“transfer resistor”的简称,它不仅是一种新发明的电子器件,而且在半导体中“电子-空穴”概念的建立等方面,也具有极其重要的学术价值。

最初的锗晶体管是由具有负电荷的电子和具有正电荷的空穴共同动作的双极型器件。其实由电场控制电子的电流控制装置(Method and apparatus for controlling electric currents)早在20年代后期就已经申请了专利,与双极型器件相对应,它被称为单极型器件。这种“电流控制装置”由于当时没有发现合适的制造材料因而长期被人们忘记。以重新认识W. Shockley等人发明的晶体管为契机,人们才对场效应晶体管(FET; field effect transistor)进行了广泛、深入的研究和开发。这种晶体管一般被称为金属-氧化物-半导体(MOS; metal-oxide-semiconductor)。

这种晶体管是栅极金属-绝缘膜(SiO_2)-半导体的叠层结构。尽管结构简单,人们还是对它的功能寄予了很大的期待。但是它的特性特别分散,稍微触摸还会造成静电击穿,而且特性随时间的变化非常严重,这些重大的缺陷使得MOS器件迟迟无法实现实用化。不久,人们发现其特性的劣化是由 SiO_2 膜中的Na等碱金属引起的,随着磷吸收等技术的开发,终于在20世纪60年代实现了器件的实用化。其后又相继开发出了局部氧化膜隔离、硅栅、离子注入等能够实现微细晶体管的技术,从而建立起当今集成电路(LSI¹⁾)蓬勃发展的基础。

MOS晶体管具有一种奇特的性质,即其性能与尺寸呈反比关系,尺寸越小性能越高。构成集成电路的晶体管的尺寸在20世纪70年代初期大约是 $10\mu\text{m}$,到了2000年缩小到 $1/100$,即 100nm 。晶体管体积变小,芯片上集成的晶体管数量相应增加,功能也扩大了。结果就是,在这30年间存储器的规模扩大了百万倍,处理器的处理能力也提高了百万倍。性能随着器件微细化而提高所呈现出的“比例缩小

1) LSI是比集成电路(IC:integrated circuit)和中规模集成(MSI:medium scale integration)规模更大的large scale integration的简称,现在大多称为large scale integrated circuit。规模更大的叫做VLSI(very LSI)和ULSI(ultra LSI)。本书书名中的“VLSI”包含上述所有的电路,也包含目前以及将来集成电路的整体。

法则”,在未来相当长的时期内仍将理论性地支撑着微小技术的开发。

由于 LSI 在电子学领域的重要作用,其市场不断地扩大,使许多厂家参与其中,造成供需之间的失衡。在 20 世纪的后 30 年间,世界半导体市场的繁荣景象出现过反复,但是到了 21 世纪日本的产值就已经超过了 20 兆日元(1 兆 = 10^4 亿)。这期间,半导体成了所谓的“产业之米”,确立并巩固了其在整个电子产业界的地位。现在已经起到支撑所有电子学的作用,成为“无处不在的产品”。它不仅应用于飞机、汽车,还包括机器人、医疗、超微机械等领域,其应用领域今后还将会继续扩大。

半导体市场中,硅 LSI 占有压倒性的份额。本书将介绍制造这种 LSI 的基本工艺。本书的读者对象是从事 LSI 研究开发的年轻工程师,以及各院校相关专业的本科生和研究生。关于单项工艺,在许多参考书中已经有详细的介绍,本书则是以 LSI 工艺中关联的课题为重点。

下篇作者 角南英夫
2006 年 7 月

目 录

上篇 基础与设计

第 1 章 VLSI 的特征及任务	2
1.1 VLSI 的概念与基本技术	2
1.1.1 VLSI 的基本技术与发明	2
1.1.2 学科体系	3
1.2 VLSI 的种类	4
1.2.1 按功能分类	4
1.2.2 按器件分类	6
1.3 半导体技术路线图	7
1.4 对系统的影响	7
1.4.1 计算机系统	8
1.4.2 通信网络系统	9
1.4.3 数字家电系统	9
第 2 章 VLSI 的器件	11
2.1 VLSI 的构成要素	11
2.2 MOS 晶体管	11
2.2.1 MOS 的基本构造	11
2.2.2 MOS 的工作原理与工作区域	13
2.2.3 MOS 的电流电压特性	13
2.2.4 MOS 的器件模型	14
2.2.5 MOS 的等效电路模型	17
2.3 二极管	18
2.4 电 阻	19
2.5 电 容	20
2.6 电 感	22

2.7 器件隔离	22
2.8 布 线	23
2.8.1 多层布线	23
2.8.2 布线电容	24
2.9 VLSI 技术的比例缩小法则	25
第 3 章 逻辑电路	27
3.1 CMOS 逻辑电路	27
3.1.1 倒相器	27
3.1.2 NAND 门	29
3.1.3 NOR 门	29
3.1.4 传输门	30
3.1.5 选择器	31
3.1.6 异或门	32
3.1.7 CMOS 复合门	33
3.1.8 时钟 CMOS 逻辑电路	33
3.1.9 动态 CMOS 逻辑电路	34
3.1.10 电流型逻辑电路	35
3.2 CMOS 逻辑电路的工作速度	35
3.2.1 门延迟时间	35
3.2.2 布线的延迟时间	36
3.3 CMOS 逻辑电路的功率消耗	38
3.3.1 CMOS 逻辑电路消耗功率的因素	38
3.3.2 CMOS-VLSI 的功率消耗	39
3.4 控制电路	41
3.4.1 寄存器	41
3.4.2 同步系统	41
3.4.3 计数器	44
第 4 章 逻辑 VLSI	46
4.1 数字运算电路	46
4.1.1 加法运算	46
4.1.2 减法电路	48
4.1.3 乘法运算	48
4.2 时钟的发生与分配	50

4.2.1 时钟的发生	50
4.2.2 时钟的分配	51
4.3 控制方式	52
4.3.1 硬件方式	52
4.3.2 程序控制	52
4.3.3 流水线控制	52
4.3.4 接口电路	53
4.4 系统结构级的低功耗技术	55
4.5 微处理器	56
4.5.1 系统结构	56
4.5.2 MPU 的开发例子	60
4.5.3 数字信号处理器	61
4.6 专用 VLSI	62
4.6.1 图像处理 VLSI	62
4.6.2 通信 VLSI	63
第 5 章 半导体存储器	65
5.1 存储器的种类和基本结构	65
5.2 SRAM	67
5.3 DRAM	69
5.4 掩膜 ROM	72
5.5 浮置栅存储器	73
5.5.1 可编程 ROM	73
5.5.2 快闪存储器	74
5.6 强电介质存储器	75
5.7 存储器混载 VLSI	77
第 6 章 模拟 VLSI	78
6.1 基本的 CMOS 模拟电路	78
6.2 运算放大器	82
6.2.1 单输出运算放大器	82
6.2.2 全差动运算放大器	84
6.3 比较器	85
6.3.1 基本功能	85
6.3.2 倒相斩波型比较器	86

6.3.3 锁存器型比较器	86
6.4 模拟开关	86
6.5 A/D、D/A 转换的基本动作	87
6.6 D/A 转换器	88
6.6.1 电容阵列 D/A 转换器	88
6.6.2 电阻串 D/A 转换器	88
6.6.3 电流加法 D/A 转换器	90
6.7 A/D 转换器	90
6.7.1 采样保持电路	90
6.7.2 逐次逼近型 A/D 转换器	91
6.7.3 并行比较型 A/D 转换器	91
6.7.4 串并联 A/D 转换器	92
6.7.5 流水线 A/D 转换器	93
6.7.6 超采样 $\Delta\Sigma$ A/D 转换器	94
6.7.7 开发例子及系统应用	96
6.8 模拟滤波器	97
6.8.1 连续时间滤波器	97
6.8.2 开关电容滤波器	99
第 7 章 无线通信电路	103
7.1 无线通信电路	103
7.1.1 无线通信方式	103
7.1.2 无线电路的结构框图	103
7.1.3 低噪声放大器	106
7.1.4 混频器	106
7.1.5 中频电路	108
7.2 压控振荡电路	109
7.2.1 LC 型 VCO	109
7.2.2 环形振荡器型 VCO	111
7.3 锁相环	111
7.3.1 锁相环概要及应用	111
7.3.2 锁相环的结构	112
7.3.3 锁相环的电路要素	113
7.3.4 锁相环的特性	113
7.4 延迟锁定环路	114

7.5 RF 电路混载系统 VLSI 的开发实例	115
第 8 章 VLSI 的设计方法及构成方法	117
8.1 VLSI 设计方法与开发过程	117
8.1.1 系统设计(工作级描述)	122
8.1.2 功能设计(RTL 描述)	122
8.1.3 逻辑设计(门级描述)	122
8.1.4 功能/逻辑验证	123
8.1.5 电路设计	124
8.1.6 版图设计	125
8.1.7 考虑元器件偏差时的设计	126
8.1.8 AD 混载 LSI 中的交调失真噪声	126
8.2 VLSI 的设计方式	128
8.2.1 全定制方式	129
8.2.2 单元基方式	129
8.2.3 门阵列方式	129
8.2.4 现场可编程门阵列	130
8.2.5 系统实现方法的比较	131
第 9 章 VLSI 的测试	132
9.1 测试的目的	132
9.2 测试的种类	132
9.2.1 DC 测试	132
9.2.2 AC 测试	133
9.2.3 功能测试	134
9.3 研究·开发阶段的测试(评价)	134
9.4 批量生产中的分选测试	134
9.5 测试设备	135
9.5.1 逻辑 VLSI 测试设备	135
9.5.2 电子束测试设备	136
9.6 测试简易化技术	137
9.6.1 扫描通道	137
9.6.2 电平敏感扫描方案	137
9.6.3 边界扫描	138
9.6.4 内建自测试	138
引用·参考文献	140

下篇 制造工艺

第 10 章 LSI 的制造工艺及其课题	146
10.1 集成电路的大规模化	146
10.1.1 高度集成化的趋势	147
10.1.2 微细加工	147
10.2 成品率与可靠性	148
10.2.1 成品率与通过量	148
10.2.2 防止缺陷的产生	150
10.2.3 缺陷的补救	150
10.2.4 可靠性	151
10.2.5 软差错	151
10.3 存储器面临的课题	152
10.3.1 DRAM 的课题	153
10.3.2 快闪存储器的课题	155
10.4 微处理器的课题	156
10.4.1 芯片功能的提高	156
10.4.2 工作频率的提高	157
10.4.3 亚阈电流的抑制	159
10.5 MOS 晶体管的课题	159
10.5.1 晶体管的比例缩小法则	159
10.5.2 布线的比例缩小法则	162
10.6 未来的 LSI	163
第 11 章 集成化工艺	165
11.1 集成化工艺模块	165
11.2 基本的集成化工艺	169
11.3 衬底结构	171
11.3.1 晶片结构	171
11.3.2 SOI 衬底	172
11.4 器件隔离结构	173

11.4.1 LOCOS 法	173
11.4.2 沟槽隔离	174
11.5 晶体管的结构	175
11.5.1 源极-漏极结构	175
11.5.2 栅极结构	176
11.5.3 应变晶体管	177
11.6 存储器单元的结构	178
11.6.1 DRAM 单元	179
11.6.2 SRAM 单元	179
11.6.3 快闪 EEPROM 单元	180
11.6.4 FeRAM	182
11.6.5 其他存储器单元	182
11.7 逻辑门	183
11.8 多层布线	184
11.9 集成化综合技术	185
11.9.1 MOS 集成电路	185
11.9.2 BiCMOS 集成电路	185
11.9.3 双极集成电路	185
11.10 集成化工艺面临的课题以及对应措施	186
11.10.1 器件特性	186
11.10.2 微细加工	187
11.10.3 自对准技术	188
11.10.4 无边界布线	190
11.10.5 平坦化	190
11.11 集成化工艺的未来	191
第 12 章 平版印刷术	194
12.1 平版印刷术概要	194
12.1.1 光刻蚀工艺	194
12.1.2 曝光装置的种类	195
12.1.3 腐蚀	196
12.2 曝光方式	197
12.2.1 光曝光方式的发展	197
12.2.2 超分辨技术	199
12.2.3 接近效应修正	200

12.2.4 液浸曝光	201
12.2.5 电子束曝光	202
12.2.6 X射线曝光	203
12.2.7 EUV(X射线缩小投影法)	203
12.2.8 离子束法	204
12.2.9 掩模重合	204
12.3 光刻胶	204
12.3.1 光刻胶的特性	205
12.3.2 负型光刻胶	207
12.3.3 正型光刻胶	207
12.3.4 电子束光刻胶	208
12.3.5 X射线光刻胶	209
12.3.6 远紫外线(DeepUV)光刻胶	209
12.3.7 离子束用光刻胶	209
12.3.8 无机光刻胶材料	210
12.3.9 化学放大型光刻胶	210
12.3.10 多层光刻胶与甲硅烷基化工艺	211
12.3.11 防反射膜	213
第13章 腐蚀	214
13.1 腐蚀概要	214
13.2 湿法腐蚀	214
13.3 干法刻蚀	215
13.3.1 刻蚀的原理	216
13.3.2 刻蚀机理	219
13.3.3 反应过程	220
13.4 干法刻蚀设备	222
13.4.1 圆筒型等离子体刻蚀	222
13.4.2 微波等离子体刻蚀	223
13.4.3 反应性离子刻蚀	223
13.4.4 低温刻蚀	225
13.5 反应气体	226
13.5.1 各种材料的刻蚀气体	226
13.5.2 反应气体的设计	227
13.6 干法刻蚀中的问题	230

13.6.1 选择性	230
13.6.2 加工形状的控制	231
13.6.3 光刻胶的影响	232
13.6.4 高深宽比加工	232
13.6.5 除去有害杂质	233
13.6.6 损伤	233
13.7 未来的干法刻蚀技术	234
第 14 章 氧 化	235
14.1 硅氧化法	235
14.1.1 氧化炉	235
14.1.2 氧化数据	236
14.2 硅氧化膜的生长规律	236
14.2.1 Deal-Grove 模型	236
14.2.2 Mott-Cabrera 模型	238
14.3 薄氧化膜的形成	239
14.4 Si-SiO ₂ 界面状态	240
14.4.1 Si-SiO ₂ 界面模型	240
14.4.2 Si-SiO ₂ 界面状态的观察	241
14.5 杂质浓度对氧化的影响	242
14.5.1 多晶硅的氧化·面方位依赖性	242
14.5.2 杂质增强氧化	242
14.6 杂质偏析	243
14.7 直接氮化膜	244
14.8 其他课题	245
第 15 章 掺 杂	246
15.1 掺杂方法	246
15.2 杂质扩散的原理	248
15.2.1 扩散的原理	248
15.2.2 增速、减速扩散	250
15.3 离子注入的原理	251
15.3.1 基本原理	251
15.3.2 LSS 理论	253
15.3.3 沟道渗透	255