

直接数字频率合成

Direct Digital Frequency Synthesis

白居宪



西安交通大学出版社
XI'AN JIAOTONG UNIVERSITY PRESS

TN74/5

2007

直接数字频率合成

Direct Digital Frequency Synthesis

白居宪

北方工业大学图书馆



C00038558



西安交通大学出版社

内 容 简 介

全书共6章,比较全面、深入地讨论了DDS的理论与应用。主要包括:DDS的基本概念、相位累加器、正弦查表、D/A变换器的噪声分析;拟周期脉冲删除;级数展开、连分式展开;DDS相位噪声和杂散产生的机理及其降低;DDS与PLL的组合;分数- N 频率合成器原理;低噪声微波频率合成器的设计原理;新的DDS结构等。

本书的特点是:内容新,反映了现在的研究和发展水平;抓住问题的主要方面,把理论与应用结合在一起;可供无线电通信领域中的研究者和工程技术人员学习参考,也可作为工作在其他领域中的有关人员学习参考。

图书在版编目(CIP)数据

直接数字频率合成/白居宪编著. —西安:西安交通大学出版社,2007.7
ISBN 978-7-5605-2490-0

I. 直… II. 白… III. 数字技术:频率合成技术—研究
IV. TN911.72 TN74

中国版本图书馆CIP数据核字(2007)第101855号

书 名:直接数字频率合成
编 著:白居宪
出版发行:西安交通大学出版社
地 址:西安市兴庆南路10号(邮编:710049)
电 话:(029)82668357 82667874(发行部)
(029)82668315 82669096(总编办)
印 刷:西安东江印务有限公司
字 数:220千字
开 本:727mm×960mm 1/16
印 张:12.125
版 次:2007年7月第1版 2007年7月第1次印刷
书 号:ISBN 978-7-5605-2490-0/TN·96
定 价:25.00元

版权所有 侵权必究

序 言

锁相环(PLL)频率合成和直接数字频率合成(DDS,或者 DDFS)是现在产生频率源的两种主要技术;PLL 已经相当地成熟,书籍也比较多,而有关 DDS 的书籍还很少。就这样,我决定编写这本 DDS 的书,希望能给读者提供一个比较集中的学习参考资料。

相对于 PLL 而言,DDS 产生的时间比较晚,它的奠基人是 J. Tierney, C. M. Rader 和 B. Gold。这个思想是他们在 1971 年发表的一篇论文中提出的。从 1971 到现在的 30 多年间,DDS 已经从一个工程新事物逐渐地发展成为一个重要的设计工具。研究者都认为,这种技术是产生频率的理想方法,是频率合成的第三代方案。它具有快速转换速度、极好的温度和老化稳定性、转换频率保持恒定相位的能力,以及小型和可靠等优点。这些性能用 PLL 技术是很难实现的。随着 VLSI 技术的发展与进步,现在,在一块芯片上就能集成全部的 DDS 部件。这在无线电通信领域,尤其在雷达、航空航天和移动通信中都已显示了其巨大的优越性,并得到了广泛的应用。当然,还有许多问题尚未很好地解决,其中最突出,也是最重要的问题就是相位噪声和杂散。它的主要起因是相位截断。

DDS 因其数字化处理,所以分析方法与 PLL 完全不同。就其基本原理来讲并不复杂,但是真要精确地分析 DDS 相位噪声和杂散的产生原因还是不太容易的,因为它不仅与器件的位数有关,而且与器件的制

造工艺有关;如何降低它们的影响那就更困难了。本书就这些问题根据有关资料比较全面、深入地讨论了分析 DDS 所用的数学基础、许多常用的结论性公式的来龙去脉、相位噪声和杂散产生的机理及其降低的方法和措施以及新的 DDS 结构,等等。这本书完全可以满足读者在学习、科研工作中对 DDS 从理论到设计实践的需求,并为进一步深入研究打下良好的基础。

本书每章的主要参考文献都列在书后,特别值得提到的是 V. F. Kroupa 教授。V. F. Kroupa 教授是研究 PLL 和 DDS 的最著名的权威专家之一,发表过许多文章,读者应该注意他的文章和研究动向。

我校吴寿煌教授在审稿中提出许多有益的建议,以及我校出版社的大力支持,才使此书能够顺利地出版,在此表示衷心的感谢!

最后,还需诚恳地指出,限于编者的学识水平,不妥和错误之处在所难免,希望广大读者予以批评指正。

作 者

2007 年 7 月于西安交通大学

目 录

序言

第 1 章 直接数字频率合成原理

1.1 DDS 的基本概念	(2)
1.2 相位累加器	(6)
1.3 正弦查表	(9)
1.4 D/A 变换器	(16)
1.4.1 数字编码	(16)
1.4.2 输出波形	(23)
1.5 具有调制能力的 DDS 系统	(24)
1.6 逼近频率合成	(28)

第 2 章 DDS 中的相位和杂散噪声

2.1 引言	(33)
2.2 矩形波输出	(34)
2.2.1 拟周期脉冲删除	(34)
2.2.2 基于修正的恩格尔级数展开的系统	(38)
2.2.3 基于连分式展开的系统	(41)
2.2.4 基于展开组合的系统	(43)
2.2.5 杂散信号	(45)
2.3 正弦波输出	(49)
2.3.1 量化输出正弦波的傅里叶分析	(49)
2.3.2 相位截断正弦波的频谱分析	(50)
2.3.3 正弦字的截断	(56)
2.3.4 背景杂散信号电平的估计	(57)
2.3.5 W 和 S 之间的关系	(59)
2.4 D/A 变换器的噪声分析	(60)
2.4.1 量化引起的信噪比	(60)
2.4.2 D/A 变换器引起的非线性杂散信号	(62)
2.4.3 突发性尖脉冲	(64)
2.5 脉冲速率频率合成器的频谱	(68)

第3章 DDS 中相位噪声和杂散信号的降低

3.1 DDS 的噪声特性	(72)
3.1.1 不同电路的噪声特性	(73)
3.1.2 DDS 的相位噪声	(76)
3.2 DDS 中接近载波的噪声	(78)
3.2.1 DDS 输出噪声的计算	(78)
3.2.2 接近载波噪声的理论基础	(80)
3.2.3 杂散频谱的估计	(82)
3.2.4 实验结果及讨论	(83)
3.3 输出滤波器	(87)
3.4 改进 DDS 电路的设计	(88)
3.4.1 降低 ROM 的容量	(88)
3.4.2 降低突发性尖脉冲的方法	(92)
3.5 DDS 频谱性能的改进	(94)
3.6 DDS 与 PLL 的组合	(98)
3.6.1 DDS 与 PLL 组合合成器	(98)
3.6.2 十进制 DDS 的设计	(101)

第4章 分数- N 频率合成器原理

4.1 FNPLL 环路	(108)
4.1.1 FNPLL 环路的组成	(108)
4.1.2 FNPLL 环路的工作原理	(109)
4.2 FNPLL 环路简化频率合成	(112)
4.3 使用 FNPLL 环路的频率合成器	(115)
4.4 DDS 控制吞脉冲分数- N 频率合成原理	(118)
4.5 DDS 控制吞脉冲分数- N 环路的杂散相位调制	(121)
4.6 双模式分频器	(126)
4.7 多级调制分数分频器	(128)
4.7.1 分数分频的新方法	(129)
4.7.2 具有 $\Sigma-\Delta$ 结构的分数- N 频率合成中的杂散信号	(135)
4.7.3 分数分频器的实现	(135)

第5章 低噪声微波频率合成器的设计原理

5.1 微波环路的基本框图	(139)
---------------------	-------

5.2	微波环路中的加性噪声	(142)
5.3	用环路滤波器改善输出噪声	(144)
5.4	微波频率合成举例	(146)
5.4.1	超低噪声微波频率合成器	(146)
5.4.2	雷达和通信系统中的低噪声频率合成器	(149)

第 6 章 新的 DDS 结构

6.1	混合 DDS	(153)
6.1.1	混合 DDS 结构	(153)
6.1.2	800MHz 混合 DDS	(157)
6.2	DDS 后接重复分频和混频器	(159)
6.2.1	总的要求	(159)
6.2.2	5100 结构作为偏移合成器	(160)
6.2.3	混频和分频链的前后端	(163)
6.3	综合技术结构	(166)
6.4	IIR 滤波方法	(167)
6.4.1	IIR 谐振器	(167)
6.4.2	用 TMS320C30 产生正弦波	(168)
6.5	复位方法	(169)
6.5.1	无稳定性控制的 IIR 滤波器	(169)
6.5.2	有稳定性控制的 IIR 滤波器	(169)
6.5.3	有稳定性控制和小 τ_D 值的 IIR 滤波器	(170)
6.5.4	DCSW 方法	(170)
6.5.5	IIR-ALT 方法	(171)
6.6	实现与试验结果	(171)
6.6.1	数值输出	(172)
6.6.2	模拟输出	(174)

附录

附录 A:	拉普拉斯变换	(176)
附录 B:	z 变换	(177)
附录 C:	DDS 输出的傅里叶变换	(178)
附录 D:	正交调制器相位误差的数字相位预矫正	(180)

参考文献

第 1 章

直接数字频率合成原理

直接数字频率合成就是通常所说的 DDS 或者 DDFS (Direct Digital Frequency Synthesis)。这个思想的奠基人是 J. Tierney, C. M. Rader 和 B. Gold, 是他们在 1971 年发表的论文《A Digital Frequency Synthesizer》中提出的。从 1971 年到现在的 30 多年中, DDS 已从一个工程新事物逐渐地发展成为一个重要的设计工具。就合成技术而言, DDS 完全不同于大家所熟悉的直接式和间接式(PLL)频率合成。因为它是数字处理的, 所以几乎与大规模集成电路(LSI)同时出现, 而且已经显示出它的优越性。DDS 的主要优点是它的输出频率、相位和幅度能够在数字处理器的控制下精确而快速地变换。其他固有的特征, 包括极微小的频率调谐和相位分辨率能力, 以及在两个频率之间的“跳跃”能力。这些特征在高端技术和军事技术, 如雷达等, 以及通信系统中已成为普遍的应用技术。但因价格昂贵, 耗电量大, 难以实现, 且需要一个单独的高速 D/A 变换器。现在, 人们改进了集成电路(IC)技术, 这已不再是一个困难问题。因为信号是数字形式的, 通过使用数字信号处理(DSP)方法, 对 DDS 进行编程很容易实现不同的调制能力(调制形式)、合适的信道带宽、跳频和数据速率。

DDS 的灵活性使它成为软件无线电理想的信号发生器, 而且用来处理信号的数字电路不会因为热飘移、老化和元件的变化而受影响。数字功能块的实现使它达到系统高度集成化成为可能。IC 制造技术的最新进展, 特别是 CMOS, 把先进的 DSP 算法和结构结合起来, 给作为调制器、解调器、本机振荡器、可编程时钟发

生器和线性调频发生器的复杂通信和信号处理子系统已提供了可用的单片 DDS。DDS 满足了各种各样的应用,包括电报调制解调器、测量设备、任意的波形发生器、蜂窝式基站和无线本地环路基站,等等。

研究人员认为,这种频率合成技术是产生频率的理想方法,它将成为频率合成器的第三代方案。现在,在一块芯片上就能集成全部主要的 DDS 部件。当然,还有许多问题尚待进一步解决,如频率纯度,特别是相位截断噪声等,今后将进行详细的讨论。

1.1 DDS 的基本概念

DDS 是根据正弦函数的产生,从相位出发,由不同的相位给出不同的电压幅度,即相位-正弦幅度变换,最后滤波,平滑输出所需要的频率。为了更好地理解 DDS,有必要简单地回顾正弦函数的产生,在此基础上建立 DDS 的基本概念。

图 1.1 表示了半径 R 长度为 1 的单位圆。 R 以原点为中心旋转与 x 轴的正方向形成夹角 $\theta(t)$,即相位角。设 R 在 y 轴上的投影为 S 。当 R 的端点连续不断地绕圆旋转时, S 将取 $+1 \sim -1$ 之间的任何值,而 $\theta(t)$ 则从 $0^\circ \sim 360^\circ$ 变化。

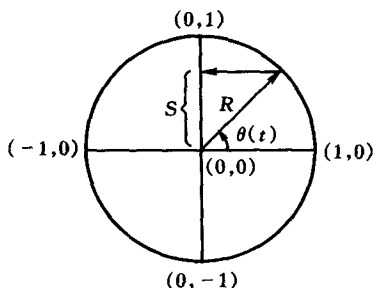


图 1.1 单位圆表示的正弦函数 $S = R\sin\theta(t)$

S 的长度就是正弦函数的幅度,也就是 $S = R\sin\theta(t)$,如图 1.2 (a) 所示。如果 R 的端点不是连续不断地绕圆旋转,而是以等步长的相位增量阶跃式旋转,比如 8 步旋转一周(360°),那么 S 值将形成阶梯式的近似正弦函数,如图 1.2 (b) 所示。当相位增量减小,步长数目增加时,阶梯式正弦波就接近实际的正弦函数。图 1.2 (c) 表示了一个 64 步长的近似正弦函数。

从这个简单的讨论可以看出,通过改变相位增量的步长大小,就可以改变绕

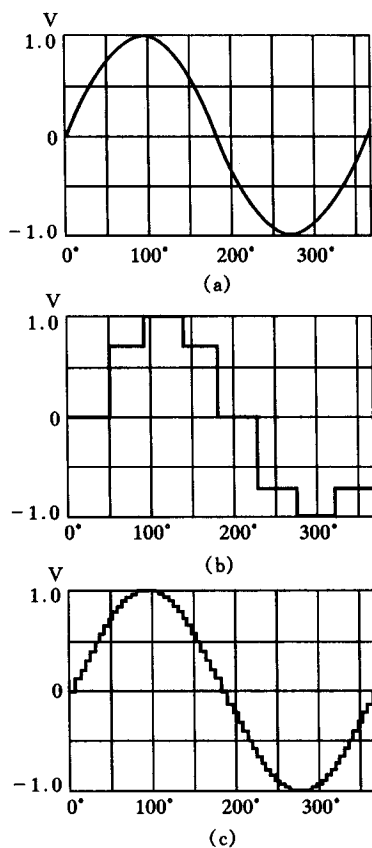


图 1.2 (a) 实际正弦波; (b) 8 步长阶梯正弦波;
(c) 64 步长接近实际的近似正弦波

圆旋转的步长数目,从而产生变换的方法。步长越小(意味着时钟频率越高),旋转一周就越快,因此近似正弦波的频率就越高。相反,当步长增加时,频率就下降,最后变成方波输出。

典型的 DDS 原理方框图如图 1.3 所示。它包括如下基本的部件:相位累加器;相位-幅度变换器,即正弦查表 ROM;D/A 变换器;低通滤波器。

相位累加器类似于一个简单的计数器,它是由 L 位存储数字相位增量字的频率寄存器、后接 L 位全加器(通常为多级级联 4 位全加器)和相位寄存器组成,后者常常是合并在一起的。数字输入相位增量字进入频率寄存器后,在每个参考时钟周期或者脉冲期间,表示相位增量的数值就加到容量正比于输出信号相位的数字累加器中。在同样的时间内,累加器的值传递给正弦查表 ROM,然后 ROM 输出给

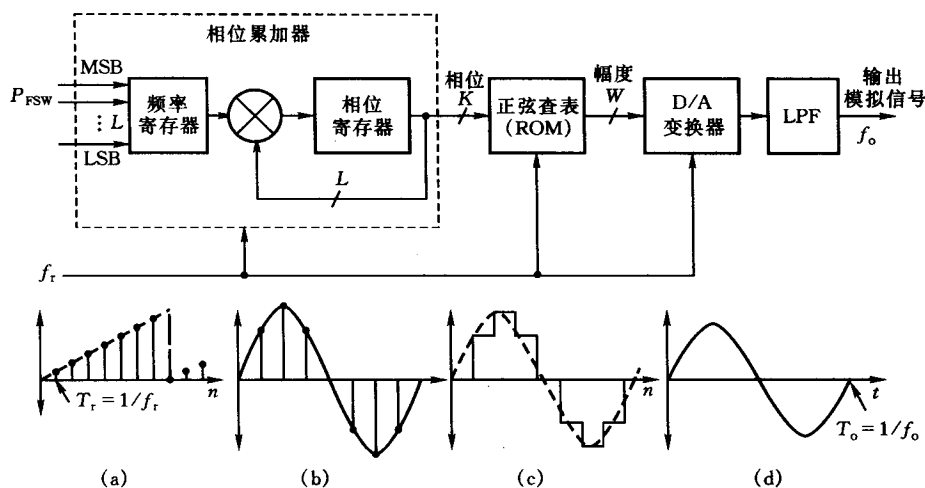


图 1.3 典型 DDS 的原理框图

(a) 相位累加器的输出; (b) 相位-幅度变换器的输出;

(c) D/A 变换器的输出; (d) 滤波器的输出

D/A 变换器。D/A 变换器产生一系列的表示以时间脉冲速率抽样的电压阶跃,最后经低通滤波器平滑输出。当相位累加器由于重复相加而溢出时,它的最高有效位 (MSB) 就从 1 变到 0,又开始一个新的输出周期。只要检测到 MSB 有输出,DDS 就产生一个改变符号的方波,改变的符号与抽样正弦波零交叉时的符号相一致。因为方波只在参考时钟周期时改变符号,所以它的相位一般相对于被产生信号的理想相位要延迟一个变化量,相位延迟正比于累加器溢出后剩余的数值。相位增量字表示在每个参考时钟周期加到前次值的相位角步长所产生的线性增加的数字值。对于 L 位相位累加器,使用模- 2^L 溢出的性质,那么,在 2^L 个参考时钟周期之后,累加器中存储的余数就为零。

下面建立 DDS 输出频率与其他一些参数之间的基本关系。根据图 1.3 有:

f_r ——参考时钟频率, $T_r = 1/f_r$;

f_o ——输出频率, $T_o = 1/f_o$;

P_{FSW} ——相位增量字(非定值),由二进制码表示的频率建立字(FSW)确定。

设累加器的长度是 L 位,也就是频率建立字的长度。通常,不可能使用全部的 L 位作为存储相位信息来控制 ROM 产生一整周正弦波的输出,比如说使用 W 位 (L 位中的最高的 W 位, $W < L$, 即相位截断)。换句话说,就是用 L 位频率建立字来控制模- 2^W 运算器。

显然, 2^W 相当于 $360^\circ (2\pi \text{ rad})$, 而 W 位中的 MSB 相当于 $180^\circ (\pi \text{ rad})$, 第一个

MSB 确定符号是正还是负,下一个 MSB 决定正弦幅度是增加还是减少。 W 位中的 LSB (最低有效位) 相当于 $360^\circ/2^W (2\pi/2^W \text{ rad})$ 。

同样, L 位中的 LSB 相当于 $2\pi/2^L \text{ rad}$ 。这个 $2\pi/2^L \text{ rad}$ 就是最小的相位增量。注意,相位增量字并不是相位。显然,FSW 对应的相位增量是 $P_{\text{FSW}} \times (2\pi/2^L) \text{ rad}$,也就是 LSB 的相位值。这样,完成一整周的正弦波输出需要经过 $2\pi/(P_{\text{FSW}} \times (2\pi/2^L))$ 个参考时钟周期,即 $2^L/P_{\text{FSW}}$ 个周期。因此,可以得到输出频率的周期为

$$T_o = \frac{2^L T_r}{P_{\text{FSW}}} \quad (1-1)$$

或者

$$f_o = \frac{P_{\text{FSW}}}{2^L T_r} = \frac{P_{\text{FSW}} f_r}{2^L}, P_{\text{FSW}} \leq 2^{L-1} \quad (1-2)$$

注意:方程(1-2)要受抽样定理的约束;另外,相位增量表明的是相位变化的速率,它既不是相位也不是频率,而且与 L 无关。

如果方程(1-2)中 P_{FSW} 可以用某个 2 的整数幂除,那么 $P_{\text{FSW}}/2^L$ 比就可以减少到最小项 $M/2^N$ 。这里, M 是减少后的相位增量,为奇数。例如, $L=8$ 位, $P_{\text{FSW}} = 00111000_2 (= 56_{10})$ 。 P_{FSW} 和 2^L 用 2^3 去除,得到 $M = 00111_2 (= 7_{10})$, $N = 8 - 3 = 5$ 。于是有

$$\frac{f_o}{f_r} = \frac{00111000}{100000000} = \frac{00111}{100000} = \frac{7}{32} \quad (1-3)$$

平均来说,这个例子的一个输出周期等于 $32/7 \approx 4.59$ 个参考时钟周期。显然,在每一次溢出后,累加器中总有剩余的相位保存(非 360° 整数)并与下一次循环时的相位增量相加。也就是说,对于每个输出循环,累加器序列是不同的。当溢出后累加器为零时,序列将再次重复。这种情况出现在 M 个输出循环,即 2^N 个参考时钟周期之后。具体地说,累加器序列的重复时间等于 7 个输出循环,即 32 个参考时钟周期,它代表输出波形的最大变化周期。这样,DDS 在相位频谱中可预期的最低的傅里叶频率就等于

$$f_{\min} = \frac{f_o}{M} = \frac{f_r}{2^N} \quad (1-4)$$

相位累加器的输出是被合成信号线性增加的相位值。用合成信号频率 f_o 和参考时钟频率 f_r 表示的相位增量是

$$2\pi \left(\frac{P_{\text{FSW}}}{2^L} \right) \text{ rad} = 2\pi \left(\frac{f_o}{f_r} \right) \text{ rad} \quad (1-5)$$

由方程(1-5)可以看出,合成频率不同,相位增量也就不同。对于低的合成频率,相位增量小(最小 $P_{\text{FSW}} = 1$);对于高的合成频率,相位增量(取决于 P_{FSW} 的值)。在理论上,最大 $P_{\text{FSW}} = 2^{L-1}$ 。

通常用频率增量来表示频率合成器的分辨率。由方程(1-2)可以得到 DDS 的最小分辨率是

$$\Delta f = \frac{f_r}{2^L}, \quad P_{\text{FSW}} = 1 \quad (1-6)$$

这个频率增量也就是可能的最低合成输出频率。事实上,方程(1-6)和(1-4)是一致的,只是 P_{FSW} 的不同导致了表示形式不同而已。最高的基波合成频率受奈奎斯特抽样定理的限制(至少每周两次抽样才能重构波形),所以有

$$f_{o, \max} = \frac{f_r}{2}, \quad P_{\text{FSW}} = 2^{L-1} \quad (1-7)$$

方程(1-7)说明为什么在 DDS 中参考时钟频率总是比基波输出频率高的原因。

1.2 相位累加器

累加器的构成如图 1-4 所示。

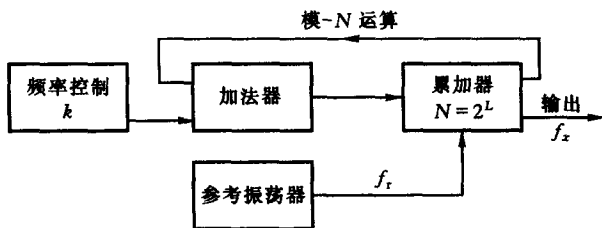


图 1.4 累加器的构成

通常,它是使用 4 位标准的二进制补码加法器和寄存器组成。在每一个参考时钟信号周期,表示相位增量的数值 P_{FSW} (这里用十进制 k 表示) 进入到累加器并与存储在那里的相位值相加。每当累加器溢出时就产生一个输出脉冲,一个新的累加循环又将开始。对于累加器中模- 2^L 余数,在 2^L 个循环之后,存储在累加器中余数就为零。此时,系统的一个基本周期结束,重新开始一个新的基本周期。

类似于方程(1-3),在 DDS 中,常使用所谓归一化输出频率 $\xi_z = f_z/f_r$ 作为逐

步逼近的极限,其中: f_x 是合成器的任意输出频率; f_r 是给定的标准参考频率。在所有情况下,因子 $\xi_x = X/Y$ 是一个有理数,即两个互为素整数 X 与 Y 之比。

例 1-1

合成归一化频率 $\xi_x = 3/16$ 。

解

在本例中, $k = 3$, 使用 4 位累加器 ($W = 4$)。储存在累加器中的余数依次是:

0, 3, 6, 9, 12, 15, “18”

第一次溢出后: 2, 5, 8, 11, 14, “17”

第二次溢出后: 1, 4, 7, 10, 13, “16”

第三次溢出后: 0, 3, 6, 等等。

图 1.5(a) 表示了累加器的累加过程, 而图 1.5(b) 表示了输出脉冲序列。我们很容易推出

$$NT_r = \sum_{r=1}^k T_{n,x} = kT_{x,o} \quad (1-8)$$

式中: $T_{n,x}$ 是图 1.5 (b) 中实际输出周期的间隔; $T_{x,o}$ 是图 1.5 (c) 中输出脉冲理想化等距间隔。

因此, 输出脉冲速率有一个平均频率, 即

$$f_{x,o} = \frac{k}{N} f_r \quad (1-9)$$

实际上, 方程(1-8)中 N 等于 2 的幂。这样就能够得到很小的频率步进和简单的累加器硬件。也就是

$$N = 2^L \quad (L = 24, 32, 48, \dots) \quad (1-10)$$

图 1.5 (b) 的输出脉冲序列揭示了单个的周期 $T_{n,x}$ 是不相等的。在下面, 我们将研究这个缺陷。假定累加器从零开始, 在 m_1 个参考时钟脉冲后出现第一次溢出, 余数为

$$m_1 - N < k \quad (1-11)$$

第二次溢出后, 可以得到

$$m_2 k - 2N < k \quad (1-12)$$

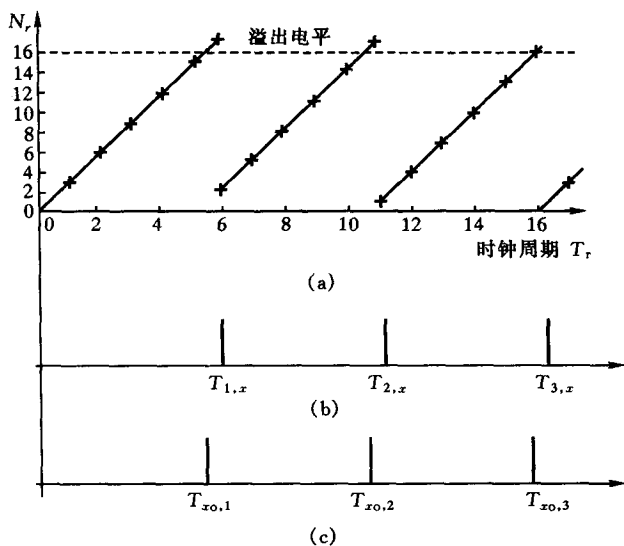


图 1.5 在模- N 累加器中归一化频率 $\xi_x = 3/16$ 脉冲序列的发生

(a) 累加器内容 N_r ; (b) 调制的输出脉冲序列;

(c) 理想的输出脉冲序列

依此类推,直到

$$m_k k - nN = 0 \quad (1-13)$$

一般来说,有通式

$$mk - rN < k \quad (r < k) \quad (1-14)$$

由此得到

$$m - r \frac{N}{k} = \epsilon, \quad 1 > \epsilon \geq 0 \quad (1-15)$$

因为 m 是整数,要使 $\epsilon = 0$,就得满足

$$\text{int}\left(m - r \frac{N}{k}\right) = 0 \quad (\text{int} = \text{integer, 表示取整数}) \quad (1-16)$$

即

$$m = \text{int}\left(r \frac{N}{k}\right) \equiv N \quad (4-17)$$

利用方程(1-14),把它乘以参考时钟周期 T_r ,并借助于方程(1-9) 就可以求得定时误差

$$mT_r - rT_{x,0} \leq T_r \quad (1-18)$$

最后有调制函数

$$s(t_r) = T_r \left[r \frac{N}{k} - \text{int} \left(r \frac{N}{k} \right) \right] \quad (1-19)$$

很明显,寄生(相位)时间调制不会超出一个参考时钟周期 T_r 。结果,模- N 运算还为 DDS 提供了数学模型,并满足了在控制脉冲序列中脉冲拟周期删除的要求。

1.3 正弦查表

正弦查表是由 ROM 构成,它把累加器输出的数字相位信息变换成正弦波值。正弦频率由频率建立字 P_{FSW} 确定,是一个用二进制字表示的整数,其范围为 $1 \leq P_{\text{FSW}} \leq 2^{L-1}$ 。如果令累加器在第 n 个参考时钟周期的相位增量 $nP_{\text{FSW}} = \theta(n)$, 在理想的无限相位精度存储且没有相位和幅度量化的情况下,从相位变化到正弦波幅度的输出序列是

$$s(n) = \sin \left(2\pi \frac{nP_{\text{FSW}}}{2^L} \right) = \sin \left(2\pi \frac{\theta(n)}{2^L} \right) \quad (1-20)$$

相位累加器按照溢出运算原理使用 L 位的模- 2^L 性质工作,周期地溢出累加器的积分器,以便利用下面的关系式模拟正弦函数的模- 2π 性质:

$$s(n) = \sin \left(2\pi \frac{\langle \theta(n) \rangle_{2^L}}{2^L} \right) = \sin \left(2\pi \frac{\theta(n)}{2^L} \right) \quad (1-21)$$

式中 $\langle \cdot \rangle_{2^L}$ 代表以模- 2^L 运算的一个数的整数的余数。这样,相位累加器就相当于接在模- 2^L 算子后的数字积分器。DDS 输出频率与二进制频率建立字的关系是

$$f_o = \frac{\omega_o}{2\pi} = \frac{\phi(n) - \phi(n-1)}{2\pi\Delta t} \quad (1-22)$$

因为累加器 2^L 字变换成相位值为

$$\phi(n) = 2\pi \frac{nP_{\text{FSW}}}{2^L} = 2\pi \frac{\theta(n)}{2^L} \quad (1-23)$$