

新坐标

新坐标大学本科电子信息类专业系列教材

数字逻辑设计及应用

Digital Logic Design and Applications

姜书艳 主编

姜书艳 林水生 张 扬 蔡荣海 刘布民 编著

清华大学出版社



内 容 简 介

“数字逻辑设计及应用”是电子信息领域一门重要的专业基础课。本教材为适应科技高速发展的需要,解决当前教学中亟待解决的问题,如通过双语教学与国际接轨,在注重理论教学的同时更注重实践能力的培养,缩短理论教学与实际电路设计及应用差距和过渡过程等而编写的。全书的主要内容有数制与编码、逻辑代数基础、逻辑门电路、组合逻辑电路、存储电路、时序逻辑电路、半导体存储器和可编程逻辑器件、A/D和D/A转换器、现代数字系统设计等。

本书理论基础扎实,物理概念清晰,内容丰富,剪系统性强,可作为高等院校电子与信息工程、电子科学与技术(包括微电子和光电子)、计算机科学与技术、自动化等专业的教材,也可以作为从事这一领域的工程技术人员的参考书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13501256678 13801310933

图书在版编目(CIP)数据

数字逻辑设计及应用/姜书艳主编. —北京:清华大学出版社,2007.12

(新坐标大学本科电子信息类专业系列教材)

ISBN 978-7-302-15055-8

I. 数… II. 姜… III. 数字电路—逻辑设计—高等学校—教材 IV. TN79

中国版本图书馆CIP数据核字(2007)第054715号

责任编辑:陈国新

责任校对:梁毅

责任印制:何芊

出版发行:清华大学出版社 地 址:北京清华大学学研大厦A座

<http://www.tup.com.cn> 邮 编:100084

c-service@tup.tsinghua.edu.cn

社总机:010-62770175 邮购热线:010-62786544

投稿咨询:010-62772015 客户服务:010-62776969

印刷者:北京市清华园胶印厂

装订者:三河市兴旺装订有限公司

经 销:全国新华书店

开 本:185×260 印 张:21.5 字 数:504千字

版 次:2007年12月第1版 印 次:2007年12月第1次印刷

印 数:1~3000

定 价:29.00元

本书如存在文字不清、漏印、缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话:(010)62770177 转 3103 产品编号:009758-01



编委会名单

顾问(按姓氏音节顺序):

- 李衍达 清华大学信息科学技术学院
邬贺铨 中国工程院
姚建铨 天津大学激光与光电子研究所

主任:

- 董在望 清华大学电子工程系

编委会委员(按姓氏音节顺序):

- 鲍长春 北京工业大学电子信息与控制工程学院
陈怡 东南大学高教所
戴瑜兴 湖南大学电气与信息工程学院
方达伟 中国计量学院信息工程学院
甘良才 武汉大学电子信息学院通信工程系
郭树旭 吉林大学电子科学与工程学院
胡学钢 合肥工业大学计算机与信息学院
金伟其 北京理工大学信息科技学院光电工程系
孔力 华中科技大学控制系
刘振安 中国科学技术大学自动化系
陆大绘 清华大学电子工程系
马建国 西南科技大学信息与控制工程学院
彭启琮 成都电子科技大学通信与信息工程学院
仇佩亮 浙江大学信电系
沈伯弘 北京大学电子学系

- | | |
|--------|---------------------|
| 童家榕 | 复旦大学信息科学与技术学院微电子研究院 |
| 汪一鸣(女) | 苏州大学电子信息学院 |
| 王福源 | 郑州大学信息工程学院 |
| 王华奎 | 太原理工大学信息与通信工程系 |
| 王 瑶(女) | 美国纽约 Polytechnic 大学 |
| 王毓银 | 北京联合大学 |
| 王子华 | 上海大学通信学院 |
| 吴建华 | 南昌大学电子信息工程学院 |
| 徐金平 | 东南大学无线电系 |
| 阎鸿森 | 西安交通大学电子与信息工程学院 |
| 袁占亭 | 甘肃工业大学 |
| 乐光新 | 北京邮电大学电信工程学院 |
| 翟建设 | 解放军理工大学气象学院 4 系 |
| 赵圣之 | 山东大学信息科学与工程学院 |
| 张邦宁 | 解放军理工大学通信工程学院无线通信系 |
| 张宏科 | 北京交通大学电子信息工程学院 |
| 张 泽 | 内蒙古大学自动化系 |
| 郑宝玉 | 南京邮电学院 |
| 郑继禹 | 桂林电子工业学院二系 |
| 周 杰 | 清华大学自动化系 |
| 朱茂镒 | 北京信息工程学院 |



序言

“新坐标大学本科电子信息类专业系列教材”是清华大学出版社“新坐标高等理工教材与教学资源体系创新与服务计划”的一个重要项目。进入 21 世纪以来,信息技术和产业迅速发展,加速了技术进步的市场的拓展,对人才的需求出现了层次化和多样化的变化,这个变化必然反映到高等学校的定位和教学要求中,也必然反映到对适用教材的需求。本项目是针对这种需求,为培养层次化和多样化的电子信息类人才提供系列教材。

“新坐标大学本科电子信息类专业系列教材”面向全国教学研究型和教学主导型普通高等学校电子信息类专业的本科教学,覆盖专业基础课和专业课,体现培养知识面宽、知识结构新、适应性强、动手能力强的人才的需要。编写的基本指导思想可概括为:

1. 教材的类型、选题和大纲的确定尽可能符合教学需要,以提高适用性。教材类型初步确定为专业基础课和专业课,专业基础课拟按电子信息大类编写,以体现宽口径;专业课包括本专业和非本专业两种,以利于兼顾专业能力的培养与扩展知识面的需要。选题首先从目前没有或虽有但不符合教学要求的教材开始,逐步扩大。

2. 重视基础知识和基础知识的提炼与更新,反映技术发展的现状和趋势,让学生既有扎实的基础,又了解科学技术发展的现状。

3. 重视工程性内容的引入,理论和实际相结合,培养学生的工程概念和能力。工程教育是多方面的,从教材的角度,要充分利用计算机的普及和多媒体手段的发展,为学生建立工程概念、进行工程实验和设计训练提供条件。

4. 将分析和设计工具与教材内容有机结合,培养学生使用工具的能力。

5. 教材的结构上要符合学生的认识规律,由浅入深,由特殊到一般。叙述上要易读易懂,适合自学。配合教材出版多种形式的教学辅助资料,包括教师手册、学生手册、习题集和习题解答、电子课件等。

本系列教材已经陆续出版了,希望能被更多的教师和学生使用,并热忱地期望将使用中发现的问题和改进的建议告诉我们,通过作者和读者之间的互动,必然会形成一批精品教材,为我国的高等教育作出贡献。欢迎对编委会的工作提出宝贵意见。

“新坐标大学本科电子信息类专业系列教材”编委会



前言

随着集成电路工艺和计算机技术的飞速发展,数字逻辑设计的思想、方法和软硬件工具发生了巨大变化。从以普通 TTL 电路、分立集成电路、中小规模集成电路模块为主的设计转向以 CMOS 电路、可编程逻辑器件 CPLD/FPGA、数字系统级为主的设计。本书的编写正是为适应科技高速发展的需要,解决当前教学中亟待解决的问题。在编写过程中我们力求在以下几方面突出特色:

1. 既要体现内容的先进性,又要强化基础理论的学习。一方面,内容尽量紧跟电子技术日新月异的发展,反映新工艺、新器件以及新的理论和方法;另一方面,强化基本概念、基本理论和基本能力的培养。做到理论基础扎实,概念清晰,系统性强。

2. 体现内容的实用性和实践性。“数字逻辑设计及应用”课程是一门实践性很强的课程,本书在编写过程中注重理论与实践的结合,在注重基础理论教学的同时,面向工程应用,提高学生对实际数字电路的分析、设计能力,尽可能缩短与实际电路设计及应用差距和过渡过程,引入大量与实际电路设计相关的设计技巧和实例。

3. 内容丰富、全面,信息量大。同时注重语言的简明、精练。

4. 采用双语编写。对于数字逻辑设计及应用中常用的专用名词和专业术语给出了对应的英文表达方式,以建立与国际学术界交流的平台,同时又克服了对全英文教材阅读、理解上的障碍。

本书从 2003 年开始着手编写,到现在已经历时 4 年。参与编写的人员均为电子科技大学各相关学院的骨干教师,均具有副教授以上职称,有着丰富的教学经验和科研经历,为编写这本书倾注了大量的精力和心血。本书由姜书艳担任主编,负责全书的策划与统审定稿工作。其中第 1、3、6、7 章由姜书艳编写,第 2 章由张扬编写,第 4、5 章由林水生编写,第 8、9 章由蔡荣海编写,第 10 章由刘布民编写。在编写过程中,曾杰、曹丙花、蔡伟、刘旭杰、陶贺、乔晖、屈熹、谢暄等研究生做了许多工作,罗毅同学对书中的大部分图形做了统一的编排和整理,给予了宝贵的支持。

清华大学刘宝琴教授、电子科技大学唐广副教授在百忙之中,不辞辛苦地仔细审阅了全部书稿,并提出了许多宝贵的意见。刘宝琴教

授严谨的治学态度和认真的工作作风,使编者受益匪浅,编者谨向他们表示衷心地感谢。借此机会,编者也向陈国新编辑等所有关心、支持和帮助过本书编写、出版、发行工作的同志们致以诚挚的谢意。

本书编写的初衷是想结合国内外教材的优点,紧跟时代的步伐,面向全国各高等院校开设相关课程的需要,希望推出优秀的精品教材。由于我们对先进的数字电子技术了解还不够全面,本教材虽然作为讲义在电子科技大学的教学实践中应用了一个学期,取得了较好的教学效果,但缺点和错误还是在所难免。在此,编者殷切期望各方面的专家和读者能多提宝贵意见,对不足之处能给予批评和指正,以利再版时修订。

编 者

2007.6

jshuy@uestc.edu.cn



目 录

第 1 章 引论 (Introduction)	1
1.1 模拟与数字 (Analog Versus Digital)	1
1.2 数字电路与数字系统 (Digital Circuit and System)	4
本章小结 (Brief Summary of this Chapter)	7
思考题和习题	7
第 2 章 数制与编码 (Number Systems and Codes)	8
2.1 数制的基本概念 (Basic Conceptions of Number Systems)	8
2.1.1 按位计数制 (Positional Number Systems)	9
2.1.2 数的自然二进制表示法——二进制 (Binary Number System)	9
2.1.3 八进制和十六进制 (Octal and Hexadecimal Numbers)	10
2.2 常用数制系统的转换 (General Number-System Conversions)	12
2.3 基本的二进制运算 (Basic Binary Algebra)	13
2.4 带符号数的表示 (Representation of Signed-Numbers)	14
2.4.1 符号数值 (原码) 表示法 (Signed-Magnitude Representation)	15
2.4.2 基数补码——补码与反码表示法 (Radix Complement-Radix-Complement and Diminished Radix-Complement Representation)	15
2.4.3 带符号数的运算 (Signed Numbers Operation)	17
2.5 定点数和浮点数的表示 (Representation of Fixed Point Numbers and Floating Point Numbers)	18
2.6 数码和字符的二进制编码表示 (Representation of Binary Codes for Digits and Characters)	18
2.6.1 十进制数的二进制编码 (Binary Codes for Decimal Number)	19

2.6.2	格雷码(Gray Code)	20
2.6.3	字符、动作、条件和状态编码(Codes for Characters, Actions, Conditions, and States)	22
	本章小结(Brief Summary of this Chapter)	22
	思考题和习题	23
第3章	逻辑代数基础(Basis of Logic Algebra)	26
3.1	概述(Summary)	26
3.2	逻辑运算(Boolean Operation)	27
3.2.1	逻辑代数中的三种基本运算(Three Basic Operations in Boolean Algebra)	27
3.2.2	几种导出的逻辑运算(Several Educued Logic Operation)	29
3.3	逻辑代数的公理和定理(Axioms and Theorems in Logic Algebra)	30
3.4	逻辑函数的基本定理(Basic Theorems of Logic Algebra)	34
3.4.1	代入定理(Substitution Theorems)	34
3.4.2	反演定理(Complement Theorems)	34
3.4.3	对偶定理(Duality Theorems)	35
3.4.4	香农展开定理(Shannon's Expansion Theorems)	35
3.5	逻辑函数的表示方法(Representations of Logic Functions)	36
3.5.1	逻辑真值表(Logic Truth Table)	36
3.5.2	逻辑表达式(Logic Expression)	36
3.5.3	逻辑图(Logic Circuit)	37
3.5.4	波形图(Wave Form)	37
3.5.5	各种表示方法间的相互转换(Conversions of Several Representations)	37
3.6	逻辑函数的标准形式(Standard Representations of Logic Functions)	39
3.6.1	最小项和最大项(Minterm and Maxterm)	39
3.6.2	逻辑函数的标准形式(Standard Forms of Logic Functions)	41
3.6.3	最小项和最大项之间的关系(Relationship of Minterms and Maxterms)	42
3.7	逻辑函数的化简(Logic Functions Minimization)	43
3.7.1	逻辑函数的最简形式(Minimization Forms of Logic Functions)	43
3.7.2	公式法化简(Formula Method Simplification)	44
3.7.3	卡诺图法化简逻辑函数(Logic Functions Simplified by Karnaugh Map)	47
3.8	具有无关项的逻辑函数及其化简(Logic Function with Don't Care Terms and its Simplifications)	54
3.8.1	约束项、任意项和逻辑函数式中的无关项(Restriction Terms, Random Terms and Don't Care Terms of Logic Functions)	54

3.8.2 无关项在化简逻辑函数中的应用(Don't Care Terms Application in Logic Function Simplifications)	55
3.9 多输出函数的化简(Multiple-Output Function Simplifications)	56
本章小结(Brief Summary of this Chapter)	57
思考题和习题	58
第 4 章 逻辑门电路(Logic Gate Circuits)	61
4.1 半导体二极管、三极管和场效应管的开关特性(Switch Characteristics of Semiconductor Diode, Transistor and Field-Effect Transistor)	61
4.2 分离元件门电路(Separated Element Gates)	63
4.2.1 二极管与门(Diode AND Gate)	63
4.2.2 二极管或门(Diode OR Gate)	64
4.2.3 三极管非门(Transistor NOT Gate)	65
4.3 TTL 门电路(TTL Gate Circuits)	65
4.3.1 TTL 集成门电路结构(TTL Integrated Gates Structure)	66
4.3.2 TTL 与非门工作原理及外部特性(TTL NAND Gate Operating Principle and External Behaviors)	69
4.3.3 其他类型的 TTL 门电路(Other Types of TTL Gate Circuit)	74
4.4 ECL 门电路(Emitter-Coupled Logic Gate Circuit)	77
4.4.1 ECL 门电路的基本单元(Basic Unit ECL Gate Circuit)	78
4.4.2 ECL 门电路(ECL Gate Circuit)	79
4.4.3 ECL 门电路的工作特点(Operating Behavior of ECL Gate Circuit)	80
4.5 MOS 门电路(MOS Gate Circuit)	80
4.5.1 NMOS 门电路(NMOS Gate Circuit)	80
4.5.2 CMOS 门电路(CMOS Gate Circuit)	81
4.5.3 高速和超高速 CMOS 门电路(High-speed and Ultrahigh-speed CMOS Gate Circuit)	87
4.5.4 CMOS 门电路特点和使用中应注意的问题(Characteristic of CMOS Gate Circuit and Notice in Practice)	89
4.6 TTL 门电路与 CMOS 门电路的接口(Interface of TTL Gate Circuits and CMOS Gate Circuits)	89
4.6.1 TTL 门电路驱动 CMOS 门电路(TTL Gate Circuits Drive CMOS Gate Circuits)	90
4.6.2 CMOS 门电路驱动 TTL 门电路(CMOS Gate Circuits Drive TTL Gate Circuits)	91
本章小结(Brief Summary of this Chapter)	91
思考题和习题	92

第 5 章 组合逻辑电路(Combinational Logic Circuits)	98
5.1 组合逻辑电路结构(Structure of Combinational Logic Circuits)	98
5.2 组合逻辑电路的分析(Analysis of Combinational Logic Circuit)	99
5.2.1 分析步骤(Analysis Steps)	99
5.2.2 分析举例(Analysis Examples)	100
5.3 组合逻辑电路的设计(Design of Combinational Logic Circuit)	103
5.3.1 设计步骤(Design Steps)	103
5.3.2 设计举例(Design Examples)	104
5.3.3 门的符号和信号的有效电平(Gate Symbols and Signal Active Levels)	106
5.3.4 “圈到圈”逻辑设计(Bubble-to-Bubble Logic Design)	109
5.4 组合逻辑电路中的险象(Hazards of Combinational Logic Circuit)	111
5.4.1 产生险象的原因(Causes of Hazard)	111
5.4.2 险象的判断(Judgment of Hazard)	113
5.4.3 险象的消除方法(Methods of Eliminate Hazard)	114
5.5 常用组合逻辑器件(Commonly Used Combinational Logic Devices)	115
5.5.1 编码器(Encoder)	115
5.5.2 译码器(Decoder)	120
5.5.3 数据选择器和数据分配器(Multiplexer and Demultiplexer)	129
5.5.4 算术运算电路(Arithmetic Operation Circuits)	132
5.6 组合逻辑器件的应用(Applications of Combinational Logic Devices)	140
5.6.1 译码器的应用(Applications of Decoder)	141
5.6.2 数据选择器的应用(Applications of Multiplexer)	142
5.6.3 加法器的应用(Applications of Adder)	144
本章小结(Brief Summery of this Chapter)	146
思考题和习题	147
第 6 章 存储电路(Memory Circuits)	150
6.1 概述(Summary)	150
6.2 锁存器(Latches)	151
6.2.1 基本 S-R 锁存器(Set-Reset Latch)	151
6.2.2 同步 S-R 锁存器(Synchronous Set-Reset Latch)	155
6.2.3 D 锁存器(D Latch)	158
6.2.4 锁存器的时序条件(Timing Margin of Latches)	159
6.3 主从触发器(Master-Slave Flip-Flops)	161
6.3.1 主从 S-R 触发器(Master-Slave S-R Flip-Flop)	161
6.3.2 主从 J-K 触发器(Master-Slave J-K Flip-Flop)	164

6.3.3	主从 D 触发器(Master-Slave D Flip-Flop)	167
6.3.4	T 触发器(T Flip-Flop)	168
6.4	维持阻塞 D 触发器(Remain Block D Flip-Flop)	169
6.4.1	物理结构(Physical Structure)	169
6.4.2	工作原理(Operating Principle)	170
6.4.3	逻辑功能(Logic Function)	171
6.5	集成触发器(Integrated Flip-Flops)	172
6.5.1	集成 J-K 触发器(Integrated J-K Flip-Flop)	172
6.5.2	集成 D 触发器(Integrated D Flip-Flop)	173
6.6	触发器之间的相互转换(Conversion Between Flip-Flops)	173
6.6.1	D 触发器转换成 J-K 触发器和 T 触发器(D Flip-Flop to J-K Flip-Flop and T Flip-Flop)	174
6.6.2	J-K 触发器转换成 D 触发器和 T 触发器(J-K Flip-Flop to D Flip-Flop and T Flip-Flop)	174
	本章小结(Brief Summary of this Chapter)	175
	思考题和习题	176
第 7 章	时序逻辑电路(Sequential Logic Circuits)	181
7.1	概述(Summary)	181
7.2	时序逻辑电路的分析(Sequential Logic Circuit Analysis)	183
7.2.1	时钟同步状态机的分析(Analysis of Clocked Synchronous State Machine)	184
7.2.2	时钟异步状态机的分析(Analysis of Clocked Asynchronous State Machine)	187
7.3	时钟同步状态机的设计(Design of Clocked Synchronous State Machine)	190
7.4	寄存器和移位寄存器(Registers and Shift Registers)	193
7.4.1	由 D 触发器构成的移位寄存器(Shift Register Composed of D Flip-Flops)	194
7.4.2	由 J-K 触发器构成的移位寄存器(Shift Register Composed of J-K Flip-Flop)	195
7.4.3	双向移位寄存器(Bidirectional Shift Register)	195
7.4.4	移位寄存器的应用(Shift Register Applications)	195
7.4.5	MSI 寄存器/移位寄存器及其应用(MSI Registers/Shift Registers and their Applications)	196
7.5	计数器(Counters)	200
7.5.1	同步计数器(Synchronous Counters)	201
7.5.2	异步二进制计数器(Asynchronous Binary Counters)	202
7.5.3	异步 N 进制计数器(Asynchronous Modulo-N Counters)	204

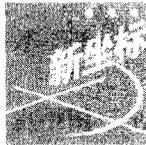
7.5.4	采用直接复0法设计异步N进制计数器(Design Asynchronous Modulo-N Counters by Direct Preset)	208
7.5.5	环形计数器(Ring Counter)	209
7.5.6	扭环计数器(Twisted-Ring Counter)	212
7.5.7	MSI型计数器及应用(MSI Counters and their Applications) ...	214
7.6	序列信号码发生器(Sequence Signal Code Generators)	221
7.7	同步系统设计(Synchronous System Design)	227
7.7.1	同步系统的结构(Synchronous System Structure)	227
7.7.2	时钟偏移(Clock Skew)	229
7.7.3	选通时钟(Gating the Clock)	231
7.7.4	异步输入(Asynchronous Inputs)	232
	本章小结(Brief Summary of this Chapter)	234
	思考题和习题	235

第8章 半导体存储器和可编程逻辑器件(Semiconductor Memory and Programmable Logic Devices)

		241
8.1	半导体存储器(Semiconductor Memory)	241
8.2	只读存储器(Read-Only Memory, ROM)	242
8.2.1	掩模只读存储器(Mask Read-Only Memory, ROM)	242
8.2.2	可编程只读存储器(Programmable Read-Only Memory, PROM) ...	244
8.2.3	可擦除的可编程只读存储器(Erasable Programmable Read-Only Memory, EPROM)	245
8.3	随机存取存储器(Random Access Memory, RAM)	246
8.3.1	静态随机存储器(Static Random Access Memory, SRAM)	246
8.3.2	动态随机存储器(Dynamic Random Access Memory, DRAM) ...	249
8.4	用存储器实现组合逻辑函数(Implement Combinational Logic Functions with Memory)	252
8.5	可编程逻辑器件(Programmable Logic Devices)	254
8.6	可编程阵列逻辑器件(Programmable Array Logic Device, PALD)	255
8.6.1	PAL器件的基本结构(Basic PAL Device Structure)	255
8.6.2	PAL器件的应用举例(Application Examples of PAL Devices)	259
8.7	通用阵列逻辑器件(General Array Logic Devices)	264
8.7.1	GAL器件的基本类型(Basic GAL Device Type)	264
8.7.2	PAL型GAL器件(GAL Devices of PAL Type)	264
8.7.3	GAL器件的应用(Applications of GAL Devices)	267
8.8	复杂可编程逻辑器件(Complex Programmable Logic Device, CPLD)	268
8.9	现场可编程门阵列(Field Programmable Gate Array, FPGA)	270

8.10 可编程逻辑器件的开发(PLD Research and Development)	271
本章小结(Brief Summary of this Chapter)	272
思考题和习题	273
第 9 章 数模和模数转换(D/A and A/D Conversion)	275
9.1 概述(Summary)	275
9.2 数模转换器(Digital to Analog Converter, DAC)	276
9.2.1 权电阻网络数模转换器(Weight Resistance Network D/A Converter)	276
9.2.2 倒 T 形电阻网络数模转换器(Inverse T Form Resistance Network D/A Converter)	279
9.2.3 权电流型数模转换器(Weight Current D/A Converter)	281
9.2.4 数模转换器的转换精度与转换速度(Conversion Precision and Conversion Speed of D/A Converter)	283
9.3 模数转换器(Analog to Digital Converter, ADC)	286
9.3.1 模数转换的基本原理(Fundamental Principle of ADC)	286
9.3.2 取样-保持电路(Sampling-Holding Circuits)	289
9.3.3 并联比较型模数转换器(Parallel Comparative ADC)	291
9.3.4 逐次渐近型模数转换器(Gradually Approach ADC)	293
9.3.5 双积分型模数转换器(Double Integral ADC)	295
9.3.6 模数转换器的转换精度与转换速度(Conversion Precision and Conversion Rate of ADC)	298
本章小结(Brief Summary of this Chapter)	300
思考题和习题	300
第 10 章 现代数字系统设计(Modern Digital System Design)	302
10.1 数字系统的计算机辅助设计(Computer Aided Design for Digital System)	302
10.1.1 设计工具的演变(Evolvement for Design Tools)	302
10.1.2 数字系统设计方法(Design Method for Digital System)	303
10.1.3 数字系统 EDA(EDA for Digital System)	305
10.1.4 基于 HDL 的现代数字系统设计(Modern Digital System Design Based on HDL)	306
10.1.5 数字系统设计的重要主题(Important Themes in Digital System Design)	309
10.2 可测性设计(Design for Testability, DFT)	311
10.2.1 测试与故障模型(Test and Fault Model)	311
10.2.2 测试向量与测试集(Test Vector and Test Set)	312

10.2.3	可测性设计(Design for Testability,DFT)	313
10.3	数字系统的可靠性(Reliability of Digital System)	314
10.3.1	可靠度和失效率(Reliability and Failure Rate)	314
10.3.2	可靠度和平均寿命(Reliability And MTBF)	316
10.3.3	系统的可靠性(System Reliability)	316
10.4	高速数字系统中的信号传输问题 (Signal Transmission Problem in High Speed Digital System)	317
	本章小结(Brief Summary of this Chapter)	322
	思考题和习题	323
	参考文献	324



引论 (Introduction)

欢迎来到数字设计世界。本书将提供解决实际问题所需的基本原理,并将给出大量实例。

数字设计又称为逻辑设计(Logic Design)。设计的最根本目的是构建系统,这也是本书的目的之一。通过充分介绍基本原理,使读者在使用软件工具来实现设想的时候,能知道其所以然。当软件工具给你造成困扰时,这些基本原理也能帮助你找到问题的根源。

数字设计是一个系统工程(System Engineering),其中 5%~10%是设计和创新部分,剩下的大部分工作则是一些常规的设计实现方法。本书将详细讲解各种常规的数字电路——组合逻辑电路(Combinational Logic Circuits)和时序逻辑电路(Sequential Logic Circuits)的分析和设计方法(Analysis and Design Methods),以及这些电路和一些独特电路的设计创新点(Invention of a New Approach)。

1.1 模拟与数字(Analog Versus Digital)

在现代应用非常广泛的电子信息系统领域内,都离不开处理离散信息(Discrete Information)的数字电路(Digital Circuit)。如所有的数字计算机、先进的通信系统、工业控制系统、交通控制系统、医院急救系统以及微波炉、洗衣机、电视机等,无一不在设计过程中用到数字技术。在现代电子工程中,按电路所处理的信号形式,将电路分为模拟电路与数字电路。数字电路系统就是接受输入、处理或控制工作过程,并以离散的或不连续的方式输出信息的系统。

所谓模拟信号(Analog Signal),是指模拟真实物理量变化的信号形式。例如,麦克风所记录的语音信号、图像各点的亮度变化、大气温度与气压变化等信号,都是模拟信号。其特点是,在时间与数值上都是连续变化的(Continuous Range),可以在一定范围内取任意值(Take any Value)。

数字信号(Digital Signal)是指离散的、不连续的信号(Discrete

Signal)形式,如某汽车厂的整车日产量统计或者某地区的历年人口统计的结果,都是数字信号。其特点是,信号只能按阶梯变化和取值。

对模拟信号进行采样,就得到了“时间上离散”的模拟信号,如图 1.1.1 所示。图中虚线表示模拟信号,对模拟信号以不同的采样密度(Sampling Consistency)进行采样,就得到了数字信号。采样密度越高,得到的数字信号波形包络就越接近于模拟信号,失真度越小,精度越高。经过模拟/数字转换(Analog/Digital Conversion, ADC)以后得到了“数值上离散”的数字信号。

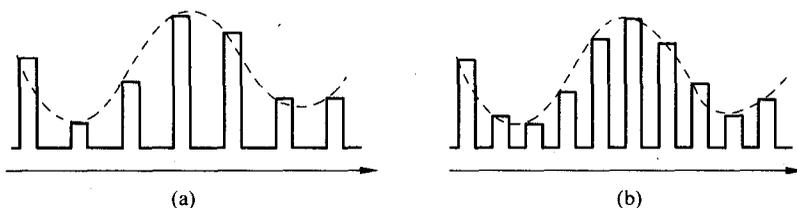


图 1.1.1 模拟信号和数字信号

(a) 采样信号密度较小 (b) 采样信号密度较大

在现代电子工程中,随着数字计算机等数字技术的发展,愈来愈多的模拟信号均通过模拟/数字转换(Analog/Digital Conversion, ADC)后以数字信号的形式由数字计算机及数字电路来处理,处理后的数字信号可以通过数字/模拟转换(Digital /Analog Conversion, DAC)变为模拟信号。当然在模拟/数字转换与数字/模拟转换过程中必须满足一定的条件,才能尽可能完整地保留信号所带有的信息。

所谓脉冲信号(Pulse Signal),通常是指在短暂时间间隔内作用于电路的电压或电流。常见的脉冲信号有尖脉冲(Tine Pulse)、矩形(Rectangle)或者梯形(Trapezium)脉冲、锯齿波(Saw tooth)脉冲等,如图 1.1.2 所示。脉冲信号是模拟信号,将某种脉冲波形赋以特定的数字含义后,就可以称为数字信号。应用最广泛的二电平数字信号,就是以矩形脉冲的有和无,代表 1 和 0 两个数字。正是因为有了脉冲信号,才使得数字电路在电路上的实现成为可能。

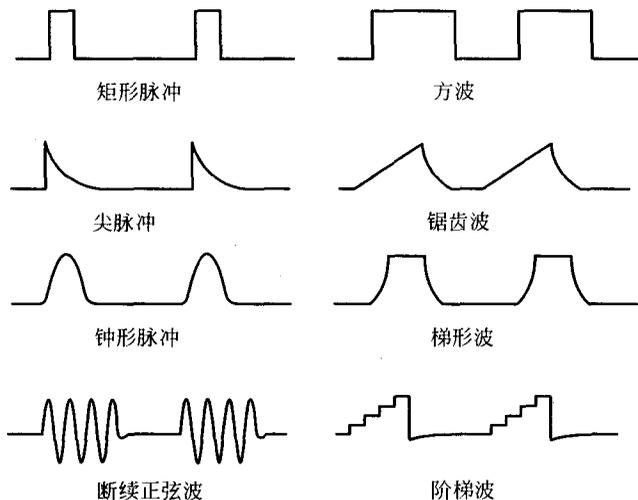


图 1.1.2 各种脉冲信号波形