

方恺晴 主编

基于EDA技术的 计算机组成原理实验

Jiyu
EDA

Jishu de Jisuanji Zucheng Yuanli Shiyān

湖南大学出版社

基于 EDA 技术的计算机组成原理实验

方恺晴 主 编

湖南大学出版社

2006 年 · 长沙

内 容 简 介

本书是计算机组成原理实验教材, 指导学生完成计算机组成原理的一系列实验, 包括 CPU 的设计与实现, 共分三编。上编: 实验软、硬件环境介绍 (MAX+PLUS II, QUARTUS II, 基于 EDA 技术的数字系统设计开发平台 DDA_I, DDA_III 以及测试工具逻辑分析仪); 中编: 主要介绍以一个模型机为基础, 采用最新的 EDA 技术, 利用湖南大学计算机与通信学院老师研制的数字系统设计平台开发的 17 个计算机组成原理实验。其中模型机 CPU 的设计与实现采用了微程序控制 (直接给出控制信号、垂直微代码)、硬连线、硬件描述语言等四种方法。下编: 计算机组成原理课程设计。

此套实验的安排由浅入深, 相对完整, 且移植性强, 稍做改动就能用于其他的 EDA 开发环境和实验平台。该教材适合于大学本科的计算机、电子、通信、信息等专业实践环节的教学。

图书在版编目 (CIP) 数据

基于 EDA 技术的计算机组成原理实验/方恺晴主编. —长沙: 湖南大学出版社, 2006. 12

ISBN 7-81113-135-8

I. 基... II. 方... III. ①电子电路—电路设计: 计算机辅助设计—高等学校—教材 ②计算机体系结构—高等学校—教材

IV. TN702 TP303

中国版本图书馆 CIP 数据核字 (2006) 第 161950 号

基于 EDA 技术的计算机组成原理实验

Jiyu EDA Jishu de Jisuanji Zucheng Yuanli shiyan

作 者: 方恺晴 主编

责任编辑: 卢 宇

特约编辑: 刘 力

封面设计: 张 毅

出版发行: 湖南大学出版社

社 址: 湖南·长沙·岳麓山

邮 编: 410082

电 话: 0731-8821691 (发行部), 8821315 (编辑室), 8821006 (出版部)

传 真: 0731-8649312 (发行部), 8822264 (总编室)

电子邮箱: pressluy@hnu.cn

网 址: <http://press.hnu.cn>

印 装: 湖南省地质测绘印刷厂

开本: 787×1092 16 开

印张: 18.5

字数: 474 千

版次: 2006 年 12 月第 1 版

印次: 2006 年 12 月第 1 次印刷

印数: 1~3 000 册

书号: ISBN 7-81113-135-8/TP·54

定价: 36.00 元

版权所有, 盗版必究

湖南大学版图书凡有印装差错, 请与发行部联系

前 言

“计算机组成原理实验”是一门重要的专业基础实验课。设立该课程的目的是让学生通过实验环节,设计、实验、调试出一台简单的教学型模型机(CPU),从而掌握计算机组成部件的工作原理,建立整机概念。让学生通过实验来学习理论知识,使其自主获取知识,有效地提高学生综合分析问题和解决问题的能力。

在学院适应信息科学与技术人才培养的实验体系思想指导下,围绕创建科学创新与技术创新的基本环境,培养具有创新与设计基本能力的高素质人才为目的和定位,1999年我们引入现代EDA技术,经过7年的实践摸索,成功研发出两套简捷适用的EDA教学实验台,并在此平台上开发出一套完整的计算机组成原理实验。该套实验可以设计、实现与验证计算机的五大功能部件,实现了指令的调度等先进技术的验证和性能分析实验。

上编包括5章,介绍实验所需的软硬件环境。第1章通过简单的实验案例介绍了Altera公司可编程逻辑设计的软件MAX+PLUSⅡ的常用基本操作。第2章简单介绍了Altera公司的QUARTUSⅡ开发软件的安装,并结合简单实例说明了QUARTUSⅡ的开发流程。第3,4章主要介绍我院徐成老师研制的EDA教学实验平台资源及使用方法。第5章主要介绍了硬件实验中的一种重要测试工具——逻辑分析仪的原理及使用方法。将其应用于计算机组成原理实验,目的是让学生掌握完整的硬件设计的过程,掌握电路的测试与调试方法,并在设计中总结经验和教训,使其最终具备基本的硬件设计能力。

中编主要介绍了计算机组成原理的17个实验项目。

下编是在实验课程完成基础上安排的计算机组成原理课程设计。

基于EDA技术实验环境下的CPU设计的灵活性很大,可根据需要设计不同结构的CPU。目前我们开设的计算机组成原理实验课程是根据学院实验计划大纲要求,结合工程实际来确定的,充分考虑了可操作性与可行性。实验课的最终目的是让学生能够设计出CPU。但学生首先必须知道CPU的各个功能部件是如何工作的,相互之间是如何配合构成CPU的。因此,为满足教学需要,我们自己先设计出一个教学用的八位模型机。

根据这一模型机再设计出一套实验。包括:(1)总线数据传输实验;(2)八位运算器的组成及复合运算实验;(3)存储器实验;(4)数据通路实验;(5)时序电路的组成与控制原理实验;(6)微程序控制器实验;(7)模型机组成与程序运行实验。根据实验计划,该课程为64学时,我们将每个模块划分为软件部分和硬件调试两部分。这些实验相互关联形成一个系统。另外还安排了部分选做实验项目(具体参看目录),可用不同的方法设计与实现CPU,以供学生选择,满足不同层次学生的需要。

这套实验教材连续五届在湖南大学计算机与通信学院3个专业共计2000多学生中使用,取得良好的教学效果。现有的课程内容安排、组织、管理及考核模式极大地调动了学生的学习积极性,启发了他们的学习兴趣。学生普遍认为这门实验课的内容安排由浅入深,由部分到整体,各模块环环相扣,便于引导初学者扎根于基础,每一次实验都能在清晰的思路下完成,每完成一次实验都非常有成就感,同时又能吸引他们继续深入,最终完成CPU的设计与实现。当他们调试CPU时,那种喜悦的心情无法用言语表达;实验安排的“预习-日

志-报告”三环相接的方法便于让学生对实验理解得更加透彻；实验室的开放又极大地方便了同学细心钻研实验内容；手写日志、报告及实验测试方法很大程度上减少了实验抄袭现象。科学技术不断发展，计算机技术更是日新月异。因此，计算机组成原理实验课程的教学方式、方法也需不断地更新变化。改革是一个持续不断地过程，需要我们不断地研究与探索。

本书适合于大学本科的计算机、电子、通信、信息等专业的实践环节的教学。

本书的编写历经6年，由方恺晴负责规划、编排、定稿与修改，其中第5章内容由李德明提供。在本书的编写及实验教学中，湖南大学计算机与通信学院的李仁发院长及实验室的老师给予了极大的帮助和支持。其中硬件平台的设计者徐成老师提供了实验平台的资料，张洪杰老师及部分学生为本书的编写整理了部分资料，部分内容还参考了复旦大学赵志英老师的《计算机组成原理实验》。在审稿过程中，湖南大学出版社的卢宇老师提出了宝贵意见和建议。在此，作者对他们表示衷心的感谢。

限于作者水平，书中内容难免有疏忽、不恰当甚至错误之处，恳请各位老师和同学指正，并请您将本书实验中的错误或建议发送到 fangkq601@sina.com，使本书不断完善。

方恺晴

2006年12月15日

目 次

上 编：实验环境简介

1 ALTERA 开发系统 MAX+PLUS II 基本操作	3
2 QUARTUS II 开发软件快速入门	32
3 实验平台 DDA _ I 介绍	43
4 DDA _ III 实验平台简介	50
5 测试工具逻辑分析仪概述	63

中 编：实 验

实验 1 总线数据传输实验	83
附 1 总线概述	88
实验 2 十进制加法单元实验	91
实验 3 八位运算器组成实验（一）	96
实验 4 八位运算器的复合运算实验（二）	103
实验 5 快速进位链实验	107
实验 6 可变换多种结构的运算器实验	111
附 2 运算器概述	120
实验 7 存储器实验	123
实验 8 存储器部件实验	131
实验 9 双端口存储器实验	137
附 3 存储器概述	143
实验 10 数据通路实验	147
附 4 数据通路概述	155
实验 11 时序电路的组成与控制原理实验	156
附 5 时序电路概述	162
实验 12 微程序控制器实验	163
实验 13 模型机组成与程序运行实验	183
实验 14 硬布线控制器实验	198
实验 15 简单 CPU 的逻辑设计——硬布线方法实现	213
实验 16 简单 CPU 的逻辑设计——硬件描述语言法实现	231
实验 17 简单 CPU 的逻辑设计——微序列的垂直代码法实现	251
附 6 控制器概述及 CPU 的实现	269

下 编 课程设计

课程设计 I 一台模型机的设计.....	275
课程设计 II 流水型微程序控制器的 CPU 设计与调试	281
参考文献.....	285

上编 实验环境简介

1 ALTERA 开发系统 MAX+PLUS II 基本操作

1.1 MAX+PLUS II 概述

MAX+PLUS II 是 Altera 公司在 Windows 环境下开发的一个完全集成化、易学易用的可编程逻辑设计的软件平台。其界面友好、集成化程度高。本章以 MAX+PLUS II 10.1 为例,讲解该软件的基本使用。

1.1.1 MAX+PLUS II 10.1 的功能

(1)支持的器件。所支持的器件有:FLEX10K, FLEX8000, FLEX6000, MAX900, MAX7000 系列(含 MAX7000A, MAX7000AE, MAX7000B, MAX7000S, MAX7000E), MAX5000, MAX3000A 系列和 Classic 系列。

(2)设计输入。常用的设计输入的方法有:通过 MAX+PLUS II 图形编辑器创建图形设计文件(.gdf);通过 MAX+PLUS II 文本编辑器,使用 AHDL 语言创建文本设计文件(.tdf);使用 VHDL 语言创建文本设计文件(.vhd);使用 Verilog HDL 语言创建文本设计文件(.v);还可以通过 MAX+PLUS II 波形编辑器创建波形设计文件(.wdf)等。

(3)设计编辑。通过 MAX+PLUS II 编译器完成,可检查项目是否有错,并对项目进行逻辑综合,然后配置到一个 ALTERA 器件中,同时产生报告文件、编程文件和用于时间仿真的输出文件。

(4)设计验证。通过 MAX+PLUS II 的定时分析器进行时序分析、功能仿真、时序仿真和波形分析生成一些标准文件为其他 EDA 工具使用。

(5)器件编程(Programming)和配置(Configuration)。MAX+PLUS II 可支持多种编程、下载方式和设备。如:

①Master Blaster;②Byte Blaster;③Bit Blaster;④Lp6+PL_Mpu。我们将使用的是支持并口的 Byte Blaster 下载电缆。

1.1.2 MAX+PLUS II 版本

包括:MAX+PLUS II 7.0, MAX+PLUS II 9.3, MAX+PLUS II 9.2, MAX+PLUS II 9.5, MAX+PLUS II 9.23, MAX+PLUS II 10.1 等以及 Baseline 版、Full 版、Windows 版、Unix 版、单机版和网络版等。

1.1.3 MAX+PLUS II 的安装

安装基本过程同其他 Windows 应用软件安装相似,即启动 Setup。

- License(软件使用授权码)设置

在安装完基本 MAX+PLUS II 后,随安装软件一起的 license.dat 文本拷贝到硬盘某一目录下,启动 MAX+PLUS II,选择 Options→license Setup 项,在 license File or Server Name 栏

输入 license 的正确路径和文件名,或通过 Browse 找到 license. dat,单击“OK”按钮确定。

1.1.4 DDA_I 实验箱的下载驱动的安装

DDA_I 型实验箱的下载电缆在 Windows 98 下可直接使用,但是在 Windows XP 和 Windows 2000 下必须安装驱动才能使用。下面以 Windows 2000 英文版为例说明(windows 2000 中文版和 Windows XP 相类似)。步骤如下:

- (1) 先将实验箱下载电缆连线与电脑并口连接好,接上电源。
- (2) 打开控制面板,添加新硬件(如图 1-1):

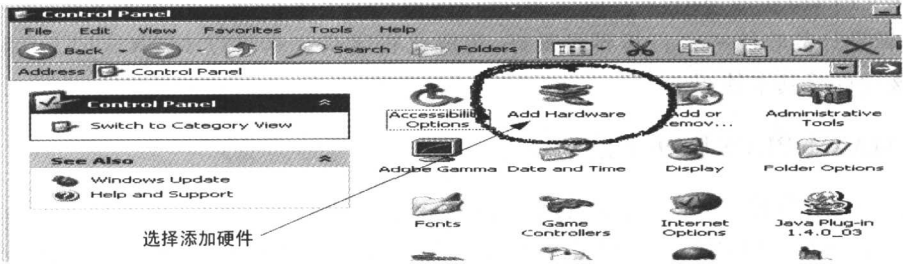


图 1-1

- (3) 出现如图 1-2 的界面:



图 1-2

- (4) 电脑自动搜索完毕后,选择“Yes...”,点击下一步(如图 1-3):

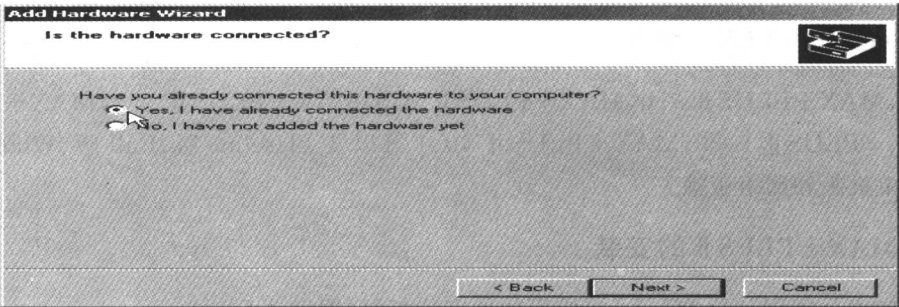


图 1-3

- (5) 选择添加新硬件,点击下一步(如图 1-4):

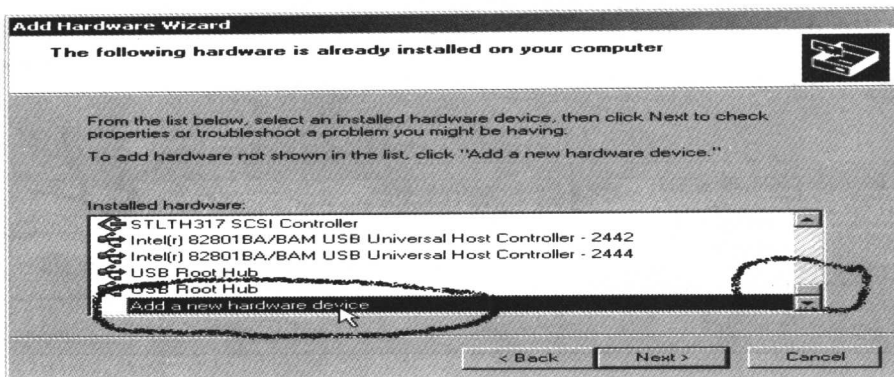


图 1-4

(6) 选择“Install ...”, 点击下一步(如图 1-5):

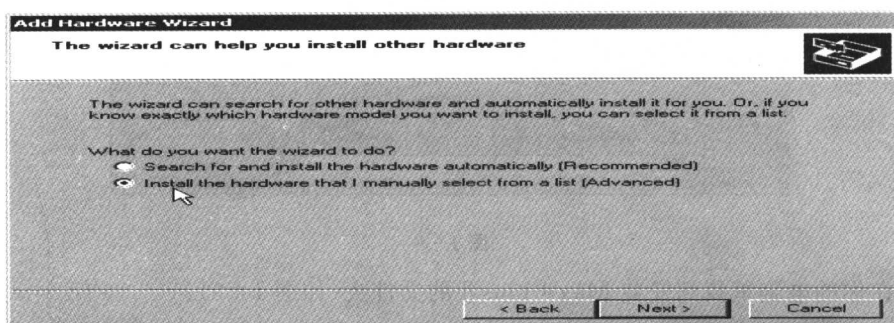


图 1-5

(7) 选择“Sound, video and game controllers”, 点击下一步(如图 1-6):



图 1-6

(8) 如图 1-7 所示:

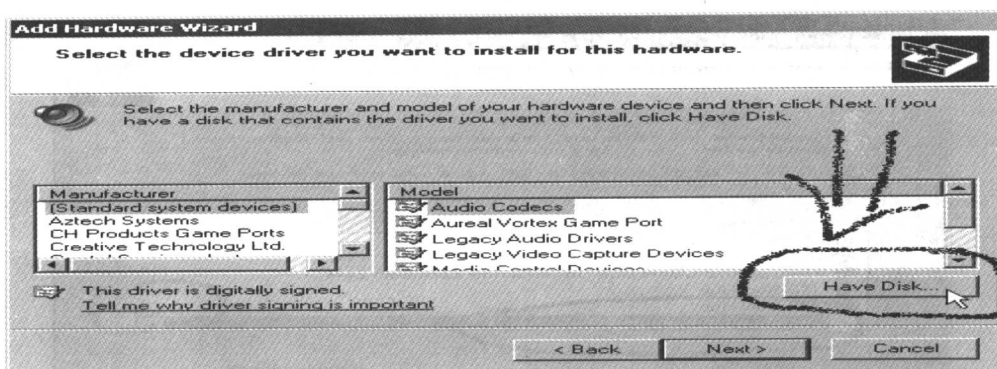


图 1-7

(9) 如图 1-8 所示:

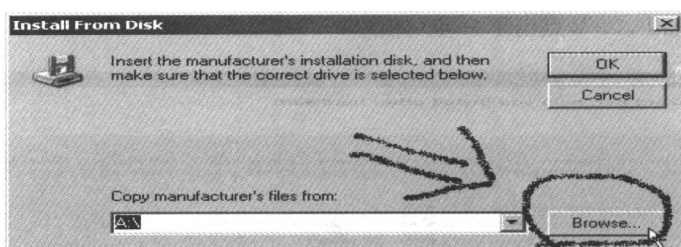


图 1-8

(10) 在你的电脑里找到安装 Max+plus II 的文件夹(如图 1-9):

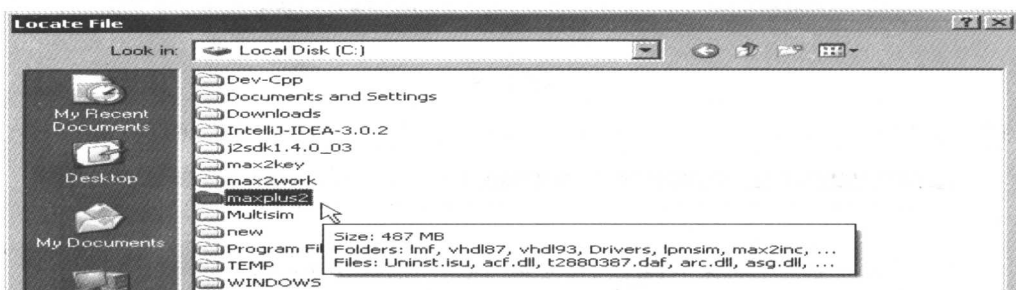


图 1-9

(11) 打开里面的 Drivers 文件夹(如图 1-10):

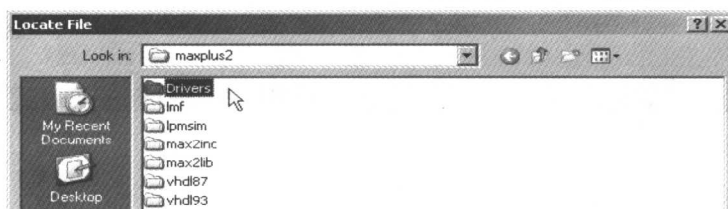


图 1-10

(12) 选择 Win2000(如图 1-11):

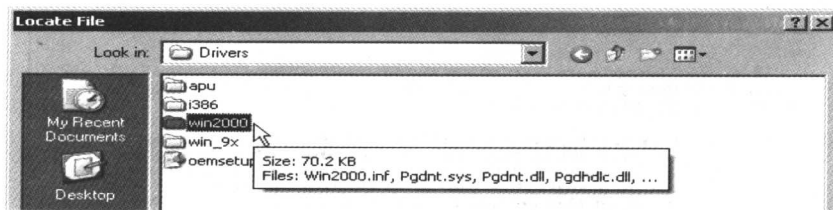


图 1-11

(13)选中 Win2000. Inf 文件,点击“Open”(如图 1-12):

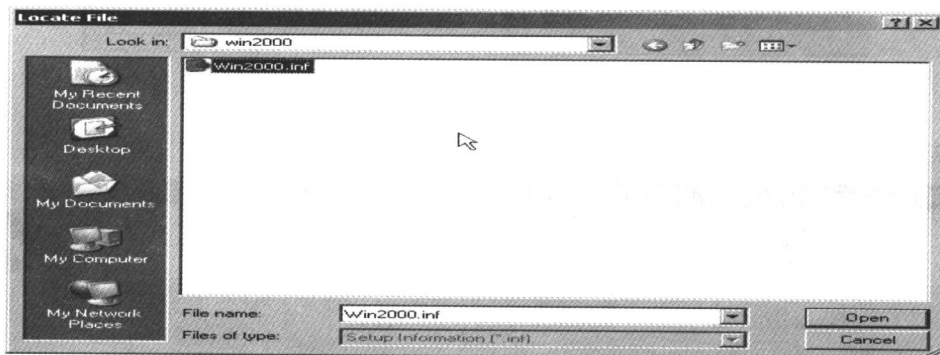


图 1-12

(14)点击“OK”(如图 1-13):

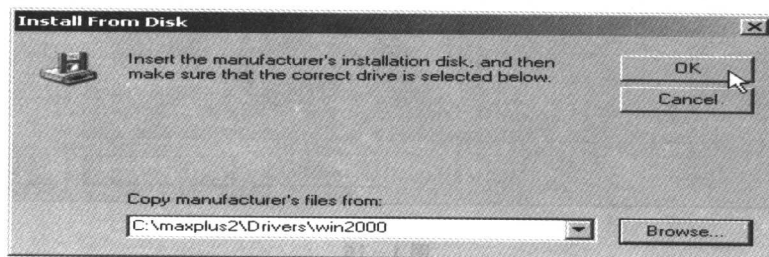


图 1-13

(15)选中“Altera Byte Blaster”,点击“Next”(如图 1-14):

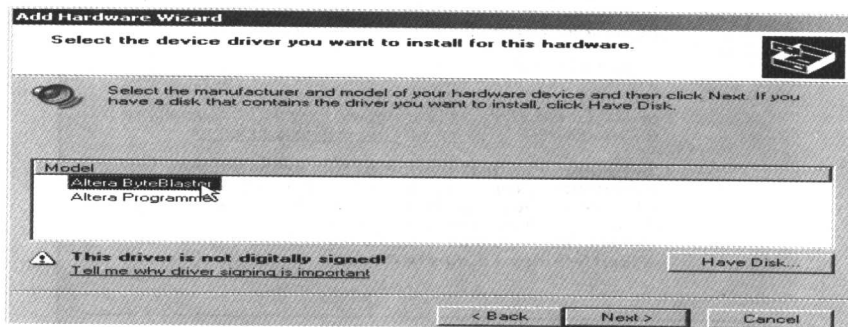


图 1-14

(16)可能有警告,选择继续(如图 1-15):

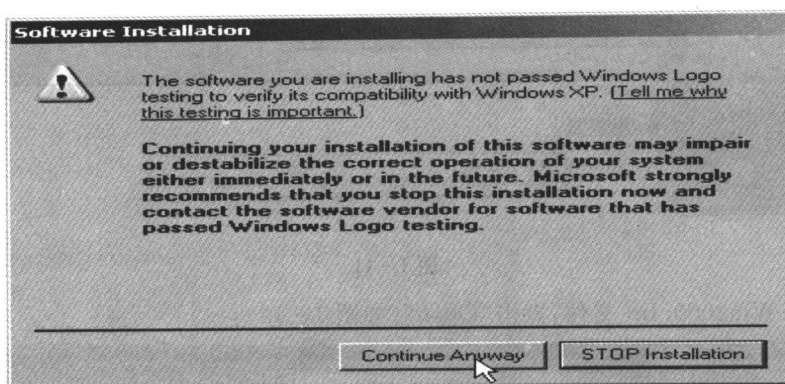


图 1 - 15

(17) 点击“Next”(如图 1 - 16):

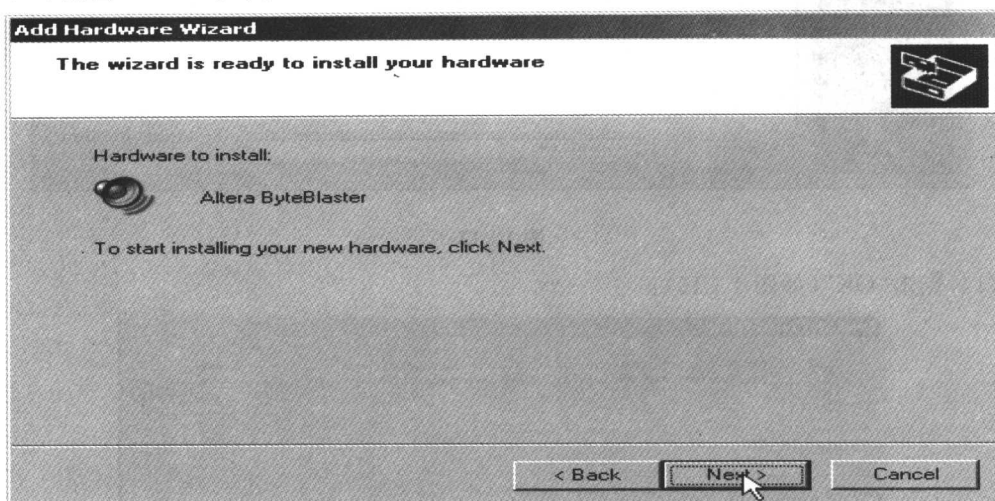


图 1 - 16

(18) 有警告, 选择继续(如图 1 - 17):

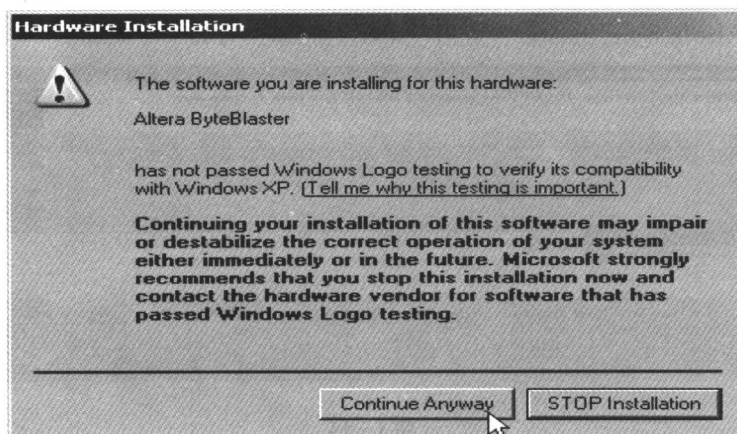


图 1 - 17

(19)完成系统的驱动安装,点击“Finish”(如图 1-18):

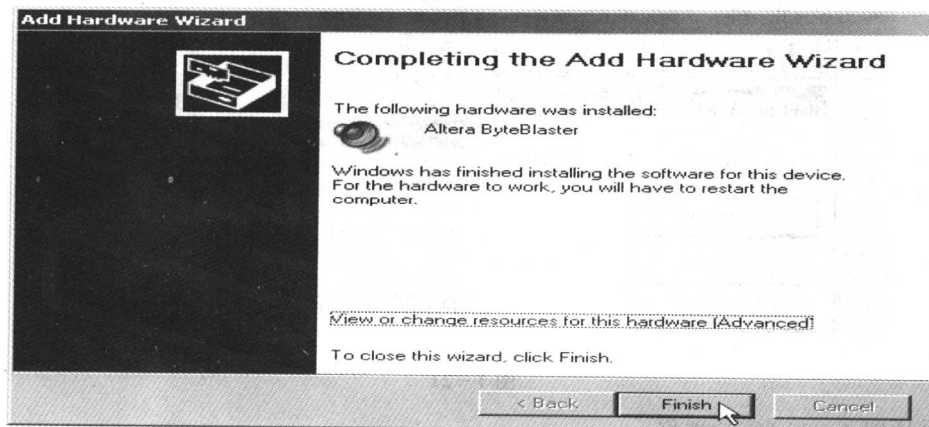


图 1-18

(20)选择重启(如图 1-19):

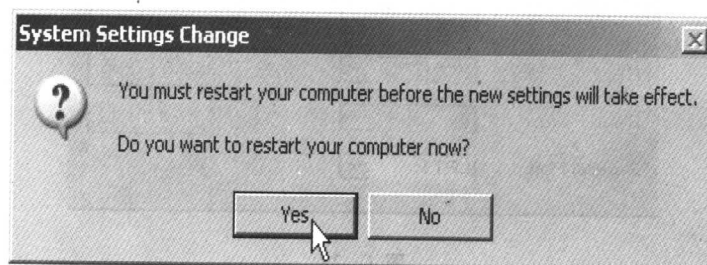


图 1-19

(21)重启后,进入 Max+plus II,打开“Programmer”(如图 1-20):

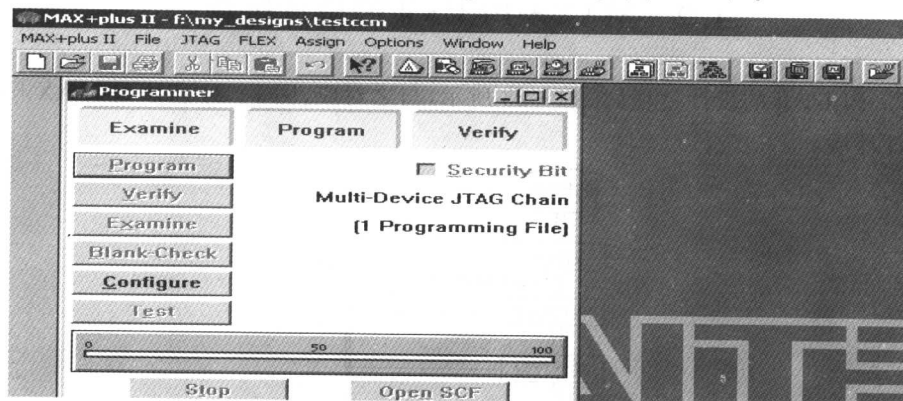


图 1-20

(22)选择“Options”→“hardware setup”(如图 1-21):

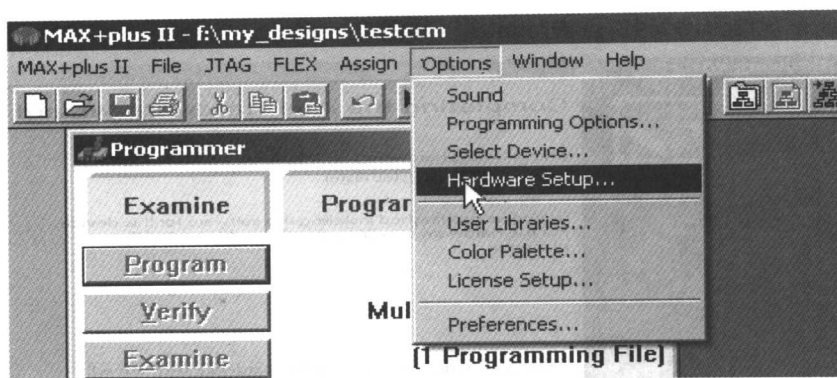


图 1-21

(23) 按图 1-22 所示, 选好。

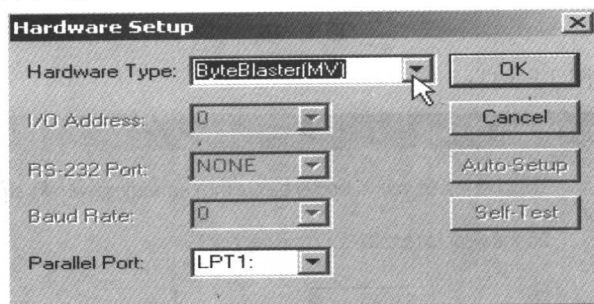


图 1-22

(24) 点击“OK”, 完成安装。

1.2 MAX+PLUS II 的设计过程

MAX+PLUS II 的设计过程如图 1-23 所示, 与之对应, 图 1-24 所示是 MAX+PLUS II 提供的设计环境。

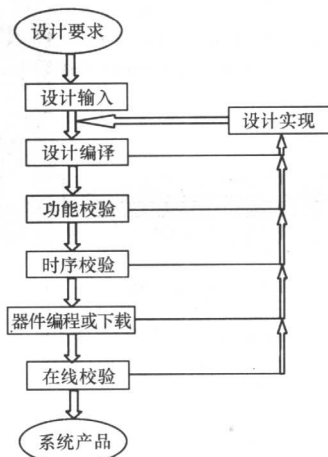


图 1-23 MAX+PLUS II 的设计过程