

21世纪大学计算机系列教材

微机原理与接口技术

(基于32位机)

实验与学习辅导

马春燕 主编 段承先 范爱香 秦文萍 副主编



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>



21世纪大学计算机系列教材

微机原理与接口技术

(基于32位机)

实验与学习辅导

马春燕 主编 段承先 范爱香 秦文萍 副主编

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING



内 容 简 介

本书是普通高等教育“十一五”国家级规划教材《微机原理与接口技术（基于 32 位机）》配套的习题解答、实验与课程设计指导书。全书分为两部分，第一部分为学习指导与习题解答，第二部分为实验指导与课程设计。学习指导与习题解答部分指出主教材的各章重点和难点，提供解题思路和技巧，帮助读者进一步巩固所学知识，有效提高分析问题和解决问题的能力。实验指导与课程设计部分提供基础软、硬件实验的程序流程图和参考程序，以及设计性软、硬件实验和课程设计的设计思路，可供读者用于上机练习和课程设计。

本书不仅是一本与教材密切配合的教学辅导用书，同时也是一本微机应用技术的汇编。

本书可作为普通高等院校理工科非计算机类电子信息、自动化、电气工程等相关专业任课教师的教学用书，以及本、专科学生的实验和自学辅导书，也可供研究生和工程技术人员参考。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有，侵权必究。

图书在版编目（CIP）数据

微机原理与接口技术（基于 32 位机）实验与学习辅导/马春燕主编. —北京：电子工业出版社，2007.8

（21 世纪大学计算机系列教材）

ISBN 978-7-121-04741-1

I. 微… II. 马… III. ①微型计算机—理论—高等学校—教学参考资料 ②微型计算机—接口—高等学校—教学参考资料 IV. TP36

中国版本图书馆 CIP 数据核字（2007）第 110511 号

策划编辑：何 雄

责任编辑：王 纲

印 刷：北京季蜂印刷有限公司

装 订：三河市万和装订厂

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787×1092 1/16 印张：12 字数：306 千字

印 次：2007 年 8 月第 1 次印刷

印 数：5 000 册 定价：18.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：（010）88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：（010）88258888。

前 言

学习微机原理与接口技术，实践是非常重要的环节，我们不仅要掌握微型计算机的基本原理、基本概念和基本方法，更重要的是学以致用。为此，我们为普通高等教育“十一五”国家级规划教材《微机原理与接口技术》（基于 32 位机）编写了配套的学习指导、习题解答、实验与课程设计指导书。

全书分为两部分，第一部分为学习指导与习题解答，第二部分为实验指导与课程设计。学习指导包括了各章节教学的重点和难点，帮助学生在学的过程中掌握重点，突破难点。习题解答对各章习题进行了详尽的分析，给出解题思路，并提供了参考答案。实验指导包括软、硬件实验各 10 个，同时在基础实验的基础上，提供了 4 个设计性实验。基础实验给出了程序的软件流程图和实验接线图，提供了完整的参考程序。设计性实验仅提供设计要求和思路，目的在于充分发挥学生们的潜在能力，拓展思维空间，进一步提高分析问题和解决问题的能力。课程设计包括 10 个题目，目的是培养和训练学生们的综合设计能力，包括软件编程和硬件电路的设计与连接。

书中提供的参考程序全部经上机调试通过。课程设计的题目多数来自历届学生的课程设计和毕业设计，有些题目则直接取自科研课题，理论联系实际，具有较强的实用价值。参考学时为：软件实验 4 学时；硬件实验 6 学时；课程设计 1.5 周。

本书第 1 部分 1~9 章的重点和难点由段承先和马春燕编写；第 1 章和第 3 章的习题解答由段承先编写；第 2 章、第 6 章和第 7 章的习题解答由马春燕编写；第 4 章、第 5 章、第 8 章和第 9 章的习题解答由秦文萍编写。第 2 部分第 1 章和第 2 章由段承先和马春燕编写；第 3 章、第 4 章、第 5 章、附录 A 和附录 B 由范爱香编写。段承先和马春燕负责全书的大纲拟定、组织编写及统稿。

由于编者水平有限，书中难免有不妥和错误之处，恳请读者批评指正。

作者 E-mail 地址：tyutchyma@sina.com

编者

目 录

第 1 部分 学习指导与习题解答

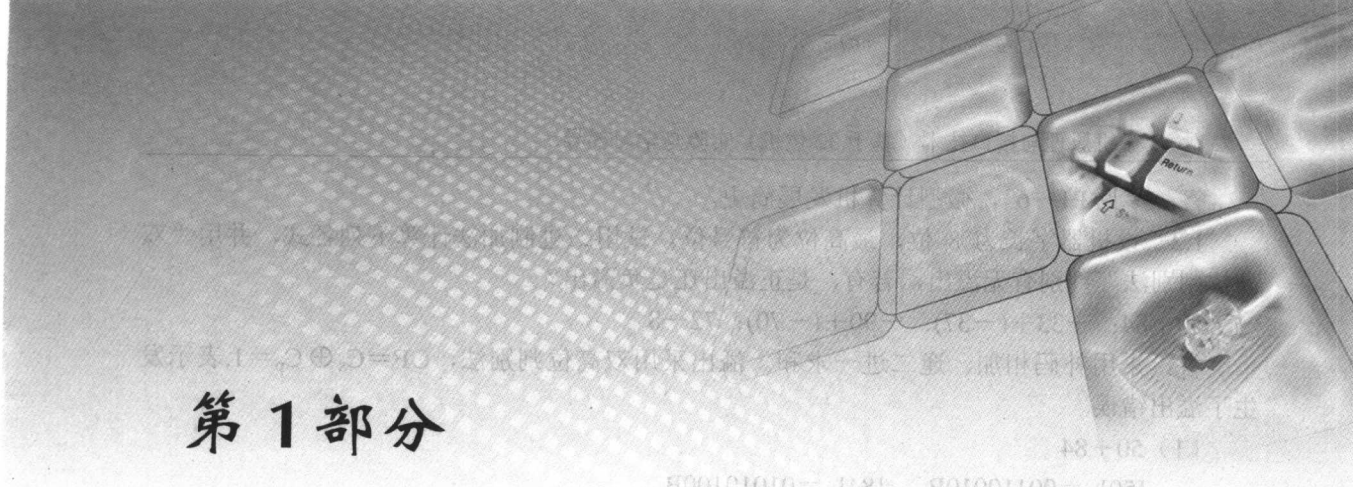
第 1 章 微型计算机概述	1
1.1 重点与难点	1
1.2 习题解答	1
第 2 章 微处理器及其结构	4
2.1 重点与难点	4
2.2 习题解答	6
第 3 章 指令系统	9
3.1 重点与难点	9
3.2 习题解答	11
第 4 章 汇编语言程序设计	19
4.1 重点与难点	19
4.2 习题解答	20
第 5 章 存储器	31
5.1 重点与难点	32
5.2 习题解答	34
第 6 章 中断技术	40
6.1 重点与难点	40
6.2 习题解答	41
第 7 章 I/O 接口技术	42
7.1 重点与难点	43
7.2 习题解答	44
第 8 章 微机总线技术	48
8.1 重点与难点	48
8.2 习题解答	49
第 9 章 人机交互接口	49
9.1 重点与难点	49
9.2 习题解答	50

第 2 部分 实验指导与课程设计

第 1 章 汇编语言程序设计与开发	51
1.1 汇编语言程序设计开发过程	51

1.1.1	汇编语言程序设计开发过程	51
1.1.2	编辑器	52
1.1.3	汇编器	52
1.1.4	连接器	54
1.2	运行及调试器	55
1.2.1	运行可执行文件	55
1.2.2	调试器	55
第 2 章	软件实验	57
2.1	基础实验	57
2.1.1	实验一 加法程序	57
2.1.2	实验二 乘法程序	64
2.1.3	实验三 数据块传送程序	69
2.1.4	实验四 字符串匹配程序	72
2.1.5	实验五 十六进制数转换为二进制数程序	75
2.1.6	实验六 数据排序程序	78
2.1.7	实验七 表格查找程序	80
2.1.8	实验八 统计数据个数程序	83
2.1.9	实验九 声音输出及音乐程序	86
2.1.10	实验十 画线及动画程序	93
2.2	设计性实验	98
2.2.1	实验一 统计学生成绩	98
2.2.2	实验二 比较字符串长度	98
第 3 章	硬件实验平台	99
3.1	实验平台	99
3.2	实验设备与微机的连接	99
3.3	外扩设备中 I/O 接口的地址	99
3.4	外扩微机教学实验设备	100
第 4 章	硬件实验	105
4.1	基础实验	105
4.1.1	实验一 PCI 设备查询和配置空间的读取	105
4.1.2	实验二 读/写扩展静态存储器 6116	110
4.1.3	实验三 可编程并行通信接口 8255A	114
4.1.4	实验四 8 段 LED 数码管显示实验	126
4.1.5	实验五 可编程定时/计数器 8254A	130
4.1.6	实验六 可编程中断控制器 8259A	137
4.1.7	实验七 可编程 DMA 控制器 8237A	141
4.1.8	实验八 可编程串行通信接口 8250A	146
4.1.9	实验九 模/数转换器 ADC0809	154
4.1.10	实验十 数/模转换器 DAC0832	159

4.2 设计性实验	166
4.2.1 实验一 8255A 与 8250A 通信实验	166
4.2.2 实验二 模/数与数/模转换实验	167
第 5 章 课程设计	167
5.1 设计一 汽车信号灯控制系统	168
5.2 设计二 电风扇控制器	168
5.3 设计三 学籍管理系统	169
5.4 设计四 步进电机控制系统	169
5.5 设计五 电子钟	170
5.6 设计六 电梯控制系统	172
5.7 设计七 洗衣机控制系统	172
5.8 设计八 雾灯灯	172
5.9 设计九 模拟电子琴	173
5.10 设计十 图形动画	173
附录 A 汇编输出错误信息表	175
附录 B 常用芯片引脚图	178
参 考 文 献	182



第 1 部分

学习指导与习题解答

第 1 章 微型计算机概述

本章介绍了微型计算机系统的基本概念、组成、各部分的功能、特点，以及计算机中数的表示和编码方法。

1.1 重点与难点

本章的重点是微型计算机的基本组成，各部件的功能，不同进制数及其之间的相互转换，带符号数的表示方法，数的原码、反码、补码及补码的运算。难点是微型计算机的硬件结构及各部件的功能。具体内容如下。

1. 计算机的基本概念

微处理器、微型计算机、微型计算机系统的组成及各部件的功能。

2. 带符号数的表示法

数的原码、反码、补码及补码的运算。

3. 数的编码方法

十进制数的二进制编码（BCD 码）和美国标准信息交换码（ASCII 码）。

4. 微型计算机系统的性能指标

字长、存储容量、运算速度、扩展能力和软件的配置。

1.2 习题解答

1.1 简述计算机和微型计算机经过了哪些主要的发展阶段？

答：参见 P1~6^①，微型计算机发展简史。

1.2 设机器字长为 8 位，最高位为符号位。试用二进制加法计算下列各式，并用“双高位判别法”判别有无溢出，若有，是正溢出还是负溢出？

50+84；-33+(-37)；-90+(-70)；72-8

答：采用补码相加、逢二进一求和。溢出采用双高位判别法， $OF=C_s \oplus C_p=1$ ，表示发生了溢出错误。

(1) 50+84

$[50]_{\text{补}}=00110010\text{B}$ ， $[84]_{\text{补}}=01010100\text{B}$

补码相加：

$$\begin{array}{r} 00110010\text{B} \\ +) 01010100\text{B} \\ \hline 10000110\text{B} \end{array}$$

所以 $[50+84]_{\text{补}}=10000110\text{B}$

溢出判别： $OF=C_s \oplus C_p=0 \oplus 1=1$

有溢出，为正溢出。

(2) -33+(-37)

$[-33]_{\text{补}}=11011111\text{B}$ ， $[-37]_{\text{补}}=11011011\text{B}$

补码相加：

$$\begin{array}{r} 11011111\text{B} \\ +) 11011011\text{B} \\ \hline 110111010\text{B} \end{array}$$

所以 $[-33+(-37)]_{\text{补}}=00111010\text{B}$

溢出判别： $OF=C_s \oplus C_p=1 \oplus 1=0$

无溢出。

(3) -90+(-70)

$[-90]_{\text{补}}=10100110\text{B}$ ， $[-70]_{\text{补}}=10111010\text{B}$

补码相加：

$$\begin{array}{r} 10100110\text{B} \\ +) 10111010\text{B} \\ \hline 101100000\text{B} \end{array}$$

所以 $[-90+(-70)]_{\text{补}}=01100000\text{B}$

溢出判别： $OF=C_s \oplus C_p=1 \oplus 0=1$

有溢出，为负溢出。

(4) 7-28=72+(-8)

$[72]_{\text{补}}=01001000\text{B}$ ， $[-8]_{\text{补}}=11111000\text{B}$

补码相加：

$$\begin{array}{r} 01001000\text{B} \\ +) 11111000\text{B} \\ \hline 1\ 01000000 \end{array}$$

$[72-8]_{\text{补}}=01000000\text{B}$

① 本书习题解答中参见页码均为主教材《微机原理与接口技术（基于 32 位机）》中的页码。

溢出判别: $OF = C_s \oplus C_p = 1 \oplus 1 = 0$

无溢出。

1.3 写出下列各数的原码、反码、补码 (设机器字长为 8 位)。

+1010011B; -0101100B; -32; +47

答: 按照原码、反码、补码的求取方法, 求出各数的原码、反码和补码。

正数: $[X]_{\text{原}} = [X]_{\text{反}} = [X]_{\text{补}}$, 在其真值的基础上将符号位置为 0, 其余数位不变。

负数: $[X]_{\text{原}}$, 在其真值的基础上, 符号位置为 1, 其余位不变;

$[X]_{\text{反}}$, 在 $[X]_{\text{原}}$ 的基础上符号位不变, 其余按位求反;

$[X]_{\text{补}}$, $[X]_{\text{补}} = [X]_{\text{反}} + 1$ 。

答案如下。

(1) 设 $X = +1010011\text{B}$,

则 $[X]_{\text{原}} = [X]_{\text{反}} = [X]_{\text{补}} = 01010011\text{B}$

(2) 设 $X = -0101100\text{B}$,

则 $[X]_{\text{原}} = 10101100\text{B}$, $[X]_{\text{反}} = 11010011\text{B}$, $[X]_{\text{补}} = 11010100\text{B}$

(3) 设 $X = -32 = -0100000\text{B}$,

则 $[X]_{\text{原}} = 10100000\text{B}$, $[X]_{\text{反}} = 11011111\text{B}$, $[X]_{\text{补}} = 11100000\text{B}$

(4) 设 $X = +47 = +0101111\text{B}$,

则 $[X]_{\text{原}} = [X]_{\text{反}} = [X]_{\text{补}} = 00101111\text{B}$

1.4 将下列十进制数变为 8421 BCD 码。

306; 512; 9183; 4700

答: 将十进制数变为 8421BCD 码, 只需将每位十进制数分别用 4 位二进制数表示即可。答案如下。

$(306)_{10} = (1100000110)_{8421\text{BCD}}$

$(512)_{10} = (10100010010)_{8421\text{BCD}}$

$(9183)_{10} = (1001000110000011)_{8421\text{BCD}}$

$(4700)_{10} = (100011100000000)_{8421\text{BCD}}$

1.5 将下列 8421 BCD 码变为十进制数。

1000010010100; 11001100011; 1001000101; 11000

答: 将 8421BCD 码转换为十进制数, 只需从末位起将每 4 位二进制数分别用 1 位十进制数表示即可。

$(1000010010100)_{8421\text{BCD}} = (1094)_{10}$

$(11001100011)_{8421\text{BCD}} = (663)_{10}$

$(1001000101)_{8421\text{BCD}} = (245)_{10}$

$(11000)_{8421\text{BCD}} = (18)_{10}$

1.6 写出下列各十六进制数的 ASCII 码。

1357; ABCD; 3F; 20E

答: 按照各十六进制数字符出现的顺序由高到低将每个字符用相应的 ASCII 码 (两位十六进制数) 表示即可。

‘1357’=31333537H

‘ABCD’=41424344H

‘3F’=3346H

‘20E’=323045H

1.7 什么是微处理器、微型计算机、微型计算机系统？它们之间有什么区别与联系？

答：参见 P19~20，微型计算机系统的组成。

1.8 试画出微型计算机的组成框图，并简述各部分的功能。

答：参见 P20~22，微型计算机系统的硬件组成。

1.9 衡量微机系统的主要性能指标有哪几个方面？

答：参见 P24~25，微型计算机系统的性能指标。

第 2 章 微处理器及其结构

本章介绍了 8086、80486 和 Pentium 微处理器的内部结构、寄存器结构、存储器组织及输入/输出结构、工作模式及总线操作时序。

2.1 重点与难点

本章的重点是 80486 微处理器的内部结构、寄存器结构、存储器组织输入/输出结构和微处理器的工作模式，难点是实地址工作模式下存储器的寻址。具体内容如下。

1. 8086 微处理器

总线接口部件和执行部件的功能，通用数据寄存器、指针及变址寄存器、段寄存器和指令指针的名称及用途，标志寄存器中各个标志位的意义，存储器的分段及物理地址的形成。8086 CPU 寄存器的名称及其功能见表 2.1。

2. 80486 微处理器

80486 微处理器的内部结构、新增寄存器名称及用途、存储器组织及输入/输出结构，实地址模式、保护模式和虚拟 8086 模式的特点及其相互转换，时钟周期、总线周期和指令周期的概念及总线操作时序。80486 CPU 寄存器的名称及功能见表 2.2。

3. Pentium 微处理器

Pentium 微处理器的超标量流水线、独立指令 Cache 和数据 Cache、浮点部件和分支转移动态预测等部件的特点，存储器组织及输入/输出结构。

表 2.1 8086 CPU 寄存器的名称及其功能

类 别	名 称	缩 写	位 数	功 能
通用 数据 寄存器	累 加 器	AX	16	均可以作为 8 位寄存器使用, 既可以作为算术、逻辑运算的源操作数, 向 ALU 提供参与运算的原始数据, 也可以作为目标操作数, 保存运算的中间结果或最后结果
	基址寄存器	BX	16	
	计数寄存器	CX	16	
	数据寄存器	DX	16	
指针 及 变址 寄存器	堆栈指针	SP	16	在进行堆栈操作的过程中, SP 用来指示堆栈栈顶的偏移地址
	基址指针	BP	16	用来存放位于堆栈段中的 1 个数据区的“基址”的偏移地址
	源变址指针	SI	16	在串操作指令中, SI 用来存放源操作数地址的偏移地址
	目的变址指针	DI	16	在串操作指令中, DI 用来存放目标操作数地址的偏移地址
段 寄存器	代码段寄存器	CS	16	用来存放当前使用的代码段的段基址
	数据段寄存器	DS	16	用来存放当前使用的数据段的段基址
	堆栈段寄存器	SS	16	用来存放当前使用的堆栈段的段基址
	附加段寄存器	ES	16	用来存放当前使用的附加段的段基址
控制 寄存器	指令指针	IP	16	存放 BIU 将要取的下一条指令代码的偏移地址
	标志寄存器	FR	16	只使用了 9 位, 其中 6 位为状态标志位, 用来反映算术运算或逻辑运算结果的状态; 3 位为控制位, 用来控制 CPU 的操作

表 2.2 80486 CPU 寄存器的名称及其功能

分 类	类 别	名 称	缩 写	位 数		功 能
				程序可见	程序不可见	
基本 寄存 器	通用 寄存 器	累加器	EAX	32	无	均可以作为 8 位、16 位和 32 位寄存器使用
		基址寄存器	EBX	32	无	
		计数寄存器	ECX	32	无	
		数据寄存器	EDX	32	无	
		堆栈指针	ESP	32	无	可作为 16 位和 32 位寄存器使用, 用来指示堆栈栈顶的偏移地址
		基址指针	EBP	32	无	可作为 16 位和 32 位寄存器使用, 用来存放位于堆栈段中的 1 个数据区的“基址”的偏移地址
		源变址指针	ESI	32	无	可作为 16 位和 32 位寄存器使用, 在串操作指令中, 用来存放源操作数的偏移地址
		目的变址指针	EDI	32	无	可作为 16 位和 32 位寄存器使用, 在串操作指令中, 用来存放目标操作数的偏移地址
	段 寄 存 器	代码段寄存器	CS	16	64	程序可见部分在实地址模式下, 存放段基址, 在保护模式下, 存放选择符, 程序不可见部分只有在保护模式下有效 CS 用来存放当前使用的代码段的段基址 DS 用来存放当前使用的数据段的段基址 SS 用来存放当前使用的堆栈段的段基址 ES, FS 和 GS 用来存放当前使用的附加段的段基址
		数据段寄存器	DS	16	64	
		堆栈段寄存器	SS	16	64	
		附加段寄存器	ES	16	64	
			FS	16	64	
			GS	16	64	

续表

分类	类别	名 称	缩写	位 数		功 能
				程序可见	程序不可见	
基本寄存器	控制寄存器	指令指针	EIP	32	无	可作为 16 位和 32 位寄存器使用, 存放 BIU 将要取的下条指令代码的偏移地址
		标志寄存器	EFR	32	无	在 8086 的基础上, 增加了 5 位系统标志位, 用于控制系统或执行某种操作
系统寄存器	系统地址寄存器	全局描述符表寄存器	GDTR	48	无	用于存放全局描述表的 32 位基地址和 16 位段限值
		局部描述符表寄存器	LDTR	16	64	用于保存局部描述符表的 32 位基地址、16 位段限值和 16 位访问权限
		中断描述符表寄存器	IDTR	48	无	用于存放中断描述符表的 32 位基地址和 16 位段限值
		任务寄存器	TR	16	64	用于存放任务状态段的 32 位基地址、16 位段限值和 16 位访问权限
	控制寄存器	模式控制与状态控制寄存器	CR ₀	32	无	用于系统操作模式控制和系统状态控制
		控制寄存器	CR ₁	32	无	为与后续的 Intel CPU 兼容而保留
		页故障线性地址寄存器	CR ₂	32	无	存放页故障的线性地址
		页目录寄存器	CR ₃	32	无	微处理器提供当前任务的页目录表地址
调试与测试寄存器	调试寄存器	断点地址寄存器	DR ₀	32	无	存放断点 0 的线性地址
		断点地址寄存器	DR ₁	32	无	存放断点 1 的线性地址
		断点地址寄存器	DR ₂	32	无	存放断点 2 的线性地址
		断点地址寄存器	DR ₃	32	无	存放断点 3 的线性地址
		调试寄存器	DR ₄	32	无	保留未用
		调试寄存器	DR ₅	32	无	保留未用
		断点状态寄存器	DR ₆	32	无	指示调试程序时异常发生的原因
		断点控制寄存器	DR ₇	32	无	指明断点发生的条件及断点的类型
	测试寄存器	Cache 数据测试寄存器	TR ₃	32	无	用于 Cache 数据读/写缓存器
		Cache 状态测试寄存器	TR ₄	32	无	包含 Cache 测试期间标志位和有效位的信息
		Cache 控制测试寄存器	TR ₅	32	无	说明可测试性操作、置位和入口的选择
		TLB 控制测试寄存器	TR ₆	32	无	包含对 TLB 进行测试的标志位信息和控制信息
		TLB 状态测试寄存器	TR ₇	32	无	包含 TLB 测试期间数据块的存取信息
浮点寄存器		数据寄存器	R ₇ ~R ₀	80	无	相当于 20 个 32 位的寄存器, 用于堆栈操作
		标志寄存器	FPTW	16	无	指示 8 个数据寄存器的特征, 每两位代表 1 个数据寄存器
		控制寄存器	FPCW	16	无	用于浮点运算部件操作控制的选择
		状态寄存器	FPSW	16	无	指示浮点运算部件的状态
		指令指针	IP	48	无	用于指令错误的处理
		数据指针	DP	48	无	用于数据错误的处理

2.2 习 题 解 答

2.1 简述 8086 和 80486CPU 内部结构由哪些部件组成, 并阐明它们结构上的异同。

答: (1) 参见 P26~28, Intel 8086 微处理器内部结构;

(2) 参见 P38~41, Intel 80486 微处理器内部结构。

2.2 8086 微处理器和 80486 微处理器中的寄存器是如何分类的, 它们的主要功能是什么?

答: (1) 参见 P28~29, Intel 8086 微处理器寄存器结构;

(2) 参见 P41~47, Intel 80486 微处理器寄存器结构。

2.3 EFR 寄存器包含哪些标志位? 说明各主要标志位的作用。

答: 参见 P42~43, 标志寄存器 EFR。

2.4 说明 80486 微处理器中控制寄存器、系统地址寄存器的作用和各自的功能。

答: 参见 P44~46, 系统寄存器。

2.5 存储器为什么要分段? 在实地址方式下存储器如何分段?

答: 8086CPU 有 20 条地址线, 可直接寻址 1MB 的存储空间, 而寄存器均为 16 位, 可寻址 $2^{16}=64\text{KB}$ 的存储空间, 不能直接寻址 1MB 的存储空间, 为此采用分段结构, 由 16 位段寄存器提供段基址, 由不同的寻址方式或寄存器提供 16 位偏移地址, 共同组成 20 位的物理地址, 寻址 1MB 的存储空间。

在实地址方式下, 将 1MB 的存储器划分为 4 段, 即代码段、数据段、堆栈段和附加段。每段包含若干个 2^{16} 个字节 (即 64KB 单元), 并且每个段的首地址是 1 个可以被 16 整除的数 (即段的起始地址的最低 4 位为 0)。在任意时刻, 程序能够很方便地访问 4 个分段的内容。

2.6 什么是逻辑地址? 什么是物理地址? 在实地址工作模式下, 如何求存储器的物理地址? 设一个 16 字的数据存储区, 它的起始地址为 70A0H: DDF6H。写出这个数据区的首字单元和末字单元的物理地址。

答: (1) 逻辑地址由段基址 (存放在段寄存器中) 和偏移地址 (由寻址方式提供) 两部分构成, 它们都是无符号的 16 位二进制数。逻辑地址是用户进行程序设计时采用的地址。

(2) 物理地址是 1MB 内存空间中每个存储单元唯一的地址, 由 20 位二进制数构成。物理地址是 CPU 访问内存时使用的地址。当用户通过编制程序将 16 位逻辑地址送入 CPU 的总线接口部件 BIU 时, 地址加法器通过地址运算变换为 20 位的物理地址。

(3) 20 位物理地址的计算公式为:

$$\text{物理地址} = \text{段基址} \times 16 + \text{偏移地址}$$

(4) 按照物理地址的计算公式, 计算首字单元的物理地址。在计算末字单元的物理地址时, 注意 16 个字为 32 个字节, 占用 32 个 (即 20H 个) 存储单元。

$$\text{首字单元的物理地址} = 70\text{A0H} \times 16 + \text{DDF6H}$$

$$= 7\text{E7F6H}$$

$$\text{末字单元的物理地址} = 7\text{E7F6H} + 20\text{H} - 2$$

$$= 7\text{E816H} - 2$$

$$= 7\text{E814H}$$

占用存储器单元的情况如图 2.1 所示。

2.7 80486 微处理器有哪 3 种工作方式? 简述每种工作方式的特点和区别。

答: 参见 P53~54, Intel 80486 微处理的工作模式。

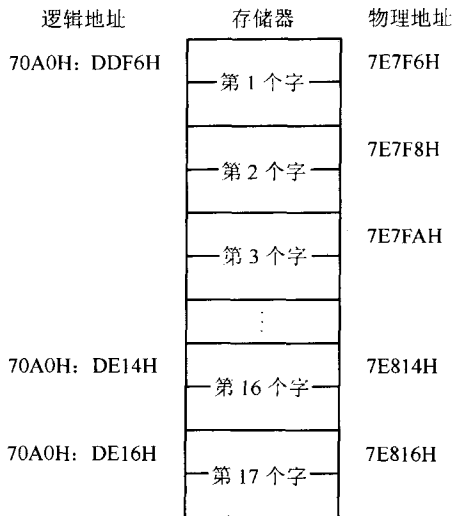


图 2.1 题 2.6 图

2.8 堆栈的数据结构特点是什么？计算机中为什么要设置堆栈？

答：（1）堆栈是内存中一个特定的存储区。堆栈中数据结构的特点是“先进后出”，即最后进入堆栈的数据最先从堆栈中弹出。

（2）CPU 在处理数据的过程中，有一些中间数据需要进行暂存，同时 CPU 在调用子程序和进行中断响应的过程中，现场和断点都需要进行保护，为此计算机中设置了一定容量的堆栈。

2.9 简述时钟周期、总线周期和指令周期之间的关系。

答：参见 P55，时钟周期、总线周期和指令周期。

2.10 什么叫突发传送和非突发传送？80486 微处理器的最快非突发单总线周期传送由几个时钟周期组成？

答：（1）由 $\overline{\text{BRDY}}$ 信号结束的传送周期，称为突发周期传送；由 $\overline{\text{RDY}}$ 信号结束的传送周期，称为非突发周期传送。

（2）80486 微处理器的最快非突发单总线周期传送由 2 个时钟周期组成。

2.11 简述 80486CPU 芯片引脚 $\overline{\text{ADS}}$ ， $\overline{\text{RDY}}$ ， $\overline{\text{BRDY}}$ ， $\overline{\text{BLAST}}$ ， $\overline{\text{KEN}}$ ， $\overline{\text{PCHK}}$ 的功能。

答：参见 P48~52，Intel 80486 微处理器引脚信号及功能。

2.12 80486 微处理器的实地址工作模式的物理地址空间是多大？保护模式的物理地址空间是多大？保护模式虚拟地址空间是多大？

答：实地址工作模式的物理地址空间为 1MB；保护模式的物理地址空间为 4GB，程序可用的虚拟存储空间为 64TB。在保护模式下，通过使用分页功能，可以把虚拟 8086 模式下的 1MB 地址空间映射到 80486 微处理器的 4GB 物理空间中的任何位置。

2.13 如果在数据写总线周期的字节允许信号代码 $\overline{\text{BE}}_3$ $\overline{\text{BE}}_2$ $\overline{\text{BE}}_1$ $\overline{\text{BE}}_0$ 等于 1110B 时，所发生的是字节、字还是双字数据传送？

答：由 P53 表 2.9 可知，当 $\overline{\text{BE}}_3$ $\overline{\text{BE}}_2$ $\overline{\text{BE}}_1$ $\overline{\text{BE}}_0$ 等于 1110B，即只有 $\overline{\text{BE}}_0$ 为低电平有效，

所以, 当 $\overline{BE_3} \overline{BE_2} \overline{BE_1} \overline{BE_0}$ 等于 1110B 时, 是字节数据传送。

2.14 总线状态码 $M/\overline{IO} \ D/\overline{C} \ W/\overline{R}$ 等于 010 时, 将进行哪种总线周期?

答: 由题意可知 $M/\overline{IO} = 0$, 表明是对 I/O 端口操作。 $D/\overline{C} = 1$, 表明是对数据信号进行操作; $W/\overline{R} = 0$, 表明是读操作。所以, 当总线状态码 $M/\overline{IO} \ D/\overline{C} \ W/\overline{R}$ 等于 010 时, 是对 I/O 端口进行读数据操作。

第3章 指令系统

本章介绍了 80486 微处理器指令系统的数据类型、寻址方式、指令格式及指令系统。

3.1 重点与难点

本章的重点是数据类型、11 种寻址方式、指令格式和指令系统, 难点是存储器操作数的寻址方式。具体内容如下。

1. 数据类型

无符号二进制数、带符号二进制定点整数、浮点数 (实数)、BCD 码、串数据和 ASCII 码数据表示方法。

2. 指令格式

标号、前缀及助记符、操作数和注释各部分的意义。

3. 寻址方式

操作数的寻址方式、程序转移地址的寻址方式和 I/O 端口的寻址方式的应用特点。寻址方式及其物理地址的计算见表 3.1。

4. 指令系统

数据传送指令、算术运算指令、逻辑运算指令、串操作指令、控制转移指令和处理机控制指令的指令格式及其助记符形式、指令的功能、操作, 指令对标志位的影响。

表 3.1 实地址模式的寻址方式

分类	类 型		操作数 存放位置	物 理 地 址
关于 操作 数的 寻址	立即数寻址		指令	
	寄存器寻址		寄存器	
	存 储 器 寻 址	直接寻址	存储器	物理地址 = (DS) × 16 + 直接地址（在指令中）
		寄存器间接寻址	存储器	物理地址 = (DS) × 16 + $\begin{cases} (BX) \\ (SI) \\ (DI) \end{cases}$ 物理地址 = (SS) × 16 + (BP)
		基址寻址	存储器	物理地址 = (DS) × 16 + (BX) + 8/16 位位移量 物理地址 = (SS) × 16 + (BP) + 8/16 位位移量
		间址寻址	存储器	物理地址 = (DS) × 16 + $\begin{cases} (SI) \\ (DI) \end{cases}$ + 8/16 位位移量
关于 操作 数的 寻址	存 储 器 寻 址	比例间接寻址	存储器	物理地址 = (DS) × 16 + $\begin{cases} (SI) \\ (DI) \end{cases}$ × 2/4/8（比例因子） + 8/16 位位移量
		基址加间址寻址	存储器	物理地址 = (DS) × 16 + (BX) + $\begin{cases} (SI) \\ (DI) \end{cases}$ 物理地址 = (SS) × 16 + (BP) + $\begin{cases} (SI) \\ (DI) \end{cases}$
		基址加比例间址寻址	存储器	物理地址 = (DS) × 16 + (BX) + $\begin{cases} (SI) \\ (DI) \end{cases}$ × 2/4/8（比例因子） 物理地址 = (SS) × 16 + (BP) + $\begin{cases} (SI) \\ (DI) \end{cases}$ × 2/4/8（比例因子）
		带位移的基址加间址寻址	存储器	物理地址 = (DS) × 16 + (BX) + $\begin{cases} (SI) \\ (DI) \end{cases}$ + 8/16 位位移量 物理地址 = (SS) × 16 + (BP) + $\begin{cases} (SI) \\ (DI) \end{cases}$ + 8/16 位位移量
		带位移的基址加比例间址寻址	存储器	物理地址 = (DS) × 16 + (BX) + $\begin{cases} (SI) \\ (DI) \end{cases}$ × 2/4/8（比例因子） + 8/16 位位移量 物理地址 = (SS) × 16 + (BP) + $\begin{cases} (SI) \\ (DI) \end{cases}$ × 2/4/8（比例因子） + 8/16 位位移量
程序 转移地址 的寻址	段内寻址	段内直接寻址		
		段内间接寻址		
	段间寻址	段间直接寻址		
		段间间接寻址		
I/O 端口 寻址	直接端口寻址		I/O 端口	00H~FFH
	间接端口寻址		I/O 端口	0000H~FFFFH