TURING 图灵电子与电气工程丛书

ELSEVIER 爱思唯尔

FPGA设计指南

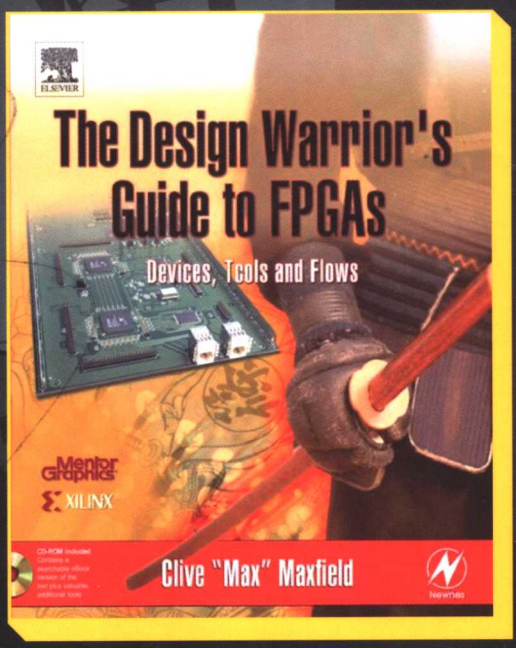
器件、工具和流程

The Design Warrior's Guide to FPGAs

Devices, Tools and Flows

[美] Clive "Max" Maxfield 著

杜生海 邢闻 译



人民邮电出版社
POSTS & TELECOM PRESS

TURING 图灵电子与电气工程丛书

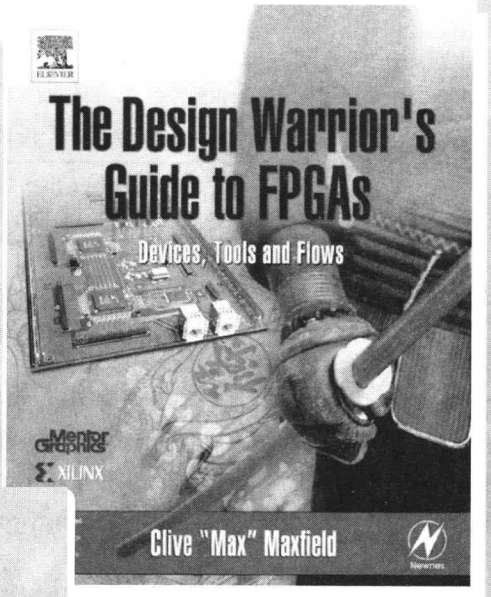
FPGA设计指南

器件、工具和流程

The Design Warrior's Guide to FPGAs

Devices, Tools and Flows

[美] Clive "Max" Maxfield 著
杜生海 邢闻 译



人民邮电出版社
北 京

图书在版编目（CIP）数据

FPGA 设计指南：器件、工具和流程 /（美）马克斯菲尔德（Maxfield, C.）著；杜生海，邢闻译. —北京：人民邮电出版社，2007.12
（图灵电子与电气工程丛书）
ISBN 978-7-115-16862-7

Ⅰ. F… Ⅱ. ①马…②杜…③邢… Ⅲ. 可编程序编辑器件－系统设计 Ⅳ. TP332.1

中国版本图书馆 CIP 数据核字（2007）第 146283 号

内 容 提 要

本书用简洁的语言向读者展示了什么是FPGA、FPGA如何工作、如何对FPGA编程以及FPGA设计中遇到的各种概念、器件和工具，如传统的基于HDL/RTL的仿真和逻辑综合、最新的纯C/C++设计捕获和综合技术以及基于DSP的设计流程。另外，本书还涉及大量丰富的、工程师所需的技术细节。

本书适用于使用FPGA进行设计的工程师、进行嵌入式应用任务开发的软件工程师以及高等院校电气工程专业的师生。

图灵电子与电气工程丛书

FPGA 设计指南：器件、工具和流程

◆ 著 [美] Clive “Max” Maxfield
译 杜生海 邢 闻
责任编辑 朱 巍

◆ 人民邮电出版社出版发行 北京市崇文区夕照寺街 14 号
邮编 100061 电子函件 315@ptpress.com.cn
网址 http://www.ptpress.com.cn
北京铭成印刷有限公司印刷
新华书店总店北京发行所经销

◆ 开本：700 × 1000 1/16
印张：22
字数：432 千字 2007 年 12 月第 1 版
印数：1–4 000 册 2007 年 12 月北京第 1 次印刷

著作权合同登记号 图字：01-2006-2739 号

ISBN 978-7-115-16862-7/TN

定价：49.00 元

读者服务热线：(010)88593802 印装质量热线：(010)67129223

版权声明

The Design Warrior's Guide to FPGAs
by Clive "Max" Maxfield
ISBN 0-7506-7604-3

ISBN: 981-259-632-1

Elsevier (Singapore) Pte Ltd.
3 Killiney Road
#08-01 Winsland House I
Singapore 239519
Tel: (65)6349-0200
Fax: (65)6733-1817

First Published 2007
2007年初版

Printed in China by POSTS & TELECOM PRESS under special arrangement with Elsevier (Singapore) Pte Ltd. This edition is authorized for sale in China only, excluding Hong Kong SAR and Taiwan.

致　谢

很早以前我就想写一本FPGA方面的书了，所以当Elsevier公司（据我所知，它是世界上最大的英语图书出版商之一）的出版人Carol Lewis给予我这样的机会时，我很高兴。

然而，有个小问题，我已经把生命中近10年的大部分时间用于工作了，现在还要把晚间和周末都消磨在写书中。某种程度上，这减少了我陪伴家人和朋友的时间。因此，我很高兴Mentor Graphics和Xilinx公司能够为本书的创作提供赞助，这使得我能够在白天写作，而晚间和周末仍然属于我自己。

作为一名专业工程师，我也不喜欢看实际上是介绍某种专门技术的书籍。所以令我高兴的是，两个赞助者都明确了本书的内容不应以Mentor或Xilinx为中心，而应该包括所有我认为有用的信息（不计个人好恶的）。

如果不与人协作，一个人是无法完成这样一本书的。在此期间，我接受了大量的帮助和建议，无法在此一一提及。但是，我想在此感谢所有帮助我的在Mentor和Xilinx公司工作的人，他们为我花费了很多时间，并给我提供了大量信息。还要感谢Gartner DataQuest公司的Gray Smith 和Daya Nadamuni，以及*EETimes*杂志的Richard Goering，他们一直在花时间回复我的电子邮件（这些邮件都带着令人惧怕的标题“Just one more little question...”）。

在此，我还想感谢以下公司对我提供帮助的人，这些公司是0-In、AccelChip、Actel、Aldec、Altera、Altium、Axis、Cadence、Carbon、Celoxica、Elanix、InTime、Magma、picoChip、QuickLogic、QuickSilver、Synopsys、Synplicity、The MathWorks、Hier Design和Verisity。[①]我还要感谢Launchbird Design Systems的Tom Hawkins给予我的热情帮助，他在开源设计工具方面的洞察力使我受益匪浅。同样，GigaTest实验室的Eric Bogatin与我分享了他在电路板级信号完整性方面的知识。

最后，当然也很重要的一点，再次感谢我的出版人——Elsevier公司的Carol Lewis，他允许我从我的*Designus Maximus Unleashed*一书中摘取出附录B的内容，而且允许我从我的另一本书*Bebop to the Boolean Boogie Second Edition*中摘取出附录C的内容。

① 如果有遗漏，我将十分抱歉（请通知我，我会将其加入到本书的下一版中）。

前　言

本书内容新颖奇特，但并不是一本典型的技术流派的书（作为作者，我知道这一点）。我之所以这么说，是因为本书旨在满足非常广泛的、各类读者的兴趣需要。本书的主要读者是目前正在使用现场可编程门阵列（FPGA）进行设计的合格的工程师，或计划在不久的将来这么做的人。本书涉及大量丰富的、工程师所喜好的技术细节，如多种不同的设计流程、工具和概念。此外本书还涵盖了一系列技术层次相对低的主题，如基本概念。

我之所以如此编排本书，是因为目前人们对FPGA产生了浓厚的兴趣，尤其是还没有使用过或认真考虑过FPGA的人。最早的FPGA器件在它们所支持的等效逻辑门数量和所提供的性能方面相对有限，所以任何“严肃”（巨大、复杂、高性能）的设计都是由专用集成电路（ASIC）或专用标准部件（ASSP）自动实现的。然而，设计和制造ASIC和ASSP极其费时且造价高昂，并且最终设计是固定的，不开发器件的新版本就无法对其修改。

相比之下，创建一个FPGA设计的成本要比设计ASIC或ASSP低得多，在FPGA中实现设计改动更为容易，这样这种设计的上市速度就更快。特别令人感兴趣的是，最近面世的新FPGA架构中包括了数百万计的等效逻辑门、嵌入式处理器和超高速互连。这些器件允许FPGA被用于那些目前还仅是ASIC和ASSP的应用。

与FPGA器件中嵌入式处理器有关的设计，需要硬件工程师和软件工程师的协作。很多情况下，软件工程师可能不太熟悉这些器件中的一些与硬件有关的基本设计考虑。因此，除了硬件工程师，本书也旨在满足为这些器件承担开发嵌入式应用任务的软件工程师们的需求。

本书还适用于高等院校电气工程专业的学生，为EDA和FPGA公司工作的销售人员、市场人员，以及市场分析师和杂志编辑等相关读者。这些读者可以从基本概念和附录介绍的材料中发现对自己有帮助的底层技术细节。

最后，我要把它写成我最喜欢读的那类书。（此时此刻，我很愿意阅读本书——在开始这项工作时我泰然自若——因为那时我已经有了一些关于如何写作本书的线索……如果你领会我的意思。）说实话，我自己也不喜欢阅读技术书籍，因为它们往往令人头痛。因此，我在写作时，更愿意把复杂的主题分散到基本概念（“它

们从何而来”和“我们为什么这样做”）以及使人们产生兴趣的技术细节之中。相比从前精力旺盛的时候，这样做增添了我的优势，同时我还可以通过阅读自己的著作（总能有些美好的期待）从中获得惊喜和快乐。

Clive “Max” Maxfield

目　录

第1章 概 论

1.1 什么是FPGA

现场可编程门阵列（FPGA）是由可配置（可编程）逻辑块组成的数字集成电路（IC），这些逻辑块之间用可配置的互连资源。设计工程师可以对这类器件进行（编程）配置来完成各种各样的任务。

由于实现方式不同，有些FPGA只能编程一次，而有些FPGA可以重复多次编程。自然，只能编程一次的器件被称为一次性可编程（OTP）器件。

FPGA名称中的“现场可编程”是指编程“在现场”进行。（与那些内部功能已被制造商固化的器件正相反。）这意味着FPGA可能是在实验室中配置的，也可能是在对已应用于外部世界的电子系统中某个设备功能的改进。如果一个器件能够在某个高层系统有编程的能力，它就是在系统可编程（ISP）器件。

1.2 FPGA为什么令人感兴趣

数字集成电路（IC）有很多种类型，包括所谓的“jelly-bean”逻辑（指由一些简单、固定的逻辑功能组成的小元件）、存储器件和微处理器。但是，我们特别感兴趣的是可编程逻辑器件（PLD）、专用集成电路（ASIC）、专用标准部件（ASSP），当然，还有FPGA。

就我们讨论的这部分内容而言，PLD这个术语包括简单可编程逻辑器件（SPLD）和复杂可编程逻辑器件（CPLD）。

第2章和第3章将更详细地讨论不同类型的PLD、ASIC和ASSP，眼下我们只需要了解，PLD是一种内部架构已经由制造商确定、但可由工程师通过在现场配置（编程）来实现多种不同功能的器件。但是，和FPGA相比，这种器件包含的逻辑门相对有限，它们可以用来实现的功能也更少、更简单。

与PLD对应的是ASIC和ASSP，它们拥有数百万计的逻辑门，可以用来产生令人难以置信的强大复杂功能。ASIC和ASSP基于相同的设计流程和制造工艺，都是定制设计来满足专门的应用。它们之间仅有的不同就在于，ASIC是专为某个特定公司的使用而设计制造的，而ASSP的目的是出售给多个顾客。（今后，在我们使用ASIC一词时，它可能是指ASSP，除非另外指出或此处的解释不符合上下文。）

尽管ASIC在尺寸（晶体管的数量）、复杂性和性能实现上都是最佳的，但是设

计和制造它是一个很耗费时间和代价昂贵的过程，还有一个不足，就是最终设计是固定的，不开发新版本，就无法调整。

2 FPGA因而弥补了PLD和ASIC之间的空白。因为它可以像PLD那样在现场编程，同时具有数百万的逻辑门[①]，可以用来实现很大、很复杂的功能，而这是从前只有使用ASIC才可以实现的。

FPGA设计的成本要大大低于ASIC设计的成本（尽管大规模生产时ASIC部件肯定要比FPGA便宜很多），同时，在FPGA中对设计修改要容易很多，而且这种设计的产品上市时间会早很多。FPGA催生了许多富有创新意识的小公司（当然FPGA也为很多大的系统设计公司所使用），因为它给“小规模开发”提供了便利。这意味着某个工程师或小工程团队可以在基于FPGA的测试平台上实现他们的软件或硬件想法，而不必承担数额巨大的不可重现工程（NRE）成本或采购昂贵的ASIC软件开发工具。因此，据估计在2003年只有1500家到4000家ASIC设计公司[②]和5000家ASSP设计公司（这些数字近年来正在显著下降）；相反，同年估计有大

3 约45万家FPGA设计公司[③]。

1.3 FPGA的用途

20世纪80年代中期，FPGA刚出现时，大部分用来实现*粘合逻辑*[④]、中等复杂度的状态机和相对有限的数据处理任务。在20世纪90年代早期，FPGA的规模和复杂度开始增加，那时它们的主要市场在通信和网络领域，这都涉及大量数据的处理。后来，到了20世纪90年代末，FPGA在消费、汽车和工业领域的应用经历了爆炸式增长。

FPGA经常用于制作ASIC设计的原型或是提供一个硬件平台来验证一个新算法的物理层实现。但是，FPGA的低开发成本和短上市时间意味着越来越多公司使用它制造最终的产品。（实际上一些主要的FPGA厂商就拥有直接与ASIC在某些特定市场上竞争的器件。）

到了21世纪早期，已经可以买到有数百万门容量的高性能FPGA。这些器件中有

① 在FPGA概念中，哪些器件包含“逻辑门”这个概念有些模糊。这将在第4章详细讨论。

② 该数字不太确切，这取决于所指的具体对象。

③ 这些数字难以确定的另外一个原因是，人们在到底什么是“设计开始”上不容易达成一致。例如，在ASIC设计中，“设计开始”应该包括中途取消的设计，还是仅仅考虑那些最终完成流片的设计？对于FPGA，由于FPGA的可重配置的特性，这个问题几乎要变得没有意义了。或许还应该讲一讲下面的事，在给我介绍了一个以FPGA为主的工业评论网站之后，一名来自FPGA厂商的代表补充说：“其实这里给出的数字不是非常准确。”当我问为什么时，他露出了狡猾的笑容：“主要是因为我们不能给他提供很好的数据！”

④ 粘合逻辑是指用来连接（“粘合”）大逻辑块、功能块或器件的相对少量的简单逻辑（以及作为它们之间的接口）。

的内嵌了微处理器核、高速输入/输出（I/O）接口和类似的模块。这样，今天的FPGA几乎可以用来实现任何东西，包括通信设备和由软件定义无线电；雷达、影像和其他数字信号处理（DSP）的应用；直至包含硬件和软件的片上系统（SoC）[①]。 4

说得更具体一些，FPGA正在蚕食4个主要的市场：ASIC和定制硅、DSP、嵌入式微处理器应用和物理层通信芯片。另外，FPGA还创建一个属于自己的新市场：可重配置计算（RC）技术。

- ASIC和定制硅：正如前面部分提到的，今天的FPGA正逐渐用来实现各种设计，而从前这些设计仅能由ASIC和定制硅来完成。
- 数字信号处理：高速DSP传统上是用数字信号处理器来实现的，实际上这是一种特殊剪裁的微处理器。但是，今天的FPGA可以包含内嵌的乘法器、专用计算例程和大量的片上RAM等所有DSP操作所需的特性。这些特性再加上FPGA提供的并行性，其结果就是比最快的DSP芯片还要快上500倍乃至更多。
- 嵌入式微处理器：小的控制功能传统上是用称作微控制器的专用嵌入式微处理器处理的。这些低成本器件由围绕在处理器核外的片上程序和指令存储器、定时器和I/O组成。但是，随着FPGA的价格不断下降，甚至最小的器件都足以实现一个集成有可选定制I/O功能的软处理器核。结果就是FPGA对嵌入控制应用越来越具有吸引力。
- 物理层通信：FPGA长期以来用于实现物理层通信芯片和网络协议层互连的粘合逻辑。今天的高端FPGA拥有了多种高速收发器，这意味着通信和网络功能可以合并到同一设备中。 5
- 可重配置计算技术：这是指由FPGA提供的固有的并行性和可重配置性来实现软件算法的“硬件加速”。许多公司正在建立大型的以FPGA为基础的可重配置计算引擎，来完成从硬件仿真到密码分析，再到开发新药物的任务。

1.4 本书内容

任何从事过电子设计或电子设计自动化领域的人都知道，近年来这些领域正变得越来越复杂，FPGA也不例外。

早些时候（在20世纪80年代中期）还不那么复杂，当时FPGA才刚刚出现。最早的FPGA只包含数百个简单的逻辑门，设计这些元件的流程——主要是基于原理图——也容易理解和使用。相比之下，今天的FPGA极其复杂，设计工具、流程、工艺多得令人眼花缭乱。

① 尽管片上系统（SoC）一词倾向于表示在单个器件上的完整电子学系统，现状是人们无一例外地还需要额外的元件。因此，更准确的表达可能是片上子系统（SSoC）或片上部分系统（PoaSoC）。

本书的开篇介绍了基本的概念和目前常见的几种FPGA的架构和器件。然后研究各种设计工具和流程，具体应用哪种取决于设计工程师的需要。接着，除了了解FPGA的内部组成之外，本书也考虑了将器件与同一个电路板内的系统其余部分
6 集成时的各种问题，包括对最近才出现的吉比特接口的讨论。

1.5 本书不包括什么

本书内容不针对特定的FPGA厂商或特殊的FPGA器件，因为新的特性和芯片类型出现得很快，以至于在本书出版之前（有时是在我撰写完相关文字以前），这里的相关内容已经过时了。

与之类似，本书尽可能地（在这样做有意义的范围内）不提及具体EDA厂商或他们的工具名称，因为这些厂商经常彼此并购，改变其公司名字——换句话说，让这些名字变得奇形怪状——或者变更他们的设计和分析工具的名称。类似地，事情发展得如此迅速，这个行业很少说“*A*工具有这个特性，而*B*工具没有”，因为可能仅仅几个月，*B*工具已经得到增强，而*A*工具已经被淘汰了。

由于上述原因，本书主要介绍不同风格的FPGA器件和多种设计工具的概念以及流程，但不涉及哪个FPGA厂商支持哪种架构，哪个EDA厂商和工具支持哪种专
7 门特性的问题，这留给读者去研究（在第6章列出了有用的Web站点）。

1.6 读者对象

本书面向大范围的读者，包括小型FPGA设计顾问、大系统机构中的硬件和软件设计工程师、向FPGA领域转型的ASIC设计者、开始使用FPGA的DSP设计者、高等院校相关专业学生、EDA和FPGA公司的销售人员、市场人员和其他人员、评
8 论专栏和杂志社的编辑们。