

21世纪高等院校
规划教材

微机系统原理与接口技术

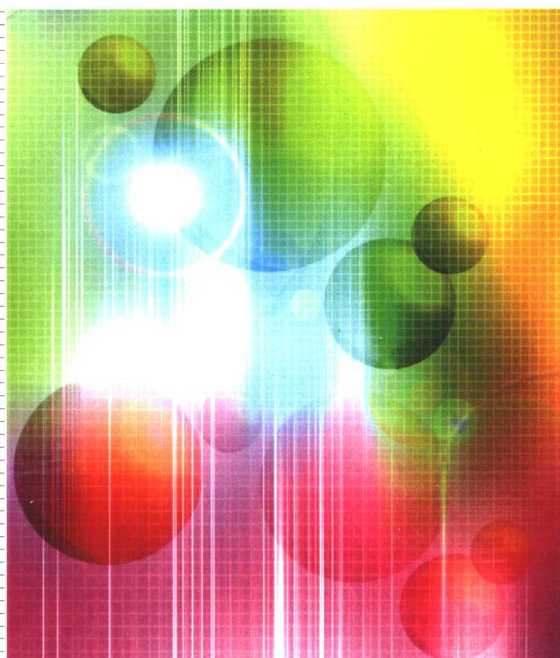
(第2版)

主编 李相伟 编著 朱海凌 吕月娥 王翠平 主审 李桂芬



国防工业出版社

National Defense Industry Press



21 世纪高等院校规划教材

TP36/356=2

2007

微机系统原理与接口技术

(第 2 版)

主编 李相伟

编著 朱海凌 吕月娥 王翠平

主审 李桂芬

国防工业出版社

· 北京 ·

图书在版编目(CIP)数据

微计算机系统原理与接口技术/李相伟主编;朱海凌,吕月娥,
王翠平编著. —2版. —北京:国防工业出版社,2007.7

21世纪高等院校规划教材

ISBN 978-7-118-05194-0

I. 微... II. ①李...②朱...③吕...④王... III. ①微
型计算机—理论—高等学校—教材②微型计算机—接口—高
等学校—教材 IV. TP36

中国版本图书馆 CIP 数据核字(2007)第 075183 号

※

国防工业出版社 出版发行

(北京市海淀区紫竹院南路 23 号 邮政编码 100044)

新艺印刷厂印刷

新华书店经售

*

开本 787×1092 1/16 印张 21¼ 字数 500 千字

2007 年 7 月第 2 版第 1 次印刷 印数 1—4000 册 定价 35.00 元

(本书如有印装错误,我社负责调换)

国防书店:(010)68428422

发行邮购:(010)68414474

发行传真:(010)68411535

发行业务:(010)68472764

再版前言

本书第1版被列入“21世纪高等院校规划教材”,自出版以来,深受读者欢迎。经过大量教学实践总结,本着教材既要体现内容的先进性,又要在理论的指导下注重应用实践的宗旨,我们对原书的部分章节内容进行了修改。

本书以现代常用微机为主线,对其微处理器结构、工作过程、寻址方式作了较详细的阐述,既包括了便于初学者学习的基本指令系统、结构化程序设计方法,又增加了现代微机中新添加的指令,使读者在学习时可以由浅入深、循序渐进。考虑到和其他语言的接口需要,本书以实例的形式,介绍了汇编语言与C语言的混合编程技术。全书以当前微机的主流微处理器和芯片组为切入点,介绍了有关的新知识、新内容,并对传统接口和现代微机接口技术进行了讨论。

在计算机的硬件组成中,存储器是重要的组成部分。为了便于读者了解和掌握现代微机中的存储技术,本书增加了高速缓冲存储器(Cache)技术的内容。对Cache工作原理、操作方式等内容作了较详细的介绍。芯片组是保证微机高效工作的重要部件,本书介绍了常用微机主板芯片组的结构及功能。

本书的参考学时数为90学时,内容安排上理论与实践相结合贯穿始终。书中全面介绍了现代微机的结构、组成及工作原理,较详细地阐述了实地址模式和保护地址模式下的指令系统及汇编语言程序设计方法。对现代微机中的总线接口技术、存储器技术、中断技术、定时/计数技术、串行与并行接口技术及常用外设接口等内容结合实例给予了较详实的描述。

全书共分10章,主要内容包括微处理器和微机的基本结构,实模式与保护模式软件结构与程序设计,微机接口与总线标准,半导体存储器及其接口技术,高速缓冲存储器(Cache),输入/输出接口技术,中断技术,常用可编程接口芯片及应用,模拟接口与常用外设接口,微机系统的基本结构及主板芯片组,实用附录等。本书适合作为本(专)科汇编语言、微型计算机原理及应用、微型计算机接口技术以及它们的组合课程的教材,也可作为高职高专教材或参考书,对工程技术人员也具有一定的参考价值。

本书在编写过程中力求语言文字通俗易懂,叙述深入浅出。本书立足于系统,面向应用,加入了大量实际工作中的应用实例,力求使读者通过对本书的学习,能达到对微机原理与接口知识有比较系统、深入的了解。本书由李桂芬教授主审,她对本书的整体构思提出了许多宝贵意见,对提高本书质量起到了重要作用。本书也得到了颜世科教授的大力支持与热情帮助,在此一并表示衷心感谢。由于微机发展迅速,再因作者水平有限,难免有不足之处,欢迎批评指正。

作者

目 录

第 1 章 微处理器及其结构	1
1.1 微型计算机系统概述	1
1.1.1 微机系统的组成	1
1.1.2 微机系统的性能指标	3
1.1.3 微型计算机的发展	5
1.2 16 位微处理器及结构	6
1.2.1 16 位微处理器内部结构	6
1.2.2 16 位微处理器的基本时序	16
1.2.3 16 位微处理器存储器组织	21
1.3 32 位微处理器及体系结构	23
1.3.1 32 位微处理器采用的新技术	24
1.3.2 32 位微处理器结构	27
1.3.3 32 位微处理器的存储器组织	42
1.4 64 位微处理器	46
1.4.1 Itanium 处理器采用的关键技术	46
1.4.2 Itanium 微处理器结构及性能	47
1.5 双核心微处理器	48
1.5.1 概述	48
1.5.2 双核处理器	49
习题	52
第 2 章 实模式、保护模式程序设计	54
2.1 微处理器实模式下的寻址方式	54
2.2 微处理器实模式指令系统	56
2.2.1 数据传送指令	56
2.2.2 算术运算指令	58
2.2.3 逻辑与移位指令	62
2.2.4 串处理指令	64
2.2.5 控制转移指令	66
2.2.6 处理机控制指令	69

2.3	MASM 汇编语言	70
2.3.1	汇编语句格式	70
2.3.2	运算符与表达式	70
2.3.3	伪指令	71
2.3.4	完整汇编程序的编程框架	74
2.3.5	常用 DOS 系统功能调用和 BIOS 功能调用	75
2.4	汇编语言程序设计	78
2.4.1	顺序结构程序设计	78
2.4.2	分支结构程序设计	79
2.4.3	循环结构程序设计	84
2.4.4	子程序设计	86
2.5	微处理器保护模式程序结构	91
2.5.1	保护模式下操作系统类指令	92
2.5.2	保护模式下特殊汇编伪指令	94
2.5.3	保护模式下程序设计举例	95
2.6	汇编语言和 C/C++ 语言混合编程	97
2.6.1	在 C/C++ 语言中使用汇编语言	97
2.6.2	在 C/C++ 中利用中断访问 BIOS 例行程序	98
2.6.3	利用 C/C++ 库函数调用 DOS 例行程序	100
	习题	100
第 3 章	微机总线与接口标准	103
3.1	总线与接口概述	103
3.1.1	总线和接口标准的基本概念	103
3.1.2	总线的分类	104
3.1.3	总线的主要性能参数	105
3.1.4	总线标准的特性	105
3.1.5	总线操作和总线传送控制	105
3.2	传统的微机总线	107
3.2.1	ISA 总线	107
3.2.2	EISA 总线	111
3.3	PCI 总线	111
3.3.1	PCI 总线主要特点	111
3.3.2	PCI 总线信号的定义	112
3.3.3	PCI 总线的系统结构	113
3.4	串行通信接口标准与串行总线	114
3.4.1	RS-232C 接口标准	114

3.4.2	RS-422A 接口标准	119
3.4.3	RS-485 接口标准	119
3.4.4	通用串行总线 USB	120
3.4.5	高性能串行总线标准 IEEE1394	123
3.5	AGP 视频接口技术标准	127
3.5.1	AGP 的特点	127
3.5.2	AGP 的工作方式	127
3.6	新一代总线 PCI Express	128
3.6.1	PCI Express 性能特点	128
3.6.2	PCI Express 体系结构	130
3.6.3	PCI Express 的应用	131
习题		132
第 4 章	半导体存储器及其接口	133
4.1	半导体存储器的基本知识	133
4.1.1	半导体存储器的特点及分类	133
4.1.2	半导体存储器的主要技术指标	134
4.1.3	半导体存储器基本结构和典型芯片	135
4.2	半导体存储器接口基本技术	139
4.2.1	存储器接口中应考虑的几个问题	139
4.2.2	存储器与系统总线的连接	140
4.2.3	存储器地址译码方法	141
4.3	16 位微机系统中内存储器接口	143
4.3.1	16 位微处理器与 SRAM、EPROM 芯片的接口电路	143
4.3.2	16 位微处理器与 DRAM 芯片的接口电路	148
4.4	32 位微机系统中内存储器接口	152
4.4.1	80386/80486 系统中内存储器接口	152
4.4.2	Pentium 系统中内存储器接口	153
4.5	X86 架构下的内存(DRAM)	154
4.5.1	30pin/72pin 单列直插内存条(SIMM)	154
4.5.2	168pin 双列直插内存条(DIMM)	155
4.5.3	184pin Rambus 内存条(RIMM)	155
4.5.4	DRAM 产品的种类	155
习题		156
第 5 章	高速缓冲存储器(Cache)	157
5.1	Cache 结构	157

5.1.1	80486 微机 Cache 结构	158
5.1.2	Pentium 微机 Cache 结构	158
5.2	Cache 操作方式	160
5.2.1	Cache 的读操作	160
5.2.2	Cache 的写操作	161
5.2.3	Cache 替换算法	162
5.2.4	Cache 与主存的地址映像方式	162
5.3	二级 Cache	163
5.3.1	二级 Cache 与一级 Cache	164
5.3.2	二级 Cache 与主存储器	166
习题		167
第 6 章	输入输出与接口技术	168
6.1	输入输出概述	168
6.1.1	I/O 设备与 I/O 接口	168
6.1.2	I/O 接口的功能	169
6.1.3	I/O 接口的组成	170
6.1.4	I/O 端口的编址方式	172
6.2	I/O 端口地址译码与读写技术	172
6.2.1	I/O 端口地址译码	173
6.2.2	I/O 端口的读写控制技术	179
6.3	输入/输出数据的传输控制方式	180
6.3.1	程序控制方式	180
6.3.2	中断传送方式	182
6.3.3	直接存储器存取方式(DMA)	183
6.3.4	专用 I/O 处理机方式	183
6.4	简单输入输出接口芯片的应用举例	184
习题		186
第 7 章	中断技术	187
7.1	概述	187
7.1.1	中断概念	187
7.1.2	现代微机的中断类型	187
7.1.3	现代微机中的中断处理	189
7.1.4	中断向量的修改与设置	190
7.2	常用可编程中断控制器	192
7.2.1	可编程中断控制器的外部引脚和内部结构	192

7.2.2	可编程中断控制器的初始化编程	195
7.2.3	可编程中断控制器在微机系统中的应用	199
7.3	PCI 中断	202
7.3.1	现代微机中的 PCI 中断	203
7.3.2	PCI 中断响应周期	203
7.3.3	PCI 中断的共享	203
7.4	串行中断	204
	习题	206
第 8 章	常用可编程接口芯片及应用	207
8.1	常用可编程定时器/计数器	207
8.1.1	可编程定时器/计数器的基本功能	208
8.1.2	可编程定时器/计数器的内部结构	208
8.1.3	可编程定时器/计数器外部引脚	210
8.1.4	可编程定时器/计数器的工作方式	211
8.1.5	可编程定时器/计数器的控制字	214
8.1.6	可编程定时器/计数器的编程	216
8.1.7	可编程定时器/计数器的应用实例	217
8.2	常用可编程并行接口芯片及应用	218
8.2.1	可编程并行接口芯片的内部结构和外部引脚	219
8.2.2	可编程并行接口芯片使用的控制字	220
8.2.3	可编程并行接口芯片的工作方式	221
8.2.4	可编程并行接口芯片应用实例	226
8.3	可编程串行接口芯片及应用	235
8.3.1	串行传送的基本概念与工作方式	235
8.3.2	常用可编程串行接口芯片	240
8.3.3	可编程串行接口芯片应用实例	249
8.4	可编程 DMA 控制器	251
8.4.1	DMA 传送的特点、过程和方式	251
8.4.2	可编程 DMA 控制器	253
8.4.3	可编程 DMA 控制器应用举例	263
	习题	264
第 9 章	模拟接口与常用外设接口	266
9.1	模拟接口概述	266
9.2	D/A 转换器及其接口	267
9.2.1	D/A 转换器的主要参数及连接特性	267

9.2.2	典型集成 D/A 转换器芯片	268
9.2.3	D/A 转换器与微机的接口	270
9.3	A/D 转换器及其接口	275
9.3.1	A/D 转换器的主要参数及其外部特性	275
9.3.2	典型集成 A/D 转换器芯片	276
9.3.3	模拟接口应用实例	281
9.4	鼠标及其接口技术	286
9.4.1	鼠标器的工作原理	286
9.4.2	鼠标器接口	287
9.5	键盘及接口技术	288
9.5.1	基本知识	288
9.5.2	标准键盘接口	289
9.5.3	扩展键盘接口	290
9.6	显示器接口及接口技术	291
9.6.1	视频显示标准	291
9.6.2	彩色图形适配器的结构与功能	292
9.6.3	传统总线的显示卡	294
9.6.4	新一代 PCI Express×16 接口的显卡	294
9.6.5	LCD(液晶显示器)接口	296
9.7	打印机及其接口技术	296
9.7.1	打印机适配器逻辑结构和工作原理	297
9.7.2	通用双向并行端口	298
	习题	300
第 10 章	微机系统基本结构及主板芯片组	302
10.1	8088/8086 微机的基本结构	302
10.1.1	PC/XT 机的基本结构	302
10.1.2	PC/XT 系统中使用的芯片	303
10.1.3	PC/XT 内存及 I/O 接口电路	303
10.2	80286 微机基本结构及主板芯片组	304
10.2.1	80286 微机基本结构	304
10.2.2	80286 微机主板芯片组	305
10.3	80386/80486 微机基本结构及主板芯片组	307
10.3.1	80386/80486 微机的基本结构	307
10.3.2	80386/80486 微机主板芯片组	308
10.4	Pentium 微机基本结构及主板芯片组	308
10.4.1	南北桥结构微机系统	308

10.4.2	80443MX 芯片组	309
10.4.3	北桥芯片	313
10.4.4	南桥芯片	315
10.5	Pentium III 微机基本结构及主板芯片组	317
10.5.1	中心结构微机系统	317
10.5.2	Intel 815EP 芯片组	318
10.5.3	Intel i875P 芯片组	326
10.5.4	Intel 925X、Intel 915G/P	328
10.6	支持双核微处理器的主板芯片组	329
10.6.1	945 系列	329
10.6.2	Intel 965 系列	330
	习题	331
附录 A	常用字符的 ASCII 码表(用十六进制表示)	332
附录 B	DEBUG 主要命令	333
	参考文献	337

第 1 章 微处理器及其结构

1.1 微型计算机系统概述

从硬件体系结构上来说,目前各种微机系统(包括单片机、单板机系统以及个人计算机系统)采用的仍是冯·诺依曼结构,即系统由运算器、控制器、存储器、输入设备和输出设备五大部分组成。其中存储器又分为内存储器和外存储器,外存储器和输入输出设备统称为外部设备,运算器与控制器合称为中央处理器 CPU, CPU 与内存储器合称为主机。

1.1.1 微机系统的组成

微机系统由硬件部分和软件部分组成,硬件部分包括主机和外部设备,软件部分包括系统软件和应用软件。

1.1.1.1 微机的硬件组成

微机系统各硬件部件都有其专门的功能。

1. 微处理器

微处理器(Micro Processor)即中央处理器(CPU),是微机的运算和指挥控制中心,由算术逻辑部件(ALU)、累加器和通用寄存器组、程序计数器、时序和控制逻辑部件以及内部总线等组成。算术逻辑部件主要完成算术运算(+、-、 $\times$ 、 $\div$ 等操作)及逻辑运算(与、或、非、异或等操作)。通用寄存器组用来存放参加运算的数据、中间结果或地址。程序计数器指向要执行的下一条指令,顺序执行指令时,每取一个指令字节,程序计数器自动加 1。控制逻辑部件负责对整机的控制,包括从存储器中取指令,对指令进行译码和分析,确定指令的操作及操作数的地址,再取操作数,并执行操作,将结果送到存储器或 I/O 端口等。控制逻辑部件发出相应的控制信号和时序,送到微型计算机的其他部件,使 CPU 内部及外部协调工作。内部总线用来传送 CPU 内部的数据及控制信号。

微处理器不能构成独立工作系统,也不能独立执行程序,必须配上存储器、外部输入/输出接口构成一台微型计算机后才能工作。

2. 微型计算机

微型计算机是以微处理器即 CPU 为核心,通过系统总线连接内存储器和 I/O 接口电路而构成的,如图 1-1 所示。系统总线是一个公共的信息通道。微型计算机采用了总线结构,这种结构可以使得系统内部各部件之间的相互关系变为各部件之间面向总线的单一关系。一个部件只要符合总线标准,就可以连接到采用这种总线标准的系统中,使系统功能得到扩展。存储器模块通过总线与 CPU 相连,对存储器而言,只要拥有相同的总线

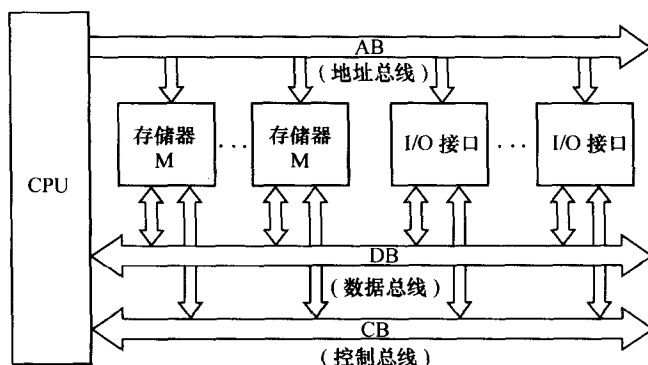


图 1-1 微型计算机的典型结构

接口标准，就可以很方便地通过系统总线连接到 CPU 上，从而扩充微型计算机的内存量；同样，CPU 通过 I/O 接口电路与外设相连，增加 I/O 接口电路意味着可以增加外设。因此，微型计算机采用的总线结构是一种有利于系统扩充的体系结构。

尽管各种类型的微型计算机的总线类型和标准有所不同，但大体上都包含了 3 种不同功能的线：地址总线 AB(Address Bus)、数据总线 DB(Data Bus)和控制总线 CB(Control Bus)。

地址总线是专门用来传送地址信息的总线。地址总线由 CPU 发送，它是单向总线。地址总线的位数决定了 CPU 可以直接寻址的内存地址范围。例如，某一微机的地址总线为 16 位，则表示该 CPU 所能寻址的最大内存容量为 $2^{16}=64\text{KB}$ 。

数据总线用于传送数据，它是双向总线。数据可以从其他部件传送到 CPU，也可以由 CPU 传送到其他部件。数据总线的位数与 CPU 的字长相对应。和其他类型的计算机一样，在微型计算机中，数据的含义也是广义的，数据总线上传送的不仅仅是作为计算机加工对象的数据，也可以是指令代码、状态码或者控制码。

控制总线用来传输控制信号，其中包括 CPU 送往存储器或 I/O 接口电路的控制信号，如读信号、写信号等；还包括其他部件送往 CPU 的信号，如时钟信号、中断请求信号等。

CPU 通过系统总线与存储器和 I/O 接口相连，也通过系统总线对存储器或 I/O 接口进行访问。当 CPU 在地址总线上提供存储器地址，用于选择具体的存储器单元，向控制总线提供存储器读、写控制信号，确定存储器访问的性质后，就可以在数据总线上进行数据交换、完成存储器的读/写操作了。采用同样的操作序列可以完成 CPU 对 I/O 接口的访问。

微型计算机已具有运算功能，能独立执行程序，但若没有输入/输出设备，数据及程序不能输入，运算结果无法显示或输出，仍不能正常工作，因此必须构成一个微型计算机系统才能供用户使用。

3. 微型计算机系统

以微型计算机为主体，配上外部输入/输出设备及系统软件就构成了微型计算机系统。图 1-2 给出了微型计算机系统的组成。输入/输出设备用来实现数据的输入和输出。常用的输入设备有键盘、鼠标和图形扫描仪等。输出设备有显示器、打印机、磁盘控制器等。没有配置软件的计算机称为裸机，它仍然什么工作也不能做，必须配置系统软件和应用软件后，才能正常工作。

1.1.1.2 微机的软件

微机的软件包括为运行、管理和维护微机而编制的各种程序的总和。它分为系统软件 and 用户软件，系统软件包括操作系统和系统应用软件。系统应用软件有汇编和编译软件、调试软件、文字处理和服务性软件以及数据库管理软件等。用户软件指用户为解决各种问题而编写的各种软件。

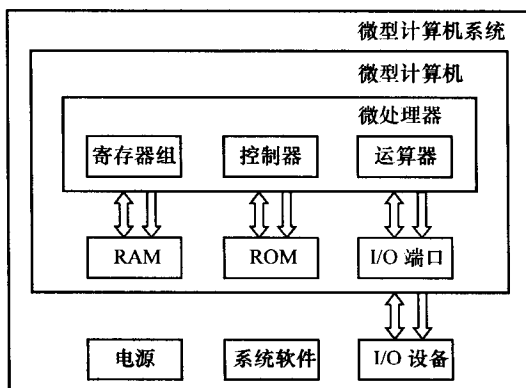


图 1-2 微型计算机系统的组成

1.1.2 微机系统的性能指标

评价一个微型计算机系统的性能优劣，需要从多方面进行综合考虑，主要是要看这台计算机的数据处理能力，包括运算速度、存储容量等。此外，系统的可靠性、通用性乃至价格都是评价一个计算机系统优劣的性能指标。

1.1.2.1 微处理器的性能

评价微型计算机系统的性能时，微处理器的性能起着很重要的作用。随着微处理器技术的发展，可以从多角度来评价微处理器的性能，但最基本的评价指标还是字长与运算速度。

1. 字长

字长，即 CPU 中运算器一次能处理的最大数据位数，它是反映微机系统数据处理能力的重要技术指标。在一台微型计算机系统内部，微处理器的性能往往在一定程度上反映了微型计算机系统的性能，甚至有的微机型号也是用微处理器的型号来表示的，如 486 微机、586 微机等。常见的字长有 8 位、16 位和 32 位和 64 位等。字长越长，说明系统的运算精度越高，数据处理能力越强。

与字长相对应，总线的宽度，特别是数据总线的宽度同样也能反映系统性能。数据总线的宽度只有与 CPU 的字长相当，才能有效发挥出 CPU 数据处理的能力。除此以外，总线的数据传输速率等技术指标也对系统总体性能评价起一定的影响。

2. 运算速度

运算速度的高低是衡量计算机系统的一个重要性能指标。无论是计算机系统，还

是其核心 CPU，都是在追求高速度。主频反映了 CPU 的速度，在同一类 CPU 中，频率越高，CPU 的运算速度越快。主频的单位是 GHz，目前微机系统的主频都在 1GHz 以上。

反映微机系统运算速度的另一个单位是 MIPS，即每秒执行百万条指令数。显而易见，数值越大，计算机的速度越高。但在用 MIPS 衡量一个计算机系统的速度指标时，要注意测试 MIPS 所使用的是指令集中的哪些指令。因为不同指令的复杂程度不同，如执行一条加法指令与执行一条乘法指令所用的时间明显不同。

1.1.2.2 存储器的性能

计算机的存储器系统主要分为内存器和外存储器两种。无论是内存存储器还是外存储器，作为一个计算机系统，都希望能够存放尽可能多的数据，能够尽可能快地得到这些数据。

1. 存储容量

存储器最基本的容量单位是字节 (Byte)。由于存储器不仅用于长期存储信息，还为 CPU 加工信息提供场所，所以存储容量的增大，对提高系统的运行速度也有很大影响。内存存储器主要用于存放当前需运行的程序和加工的数据。通常衡量内存容量大小的单位是 MB。外存储器的主要作用是为内存存储器提供后备的程序和数据。衡量外存容量大小的单位通常是 GB。

2. 存取速度

存储器的存取速度也称访问速度，它是衡量存储器性能的重要指标。在计算机运行时，存储器的存取速度直接影响到整个计算机系统的运行速度。如果微处理器的运行速度很快，但没有相对应的存储器访问速度，整个系统性能仍很难得到较好的改善。

目前，用于内存的半导体存储器芯片的存取速度大部分是几十纳秒 (ns)；在外存储器中，硬盘常用转速来衡量访问速度；光盘常用倍速来衡量访问速度，以 150MB/s 为基本速率，常有 24 倍速光驱、40 倍速光驱等。

1.1.2.3 I/O 设备的性能

I/O 设备多种多样，不同的设备有不同的评价指标。对于常用外设，其性能指标有速度、分辨率和颜色深度等。

1. 速度

与其他微型计算机部件一样，I/O 设备速度的快慢影响着计算机最终的使用效益。在与交互的常用外设中，大部分都能满足人的响应速度。相比较而言，打印机的响应速度较慢。对于以前常用的针式打印机，打印速度都是以每分钟打印多少字符来描述的。而目前常用的激光打印机和喷墨打印机则都习惯以用每分钟打印多少页来衡量。

2. 分辨率

分辨率指标主要针对显示器、打印机、扫描仪等外部设备。对于显示器而言，分辨率是指屏幕上所显示出来的像素数目。显然，像素数目越多，分辨率越高。通常的描述是水平像素数乘垂直像素数，如 800×600、1024×768 等。对于打印机和扫描仪，常用 DPI 来描述分辨率，DPI 是指每英寸的点数，如 600DPI、800DPI 等。

3. 颜色深度

颜色深度是指外部设备所能支持的颜色数。显然, 支持的颜色数越多, 表现的颜色就越丰富, 也就越接近真实感觉。无论显示器还是打印机, 颜色深度都是以显示卡或打印机中描述颜色的位数来决定的。以 2 为底数以颜色位数为指数就能计算颜色数, 如 8 位颜色的显示卡能显示 2^8 (256) 种颜色。

1.1.3 微型计算机的发展

微机的发展过程也就是微处理器的发展过程。自从 1971 年第一块微处理器芯片诞生以来, 微处理器的性能和集成度几乎每 18 个月翻一番 (著名的 Intel 公司原总裁 Moore 所说, 称为摩尔定律), 最近几年的速度更新更快, 微处理器及微机发展情况主要归纳如下。

1971 年—1973 年: 代表产品为 Intel 4004 及 4040。字长 4 位, 集成度 2300 管/片, 时钟频率 1MHz。

1973 年—1977 年: 代表产品有 Intel 8080/85、Zilog Z80、Motorola 6800 和 Rockwell 6502。字长 8 位, 地址线 16 根, 集成度 1 万管/片, 时钟频率(2~4)MHz。主要微机有 APPLE II 以及 TRS-80 等。

1978 年—1980 年: 代表产品有 Intel 8086/88、Motorola 68000。字长 16 位, 地址线 20 根, 集成度(2~6)万管/片, 时钟频率(4~8)MHz。主要微机有 IBM PC、IBM PC/XT 以及我国的 0520 系列等。

1981 年—1984 年: 代表产品有 Intel 80286 和 Motorola 68010。字长 16 位, 地址线 24 根, 集成度约 13 万管/片, 时钟频率(6~20)MHz。主要微机有 IBM PC/AT 以及我国的 0530 系列等。

1985 年—1989 年: 代表产品有 Intel 80386 和 Motorola 68020。字长 32 位, 地址线 32 根, 集成度(15~50)万管/片, 时钟频率(16~40)MHz。主要微机有 AST386、COMPAQ 386 以及我国的长城 386 等。

1989 年—1992 年: 代表产品有 Intel 及 AMD、Cyrix 的 80486 和 IBM Power PC 601。字长 32 位, 地址线 32 根, 集成度 120 万管/片, 时钟频率(33~100)MHz。主要微机有 AST486、COMPAQ 486、我国的金长城以及联想 486 等。

1993 年—1994 年: 代表产品有 Intel 的 Pentium (奔腾) 及 AMD、Cyrix 的 5x86 及 K5、M 系列、IBM Power PC 604 和 DEC Alpha 21064, 集成度 350 万管/片, 时钟频率(50~166)MHz。主要微机的厂家有 COMPAQ、DELL、联想以及长城等。

1995 年之后, Intel 公司不断推出新品 Pentium Pro(550 万管/片)、Pentium MMX、Pentium II (750 万管/片)、Celeron (赛扬)、Celeron A、Pentium III、Celeron II、Pentium 4 (0.13 μ m、0.18 μ m 的光刻技术, 1.3 GHz~2.2 GHz)、P4 Celeron、Xeon (内外均为 64 位, 主要用于服务器), AMD 公司也相继推出了 K6、K6-2、K6 III、Duron 毒龙、Athlon 速龙以及 Athlon XP 等。字长都是 32 位, 数据通道 64 位, 地址线 32 根, 集成度更高, 速度更快。

2001 年 6 月, Intel 发布了首个安腾处理器 Merced。它以 180nm 制程生产, 时钟主频分别为 733MHz 和 800MHz, 可选 2MB 或 4MB off-die 三级缓存。

2002 年 7 月, Itanium2(安腾 2)系列作为第一代安腾处理器的升级版本正式发布, 这款产品是基于 IA-64 架构的 64 位处理器, 它支持 64 位程序, 使用软件模拟 32 位操作环

境, 首款产品主频为 1GHz, 3MB 的三级缓存容量, 需要 E8870 芯片组的支持。McKinley 的速度是 Itanium 处理器的两倍, 1GHz 型号的运行速度, 比具有 4MB 三级缓存的 Itanium 800MHz 处理器快 1.7 倍~2.6 倍, 比 Sun UltraSparc III 1050MHz 快 1.5 倍。

2003 年 6 月 30 日, Intel 发布了 McKinley 的改进版——Madison, 它以 130nm 制程生产, 硅晶片为 374mm。它最初有三个版本: 1.3GHz、3MB 缓存, 1.4GHz、4MB 缓存, 1.5GHz、6MB 缓存。2004 年 11 月 8 日, Madison 9M 系列处理器正式发布, 十个月后又进行了更多的改进, 在多项性能测试中表现非凡。

2006 年 7 月 Intel 发布代号为 Montecito 的 Itanium2 处理器。Montecito 是首款双核安腾处理器, 它在单一封装 Die 上面具备可并行执行双线程的内核和缓存级别的处理器。在缓存的可靠性、高负载性能等方面都有所提高, 并集成有其他服务器相关技术, 包括虚拟化支持, 耗电量只有 100W。在发布的 6 款 Montecito 芯片中, 主频在 1.4GHz~1.6GHz 之间, 最高端的 9050 型号集成有 17 亿个晶体管和 24MB 高速缓存。

1.2 16 位微处理器及结构

16 位微处理器中比较有代表性的有 Intel 8086 CPU 和 Intel 8088 CPU。Intel 8086 CPU 有 40 个引脚。时钟频率有 3 种, 8086 型微处理器为 5MHz, 8086-2 型为 8MHz, 8086-1 型为 10MHz。8086 CPU 有 16 根数据线和 20 根地址线, 直接寻址空间为 2^{20} , 即为 1MB。8086 CPU 有一组强有力的指令系统, 内部有硬件乘除指令及串处理指令, 可对多种数据类型进行处理。8086 CPU 可与 8087 协处理器及 8089 输入/输出处理器构成多机系统, 以提高数据处理及输入/输出能力。8088 CPU 内部结构与 8086 基本相同, 但对外数据总线只有 8 条, 称为准 16 位微处理器。

1.2.1 16 位微处理器内部结构

1.2.1.1 16 位微处理器结构

8086 CPU 由总线接口部件 BIU 和指令执行部件 EU 组成, BIU 和 EU 的操作是并行的。总线接口部件 BIU 完成取指令, 读操作数, 送结果, 所有与外部的操作由其完成。而指令执行部件 EU 从 BIU 的指令队列中取出指令, 并且执行指令, 不必访问存储器或 I/O 端口。若需要访问存储器或 I/O 端口, 也是由 EU 向 BIU 发出访问所需要的地址, 在 BIU 中形成物理地址, 然后访问存储器或 I/O 端口, 取得操作数送到 EU, 或送结果到指定的内存单元或 I/O 端口。这种并行工作方式, 大大提高了系统工作效率。8086 CPU 的内部结构框图如图 1-3 所示。

1. 总线接口部件 BIU (Bus Interface Unit)

总线接口部件 BIU 是 8086 CPU 与外部 (存储器和 I/O 端口) 的接口, 它提供了 16 位双向数据总线和 20 位地址总线, 完成所有外部总线操作。具有地址形成、取指令、指令排队、读/写操作数和总线控制等功能。它由下列各部分组成:

(1) 16 位段地址寄存器

CS: 代码段寄存器, DS: 数据段寄存器, ES: 附加段寄存器, SS: 堆栈段寄存器。