



大奖赛组委会 编

2006

年

TI DSP 大奖赛



TEXAS INSTRUMENTS

Technology for Innovators™

获奖成果汇编



TN911.72-53/2

2007

2006 年 TI DSP 大奖赛

获奖成果汇编

大奖赛组委会 编

电子工业出版社
Publishing House of Electronics Industry
北京 · BEIJING

内 容 简 介

本论文集是对“2006 年度 TI DSP 大奖赛”设计作品的总结。在所有参赛作品的论文中，它们基于 TI 的 DSP 处理器产品，结合实际应用，并融入了设计者创新的思想方法和设计理念，是当代先进信号处理技术在多个领域中应用的范例的集合。本论文集介绍了每个参赛作品的设计思路、实验方法、实现过程和结果分析，并论述了各选题的工程实用性、创新点和实现难点。

本书适合电子工程技术人员，电子、通信与控制等相关专业的在校师生阅读。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

图书在版编目（CIP）数据

2006 年 TI DSP 大奖赛获奖成果汇编 / 大奖赛组委会编. —北京：电子工业出版社，2007.7
ISBN 978-7-121-04392-5

I . 2… II . 大… III . 数字信号—信息处理系统—文集 IV . TN911.72-53

中国版本图书馆 CIP 数据核字（2007）第 069267 号

责任编辑：竺南直 特约编辑：杨琳

印 刷：北京东光印刷厂

装 订：三河市皇庄路通装订厂

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787×1092 1/16 印张：38.25 字数：990 千字

印 次：2007 年 7 月第 1 次印刷

印 数：3 000 册 定价：69.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，
联系及邮购电话：(010) 88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。
服务热线：(010) 88258888。

2005—2006 年度 TI DSP 大奖赛决赛 组织机构

主 办 方: 德州仪器公司 (TI)

协 办 方: 上海交通大学

承 办 方: 重庆大学

顾 问 委 员: 李衍达, 何振亚, 李乐民, 刘永坦, 郑元芳

组 委 会: 陈 健, 方向忠, 沈 洁

评审专家组: 胡广书 (清华大学), 张旭东 (清华大学),
 陈后金 (北京交通大学), 邓德祥 (武汉大学),
 刘和平 (重庆大学), 郑建宏 (重庆邮电大学),
 胡剑凌 (上海交通大学), 谭 磊 (TI),
 陈 炜 (TI)

2006 年中国大陆—台湾高校 TI DSP 邀请赛组织机构

主 办 方: 德州仪器公司 (TI)

协 办 方: 上海交通大学, 台湾新竹交通大学

承 办 方: 上海交通大学

组 委 会: 方向忠, 胡竹生, 沈 洁

评审专家组: 彭启琮 (电子科技大学), 张旭东 (清华大学),
胡竹生 (台湾新竹交通大学), 胡 波 (复旦大学),
胡剑凌 (上海交通大学), 阮 力 (产业界),
谭 磊 (TI), 丁 刚 (TI),
曲建仲 (TI, 台湾)

前　　言

德州仪器 (Texas Instruments, 简称 TI), 为信号处理提供创新的数字信号处理 (DSP) 及模拟器件技术。除半导体业务外, TI 还提供教育产品和数字光源处理解决方案等。TI 总部位于美国德克萨斯州的达拉斯, 在 20 多个国家设有制造、设计或销售机构。

自 1986 年进入中国大陆以来, TI 一直高度关注中国市场的发展, 力求以全球领先的 DSP 技术和模拟器件技术, 支持中国高科技产业走向世界。TI 在积极与国内企业合作, 开发符合中国市场需求的信息产品同时, 还不断推进数字信号处理解决方案 (DSP) 的大学计划, 以便配合中国工程院校的教育改革和研究项目, 使中国的大学和研究机构掌握最先进的 DSP 与模拟器件技术, 促进产学研的结合。

TI DSP 大奖赛是“德州仪器大学计划”的经典项目。该大赛的宗旨是, 推动高校的教育改革, 促进高校学生利用先进的 DSP 技术进行设计和创新, 培养学生间的合作及理论与实际相结合的精神。该赛事每两年举办一次, 深受电子工程领域广大学生和教师的欢迎, 也受到业界的高度重视。

2005-2006 年的 TI DSP 大奖赛, 由上海交通大学协助 TI 公司举办。

大奖赛采用自由组队、自主命题的形式, 凡在读的大学生和研究生, 基于 TI 任一型号 DSP 芯片所设计的应用系统或算法实现, 均可以参赛。

大奖赛分成“系统应用”和“算法实现”两个大组。参赛“系统应用”组的队, 最终成果是包括硬件和软件的完整演示系统; 参赛“算法实现”组的队, 参赛题目可以是在商业化硬件仿真工具上运行并有应用目标的算法实现。每个参赛队要在规定的时间内, 提供一份完整的设计报告。

2005 年 11 月, 由 10 名专家、教授组成的评委会, 本着公平、公开、公正的原则, 根据所有参赛队的设计报告, 确定了参加决赛的 32 支入围队。

2006 年 4 月, 大奖赛决赛在重庆大学举行。入围队在决赛期间, 在指定的时间和地点, 作了总结报告, 并进行了实际演示。经过严格评审, 由评审委员会按规定的程序, 确定了最终的获奖队。

担任本次大奖赛的评审委员和参加观摩的业界专家一致认为: 这次大奖赛整体水平高, 参赛项目的选题广泛新颖, 密切结合科技和生产的需求, 设计完整, 制作精良; 参加决赛的项目都作了精彩的报告和完整的演示。

2006 年 11 月, 德州仪器公司在上海交通大学举办了 2006 年大陆—台湾两岸高校 TI DSP 邀请赛, 邀请了 2005—2006 年 TI DSP 大奖赛大陆赛区和台湾赛区的优胜队, 到上海比赛和交流。来自两岸高校的师生们, 一起分享了 DSP 的经验与成果, 加强了两岸高校在 DSP 教育、科研、创新和实践等方面的沟通与理解, 相互学习, 共同进步, 取得了圆满的成功。

通过 2005—2006 年的这两项赛事，为中国大陆和中国台湾大学生、DSP 设计爱好者以及专家学者，提供了一个互相交流和学习的平台，也促进了 DSP 技术在中国大陆和台湾地区的发展，深受海峡两岸师生们的欢迎和好评。在这次大奖赛中，涌现出了一大批非常有特色的算法和应用项目。为了及时总结这些精彩篇章，我们有幸与电子工业出版社合作，推出这本论文集，希望通过介绍本次大赛中的优秀设计，展示 TI DSP 的宽广应用领域，进一步推动中国大学的自主创新活动，并加强与产业界的合作。

我们衷心希望，本书能够有助于广大读者拓展视野，为中国电子设计的自主创新，贡献积极的力量。

大奖赛组委会

目 录

上篇：TI DSP 大奖赛决赛获奖论文汇编

基于多片 TMS320C6416 的高速图像压缩系统	赵保军 马文波 邓宸伟 孟占红 陈春明 李侬 李路 (3)
基于 DSP 和 CPLD 的嵌入式虹膜身份识别系统	穆群生 骆彦行 潘力立 汪洁 李栩荣 解梅 邵帅 刘成强 (16)
数字图像修复算法的研究与实现	张红英 沈妮 陈林 王春 (41)
基于 OMAP 平台的移动媒体播放机设计	张石 张明亮 常皓 房帅 唐敏 张哲 (58)
基于 TMS320C5416 的小型语音身份验证系统	吴海洋 张琦 张炜 (82)
虚拟空间听觉和环绕立体声的 DSP 实现	吴镇扬 王生九 王澎 陈亮 (97)
水声数字语音通信系统的设计与实现	熊省军 孙宗鑫 桑恩方 (108)
基于 TMS320LF2407A 的新型智能涡街流量计信号处理系统	徐科军 王肖芬 陈智渊 (145)
基于 H.264&G.729 的嵌入式网络音视频服务器	尤小泉 胡嘉凯 聂秋玉 张国富 尹翔 (161)
拓片图像恢复	杨冠鲁 洪华峰 王楷煌 肖冠英 杨伟 魏景辉 康忠林 (172)
IEEE1451 标准网络应用处理器的设计与实现	程德福 吴忠杰 朱虹 (187)
基于 OMAP 的 AVS-M 解码算法实现及优化	彭玉华 刘兆广 杨阳 郭锐 万洪林 孙佳 (216)
基于 DSP 的便携式一维条形码识别器	纪震 黄光齐 唐飞 白楠 强乐 张锡珺 (225)

基于 DM642 的 1394 实时视频传输系统	俞一彪 邵雷 皮运生 邵峰 李娟娟 范伟伟 (238)
智能移动机器人	刘晓辉 (259)
基于 TMS320DM642 的高速网络视频服务器的设计与开发	吴敏渊 刘昊 陈松华 乐振晓 朱泉舟 (279)
基于 TMS320DM642 的 MPEG-4 视频编解码器的设计实现	周妍 张太镒 乐培玉 (289)
TMS320F2812-DSP 双机平台和 LabVIEW 的虚拟仪器系统设计	邵左文 周鹏 司淑平 张玉猛 贾伟 李同彩 (303)
基于图像的 3D 场景重建	柏正尧 武彩萍 白宝丹 王瀚 安镇宙 高翔 (322)
基于 32 位高速 DSP 的内燃机电子调速器设计	双凯 陈翠和 禹德州 肖宁 汪文杰 孙成芹 (336)
基于 TMS320F2812 的同步发电机励磁控制系统的研究	江渝 杨小林 周有为 徐育军 常猛 李华栋 (362)

下篇：中国大陆—台湾高校 TI DSP 邀请赛论文汇编

基于 8 片 TMS320C6416 的卫星图像目标提取高速处理系统	刘国满 李曼岳 郑坤 李晓琼 (387)
嘈杂背景下的声源定位及分离技术	林静然 陈露明 肖华 (403)
具有图像压缩存储、文字识别、实时查看和朗读功能的手持式扫描仪	管庆 刘凌峤 彭洪 黄争 黎黎 (419)
心情相框	杨家辉 廖恪应 彭祥熙 江宜键 李文豪 谢文琦 李展宏 (440)
智能机器人——海星号	黄育纶 杨佳兴 阮崇维 孙蓝蕙 杨志坚 (451)
实时人脸追踪系统	宋开泰 陈俊伟 韩孟儒 (461)
行车安全辅助警示记录系统	吴炳飞 彭信元 许益宾 钟敏伟 蔡秉宗 陈照荣 (471)

便携式多波束测深仪的设计与实现

.....周天 陈宝伟 魏玉阔 么彬 黎子盛 朱建军 (486)

基于 TI DM642 的 H.264 实时安全视频算法

.....蒋建国 李援 包先雨 王德宝 梁立伟 常传文 (502)

基于视频识别技术的交通流检测系统.....朱光喜 吴薇 陈云峰 徐海祥 谢磊 (516)

H.264 编码算法在 TI TMS320DM642 上的优化与实现

.....张帆 成皓 彭琼 赵超 鲁达 (532)

基于 TI DM642 的 H.264 标清视频解码系统.....杨华 徐煜 贺迅 (553)

基于第二代小波的电力线故障测距算法及其在 DSP TMS320F2810 上的实现

.....纪震 史大昱 白楠 强乐 张锡珺 廖梓鑫 (573)

基于 OMAP5910 的 3G 无线终端多媒体及控制功能研究与实现

.....国澄明 李彦林 刘占杰 王座博 王伟 韩祺 (584)

上 篇

TI DSP 大奖赛决赛获奖论文汇编

基于多片 TMS320C6416 的高速图像压缩系统

赵保军 马文波 邓宸伟 孟占红 陈春明 李侬 李路

北京理工大学

摘要: 高分辨率、大视场角图像 (4096×3072 /帧) 在数字化后数据量非常大, 在有限传输带宽下无法进行实时传输, 必须对图像数据进行压缩。本设计以 TI 公司的 3 片 TMS320C6416 高速定点 DSP 为核, 设计了一种通用性强的复杂电路系统, 将 DSP 的高速灵活处理和 FPGA 的流水处理相结合, 满足了算法中小波变换的流水处理、高效灵活编码、码流控制、容错、通信与控制、滚动实时输出显示、大缓存(可存储 512MB 已压缩待发送数据)等快速压缩算法的运算量和复杂性要求。实现了可变大数据量输入 (12~100MB/s) 和低数据率输出 (4MB/s) 的实时图像压缩任务。

本系统由三部分组成: 图像发生及控制器、图像压缩板卡、压缩码流接收板卡。图像发生及控制器主要完成图像的采集和数字化、控制指令的产生及发送、注释信息的产生及发送等。图像压缩板卡是本系统的核心, 主要完成图像数据抽取并滚动视频输出、小波变换、压缩编码、压缩数据存储及输出等任务。压缩码流接收卡主要功能是接收压缩卡发出的串行压缩码流并通过 PCI 总线输入到计算机中, 在计算机中完成图像的解码工作。

本系统输入数据率范围可达 12~100MB/s。在不同输入数据率情况下实现可变压缩比压缩, 使输出数据率保持恒定 (4MB/s), 图像压缩倍数在 3~25 倍之间。并且, 在处理过程中加入了去除图像边缘效应的措施, 使重建图像的边缘效应明显减少。经试验, 在此压缩比范围内, 系统可满足实时性要求, 重建图像的峰值信噪比均在 30dB 以上。

Abstract: The size of high resolution digital image is very large, it is necessary for us to compress it before transfer, because the band is limited. The three TMS320C6416 are the core of this system, we designed a kinds of complicated circuit with high performance and made good use of the advantages of DSP and FPGA, with the combination of the high speed processing of the DSP and the pipeline processing of the FPGA, this system realize the expected goal of real-time coding, communication, control and dynamic display.

The system consists of three parts: image producer and controller, board for image compression, board for receiving compressed code. Image producer and controller accomplish gathering and numeralization, produce and transmit of control command and annotated information, and so on. Board for image compression is the core of our system, which is responsible for image' outputting, wavelet transform, coding and receiving compressed codes. Board for receiving compressed code is used to receive serial compressed codes transmitted by compressing card and import it into computer through PCI BUS, finally, the image is decompressed in the computer.

The range of input data rate is from 12MB/s to 100MB/s in our system, the compress ratio

changes with the input data rate, output data rate are kept constant (4MB/s) and the compress ratio is between 3 and 25. In addition, in order to reduce the edge effect of decompressed image, we adopted effective method to remove this phenomenon. The experiment results indicate that our system satisfies the requirement of real-time, at the same time, the PSNR of decompressed images is above 30dB.

1 系统介绍

图像压缩系统需要解决的是系统的实时性和重建图像质量之间的矛盾，当图像数据量非常大，使得实时处理能力成为系统的一个关键性问题时，系统首要解决的是利用一切可能的方法和手段使系统达到实时处理，包括使用高速处理器及在提高运算速度情况下牺牲一些恢复图像效果。本文针对较大输入图像数据率的要求，利用 TI 公司的 3 片 TMS320C6416 高速定点 DSP，以及基于小波变换的快速压缩算法相结合实现了大数据量的实时压缩系统，并且达到了预期的效果。

本系统是一个具有高速处理能力的高分辨率图像压缩系统，负责对来自 CCD 相机的高速图像数据进行接收、图像数据压缩、图像视频输出、压缩数据输出等任务，最终完成一个具有高吞吐量和处理能力的实时压缩系统。系统组成的方框图如图 1 所示。

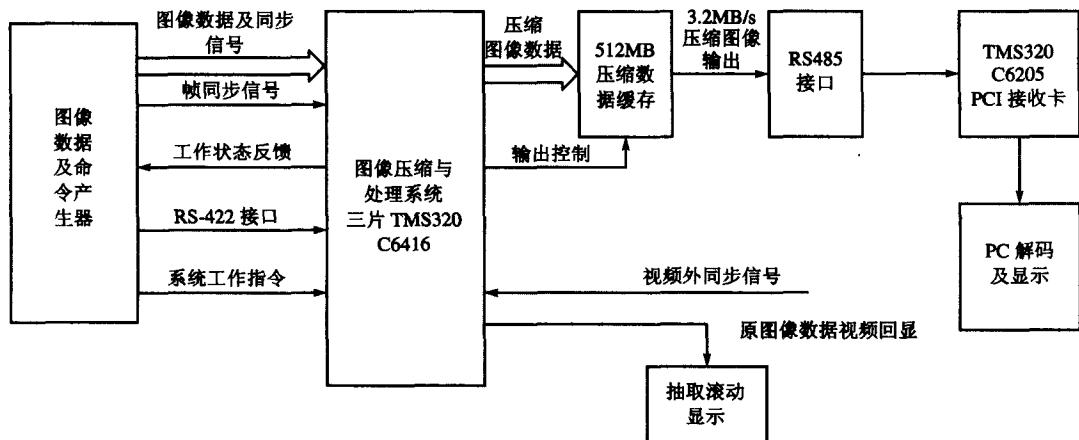


图 1 图像压缩系统组成的方框图

压缩系统接收从 CCD 相机来的原始图像数据 (4096×3072/帧)，将该帧图像分成 64 块 4096×48 大小的子图像进行压缩，压缩后将压缩码流存储到图像处理器的缓存器中；根据接收原始图像数据的速率自动选择压缩比进行图像压缩，使输出的压缩图像速率始终保持为 4MB/s。应尽量选取适合所得图像特点的压缩算法，使压缩后图像的失真尽量小。RS-422 接口负责接收图像的注释信息，并在每帧压缩图像数据前加入帧的标识头和图像注释信息，系统工作指令通过电平信号来控制压缩系统的工作状态；由接收子系统接收到压缩码流，通过 PCI 总线上传到 PC 上，在 PC 上进行图像的解码及小波逆变换过程，恢复图像，并拼接成 4096×3072/帧的图像。系统主要的技术要求如下：

- 原始图像数据输入速度: 12MB/s~100MB/s;
- 图像压缩数据输出速率: 4MB/s;
- 图像帧分辨率 : 4096×3072 格式;
- 压缩比: : $\frac{\text{输出图像速率(}MB/\text{s}\text{)}}{4(MB/\text{s})}$;
- 视频输出格式 : 符合 CCIR-D 标准的模拟视频信号输出;
- 注释信息刷新周期 : 50ms。

由此可见此压缩系统的难点在于对 100MB/s 数据流的实时压缩处理和输出。

2 硬件设计

本系统由三部分组成: 图像发生及控制器、图像压缩板卡、压缩码流接收板卡。图像发生及控制器主要完成图像的采集和数字化; 控制指令及注释信息的产生及发送等。图像压缩板卡是本压缩系统的核心, 主要完成图像数据压缩、图像视频输出、压缩数据输出等任务。压缩码流接收卡主要功能是接收压缩卡发出的串行压缩码流并通过 PCI 总线输入到计算机中, 在计算机中完成图像的解码工作。

2.1 图像发生及控制器设计

此子系统主要模拟 CCD 相机产生与 CCD 相机格式相同的图像数据, 此外还有产生控制指令的功能。本板卡使用了一片 C51 单片机和一片 CPLD。C51 主要完成 RS-422 指令的产生与接收, 控制指令的处理等工作。CPLD 完成 A/D 视频采集并转换成 CCD 相机的输出数据格式, 以及部分电平控制信号的产生等。原理图如图 2 所示。

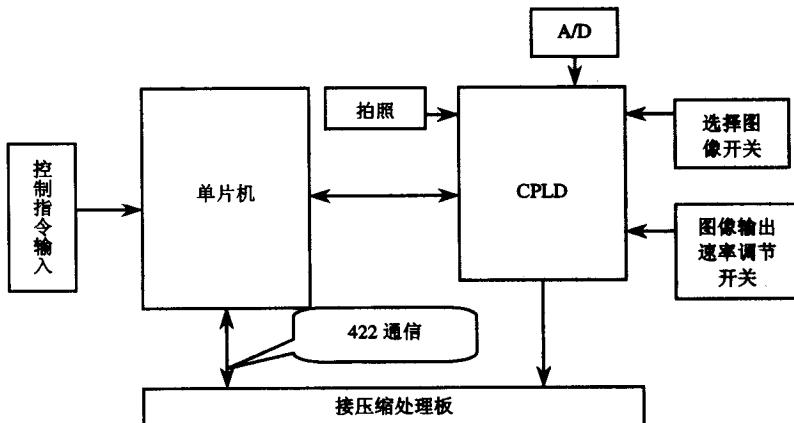


图 2 图像发生及控制器

选用的 CCD 相机的输入格式如图 3 所示。

CCD 相机直接输出为数字化的 256 级灰度图像数据, 图像数据每行有 4096 像元, 分 4 路并行输出, 每路包括 1024 像元及同步信号。此种 CCD 为线扫描相机, 并没有严格的帧概念, 根据人的视觉习惯对连续输入图像按横纵比 4:3 进行分帧, 即分成 4096×3072

格式。CCD 的图像数据以 32 位数据宽度四路并行输出，像素时钟为恒定 25MHz。当输出速率为 100MB/s 时，行频为 25kHz，在数据有效期内，每个时钟输出一个 32 位数据（包含四个 8bit 灰度图像像素），共 1024 个，所以每行数据为 4096 字节。

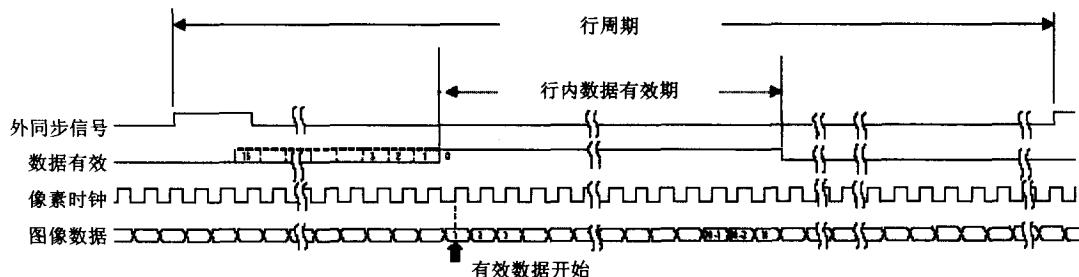


图 3 选用 CCD 相机的输入格式

2.2 图像压缩编码板设计

此子系统是本图像压缩系统的核心部分，选用三片 TI 公司生产的 TMS320C6416DSP 和一片 Xilinx 公司的 FPGA。在 2000 年 TI 公司推出的 TMS320C6416 是 C6000 系列 DSP 中的最新成员，是目前业内具有最高性能的通用 DSP 芯片，2006 年推出的 TMS320C6416T 系列 DSP 的主频已经达到 1GHz，最大运算能力达 8000MIPS。C64x 的 CPU 内核采用了 VeloceTI1.2™ 甚长指令字 (VLIW) 结构，是 VeloceTI1 的升级版本。除此之外，C64x 的片内存储器采用两级高速缓存结构，程序和数据拥有各自独立的高速缓存。片内的第一级程序 cache 称为 L1P，第一级数据 cache 称为 L1D，第二级存储器 L2 是程序和数据共享。其中 L1P 采用直接映射式结构 (Direct Mapped Cache)，行大小为 32B，可缓存 512 组，共 16KB，L1D 采用双路组联想结构 (2-way Set Associate Cache)，它的行大小为 64B，可缓存 128 组，共 16KB。二级缓存 L2 容量为 1024KB，可由 CCFG 寄存器的 L2MODE 字段配置为五种模式。在 L1D 和 L2 之间存在一个写缓存 (Write Buffer)，利用写缓存 cache 控制器最大可处理四个不可合并的写缺失而不阻塞 CPU。除外 L1D 和 L1P 还提供一种高速缓存缺失的流水处理机制 (miss pipeline)，它能减少第一级高速缓存缺失时的阻塞周期。此外，C64x 还有丰富的外设资源，此处就不一一赘述了。

FPGA 接收由 CCD 相机来的数字图像数据，并对其进行数据重排序、第一级小波变换等工作，写入 DPRAM1 中，每处理完 4096×48 字节数据给 DSP1 发一次中断，DSP1 收到此中断，即从 DPRAM1 中通过 EDMA 方式把第一级小波系数搬到自己的内部数据空间中，进行第二、三级小波变换，要求在下一次中断来之前处理完，并采用乒乓的方式写入 DPRAM2、DPRAM3 中，轮流给 DSP2、DSP3 发中断。DSP2、DSP3 接收到中断后分别对 DPRAM2、DPRAM3 中的三级小波系数进行嵌入式小波零数编码，并对输出码流打包，存入相应的 SDRAM 中，待接收到从控制器发来的传输命令后，发出一帧压缩码流数据。

在此系统中，对整个系统的控制工作主要由 FPGA 来完成，除上述已经讲到的工作外，它还完成以下一些任务：

(1) DSP1 把接收到的第一级小波系数的最低频部分抽点成 512/行写入显示双口 DPRAM4 中，由 FPGA 完成标准视频信号的编码、产生和滚动显示等任务。

(2) 当系统接收到传输命令后, DSP2、DSP3 要分别发送压缩码流到并-串转换双口 DPRAM6, FPGA 提供总线切换信号, 使 DSP2、DSP3 协调工作。此外, FPGA 也把 DPRAM6 中的压缩码流转换成 RS-485 串行数据发送给接收板卡。

为与命令控制器进行 RS-422 通信, 采用了一片 C51 单片机, 它主要完成与上位机的通信任务, 它与 DSP1 通过双口 DPRAM5 进行数据交换。

为了存储压缩后的码流, 分别在 DSP2、DSP3 上挂接了 256 兆字节存储容量的 SDRAM, 总计 512 兆字节, 使此系统可至少缓存 2 分钟的图像压缩数据。

综上所述, 此系统是一个较为复杂的图像压缩系统, 三片 TMS320C6416 完成绝大部分的数值运算工作(小波变换、压缩编码), 这些工作都是此款 DSP 的优势所在。并由 FPGA 进行全局时序控制, 使本系统的各部分之间协调地工作。本系统的详细原理如图 4 所示。

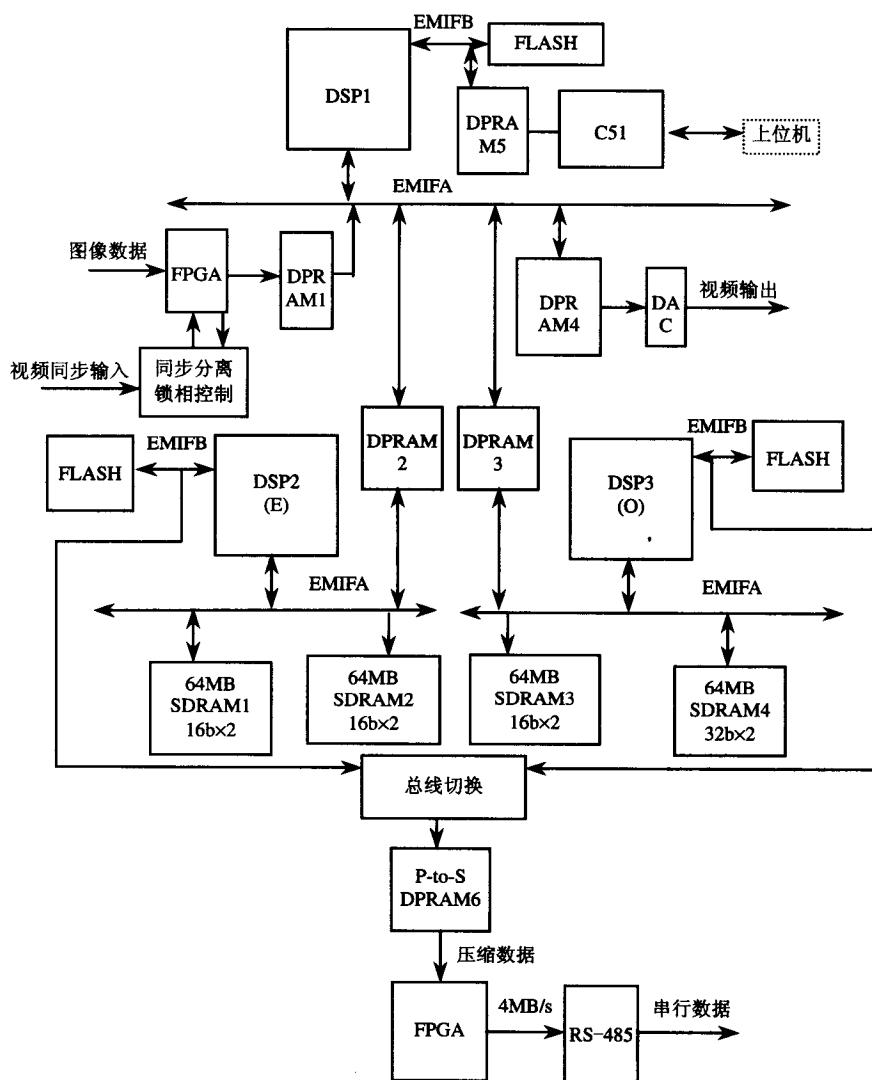


图 4 压缩卡处理器的详细框图