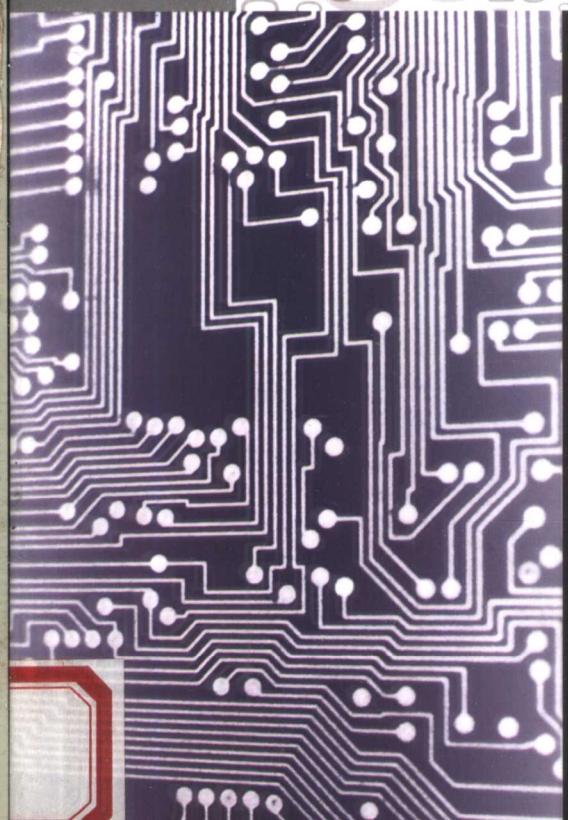


数字电子技术

苏本庆 主编



数 字 电 子 技 术

苏本庆 主编

電子工業出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书在介绍数字电路和逻辑代数的基础上全面讲解了逻辑门电路、集成触发器、脉冲信号的产生与整形、组合逻辑电路、时序逻辑电路、同步时序逻辑电路、数模和模数转换器、半导体存储器，以及可编程逻辑器件等的分析和设计方法。书中每章都有供师生参考的学习目的内容概要、重点、难点，以及学习方法，每节都有相应的教学要求等。考虑到不同院校教学计划的差异，本书特别在“逻辑门电路”一章，讲述了必需的有关半导体门电路的基本知识。学生无论是否学习过电子电路，均可选用本书作为数字电子技术课程的教材。

本书既可作为计算机类、电气、电子、自动化、机电一体化、现代教育技术和物理等专业的教科书，也可供其他相关专业选用。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

图书在版编目(CIP)数据

数字电子技术 / 苏本庆主编.—北京：电子工业出版社，2007.8
ISBN 978-7-121-04711-4

I. 数… II. 苏… III. 数字电路—电子技术 IV.TN79

中国版本图书馆 CIP 数据核字（2007）第 106239 号

责任编辑：祁玉芹

印 刷：北京市天竺颖华印刷厂

装 订：三河市金马印装有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编：100036

开 本：787×1092 1/16 印张：20 字数：487 千字

印 次：2007 年 8 月第 1 次印刷

印 数：6000 册 定价：28.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，
联系及邮购电话：(010) 88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：(010) 88258888。

前　　言

随着我国社会和经济的发展，对高等教育培养人才的质量及目标提出了更高的要求，促使高等教育的教学改革进一步深化。数字电子技术是自动化、电工、电子工程、计算机、通信和物理等学科中非常重要的一门专业基础课程，为适应新形势下不同学科、不同方向及不同学时等情况对该门课程的需要，笔者在二十多年教学实践的基础上汲取其他院校同门课程教师的教改经验编写了本书。

在编写体系上，笔者注重数字电子技术理论的系统性、工程性和技术性。并注重理论与实际的密切联系，力求突出电子器件及电路方面的应用知识；努力做到概念准确、言简意赅、由浅入深且循序渐进。在例题及习题的遴选上既考虑其针对性和启发性，又尽可能考虑其实用性和创新性。

考虑到部分院校在安排教学计划时的差异，在编写本书时，“逻辑门电路”一章，讲述了必需的有关半导体门电路的基本知识。

本书共 10 章，包括数制与数码、逻辑代数基础、逻辑门电路、集成触发器、脉冲信号的产生与整形、组合逻辑电路、时序逻辑电路、数模和模数转换器、半导体存储器，以及可编程逻辑器件等内容。任课教师在安排教学时，可视不同专业的培养目标、具体教学要求及学时的多少做必要的增删。

书中每章都有供师生参考的学习目的、内容概要、重点、难点及学习方法，每节都有相应的教学要求，对教与学都有一定的参考价值，也便于学生自学。

本书既可作为计算机类、电气、电子、自动化、机电一体化、现代教育技术和物理等专业的教科书，也可供其他相关专业的师生选用。

本书由新乡学院的苏本庆副教授主编，河南师范大学吴慎山教授提出了许多宝贵意见，并得到袁宝菊同志及我校其他同行的大力支持，在此一并表示感谢。

由于编者水平有限，加上编写时间较为仓促等主客观因素，书中必然存在不足之处，
恳请读者批评指正。

编 者
2007 年 5 月

目 录

第 1 章 绪论	1
1.1 概述	1
1.1.1 数字信号与数字电路	1
1.1.2 数字电路的分类	2
1.1.3 数字电路的优点	2
1.1.4 脉冲波形的主要参数图	3
1.2 数制及数码	3
1.2.1 数制	3
1.2.2 不同数制之间的转换	4
1.2.3 二进制代码	7
本章小结	9
思考与练习题	10
第 2 章 逻辑代数基础	11
2.1 概述	11
2.2 逻辑函数及其表示方法	12
2.2.1 基本逻辑函数及运算	12
2.2.2 几种常用的导出逻辑运算	15
2.2.3 逻辑函数及其表达方法	17
2.3 逻辑代数的基本定律和规则	19
2.3.1 逻辑代数的基本公式	19
2.3.2 逻辑代数的基本定律	20
2.3.3 逻辑代数的 3 个重要原则	22
2.4 简化逻辑函数的公式	24
2.4.1 简化逻辑函数的意义与标准	24
2.4.2 逻辑函数的公式简化法	25
2.5 逻辑函数的卡诺图简化法	27
2.5.1 最小项与卡诺图	27
2.5.2 用卡诺图表示逻辑函数	31
2.5.3 用卡诺图简化逻辑函数	33

2.5.4 简化有无关项的逻辑函数	37
本章小结	38
思考与练习题	39
第3章 逻辑门电路	43
3.1 概述	43
3.2 半导体基础知识	44
3.2.1 本征半导体	44
3.2.2 杂质半导体	45
3.2.3 PN 结及其单向导电性	47
3.2.4 半导体二极管	49
3.2.5 特殊二极管	51
3.2.6 双极型半导体三极管	53
3.2.7 绝缘栅型场效应管	61
3.3 分立器件门电路	63
3.3.1 二极管门电路	63
3.3.2 三极管非门电路	65
3.3.3 组合逻辑门电路	66
3.4 TTL 集成逻辑门电路	68
3.4.1 TTL 与非门	68
3.4.2 低功耗肖特基系列	75
3.4.3 其他功能的 TTL 门电路	76
3.4.4 TTL 数字集成电路系列	80
3.4.5 使用 TTL 集成逻辑门的注意事项	82
3.5 CMOS 集成门电路	83
3.5.1 MOS 管开关特性	84
3.5.2 CMOS 反相器	84
3.5.3 其他功能的 CMOS 门电路	85
3.5.4 高速 CMOS 门电路	89
3.5.5 CMOS 数字集成电路的特点与系列	90
3.5.6 使用 CMOS 集成电路的注意事项	90
3.6 应用集成逻辑门电路	91
3.6.1 TTL 电路和 CMOS 电路的接口	91
3.6.2 TTL 电路和 CMOS 电路的外接负载	93
本章小结	94
思考题和习题	95

第 4 章 集成触发器	103
4.1 概述	103
4.2 触发器的基本形式	104
4.2.1 基本 RS 触发器.....	104
4.2.2 同步触发器.....	108
4.3 边沿触发器	114
4.3.1 TTL 边沿 JK 触发器.....	115
4.3.2 维持阻塞 D 触发器.....	118
4.3.3 T 触发器和 T'触发器.....	121
4.4 主从触发器	122
4.4.1 主从 RS 触发器.....	123
4.4.2 主从 JK 触发器	124
4.5 CMOS 边沿触发器	125
4.5.1 CMOS 边沿 D 触发器	125
4.5.2 CMOS 边沿 JK 触发器	126
4.6 触发器应用示例	127
本章小结	129
思考题和习题	129
第 5 章 脉冲信号的产生与整形	137
5.1 概述	137
5.2 施密特触发器	138
5.2.1 用门电路组成的施密特触发器.....	138
5.2.2 集成施密特触发器	140
5.3 多谐振荡器	143
5.3.1 用门电路组成的多谐振荡器.....	143
5.3.2 不对称多谐振荡器.....	146
5.3.3 用施密特触发器组成的多谐振荡器.....	147
5.3.4 石英晶体多谐振荡器	148
5.4 单稳态触发器	149
5.4.1 微分型单稳态触发器.....	149
5.4.2 集成单稳态触发器	151
5.4.3 用施密特触发器组成单稳态触发器	156
5.4.4 单稳态触发器的应用	156
5.5 555 定时器及其应用	157
5.5.1 555 定时器的电路结构及其工作原理.....	158

5.5.2 用 555 定时器组成施密特触发器.....	159
5.5.3 用 555 定时器组成单稳态触发器.....	161
5.5.4 使用 555 定时器组成多谐振荡器.....	162
本章小结	164
思考题和习题	165
第 6 章 组合逻辑电路	171
6.1 概述	171
6.2 组合逻辑电路的分析和设计方法.....	172
6.2.1 组合逻辑电路的分析方法.....	172
6.2.2 组合逻辑电路设计方法.....	174
6.3 编码器	177
6.3.1 二进制编码器.....	178
6.3.2 二—十进制编码器.....	179
6.3.3 集成优先编码器 CT74LS147	180
6.4 译码器	181
6.4.1 二进制译码器.....	181
6.4.2 二—十进制译码器.....	183
6.4.3 数码显示译码器.....	184
6.4.4 用译码器实现组合逻辑函数.....	187
6.5 数据选择器和分配器	189
6.5.1 数据选择器.....	189
6.5.2 数据分配器.....	195
6.6 加法器和数值比较器	195
6.6.1 加法器.....	196
6.6.2 数值比较器.....	198
6.7 组合逻辑电路中的竞争冒险	201
6.7.1 竞争冒险现象及其产生的原因.....	201
6.7.2 判别冒险现象.....	203
6.7.3 消除冒险现象的方法.....	203
本章小结	204
思考题和习题	205
第 7 章 时序逻辑电路	209
7.1 概述	209
7.2 时序逻辑电路的分析方法	210
7.2.1 同步时序逻辑电路的分析方法.....	211

7.2.2 异步时序逻辑电路的分析方法.....	215
7.3 计数器	216
7.3.1 异步计数器.....	217
7.3.2 同步计数器.....	223
7.3.3 利用计数器的级联获得大容量 N 进制计数器.....	234
7.4 寄存器和移位寄存器	236
7.4.1 寄存器	236
7.4.2 移位寄存器.....	237
7.4.3 应用移位寄存器.....	239
7.4.4 顺序脉冲发生器.....	243
7.5 同步时序逻辑电路的设计	244
7.5.1 设计方法.....	245
7.5.2 设计示例.....	245
本章小结	249
思考题和习题	249
第 8 章 数模和模数转换器	255
8.1 概述	255
8.2 D/A 转换器	256
8.2.1 权电阻网络 D/A 转换器.....	256
8.2.2 R—2R T 形电阻网络 D/A 转换器	258
8.2.3 R—2R 倒 T 形电阻网络 D/A 转换器	259
8.2.4 模拟电子开关.....	260
8.2.5 D/A 类型和主要参数.....	261
8.2.6 集成 D/A 转换器 CDA7524 及其应用	261
8.3 A/D 转换器	264
8.3.1 A/D 转换的一般步骤.....	264
8.3.2 并联比较型 A/D 转换器.....	266
8.3.3 逐次逼近型 A/D 转换器	267
8.3.4 双积分型 A/D 转换器.....	269
8.3.5 A/D 转换器的主要参数.....	271
8.3.6 集成 A/D 转换器 CAD571	272
本章小结	273
思考题和习题	274
第 9 章 半导体存储器	275
9.1 概述	275

9.2 ROM	276
9.2.1 ROM 的结构和工作原理.....	276
9.2.2 PROM	277
9.2.3 EPROM.....	278
9.2.4 集成 EPROM.....	279
9.2.5 应用 EPROM.....	281
9.3 RAM	283
9.3.1 RAM 的基本结构和工作原理.....	283
9.3.2 RAM 的存储单元.....	283
9.3.3 集成随机存储器 2114A.....	288
9.3.4 RAM 扩展	289
本章小结	291
思考题和习题	291
第 10 章 可编程逻辑器件	293
10.1 概述	293
10.1.1 PLD 器件的基本结构	293
10.1.2 PLD 器件的分类	294
10.1.3 PLD 器件的优点	295
10.2 PAL.....	296
10.3 GAL	299
10.3.1 GAL 的结构特点	299
10.3.2 OLMC 的结构与输出组态	299
10.4 在系统可编程逻辑器件	301
10.4.1 简介.....	301
10.4.2 ISP 器件组成结构与特点	302
10.4.3 ISP 器件开发系统	307
本章小结	308
思考与练习题	309
主要参考文献	310

第1章 绪论

◎ 教学目的

通过本章教学，使学生对数字电子技术有一个初步的认识和了解。同时将日常生活和工作中常用的十进制计数方式向二进制计数方式上转变，在数学思维上从数学运算向数字逻辑运算方面过渡。

◎ 内容概要

主要介绍数字电路的分类、特点和脉冲波形的主要参数，并从十进制计数制开始引入二进制、八进制、十六进制数的运算规则及其相互间的转换方法，最后介绍常用的BCD码和可靠性代码。

◎ 学习指导

本章重点：脉冲波形的主要参数、数制和不同数制之间的转换。

本章难点：不同数制之间的转换。

方法提示：加强对二进制数的理解，理解用3位二进制数表示8进制数，以及用4位二进制数表示16进制数的对应关系。

1.1 概述

◎ 教学要求

- ◆ 数字电路的特点和分类。
- ◆ 了解脉冲波形的主要参数。

1.1.1 数字信号与数字电路

图1-1(a)和(b)所示分别为模拟信号和数字信号的示意。

电子电路中的信号可分为两类，在模拟电子技术中传递、加工和处理的信号是模拟信号。这类信号的特点是在时间和幅值上连续变化，如广播、电视中传送的各种语音信号和图像信号；在数字电子技术中传递、加工和处理的信号是数

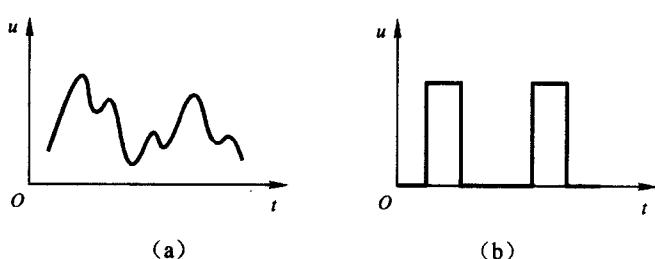


图1-1 模拟信号和数字信号示意

字信号，这类信号的特点是在时间上和幅值上断续变化的离散信号，如在计算机和通信系统中传输的数据信号。

正因为如此，电子电路分为两大类。即模拟电子电路和数字电子电路，模拟电子电路的作用为传递、加工及放大处理模拟信号；数字电子电路的作用为传递、加工和处理数字信号。数字电路主要是研究输出与输入信号之间的对应逻辑关系，其分析的主要工具是逻辑代数，因此数字电路又称为“逻辑电路”。

1.1.2 数字电路的分类

根据电路结构的不同，数字电路可分为分立元件电路和集成电路两大类。

分立元件电路是将晶体管、电阻和电容等元器件用导线在线路板上连接而成的电路。

集成电路则是将元器件和导线通过半导体制造工艺做在一块硅片上而成为一个不可分割的整体电路。

根据电路的集成密度不同，数字集成电路可分为小规模（SSI）、中规模（MSI）、大规模（LSI）和超大规模集成电路（VSI），如表 1-1 所示。

表 1-1 数字电路按照集成度分类

集成电路分类	集成度	电路规模与范围
小规模集成电路 SSI	1~10 个门/片或 10~100 个元件/片	逻辑单元电路、逻辑门电路及集成触发器等
中规模集成电路 MSI	10~100 个门/片或 100~1000 个元件/片	逻辑部件、译码器、计数器及比较器等
大规模集成电路 LSI	100~1000 个门/片或 1000~10000 个元件/片	数字逻辑系统、控制器、存储器及接口电路等
超大规模集成电路 VSI	大于 1000 个门/片或大于 1 万个元件/片	高集成度数字逻辑系统及单片机等

根据半导体导电类型不同，集成交互数字电路又可分为双极型和单极型集成交互数字电路。如 TTL 和 ECL 集成电路为以双极性晶体管作为元件制作的集成电路，NMOS、PMOS 和 CMOS 集成电路为以单极性 MOS 管作为元件制作的集成电路。

1.1.3 数字电路的优点

与模拟电路比较，数字电路主要有如下优点。

(1) 便于高度集成化。由于数字电路采用二进制数据，凡具有两个状态的电路都可用来表示 0 和 1 两个数。电路对元器件的参数和精度要求不高，允许有较大的分散性，因此基本单元电路的结构简化对实现数字电路的集成化十分有利。

(2) 工作可靠性高、抗干扰能力强。数字信号是用 1 和 0 来表示信号的有和无，数字电路辨别信号的有和无是很容易做到的，从而大大提高了电路的工作可靠性。同时只要外界干扰在电路的噪声容限范围内，电路就能正常工作，因此抗干扰能力强。

(3) 便于长期保存。借助某种存储介质可长期保存数字信息。

(4) 产品系列多、通用性强且成本低。可采用标准的逻辑部件和可编程逻辑器件来实现各种各样的数字电路和系统，使用十分方便灵活。

(5) 保密性好。可以采用多种编码技术加密数字信息，使其不易被窃取。

(6) 具有“逻辑思维”能力。数字电路不仅具有算术运算能力，而且还具备一定的“逻辑思维”能力，即按人们设计的规则进行逻辑推理和逻辑判断。

由于数字电路具有上述特点，因而得到十分迅速的发展。数字电路在电子计算机自动控制、数字仪表、通信、电视技术、雷达和数控技术等领域得到了广泛的应用，因此数字电子技术几乎成为各类专业技术人员所必备的专业基础知识。

1.1.4 脉冲波形的主要参数图

在数字电路中，加工和处理的信号为矩形脉冲信号。多数情况下实际的脉冲波形并非理想的矩形脉冲，其波形质量可以用如图 1-2 所示的参数来描述。

参数说明如下。

- (1) 脉冲幅度 U_m : 脉冲电压波形变化的最大值，单位为伏 (V)。
- (2) 脉冲上升时间 t_r : 脉冲波形从 $0.1 U_m$ 上升到 $0.9 U_m$ 所需的时间。
- (3) 脉冲下降时间 t_f : 脉冲波形从 $0.9 U_m$ 下降到 $0.1 U_m$ 所需的时间。
- (4) 脉冲宽度 t_w : 脉冲上升沿 $0.5 U_m$ 到下降沿 $0.5 U_m$ 所需的时间。
- (5) 脉冲周期 T : 在周期性脉冲中，相邻两个脉冲波形重复出现所需的时间。
- (6) 脉冲频率 f : 每秒时间内脉冲出现的次数。
- (7) 占空比 q : 脉冲宽度 t_w 与脉冲重复周期 T 的比值，即 $q = t_w/T$ 。

在上述参数中，时间的单位为秒 (s)、毫秒 (ms)、微秒 (μs) 或纳秒 (ns)；频率的单位为赫兹 (Hz)、千赫兹 (kHz) 或兆赫兹 (MHz)， $f=1/T$ 。

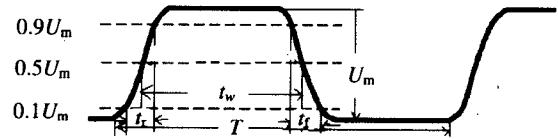


图 1-2 脉冲波形的参数

1.2 数制及数码

◎ 教学要求

- ◆ 掌握十进制数及二进制数的表示及相互转换。
- ◆ 了解八进制数和十六进制数。
- ◆ 理解 BCD 码的含义，掌握 8421BCD 码，并了解其他 BCD 码。

1.2.1 数制

人们在生产和生活中创造了各种不同的计数方法，采用何种计数方法根据人们的需要和方便来确定。在数字电路中，常用的计数进位制除了十进制外，还有二进制、八进制和十六进制。数制是一种计数方法，它是计数进位制的简称。

1. 十进制 (Decimal)

十进制数是以 10 为基数的计数体制，它有 0、1、2、3、4、5、6、7、8、9 共 10 个计数数码。数码所处位置不同，其所代表的数值不同。进制规律为逢十进一，记为 $(xxx)_{10}$ 或 $(xxx)_D$ 。

$$\text{如 } (3637.48)_{10} = 3 \times 10^3 + 6 \times 10^2 + 3 \times 10^1 + 7 \times 10^0 + 4 \times 10^{-1} + 8 \times 10^{-2}$$

其中 3、6、3、7、4、8 为系数，10 为基数， 10^i 为权。数码与权的乘积称为“加权系

数”，因此十进制数的数值为各位加权系数之和。

2. 二进制 (Binary)

二进制是以 2 为基数的计数体制。计数数码为 0 和 1，基数为 2。权为 2^i ，进制规律为逢二进一。

如 $0+1=1$ 、 $1+1=10$ 、 $10+1=11$ 、 $11+1=100$

为与十进制数在书写上相区别，二进制数“11010110”一般写为如下形式：

$(11010110)_B$ 或 $(11010110)_2$

将二进制数按权展开并按十进制规律相加，得到其对应的十进制数：

$$\begin{aligned}(1011.11)_2 &= 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} \\ &= 8 + 0 + 2 + 1 + 0.5 + 0.25 = (11.75)_{10}\end{aligned}$$

3. 八进制和十六进制

八进制是以 8 为基数的计数体制，计数数码为 0、1、2、3、4、5、6、7。基数为 8，逢八进一。

十六进制是以 16 为基数的计数体制，计数数码为 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F。基数为 16，逢十六进一。

八进制数和十六进制数的计算方式同二进制数类似，即：

$$\begin{aligned}(213.02)_8 &= 2 \times 8^2 + 1 \times 8^1 + 3 \times 8^0 + 0 \times 8^{-1} + 2 \times 8^{-2} \\ &= 128 + 8 + 3 + 0 + 0.031 = (139.031)_{10}\end{aligned}$$

$$\begin{aligned}(1A2.B5)_{16} &= 1 \times 16^2 + 10 \times 16^1 + 2 \times 16^0 + 11 \times 16^{-1} + 5 \times 16^{-2} \\ &= 256 + 160 + 2 + 0.7 + 0.02 = (418.72)_{10}\end{aligned}$$

1.2.2 不同数制之间的转换

在实际应用中，会遇到各种进制数值之间的转换。前面已讨论过二进制、八进制、十六进制数转换为十进制数的方法，下面分别介绍十进制数转换为二进制数及二进制、八进制、十六进制数间的相互转换方法。

1.2.2.1 十进制数转换为二进制数

采用的方法为基数 2 连除及连乘法，即将整数部分和小数部分分别转换。整数部分采用基数 2 连除法；小数部分采用基数连乘法，转换后合并。

1. 十进制数整数部分转换为二进制数

整数部分除以 2 取余，即将十进制整数部分逐次被 2 除。依次记下余数，直到商为 0 为止。第 1 个余数为二进制数的最低位，最后一个余数为二进制数的最高位。

例 1：将 $(254)_{10}$ 转换为二进制数。

余数		
2	254	0
2	127	1
2	63	1
2	31	1
2	15	1
2	7	1
2	3	1
2	1	1
	0	

↑
读数顺序
最高位

$$\text{即 } (254)_{10} = (11111110)_2$$

2. 将十进制数小数部分转换为二进制数

小数部分乘以 2 取整，即将十进制数小数部分逐次被 2 乘，依次记下整数。第 1 个整数为二进制数小数点后的最高位小数，第 2 个整数为二进制数小数点后的第 2 位小数，以此类推。

例 2：将 $(0.625)_{10}$ 转换为二进制数。

$$0.625 \times 2 = 1.250 \quad \text{整数部分} = 1 \quad \text{最高位}$$

$$0.250 \times 2 = 0.500 \quad \text{整数部分} = 0$$

$$0.500 \times 2 = 1.000 \quad \text{整数部分} = 1 \quad \text{最低位}$$

$$\text{即 } (0.625)_{10} = (0.101)_2$$

$$\text{由此也可得到: } (254.625)_{10} = (11111110.101)_2$$

直接将十进制数转换为八进制、十六进制数的方法与十进制数转换为二进制数方法相似，只不过将二进制数的基数换分别为对应的八进制和十六进制数的基数 8 和 16 即可。

例 3：将十进制数 254.3584 转换为八进制数。

整数部分转换采用“除 8 取余法”，即将整数部分逐次被 8 除，依次记下余数，直到商为 0。第 1 个余数为八进制数的最低位，最后一个余数为最高位。

余数		
8	254	6 最低位
8	31	7 ↑
8	3	3 最高位
	0	

小数部分转换采用“乘 8 取整法”，即将小数部分连续乘以 8，取乘数的整数部分作为八进制数的小数。

$$0.3584 \times 8 = 2.8672 \quad \text{整数} \quad 2 \quad \text{最高位}$$

$$0.8672 \times 8 = 6.9376 \quad \text{整数} \quad 6$$

$$0.9376 \times 8 = 7.5008 \quad \text{整数} \quad 7$$

$$0.5008 \times 8 = 4.0064 \quad \text{整数} \quad 4$$

将整数部分和小数部分分别转换，然后合并到一起即为最终结果。

$$\text{最终转换结果为: } (254.3584)_{10} = (376.2674)_8$$

例 4：将十进制数 254.3584 转换为十六进制数。

整数部分转换采用“除 16 取余法”，即将整数部分逐次被 16 除。依次记下余数，直到

商为 0。第 1 个余数为十六进制数的最低位，最后一个为最高位。

余数

$$\begin{array}{r} 16 \mid 254 \cdots 14 \text{ 最低位} \\ 16 \mid 15 \cdots 15 \text{ 最高位} \\ \hline 0 \end{array}$$

小数部分转换采用“乘 16 取整法”。即将小数部分连续乘以 16，取乘数的整数部分作为十六进制数的小数。

$$0.3584 \times 16 = 5.7344 \quad \text{整数} \quad 5 \quad \text{最高位}$$

$$0.7344 \times 16 = 11.7504 \quad \text{整数} \quad 11$$

$$0.7504 \times 16 = 12.0064 \quad \text{整数} \quad 12$$

最终转换结果为： $(254.3584)_{10} = (FE.5BC)_{16}$

十进制、二进制、八进制和十六进制数对照如表 1-2 所示。

表 1-2 十进制、二进制、八进制和十六进制数对照

十进制	二进制	八进制	十六进制	十进制	二进制	八进制	十六进制
0	0000	0	0	8	1000	10	8
1	0001	1	1	9	1001	11	9
2	0010	2	2	10	1010	12	A
3	0011	3	3	11	1011	13	B
4	0100	4	4	12	1100	14	C
5	0101	5	5	13	1101	15	D
6	0110	6	6	14	1110	16	E
7	0111	7	7	15	1111	17	F

1.2.2.2 二进制数与八进制、十六进制数间的相互转换

1. 二进制数与八进制数间的相互转换

(1) 二进制数转换为八进制数。

由于八进制数的基数 8 (2 的 3 次方)，故每位八进制数用 3 位二进制数构成。因此二进制数转换为八进制数的方法是整数部分从低位开始，每 3 位二进制数为一组，最后不足 3 位的在高位加 0 补足 3 位；小数点后的二进制数则从高位开始，每 3 位二进制数为一组。最后不足 3 位在低位加 0 补足 3 位并用对应的八进制数来代替，然后按顺序排列写出对应的八进制数。

例 5：将 $(11100101.11101011)_2$ 转换为八进制数。

$$(011,100,101.111,010,110)_2 = (345.726)_8$$

(2) 八进制数转换成二进制数。

将每位八进制数用 3 位二进制数来代替，然后按原来的顺序排列得到相应的二进制数。

例 6：将八进制数 $(745.361)_8$ 转换为二进制数。

$$\begin{array}{ccccccc} 7 & 4 & 5 & \cdot & 3 & 6 & 1 \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & \downarrow \\ 111 & 100 & 101 & \cdot & 011 & 110 & 001 \end{array}$$

转换结果为： $(745.361)_8 = (111100101.011110001)_2$