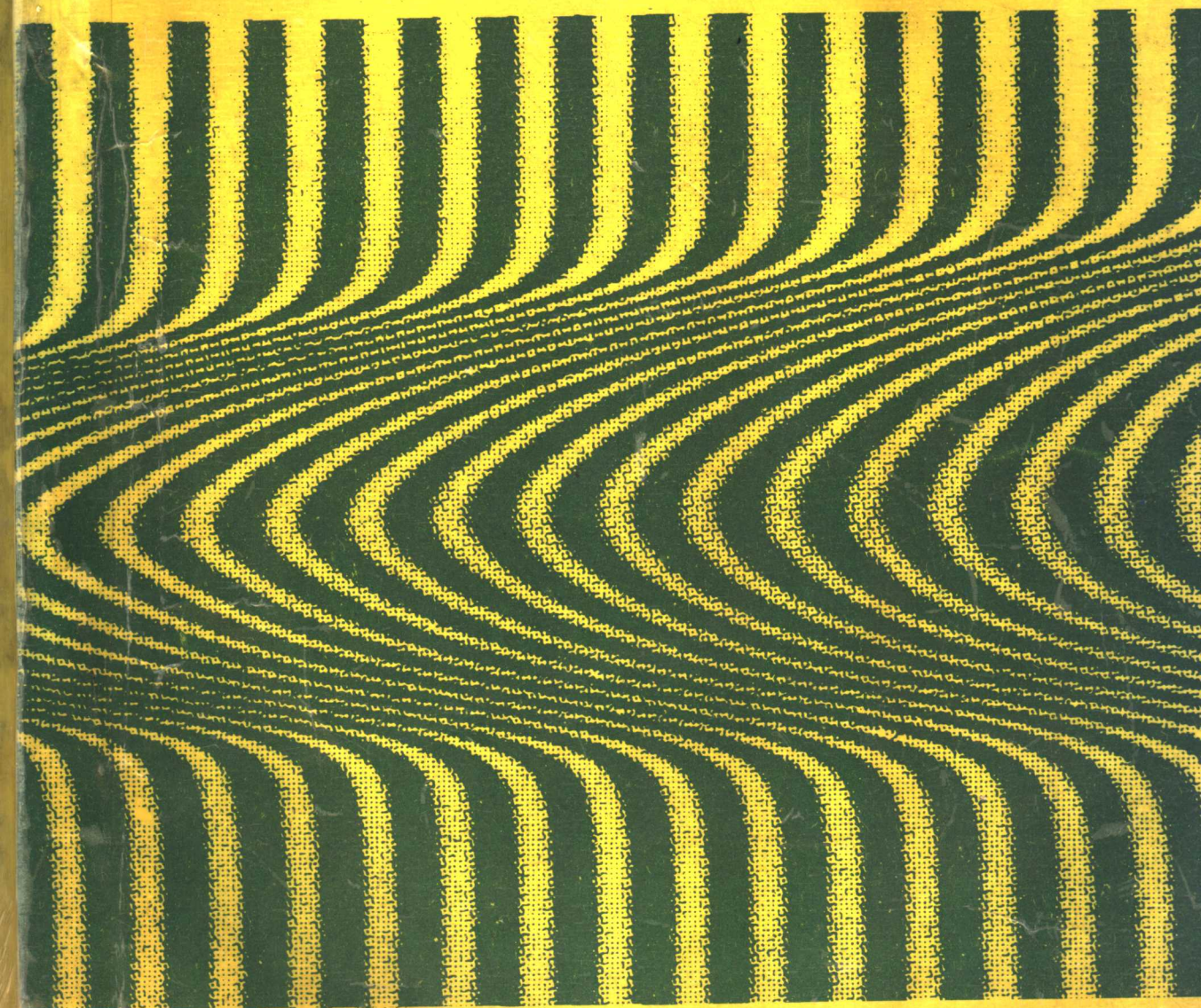


# 微型计算机 汉字操作系统CC-DOS

钱 培 德 编著

(增订本)



陕 西 电 子 编 辑 部

# 微型计算机 汉字操作系统

CC—DOS

增订本

钱培德 编著

陕西电子编辑部

## 前 言

当前,我国计算机的应用正在蓬勃开展,计算机应用的领域不断扩大,例如系统工程、计算机辅助设计、计算机辅助制造、现代化管理、人工智能和专家系统,以及机器人系统等。国内的计算机种类和数量在迅速增加,其中,微型计算机IBM—PC及其兼容机增加得最快,已成为国内的微型计算机主流机种。电子工业部第六研究所于一九八三年推出了汉字操作系统CC—DOS,为IBM—PC汉字信息处理系统奠定了基础。目前,IBM—PC汉字信息处理系统已广泛应用于各个部门。这个系统引起越来越多的人们的兴趣,这种兴趣不只限于使用方面,而且发展到对它进行研究和再开发。而进行后两项工作的基础是对IBM—PC汉字信息处理系统的全面了解。本书旨在帮助读者完成这方面的工作。

本书对IBM—PC汉字信息处理系统进行了系统地、全面地介绍。全书共分五个部分。

第一部分为汉字系统的运行环境(第一章——第三章)。介绍了支撑汉字系统的硬件基础,包括IBM—PC的系统结构、8088微处理器、中断系统和外部设备适配器。为了突出重点,这里只介绍了与汉字信息处理有关的外部设备适配器。

第二部分为汇编语言程序设计和汉字系统的操作使用。第四章——第五章介绍了开发汉字系统的基本语言——汇编语言对外部设备的编程方法,以及系统启动法、各种输入方式下的汉字输入方法,功能键的使用、造字方法、定义词组方法和各种系统命令的使用方法。

第三部分为汉字系统的分析(第六章——第十章)。介绍了系统的设计思想和实现原理,然后对CC—DOS的系统文件,自举过程、显示器控制模块、键盘管理模块和打印机驱动模块进行了深入细致的分析,可以说分析到了每一个细节问题。对分析到的每一部分均给出了详细的流程图和必要的说明。每部分分析结束后,均给出了这一部分的程序清单。

第四部分为对汉字系统的优化和二次开发(第十一章——第十四章)。这部分内容是在第三部分的基础上,提出对系统进行优化和二次开发的方法。实际上,是利用系统分析所得到的东西进行实践,实践的成功也证实了系统分析的正确性。对于大多数读者来说,系统分析不是最终目的,而对系统的优化和再开发才是其主要目的。这部分内容采用以实例说明问题的方法,介绍了增强词组功能的方法、输入部分的优化,系统中存在问题的解决方法,最后还介绍了开发新的系统命令的方法。在大多数例子中均提供了源程序,所以,这部分内容等于向读者提供了一个功能更强的IBM—PC汉字信息处理系统。

第五部分为汉字系统支撑基础的发展(第十五章)。介绍了最新型的微处理器、计算机硬件系统和西文操作系统,为进一步开发和设计汉字系统提供必要的参考。

书末收入了一些重要资料作为附录,力求读者在阅读本书时,不必再翻阅其它资料。并为读者的开发工作提供资料。

参加本书审稿工作的有郑智光高级工程师、宋玉田副教授、董孝元高级工程师和邱质朴副教授。在本书的写作过程中,还得到沈雷洪副教授和陆鼎一副教授的支持和帮助,特此表

示衷心的感谢。

本书的形成过程中，始终得到张忠智、陈建文、董庭辉、朱岗达和王翼勋同志的大力支持和帮助，如果没有他们的支持和帮助，本书不可能如此快与读者见面。本人向他们深表感谢。

本书参考了国内外多种期刊、杂志和手册上的有关材料，在此谨向这些作者致以深切的谢意。本人还要向CC-DOS的开发和设计者们致以敬意。

由于本书是第一本全面介绍IBM-PC汉字系统的书，肯定会有不妥之处，望读者给予指正。

钱培德

一九八八年于苏州大学计算机工程系

# 目 录

## 第一章 IBM—PC的基本配置

- 第一节 系统板的结构与功能 ..... ( 1 )
- 第二节 系统板内部接口 ..... ( 8 )
- 第三节 输入输出通道 ..... ( 6 )

## 第二章 中央处理器Intel 8088

- 第一节 Intel 8088的结构 ..... ( 9 )
- 第二节 8088对存储器的访问 ..... ( 16 )
- 第三节 8088的指令格式和寻址方式 ..... ( 22 )
- 第四节 8088的指令系统 ..... ( 29 )
- 第五节 中断系统 ..... ( 37 )

## 第三章 外部设备及适配器

- 第一节 键盘及其接口 ..... ( 45 )
- 第二节 单色显示器 - 并行打印机适配器 ..... ( 51 )
- 第三节 彩色图形显示器适配器 ..... ( 58 )
- 第四节 并行打印机适配器 ..... ( 59 )

## 第四章 宏汇编语言的编程方法

- 第一节 伪指令 ..... ( 73 )
- 第二节 键盘的程序设计 ..... ( 86 )
- 第三节 定时器的程序设计 ..... ( 91 )
- 第四节 单色显示器和打印机的程序设计 ..... ( 102 )
- 第五节 彩色图形显示器的程序设计 ..... ( 116 )
- 第六节 中断处理程序的设计 ..... ( 126 )

## 第五章 CC—DOS的操作与使用

- 第一节 CC—DOS概述 ..... ( 138 )
- 第二节 系统的启动 ..... ( 140 )
- 第三节 汉字输入的方法 ..... ( 142 )
- 第四节 汉字输入方式 ..... ( 146 )
- 第五节 造字工具的使用 ..... ( 160 )
- 第六节 定义词组的方法 ..... ( 165 )
- 第七节 系统命令的使用 ..... ( 173 )
- 第八节 高级系统命令的使用 ..... ( 214 )
- 第九节 系统配置命令的使用 ..... ( 221 )

## 第六章 CC-DOS的总体描述

- 第一节 CC-DOS 的设计思想 ..... (224)
- 第二节 CC-DOS 的实现原理 ..... (226)
- 第三节 CC-DOS 的系统结构 ..... (228)

## 第七章 CC-DOS的系统文件和自举过程

- 第一节 CC-DOS 的系统文件 ..... (238)
- 第二节 CC-DOS 的自举过程 ..... (243)
- 第三节 CC-BIOS自举程序清单 ..... (252)

## 第八章 显示器控制模块

- 第一节 模块总述 ..... (255)
- 第二节 CRT 的初始 ..... (262)
- 第三节 光标功能的实现 ..... (266)
- 第四节 字符的读出和显示 ..... (272)
- 第五节 屏幕操作功能的实现 ..... (281)
- 第六节 提示行操作与其它 ..... (286)
- 第七节 显示器控制模块的程序清单 ..... (293)

## 第九章 键盘管理模块

- 第一节 模块总述 ..... (325)
- 第二节 主体流程和工作区 ..... (329)
- 第三节 字符输入功能的实现 ..... (336)
- 第四节 代码识别程序 ..... (339)
- 第五节 代码转换程序 ..... (345)
- 第六节 词组处理程序 ..... (360)
- 第七节 键盘管理模块的程序清单 ..... (371)

## 第十章 打印机驱动模块

- 第一节 模块总述 ..... (404)
- 第二节 打印屏幕程序 ..... (408)
- 第三节 打印机驱动模块的主体流程 ..... (411)
- 第四节 打印驱动程序 ..... (416)
- 第五节 图形字符处理程序 ..... (420)
- 第六节 打印机驱动模块的程序清单 ..... (427)
- 第七节 高级打印驱动模块总述 ..... (441)
- 第八节 打印优质汉字的实现 ..... (447)
- 第九节 高级打印驱动模块的程序清单 ..... (455)

## 第十一章 增强CC-DOS的词组功能

- 第一节 词组输入方式概述 ..... (469)
- 第二节 词库的编译生成法 ..... (471)
- 第三节 增强型汉字词组处理系统 ..... (477)

## **第十二章 键盘管理模块的优化和再开发**

- 第一节 输入码对照表的优化 ..... (489)
- 第二节 汉字输入码通用软接口的开发 ..... (494)
- 第三节 为CC—DOS增配双拼码 ..... (501)
- 第四节 为CC—DOS增配四角码 ..... (517)
- 第五节 为CC—DOS增配快拼码 ..... (529)
- 第六节 联想输入处理技术 ..... (543)

## **第十三章 CC—DOS的问题及其解决方法**

- 第一节 CRT控制模块中的行尾问题 ..... (549)
- 第二节 系统传送问题 ..... (554)
- 第三节 系统的内存开销问题 ..... (559)
- 第四节 使用中的若干问题 ..... (565)
- 第五节 IBM—PC 内存容量的调整 ..... (573)
- 第六节 汉字打印字型的改造 ..... (577)
- 第七节 24点阵汉字的联机打印问题 ..... (579)

## **第十四章 开发CC—DOS的新命令**

- 第一节 EC转换命令EXECOM ..... (583)
- 第二节 文本文件输出命令TP ..... (590)
- 第三节 文件属性命令CHMOD ..... (596)
- 第四节 汉化的动态调试命令DEBUG ..... (602)
- 第五节 词库编译命令WLCP ..... (611)

## **第十五章 汉字系统支撑基础的发展**

- 第一节 80186微处理器 ..... (617)
- 第二节 80286微处理器 ..... (629)
- 第三节 80386微处理器 ..... (652)
- 第四节 IBM—PS/2系列计算机 ..... (662)
- 第五节 OS/2操作系统 ..... (668)

## **附录**

- 附录A 8088指令系统一览表 ..... (677)
- 附录B DOS中断处理和系统功能调用 ..... (695)
- 附录C IBM—PC系列的新机型 ..... (713)
- 附录D 系统信息 ..... (729)
- 附录E 信息处理用现代汉语五千词表 ..... (757)

# 第一章 IBM—PC的基本配置

## 第一节 系统板的结构与功能

IBM—PC的主要部件都集中在主机箱内的一块大底板（称为系统板）和各种选件适配板上，用户可根据自己对系统的要求，选用相应的选件适配板插入系统板上的扩展槽口内，这些适配板就与系统板形成一个整体进行工作。

系统板是一块8.5×11平方英寸的通道与焊接区——对应的多层印刷板，系统板上有8088/8087CPU系统区、ROM区、RAM区、I/O转接口和I/O通道共5个功能区组成的系统单元。直流电源及相应的信号线，通过6脚接口送入系统板；键盘、盒式录音机、扬声器也由接口连上；系统I/O通道由导线跨连在系统板的五个62脚I/O扩展槽上。这些扩展槽上安有16个（只用了其中的13个）双向DIP开关，系统软件从这些开关得到外设选件的配置情况，如内存和外部扩展RAM区的容量、显示器类型、显示器帧尺寸及系统配备磁盘驱动器的数量。下面介绍系统板上的四个功能区，I/O通道将在本章第三节中专门介绍。图1—1展示了系统板的结构情况。

|            |                   |                  |                  |                |
|------------|-------------------|------------------|------------------|----------------|
| 时钟<br>同步控制 | 8088处理器<br>(8087) | 20位4通道<br>DMA控制器 | 3通道16位<br>定时/计数器 | 8级中断<br>优先权控制器 |
| 盒带机接口      | 48k×8只读存储器        |                  | 读/写存储器           |                |
| 扬声器接口      |                   |                  |                  |                |
| 键盘接口       | I/O通道             |                  |                  |                |

图1—1 系统板的结构

### 一、处理器功能区

IBM—PC采用Intel公司的8088作CPU。8088是16位处理器8086的变体，被称为准16位处理器。它只有8根数据线，但运算速度比8位的CPU快3至5倍。它有20根地址线，可直接寻址1M字节。安装时采用最大模式，能增加一台8087协处理器进行快速单指

令浮点运算。8088指令集与8086指令集完全兼容。IBM-PC上的8088时钟频率为4.77 MHz, 时钟信号由14.31813 MHz晶体振荡信号3分频后得到, 该振荡信号的4分频(3.58 MHz)供彩色显示器作色彩分频信号。8088的总线周期为4个时钟周期(840ns), 单位通道周期为5个时钟周期(1.05ms)。

为了便于IBM-PC主机与高级外设的连接, CPU功能区提供了4个20位的DMA通道、3个16位计时器通道和8级中断。4个DMA通道中的3个, 用于CPU与I/O外设的高速数据交换, 且这种交换沿I/O总线进行, 另一个DMA通道用于系统动态存储器的刷新: 即为计时计数器编制周期性请求哑DMA通讯的程序, 利用哑DMA请求产生刷新系统板存储器及外接存储器的读周期。处理器“准备好”线有效时, 一个DMA传送周期占五个时钟周期, 一个刷新DMA周期占四个时钟周期。

3个计时/计数器通道的分配情况是: 通道0是系统通用计时器, 向时间时钟提供基准信号; 通道1为DMA请求和计时刷新周期; 通道2是扬声器音调发生器的计时器。3个计时通道的最小计时分辨能力为1.05μs。

8级中断的安排情况是: 中断0、中断1供系统板使用, 其中最高级别的中断0接1号计时/计数通道, 接收计时器发出的周期性中断信号; 中断1接至键盘接口, 接收键盘发来的扫描代码中断信号。中断2~7分配给I/O扩展槽。8088的不可屏蔽中断NMI, 用来报告存储器的奇偶校验错误。

## 二、ROM区及RAM区

系统板上留有安装6块8K×8的ROM或EPROM(共48K字节)和4块16K×9的RAM(共64K字节)的空间(插口)。48K的ROM占据整个内存区976K至1080K高地址空间, 64K的RAM占据0至64K的低地址空间。48K的ROM中头40K固化有基本输入输出系统BIOS和盒带BASIC解释程序, 40至48K的ROM区是空白的。0至64K的RAM区供用户存放程序和数据。当实际RAM区只有16K字节时, 系统处于最小系统状态, 这时若调用盒带BASIC解释程序, 用户程序可占用12K的RAM区, 剩余4K供系统软件用。如果要求用户RAM区超过64K字节的话, 必须利用I/O扩展槽进行RAM区的外部扩充。

插于系统板的8K×8的ROM片子的访问时间是250ns, 周期为375ns, 16K×9的RAM片子的访问时间也是250ns, 周期为410ns, 受奇偶校验。

下面对IBM-PC内存贮器空间的布局情况作进一步描述。整个存贮空间的总容量为1M字节。其中ROM空间位于内存空间之末, 一般只装40K, 但可使用ROM选件板扩充到256K。这些ROM扩充板中存放的内容可以作为新的外设的驱动程序或者是汉字库, 也可以存放完整的应用软件。RAM区从0号地址开始, 可以最大扩充到640K。单色显示器和彩色显示器的显示缓冲存储器(亦称刷新区)均位于第640K至第768K的空间范围内(即16进制表示的地址A0000H—BFFFFH)。目前, 单色显示器的缓冲器共4K, 地址为B0000H—B0FFFFH; 彩色显示器的缓冲器共16K, 其地址为B8000H—B BFFFFH。图1—2为IBM-PC存贮器空间的布局。

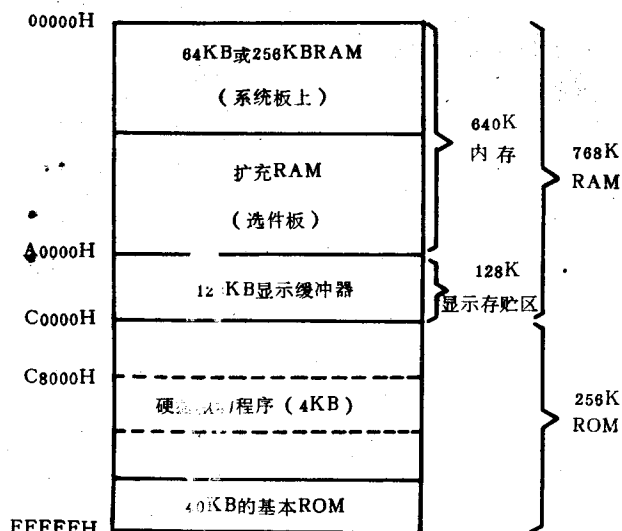


图 1—2 存储器空间的布局

### 三、集成 I/O 转换器

集成 I/O 转换器指连接盒带录音机、串行键盘和扬声器的内部转换器。盒带录音机转接器的主要输出端有两个：

- ① 0—1 电平输出端，它与录音机的话筒或线路输入端相连；
- ② 受程序控制、启停录音机马达的控制端。

转接器读写磁带的波特率为 1000~2000。串行键盘转接器用来连接键盘串行接口，它在收到键盘扫描完成标识码后，向处理器发中断信号（中断 1）。以上两个转接器通过垂直安装在主机背板上的 5 脚 DIN 插座与外界联系。

扬声器转接器通过 4 脚管座以及一双线插头连接 2 1/4 英寸扬声器。共有三种方式驱动扬声器（详见下一节），它们产生音频范围为 37~32000 Hz 的复合音频信号。

## 第二节 系统板内部接口

系统板内部接口是指键盘接口、扬声器接口和盒带录音机接口。这里仅对扬声器接口和盒带录音机接口作一介绍，键盘接口将在第三章中单独予以介绍。

### 一、扬声器接口

扬声器接口接收从扬声器转接器送来的音频信号，这些音频信号来自：

- ① 8255 A 与 P P I 第 1 输出位，I/O 地址为 0061H；

② 计时器通道计时位，该时钟的一个输入端是8253—5 计时器的1.19MHz信号，另一端接8255 A与PPI输出位，该通道时钟受程序控制。

图1—8为扬声器驱动系统框图，其中的CLKOUTZ输出合成音频信号。

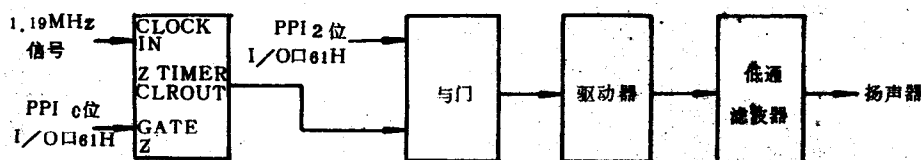


图1—8 扬声器驱动系统框图

系统板上的2 1/4英寸扬声器与扬声器接口连接后，能以三种不同的方式驱动该扬声器发音：

- ① 程控型，用程序直接控制某寄存器的特定位，其值的变化将给出一串脉冲波形，供扬声器发音；
- ② 间接程序型，用程序控制2号计时/计数器，产生一定规格的波形送给扬声器；
- ③ 间接程控型，用程序控制某寄存器的位，以调制形式传送给计时/计数器的时钟信号，从而修改送到扬声器去的波形。

上述三种驱动方式可以同时执行，这样，输出的音响将会达到更好的效果。

## 二、盒带录音机接口

盒带机接口受程序控制，系统板上的8253计时器发出的0—1电平方波信号由D.I.N插座的第5脚送给录音机，录音机磁带输出信号从插座的第4脚送至8255 A—5 可编程外设接口的输入口。录音机马达由盒带机接口插座第1、第3引脚上的电平控制，而这两个电平信号又受8255 A—PPI（I/O地址61H）输出口第3位控制。图1—4和图1—5分别给出了盒带机数据写入和数据读取接口的线路。

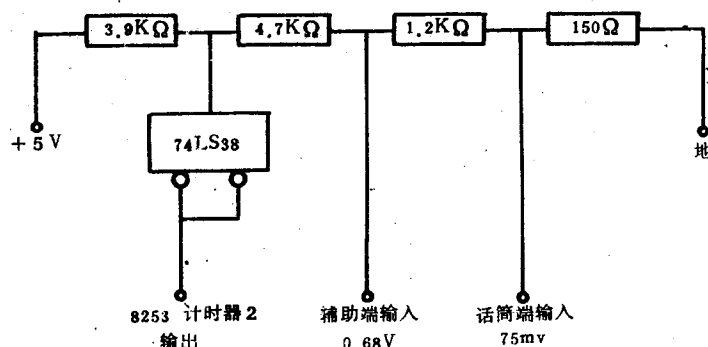


图1—4 盒带机数据写入接口线路

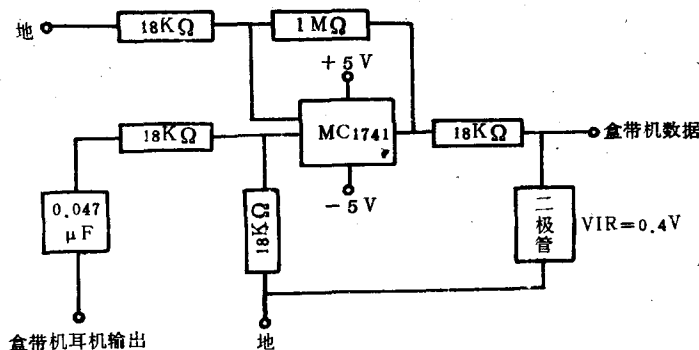


图 1—5 盒带机数据读取接口线路

8255A的地址及 I/O口分配情况，如图 1—6 所示。

|             |      |                    |                                      |                        |
|-------------|------|--------------------|--------------------------------------|------------------------|
| 地址60H<br>输入 | PA 0 | + 键盘扫描码            | 0                                    | IPC 5 1/4时软盘机 (SW1—1)  |
|             | 1    |                    | 1                                    | 保留 (SW 1—2)            |
|             | 2    |                    | 2                                    | 系统板RAM容量 (SW 1—3)      |
|             | 3    |                    | 3                                    | 系统板RAM容量 (SW 1—4)      |
|             | 4    |                    | 4                                    | 显示器类型 1 (SW 1—5)       |
|             | 5    |                    | 5                                    | 显示器类型 2 (SW 1—6)       |
|             | 6    |                    | 6                                    | 5 1/4时驱动器个数 1 (SW 1—7) |
|             | 7    |                    | 7                                    | 5 1/4时驱动器个数 2 (SW 1—8) |
| 地址61H<br>输出 | PB 0 | + 计时器门 2 (扬声器)     |                                      |                        |
|             | 1    | + 扬声器数据            |                                      |                        |
|             | 2    | + 读RAM区大小或读空键      |                                      |                        |
|             | 3    | + 盒带机马达停           |                                      |                        |
|             | 4    | - 允使RAM            |                                      |                        |
|             | 5    | - 允使I/O通道检查        |                                      |                        |
|             | 6    | - 保持键盘时钟为低电平       |                                      |                        |
|             | 7    | - 允使键盘或清键盘和允使读外设开关 |                                      |                        |
| 地址62H<br>输入 | PC 0 | 扩展RAM (SW2—1)      | 扩展RAM容量=2进制值×32KB<br>或I/ORAM (SW2—5) |                        |
|             | 1    | 扩展RAM (SW2—2)      |                                      |                        |
|             | 2    | 扩展RAM (SW2—3)      |                                      |                        |
|             | 3    | 扩展RAM (SW2—4)      |                                      |                        |
|             | 4    | + 录音机数据入 (IN)      |                                      |                        |
|             | 5    | + 计时器通道 2 出 (OUT)  |                                      |                        |
|             | 6    | + I/O通道检查          |                                      |                        |
|             | 7    | + RAM PCK          |                                      |                        |

图 1—6 8255A三口子 I/O位映照关系

用户可以利用盒带机接口,把质量较好的盒式录音机作为外存贮器,它们可以通过话筒口或辅助输入口进行互连。在程序的作用下,计算机可对盒带机的启停进行控制,对数据读写正确性进行循环码检查等。

### 第三节 输入输出通道

I/O通道是8088处理器总线的扩充,具有多路传送、电平再驱动、6级中断、DMA等特点。I/O通道上有8根双向数据线、20根地址线、6根中断线、数据存贮器及I/O读写线、1根时钟分时线、3根DMA通道控制线、通道检查线、各转接器的电源线和地线。I/O扩展槽上有 $\pm 5\text{V}$ 、 $\pm 12\text{V}$ 四种直流电压。

I/O通道连接慢速I/O设备或存贮器的“准备好”线的作用是:如果被寻址的设备未使“准备好”线有效的话,处理器发出的存贮器读写周期将占4个时钟周期(840ns/字节),DMA传送和I/O读写周期将占5个时钟周期(1.05 $\mu\text{s}$ /字节),在72个时钟周期内(15 $\mu\text{s}$ )只提供一个刷新周期。通道检查线的作用是:检查线一旦变成有效电平,8088的不可屏蔽中断NMI就处于激活态,所以检查线是用来报告外设(如扩展存贮器)出错情况的。

I/O通道上I/O设备的编址可达512个。系统板上的有关芯片或控制电路的I/O地址和常用选件适配板上的I/O地址如表1—1所示

表 1—1 输入输出地址分配表

| 芯片或电路板的名称          | 占用地址数 | 地址码(16进制) |
|--------------------|-------|-----------|
| DMA 控制器(8237)      | 16    | 00—0F     |
| DMA 页面寄存器(74LS670) | 4     | 80—83     |
| 中断控制器(8259)        | 2     | 20—21     |
| 定时/计数器(8253)       | 4     | 40—43     |
| 并行接口(8255)         | 4     | 60—63     |
| NMI 屏蔽寄存器          | 1     | A0        |
| 硬盘控制器              | 16    | 320—32F   |
| 软盘控制器              | 8     | 3F0—3F7   |
| 单色显示器/并行打印机        | 16    | 3B0—3BF   |
| 彩色图形显示器            | 16    | 3D0—3DF   |
| 异步通讯控制器            | 8     | 3F8—3FF   |
| BSC 同步通讯控制器        | 10    | 3A0—3A9   |
| SDLC 同步通讯控制器       | 13    | 380—38C   |
| 游戏控制器              | 16    | 200—20F   |

I/O通道上的信号均经电压放大,足够驱动两个(TTL)负载。表1—2列出了

表 1—2 I/O 通道各信号的作用表

| 信号名称        | I/O方向 | 作用                                                                                                            |
|-------------|-------|---------------------------------------------------------------------------------------------------------------|
| OSC         | O     | 占空度为 5 % 的 14.31818MHz 振荡信号。                                                                                  |
| CLK         | O     | 占空度为 30 %，为主振频率 8 分频的系统时钟信号。                                                                                  |
| RESET, DRV  | O     | 复位驱动信号，用于开机或低电压后系统的初始化或复位。该信号同步于时钟周期的下降沿，高电平有效。                                                               |
| A0—A19      | O     | 地址线，A0 是 LSB 位，A19 是 MSB 位，由处理器或 DMA 控制器驱动，用于存储器或 I/O 的寻址，高电平有效。                                              |
| D0—D7       | I/O   | 数据线，D0 是 LSB 位，D7 是 MSB 位，连接处理器，存储器等，高电平有效。                                                                   |
| ALE         | O     | 地址锁存线，它是 8288 总线控制器的一个输出信号，用来锁存存储器有效地址，与 AEN 配合时还作为锁存有效 I/O 地址的控制信号，在 ALE 的下降沿地址被锁存。                          |
| I/O CHCK    | I     | I/O 通道检查信号，向 CPU 提供接在 I/O 通道上的存储器或外设的奇偶校验信息，低电平时表示有奇偶校验错。                                                     |
| I/O CHRDY   | I     | I/O 通道准备好信号，一般慢速外设检测到有效地址和读/写命令后立即将它拉成低电平，该线保持低电平的时间不超过 10 个时钟周期。                                             |
| IRQ2—IRQ7   | I     | 6 级中断请求线 (2—7)，IRQ2 的优先级最高，IRQ7 最低，请求线在处理器响应中断前一直保持高电平。                                                       |
| IOR         | O     | I/O 读命令信号，此信号由处理器或 DMA 驱动，低电平有效，用来通知 I/O 设备把数据打入数据总线。                                                         |
| IOW         | O     | I/O 写命令信号，由处理器或 DMA 驱动，它通知 I/O 外设读取数据总线上的数据，低电平有效。                                                            |
| MEWR        | O     | 存储器读命令信号，由处理器或 DMA 驱动，高电平时让存储器把数据打入数据总线。                                                                      |
| MEMW        | O     | 存储器写命令信号，由处理器或 DMA 驱动，高电平时让存储器读进数据总线上的数据。                                                                     |
| DRQ1—DRQ3   | I     | 1—3 DMA 请求通道，外设利用这三个异步通道获得 DMA 服务，DRQ1 优先级最高，DRQ2 其次，DRQ3 最低。DRQ 电平由低变高时，DMA 请求有效。在 DACK 线变有效电平前，DRQ 必须保持高电平。 |
| DACK0—DACK3 | O     | DMA 应答线，回答 DRQ1—DRQ3 的 DMA 请求或刷新系统动态存储器 (DACK0)，它们在低电平时有效。                                                    |
| AEN         | O     | 地址允许线，处有效电平时，DMA 占有地址线、数据线、读写存储器或 I/O 命令线。                                                                    |
| T/C         | O     | 计数终线，DMA 通道计数器满值时，该线向外发一个脉冲，信号高有效。                                                                            |
| CARD SLCTD  | I     | 插件卡选中线，该线用于插在扩展槽 J8 中的插件卡，它向系统板指明，该插卡已选中，该线应由集电极开路的器件来驱动。                                                     |

I/O通道中各信号(线)的详细作用。

I/O扩展槽的一般用法是这样的:

作为基本系统来说,一个槽要用来插软盘驱动适配器,用以带动1~2个软盘驱动器。

有一个槽用来插单色显示器和并行打印机适配器,用来带一个单色显示器和一个并行打印机。

也可以用两个插槽,一个用来插彩色图形显示器适配器,以带彩色图形显示器,另一个用来插并行打印机适配器,以带并行打印机。

以上就形成了一个IBM-PC的基本系统。

剩下的插槽可以用来扩展系统的RAM,可用来插其它的CPU板,如8086、M68000等;可用来扩展并行或串行接口(RS-232或电流回路);可用作网络接口板,以形成局部网络;可用来插汉卡,以实现汉字信息处理;可用来插A/D和D/A板等等。

## 第二章 中央处理器 Intel 8088

### 第一节 Intel 8088的结构

#### 一、总 述

Intel 8088由两个独立的工作单元组成，如图 2—1 所示，即执行单元（Execution Unit）EU和总线接口单元（Bus Interface Unit）BIU。

EU只负责执行指令，而BIU则负责从存储器或外部设备中读取操作码、操作数并将结果写入指令指出的地址中，即完成所有的总线操作。这两个单元处于并行工作状态，可以同时进行存取操作和执行指令的操作。这样，可以充分利用各部分电路和总线提高微处理器执行指令的速度。

BIU中有一个能够存放六个字节的指令队列。BIU将预先取来的指令存放在这个队列中，EU要执行的指令一般从这个队列中取得。在不发生程序转移的情况下，BIU已经将要执行的指令提前取来存放在这个指令队列中了。

下面我们来分析8080/8085和8088微处理器执行同样三条指令的时间流程。

8080/8085由于采用串行工作方式，当CPU执行第一条指令时总线不工作。第一条指令需要将结果存到存储器中。在第二个时间单元CPU利用总线将结果写到存储器中，此时总线“忙”，处于工作状态。在向存储器写计算结果时，CPU中指令执行部分的电路不工作。执行完第一条指令的写操作以后，CPU在第三个时间单元才能利用总线从存储器中读取第二条指令。第二条指令取来之后，总线空闲。指令执行电路工作。这条指令不需要写操作，指令执行完毕后，CPU开始经由总线读取第三条指令，此时占用总线。第三条指令要求从存储器中读取一个操作数，CPU借助总线进行读操作及取操作数。然后，CPU执行第三条指令，这时总线空闲。执行上述三条指令8080/8085CPU要用七个单元的时间。而总线操作只占用了四个单元时间，没有充分利用总线，从而拖长了指令执行时间。

8088是如何执行同样三条指令的呢？当EU执行已经取得的第一条指令的同时，BIU就经由总线取得了第二条指令。BIU接着取第三条指令。在第三个单元时间内，EU执行第二条指令，同时BIU经由总线把第一条指令执行后的结果写到存储器中。BIU执行写操作，总线仍处于“忙”状态。随后BIU取第四条指令，根据第二条指令的要求，EU请求BIU使用总线，读取第二条指令所需的操作数。操作数取来之后，EU执行第三条指令，而BIU同时去取第五条指令。8088CPU执行同样三条指令的过程中总线一直处于“忙”状态，充分地利用了总线，所以只用了六个单元的时间。在这六个单元的时间内，还将其后的第四条和第五条指令取到BIU的指令队列中，减少了指令执行的时间。

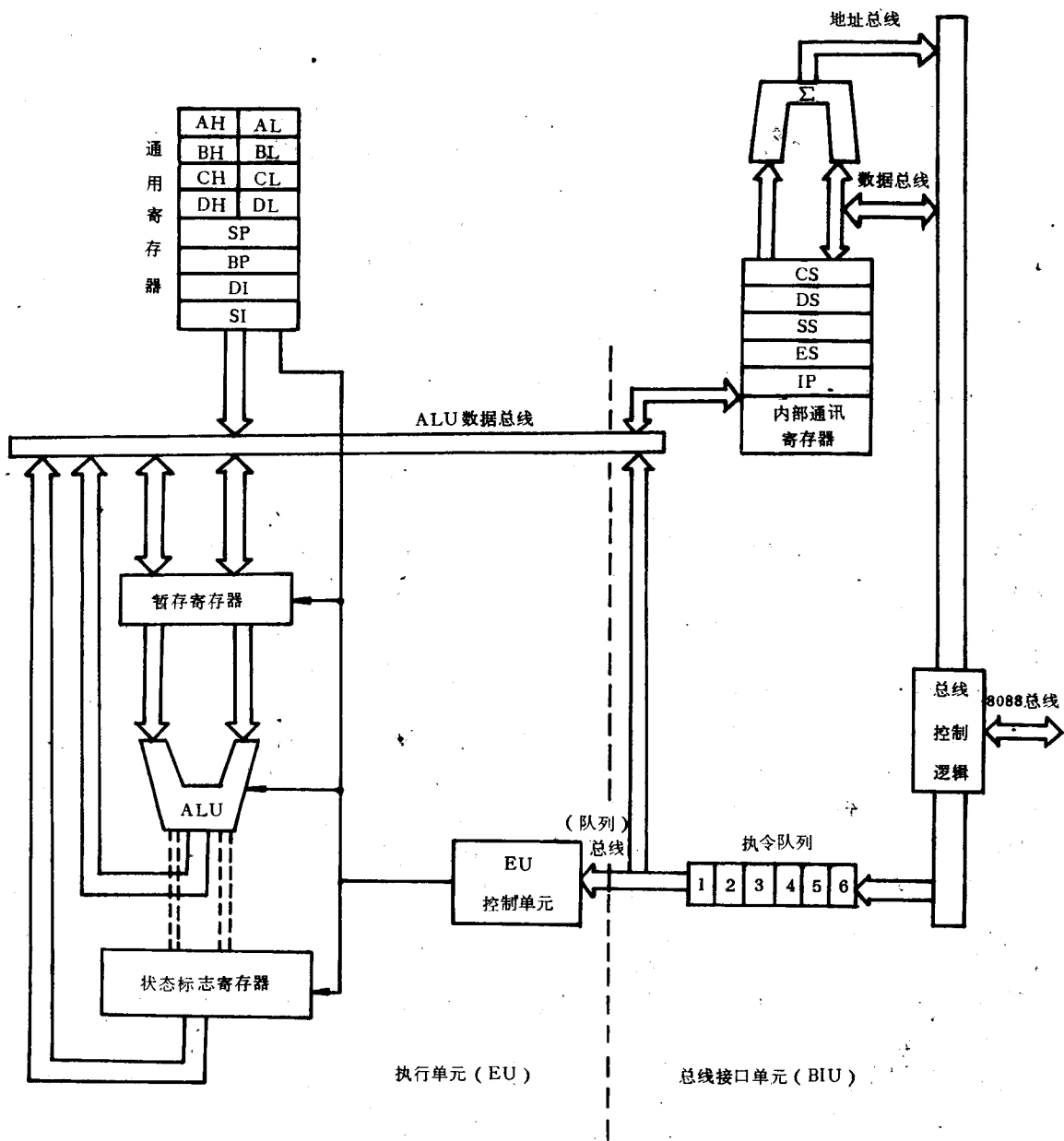


图2—1 8086/8088 CPU 结构图

## 二、8088 CPU 执行单元 EU 和总线接口单元 BIU

### 1. 执行单元 EU

图2—1的左半部为 EU，右半部为 BIU。执行单元包括一个16位的算术/逻辑单元 (ALU)、一个16位的反应 CPU 状态和控制标志 (Flags) 的状态标志寄存器、一组通