



高等学校电子信息类专业规划教材

DSP 原理及开发技术

冬 雷 编 著



清华大学出版社

<http://www.tup.tsinghua.edu.cn>



北京交通大学出版社

<http://press.bjtu.edu.cn>



21 世纪高等学校电子信息类专业规划教材

DSP 原理及开发技术

冬 雷 编著

清华大学出版社
北京交通大学出版社
· 北京 ·

内 容 简 介

本书以飞思卡尔 56F800 系列 DSP 为例,介绍了 DSP 控制系统的系统设计、硬件设计和软件设计的基本方法、关键步骤和实现手段。主要内容包括: DSP 的特点和发展历史; 56F800 系列 DSP 的内核结构和基本工作原理; DSP 内外设的工作原理及应用技巧; 定点 DSP 的应用; 接口电路模块化设计; 相关软件模块设计和调试方法; 异步电机基本工作原理及基于 DSP 的 VVVF 控制系统设计等。

本书层次分明,结构合理,紧扣实际应用的主题,实用性较强,适用于自动化专业、电气工程与自动化专业、电力电子与电力传动专业及其相关专业的本科生,也可供工程技术人员参考。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话: 010-62782989 13501256678 13801310933

图书在版编目(CIP)数据

DSP 原理及开发技术/冬雷编著. —北京: 清华大学出版社; 北京交通大学出版社, 2007. 7

(21 世纪高等学校电子信息类专业规划教材)

ISBN 978-7-81123-110-6

I. D… II. 冬… III. 数字信号-信号处理-高等学校-教材 IV. TN911.72

中国版本图书馆 CIP 数据核字(2007)第 098047 号

责任编辑: 周益丹 特邀编辑: 赵彩虹

出版发行: 清华大学出版社 邮编: 100084 电话: 010-62776969

北京交通大学出版社 邮编: 100044 电话: 010-51686414

印刷者: 北京鑫海金澳胶印有限公司

经 销: 全国新华书店

开 本: 185×260 印张: 16.25 字数: 390 千字

版 次: 2007 年 7 月第 1 版 2007 年 7 月第 1 次印刷

书 号: ISBN 978-7-81123-110-6/TN·53

印 数: 1~4 000 册 定价: 24.00 元

本书如有质量问题,请向北京交通大学出版社质监组反映。对您的意见和批评,我们表示欢迎和感谢。

投诉电话: 010-51686043, 51686008; 传真: 010-62225406; E-mail: press@bjtu.edu.cn。

前 言

数字信号处理器(DSP)是微电子学、数字信号处理、计算机技术等多门学科综合研究的成果。自20世纪80年代初期DSP诞生以来,其技术得到了迅速发展。DSP技术使得数字化技术在应用领域得到了突破性进展。

本书以飞思卡尔56F800系列DSP为例,在系统介绍DSP核心的体系架构及基本工作原理的基础上,重点对DSP应用技术进行了较为全面的总结。本书介绍了DSP控制系统的系统设计、硬件设计和软件设计的基本方法、关键步骤和实现手段。同时,还系统地介绍DSP在全数字化运动控制系统应用中的关键技术,包括PWM控制技术及实现方法、标么值系统、数字定标技术、接口技术等。结合异步电机控制实例具体介绍全数字化控制系统的设计和调试过程与方法。本书不仅可以作为系统培养学生综合科研能力的教材,还可以作为工程人员的一个基本应用手册。

本书共分为7章。第1章系统地介绍DSP的产生发展历史,以及DSP的基本工作原理和特点,并对目前较为流行的DSP进行了比较;第2章详细介绍56F800系列DSP的内核结构和基本工作原理;第3章详细介绍56F800系列DSP片内外设的工作原理及应用技巧;第4章从系统的角度详细介绍如何利用DSP完成数字控制系统应用,其中定点DSP的数字定标和标么化系统是本书的一个特色;第5章以异步电机控制系统为例,介绍DSP的片内外设的接口电路模块化设计;第6章以异步电机控制系统为例介绍相关软件模块设计和调试方法,分别介绍了利用SDK和PE建立一个工程的步骤和方法,并给出了软件模块的源代码;第7章将第5章和第6章所设计的软件和硬件模块组合在一起,完成异步电机VVVF控制的实际应用系统。

主审王向周教授对本书作了认真的审查,提出了宝贵的修改意见。在编写过程中还得到了廖晓钟教授的关心和指导,在此表示诚挚的感谢。王夕夕对本书进行了认真的编辑校对工作,李欢欢、杨栋、孟博、王雪平、周益铮等也为本书的编写做了大量工作,在此一并表示由衷的感谢。

本书还得到了飞思卡尔公司大学计划部金功九先生的支持和帮助。清华大学邵贝贝教授对本书进行了仔细的审阅,并提出了大量的宝贵意见,作者对此表示深深的谢意。

由于作者水平有限,加之编写时间仓促,书中难免会有不足之处,敬请读者批评指正。作者希望通过大家的帮助使本书不断得到完善,并愿意通过电子邮件将本书中的源代码等资料发送给感兴趣的读者。如果您有疑问,请与作者联系:pemc.bit@163.com。

作 者
2007年6月

目 录

第 1 章 绪论	(1)
1.1 引言	(1)
1.2 DSP 处理器的产生和发展	(2)
1.3 DSP 处理器的结构和特点	(4)
1.3.1 哈佛结构和改进的哈佛结构	(4)
1.3.2 流水线技术	(5)
1.3.3 硬件乘法器和乘加指令 MAC	(6)
1.3.4 特殊的 DSP 指令	(6)
1.3.5 丰富的片内外设	(6)
1.4 DSP 处理器的性能指标	(7)
1.4.1 DSP 芯片的分类	(7)
1.4.2 传统的评价方法	(8)
1.4.3 片内存储器和能量评价指标	(9)
1.4.4 应用型评价指标	(9)
1.4.5 核心算法评价指标	(10)
1.4.6 EEMBC 性能指标	(11)
1.5 DSP 处理器的应用	(11)
1.6 常用 DSP 简介	(12)
1.6.1 TI 公司系列 DSP	(12)
1.6.2 Freescale 公司系列 DSP	(13)
1.6.3 ADI 公司系列 DSP	(13)
1.6.4 运动控制常用 DSP 之比较	(13)
1.7 小结	(17)
习题与思考题 1	(18)
第 2 章 Freescale 公司 56F800 系列 DSP 的内核	(19)
2.1 引言	(19)
2.2 56F800 系列 DSP 内核结构	(21)
2.2.1 数据算术逻辑单元	(23)
2.2.2 地址产生单元	(25)
2.2.3 程序控制单元和硬件循环单元	(25)
2.2.4 总线和位操作单元	(27)
2.2.5 片上仿真单元	(27)
2.2.6 地址总线	(28)
2.2.7 数据总线	(29)

2.2.8	片内时钟合成模块	(29)
2.2.9	振荡器	(29)
2.2.10	锁相环	(29)
2.2.11	复位	(30)
2.2.12	内核电压调节器	(30)
2.2.13	IP 总线桥	(30)
2.3	小结	(31)
	习题与思考题 2	(31)
第 3 章	56F800 系列 DSP 片内外设	(32)
3.1	引言	(32)
3.2	存储器及其操作模式	(35)
3.3	中断控制器	(38)
3.3.1	中断源	(38)
3.3.2	中断控制	(38)
3.3.3	优先级寄存器	(38)
3.3.4	中断排除	(38)
3.3.5	中断使能	(38)
3.3.6	中断优先权寄存器	(39)
3.4	Flash 存储器接口	(40)
3.4.1	Flash 性能	(40)
3.4.2	程序 Flash	(40)
3.4.3	数据 Flash	(41)
3.4.4	启动 Flash	(41)
3.4.5	Flash 编程操作	(42)
3.5	外部存储器接口	(42)
3.6	通用输入/输出接口	(43)
3.6.1	引言	(43)
3.6.2	GPIO 功能	(45)
3.6.3	GPIO 中断	(47)
3.7	CAN 总线模块	(47)
3.7.1	引言	(47)
3.7.2	特点	(48)
3.7.3	功能简介	(49)
3.7.4	协议冲突保护	(54)
3.7.5	时钟系统	(55)
3.7.6	引脚说明	(56)
3.7.7	低功耗模式	(57)
3.7.8	中断操作	(61)
3.8	模数转换器	(62)

3.8.1	引言	(62)
3.8.2	特点	(63)
3.8.3	功能简介	(64)
3.9	正交解码器	(67)
3.9.1	引言	(67)
3.9.2	引脚说明	(68)
3.9.3	功能说明	(68)
3.10	脉宽调制模块	(71)
3.10.1	引言	(71)
3.10.2	特点	(73)
3.10.3	功能描述	(74)
3.10.4	软件 PWM 输出控制	(86)
3.10.5	PWM 发生器参数重载	(87)
3.10.6	故障保护功能	(91)
3.10.7	引脚说明	(94)
3.10.8	中断	(94)
3.11	串行通信接口	(94)
3.11.1	引言	(94)
3.11.2	特点	(95)
3.11.3	功能介绍	(95)
3.11.4	特殊操作模式	(104)
3.11.5	中断	(106)
3.12	串行外设接口	(107)
3.12.1	引言	(107)
3.12.2	特点	(107)
3.12.3	引脚说明	(108)
3.12.4	功能描述	(109)
3.12.5	工作模式	(110)
3.12.6	传输形式	(111)
3.12.7	传输数据	(113)
3.12.8	错误产生条件	(114)
3.12.9	中断	(117)
3.12.10	SPI 复位	(118)
3.13	正交定时器模块	(118)
3.13.1	引言	(118)
3.13.2	特点	(119)
3.13.3	功能简介	(120)
3.13.4	定时/计数器工作模式	(120)
3.13.5	定时器组 A、B、C、D 的功能	(123)

3.14 复位、低电压、停止和等待操作	(125)
3.14.1 引言	(125)
3.14.2 寄存器概要	(126)
3.14.3 上电复位和掉电中断	(126)
3.14.4 外部复位	(127)
3.14.5 计算机正常操作(COP)模块	(127)
3.14.6 停止和等待模式禁止功能	(128)
习题与思考题3	(128)
第4章 系统开发与应用	(130)
4.1 引言	(130)
4.2 DSP 应用系统的构成	(130)
4.3 DSP 应用系统的设计	(131)
4.3.1 DSP 应用系统设计流程	(132)
4.3.2 DSP 芯片的选择	(133)
4.3.3 硬件设计基础	(135)
4.3.4 软件设计基础	(146)
4.4 定点 DSP 的数字定标与定点运算原理	(151)
4.4.1 数字定标的基本概念	(151)
4.4.2 定点运算的数字定标	(153)
4.5 标么化系统的数字定标	(156)
4.5.1 标么化系统与数字定标方法	(156)
4.5.2 标么化系统的运算规则	(158)
习题与思考题4	(160)
第5章 DSP 应用系统及接口电路设计	(161)
5.1 最小系统设计	(161)
5.1.1 电源	(162)
5.1.2 复位电路	(162)
5.1.3 时钟电路	(163)
5.1.4 JTAG 接口	(163)
5.2 通用输入/输出接口设计	(164)
5.2.1 调试用指示灯	(164)
5.2.2 输入控制开关	(165)
5.3 输入接口设计	(165)
5.3.1 保护逻辑功能	(165)
5.3.2 A/D 转换接口	(166)
5.3.3 正交编码器输入接口	(167)
5.4 输出接口设计	(168)
5.4.1 四通道 10 位串行 D/A 转换接口	(168)
5.4.2 PWM 输出接口及信号指示	(168)

5.5 通信接口设计	(169)
5.5.1 RS-232 串行通信接口	(169)
5.5.2 CAN 接口	(170)
5.6 DSP 与外部存储器接口	(171)
5.7 基于 DSP 的通用控制电路板	(171)
习题与思考题 5	(172)
第 6 章 DSP 指令系统与软件开发	(173)
6.1 56F800 指令集与汇编语言	(173)
6.1.1 汇编语言的格式	(173)
6.1.2 常用伪指令	(174)
6.1.3 DSP56800 寻址方式	(175)
6.1.4 数据传输指令	(177)
6.1.5 乘法与乘/加指令	(178)
6.1.6 除法指令 DIV	(179)
6.1.7 移位指令	(179)
6.1.8 算数与逻辑运算指令	(180)
6.1.9 DSP56800 中的并行处理	(183)
6.1.10 位操作与位测试指令	(184)
6.1.11 跳转与返回指令	(184)
6.1.12 其他控制指令	(186)
6.1.13 规格化指令	(186)
6.2 DSP56800 软件开发环境	(186)
6.2.1 利用 SDK 快速创建一个工程	(187)
6.2.2 软件调试	(190)
6.3 应用软件例程	(190)
6.3.1 利用 SDK 的软件设计过程	(190)
6.3.2 GPIO 接口应用	(191)
6.3.3 定时器应用	(192)
6.3.4 模数转换器应用	(197)
6.3.5 脉宽调制模块应用	(202)
6.4 基于 PE 的应用软件例程	(206)
6.4.1 处理器专家简介	(206)
6.4.2 利用 PE 快速建立一个工程	(207)
6.4.3 GPIO 接口配置与应用	(212)
6.4.4 定时器配置与应用	(218)
6.4.5 数模转换器配置与应用	(221)
6.4.6 脉宽调制模块配置与应用	(226)
习题与思考题 6	(231)

第7章 应用系统设计	(232)
7.1 异步电机调速控制基本原理	(232)
7.2 硬件配置	(233)
7.2.1 功率电路	(233)
7.2.2 控制电路	(234)
7.3 软件设计	(234)
7.3.1 建立一个新的工程	(235)
7.3.2 软件流程	(236)
7.3.3 加减速模块	(237)
7.3.4 V/F 模块	(237)
7.3.5 ADC 扫描模块	(237)
7.3.6 PWM 控制模块	(237)
7.3.7 异步电机 V/F 控制源程序	(237)
习题与思考题 7	(246)
参考文献	(247)

第 1 章 绪 论

1.1 引 言

数字信号处理 (Digital Signal Processing) 涵盖数字信号处理的理论和方法, 是一门以众多学科为理论基础而又广泛应用于许多领域的新兴学科。数字信号处理器 (Digital Signal Processor, DSP) 是指用于数字信号处理的可编程微处理器, 它是微电子学、数字信号处理、计算机技术这三门学科综合研究的成果。数字信号处理技术通常是指将通用的或专用的 DSP 处理器用于完成数字信号处理、自动控制、信息管理等功能的方法与技术。

自然界中的模拟信号 (如声音、图像) 通过采样成为一组用数字表示的序列即数字信号。数字信号处理就是对这样的数字信号进行分析、处理, 它侧重于理论分析、算法确定及软件实现, 如快速傅里叶变换 (FFT)、卷积、数字滤波等。要实现这些算法, 特别是要实时地完成某种算法, 就需要有特殊的硬件支持, 这种硬件支持的最佳方案之一就是数字信号处理器。

在自动控制领域, 现代控制理论不断发展。自适应控制、扩展卡尔曼滤波、模糊控制、人工神经网络控制等已经广泛应用于现代控制领域。现代控制算法与全数字化控制技术相结合, 成为高性能控制系统发展的必由之路。DSP 已经在许多应用系统中取代了工控机和单片机, 成为了控制系统的核心。数字信号处理技术能够得到广泛的普及和应用, 在很大程度上得益于数字信号处理器性能的提高和价格的下降。

在数字信号处理中需要频繁地进行大量数据的乘法和加法运算, 以前是利用大型计算机进行卷积、相关、滤波及 FFT 变换等算法的研究和处理, 实现系统的模拟和仿真。后来使用了微型计算机, 但它的体积仍然比较大, 成本也比较高, 特别是不易嵌入到产品中。而通用的微处理器、单片机等因适用的目的不同, 在运算速度上难以适应信号实时处理的要求。所以在 20 世纪 70 年代末, 科技人员开发出了这种基于超大规模集成电路技术和计算机技术的数字信号处理器——DSP 芯片。

目前, 市场上的微处理器大致可以分为三个大类:

- (1) 通用中央处理器 (Central Processing Unit, CPU);
- (2) 微控制器即单片机 (Micro Controller Unit, MCU);
- (3) 数字信号处理器 (Digital Signal Processor, DSP)。

尽管 DSP 的结构与其他两种微处理器相比有着自身的特点, 但随着微电子技术的不断发展, 以及应用领域的不断扩展, 这三类微处理器在技术上也不断地相互融合。因此针对同一个应用系统也可以选用不同种类的微处理器, 实现相同的功能。

DSP 技术的发展也因其内涵而分为两个领域。

一方面, 数字信号处理以及全数字化控制理论和方法近年来得到迅速的发展。各种快速算法, 如自适应控制算法、扩展卡尔曼滤波、声音与图像的压缩编码、识别与鉴别、加密解

密、调制解调、频谱分析等都成为研究的热点,并有长足的进步,为各种控制系统以及实时处理的应用提供了算法基础。

另一方面,为了满足应用市场的需求,随着微电子科学技术的进步,DSP 处理器的性能也在迅速地提高。目前的工艺水平,生产线达到线宽 $0.11\mu\text{m}$,实验室达到 $0.08\mu\text{m}$;时钟频率达到 1.1GHz ;处理速度达到每秒 90 亿次 32 位浮点运算;数据吞吐率达到 2GBps 。在性能大幅度提高的同时,体积、功耗和成本却大幅度地下降,以满足低成本便携式电池供电应用系统的要求。表 1-1 所示是 DSP 处理器主要性能的发展及对将来的预测。

表 1-1 DSP 处理器主要性能的发展及对将来的预测

典型的 DSP 处理器性能	1980	1990	2000	2010
对角线尺寸/mm	50	50	50	5
工艺水平/ μm	3	0.8	0.1	0.02
速度/MIPS	5	40	5000	50000
RAM	256KB	2KB	32KB	1MB
功耗/(mW/MIPS)	250	125	0.1	0.001
价格/美元	150	15	5	0.15

注: MIPS 是指每秒执行 100 万条指令

1.2 DSP 处理器的产生和发展

世界上第一片单片 DSP 芯片是 1978 年 AMI 公司发布的 S2811,1979 年美国 Intel 公司宣布诞生的商用可编程器件 2920 是 DSP 芯片发展的一个主要里程碑。这两种芯片内部都没有现代 DSP 芯片所必须有的单周期乘法器。1980 年,日本 NEC 公司推出的 μPD7720 是第一片具有乘法器的商用 DSP 芯片。在这之后,美国得州仪器公司 (Texas Instrument, TI 公司) 在 1982 年成功推出其第一代 DSP 芯片 TMS32010 及其系列产品。

第一个采用 CMOS 工艺生产浮点 DSP 芯片的是日本的 Hitachi 公司,该公司于 1982 年推出了浮点 DSP 芯片。1983 年,日本 Fujitsu 公司推出的 MB8764,其指令周期为 120ns ,且具有双内部总线,从而使处理的吞吐量发生了一个大的飞跃。而第一片高性能的浮点 DSP 芯片是 AT&T 公司于 1984 年推出的 DSP32。

飞思卡尔 (Freescale) 公司的前身是 Motorola 公司半导体部,于 1986 年推出了定点处理器 MC56001;于 1990 年推出了与 IEEE 浮点格式兼容的浮点 DSP 芯片 MC96002。到 2005 年,Freescale 公司推出的 56F8300 系列的定点 DSP,基于闪烁存储器 MACS 达到 60MB ,内部程序闪烁存储器达 $40\sim 528\text{KB}$,如 56F83367、56F8334 等。

美国模拟器件公司 (Analog Devices, AD) 在 DSP 芯片市场上也占有较大的份额,它相继推出了一系列具有自己特点的 DSP 芯片,其定点 DSP 芯片有 ADSP2101/2103/2105、ADSP2111/2115、ADSP2161/2162/2164 及 ADSP2171/2181 等,浮点 DSP 芯片有 ADSP21000/21020、ADSP21060/21062 等。

经过 30 多年的不断技术创新,DSP 芯片得到了突飞猛进的发展,主要表现在以下几个方面。

(1) 制造工艺。最初,1980年采用 $4\mu\text{m}$ 的N沟道MOS(NMOS)工艺,而现在则普遍采用亚微米(Micron)CMOS工艺。DSP芯片的引脚数量从1980年的最多64个增加到现在的200个以上,引脚数量的增加,使芯片的灵活性得到提高,如外部存储器的扩展和处理器间的通信等。DSP芯片内部关键的乘法器部件从1980年的占模片区(die area)的40%左右下降到5%以下,片内RAM数量增加一个数量级以上。

(2) 存储器容量。目前,DSP芯片的片内存储器具有多种类型,如ROM、Flash EEPROM、DARAM、SARAM等。从存储单元的数量上来看,片内的数据和程序存储器可达上百千字。另外,芯片对片外程序和数据存储器的寻址能力也大大增强,最高可达320Gb。

(3) 内部结构。目前,DSP芯片内部广泛采用多总线、多处理单元和多级流水线结构,加上完善的接口功能,使DSP的系统功能、数据处理能力以及与外部设备的通信能力大大增强。随着针对特殊应用领域DSP的不断涌现,DSP片内集成的各类外设不断丰富。定时器模块、PWM模块、ADC模块、通信模块、光电编码器处理模块等已经成为许多DSP家族的标准配置,同时所集成的外设性能也不断提高。例如,目前DSP集成的ADC已经达到12位精度,能够满足众多应用领域的要求。

(4) 处理速度。经过30多年的发展,DSP芯片的MAC(一次乘法和一次加法)时间已经从20世纪80年代初的400ns减少到10ns以下,芯片的运行速度提高到4000MIPS(每秒百万条指令)以上,处理能力提高了几十倍,甚至上百倍。

(5) 运算精度。现在,主流DSP芯片的字长一般为16位、24位、32位,片内累加器等单元的长度也增加到了32位、40位,这些措施都为减少系统的运算误差奠定了物质基础。

(6) 开发工具。早期的DSP芯片由于开发工具的缺乏很难普及,20世纪90年代以后推出的DSP芯片,一般都配备有较为完善的软件和硬件开发工具。目前,DSP的开发不再需要昂贵的仿真开发工具,而且集成开发环境也更加智能化,人机界面也更加友好。同时,各个DSP提供厂商都非常重视对第三方合作伙伴的培养,为DSP的应用提供了大量的、优秀的工程应用例程。所有这些都为DSP系统的开发应用提供了很大方便。

随着计算机技术、微电子技术和超大规模集成电路的制造工艺等技术的不断发展,以及DSP芯片应用的不断深入,可以预见将来的DSP芯片还将以更快的速度发展,其发展趋势可概括如下。

(1) 首先在生产工艺上,大量采用 $1\mu\text{m}$ 以下的CMOS制造工艺,使芯片的集成度更高、功耗更低,从而使高频、高速的DSP芯片得到更大的发展。

(2) 在传统DSP结构上加以强化设计,使得DSP的性能得到大幅度提升,如双MAC结构的DSP处理器。高速、高性能DSP芯片的研制将以RISC(精简指令系统计算机)结构和单片并行计算机结构为主导,以完成并行处理系统操作。

(3) 专用DSP芯片,如电机控制专用DSP、人工神经网络DSP等将得到较大的发展;内部集成外设将更加丰富。DSP与MCU(微控制器)结合的混合型DSP使DSP的应用更加简便。不仅简化了设计任务,节省电路板空间,还可以提高系统可靠性并降低系统的功耗和成本。

(4) 在系统高度集成化的基础上,发展以DSP核为核心的SOC(片上系统)芯片将是DSP发展的主要方向。

(5) 提供更加完善的开发环境。特别是开发效率更高、更优化的 C 编译器或其他高级语言编译器以及代数式指令系统,缩短开发周期,例如, Metrowerks 公司的“处理器专家”使 DSP 的开发更加便利。

1.3 DSP 处理器的结构和特点

为了实现高速的数字信号处理以及实时地进行系统控制,DSP 芯片一般都采用了不同于通用 CPU 和 MCU 的特殊软硬件结构。尽管不同的 DSP 其结构不尽相同,但是在处理器结构、指令系统等方面往往有许多共同点。也就是说,通常的 DSP 芯片都包含以下特点。

1.3.1 哈佛结构和改进的哈佛结构

传统的通用微处理器内部大多采用冯·诺依曼结构 (Von Neumann architecture),其片内程序空间和数据空间共用一个公共的存储空间和单一的地址与数据总线。将指令、数据存储在同一存储器中统一编址,依靠指令计数器提供的地址对指令、数据信息进行区分,如图 1-1(a) 所示。

这种将程序和数据存储在同一个存储空间中的思想简化了系统的结构。但是,由于取指令和取操作数据要访问同一存储空间,使用同一总线,指令和数据分时读写,因此在高速运算时,限制了数据运算速度的提高。

为了进一步提高 DSP 的处理速度,现代的 DSP 芯片内部一般采用哈佛结构 (Harvard architecture) 或改进的哈佛结构,如图 1-1(b) 所示。这是一种不同于冯·诺依曼结构的并行体系结构。哈佛结构的最大特点是计算机具有独立的数据存储空间和程序存储空间,即将数据和程序分别存储在不同的存储器中,每个存储器单独编址、独立访问。相应地,系统中有独立的数据总线和程序总线,这样就允许 CPU 同时执行取指令 (来自程序存储器) 和取数据 (来自数据存储器) 操作,从而提高了数据吞吐率,提高了系统运算速度。不过与冯·诺依曼结构相比,哈佛结构更复杂。

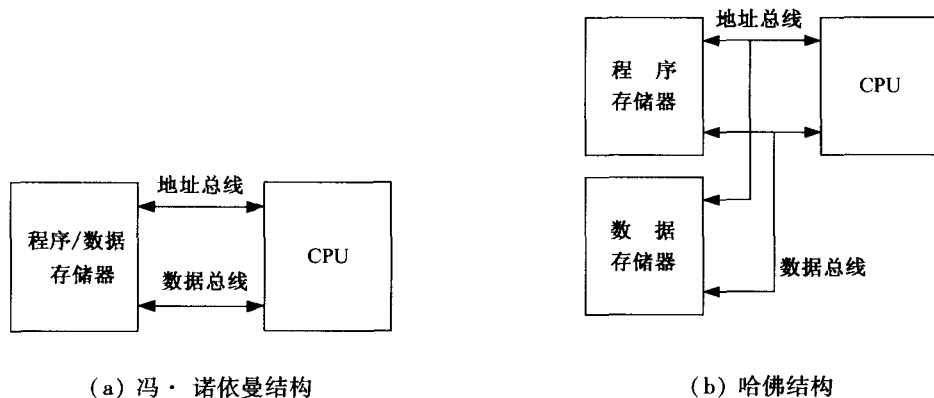


图 1-1 DSP 处理器的两种结构

较早的 DSP 芯片采用了程序存储器和数据存储器分离的基本哈佛结构。这样,一条指令的读取可以与前一条指令、操作数的读取同时进行,但这种基本的哈佛结构无法实现对多

个数据存储器的访问操作,无法实现单指令周期的多操作数指令。

为了进一步提高 CPU 的运行速度和芯片的灵活性,在较新的 DSP 芯片中常在哈佛结构的基础上又加以改善,使得程序代码和数据存储空间之间可以进行数据的传送,称为改进的哈佛结构(modified Harvard architecture)。改进的方案有以下 3 种。

(1) 允许数据存放在程序存储器中,并可被算术指令直接使用,但这样会造成指令和数据不能同时读取,多操作数指令的执行需要两个存储器访问周期时间。

(2) 将指令存储在高速缓存中,当执行此指令时,不需要再从程序/数据存储器中读取指令,节省了一个指令周期的时间。

(3) 改进存储器块的结构,允许在一个存储周期内同时读取指令和两个操作数,具有更高的访问能力。

与哈佛结构相配合,许多 DSP 芯片的内部采用多总线结构,这样从另一个方面保证了在一个机器周期内对程序空间和数据存储空间的多次访问。这也为指令系统的流水线操作创造了条件。

1.3.2 流水线技术

计算机在执行一条指令时,总要经过取指令(fetch)、译码(decode)、取操作数(operand)、执行操作(execute)等几个步骤,需要若干个机器周期才能完成。DSP 芯片广泛采用流水线技术(pipeline)以减少指令执行时间,从而增强了处理器的处理能力。

流水线技术是以哈佛结构和内部多总线结构为基础的。流水线操作就是将一条指令的执行分解成多个阶段,在多条指令同时执行过程中,每个指令的执行阶段可以相互重叠进行。通常指令重叠数也称为流水线深度,从 2~6 级不等。图 1-2 为一个四级流水线操作的时序图。在该流水线操作中,取指令、译码、取操作数、执行操作可以独立进行,即第 N 条指令在取指阶段时,前面一条指令($N-1$ 条指令)已经执行到了译码阶段,而 $N-2$ 条指令则执行到了取操作数阶段,前面第 $N-3$ 条指令到了执行操作阶段。也就是说在任意给定的周期内,可能有 1~4 条不同的指令是激活的,每一条指令都处于不同的阶段。另一方面在执行本条指令时,下面的 3 条指令已依次完成了取操作数、译码、取指令的操作。尽管每一条指令的执行时间仍然是几个机器周期,但指令的流水作业使得每条指令基本上都是单周期指令。衡量 DSP 的速度也经常以单周期指令时间为标准,其倒数就是 MIPS。

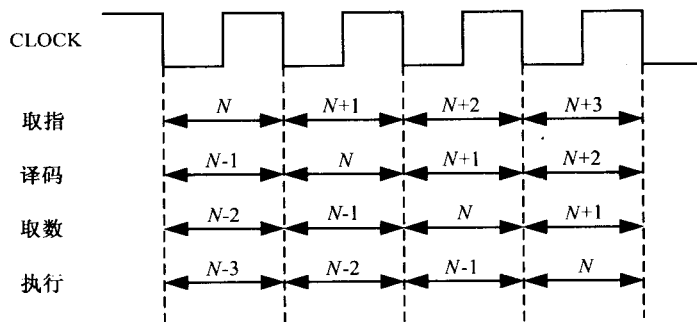


图 1-2 流水线操作

1.3.3 硬件乘法器和乘加指令 MAC

在数字信号处理的算法中,乘法和累加是基本的大量的运算。例如,在数字滤波、FFT、卷积、相关、向量和矩阵等运算中,都有大量的类似下式的运算

$$\sum A(k)B(n-k) \quad (1-1)$$

在数字信号处理当中,这一类的运算往往要占据 DSP 处理器的绝大部分处理时间。通用计算机的乘法是用软件来实现的,一次乘法往往需要许多个机器周期才能完成。为了提高 DSP 处理器的运算速度,在 DSP 内核中集成了硬件乘法器,并且设置了 MAC (乘并且累加) 一类的指令。可以在单周期内取两个操作数,相乘,并将乘积加到累加器里。其基本结构如图 1-3 所示。从图中可以看到,乘法器将输入寄存器中的被乘数和数据总线中的乘数相乘的结果送入 ALU 中进行累加。整个过程仅需要一个指令周期。通常在定点 DSP 中还会设有输入移位寄存器和输出移位寄存器以方便运算过程中的数字定标。

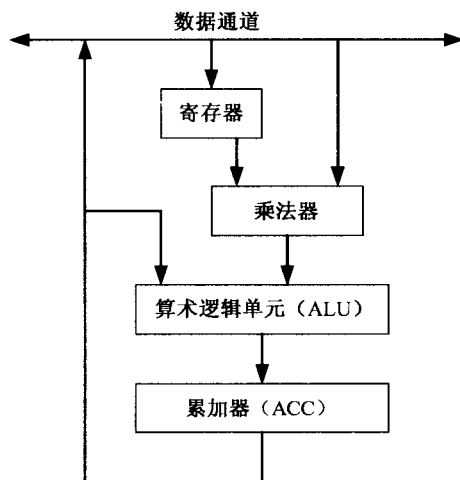


图 1-3 硬件乘法器的基本结构

1.3.4 特殊的 DSP 指令

在 DSP 中通常设有低开销或无开销循环及跳转的硬件支持,快速的中断处理和硬件 I/O 支持,并具有在单周期内操作的多个硬件地址发生器。由于具有特殊的硬件支持,为了更好地满足数字信号处理应用的需要,在 DSP 芯片的指令系统中设计了一些特殊的 DSP 指令,以充分发挥 DSP 算法及各系列芯片的特殊设计功能。这些指令大多是多功能指令,即一条指令可以完成几种不同的操作,或者说一条指令具有几条指令的功能。

1.3.5 丰富的片内外设

DSP 处理器为了自身工作的需要和与外部环境的协调工作,往往都设置了丰富的片内外设(on-chip peripherals)。一般说来,DSP 处理器的外设主要包括:

- (1) 时钟发生器(振荡器与锁相环 PLL);
- (2) 定时器(timer);

(3) 软件可编程等待状态发生器,以便使较快的片内功能模块与较慢的片外电路及存储器协调;

(4) 通用 I/O;

(5) 同步串口 (SSP) 与异步串口 (ASP);

(6) 主机接口 (HPI);

(7) JTAG 边界扫描逻辑电路 (IEEE1149.1 标准),便于对 DSP 处理器作片上的在线仿真,以及多 DSP 处理器条件下的调试。

1.4 DSP 处理器的性能指标

经过 30 多年的发展,目前市场上已有上百种 DSP 芯片。各个 DSP 芯片制造商所生产的 DSP 芯片在结构上差别很大。即使同一个公司的 DSP 产品,因为 DSP 类型的不同,其结构和性能指标也常常会有非常大的差异。我们首先来了解一下 DSP 芯片的分类。

1.4.1 DSP 芯片的分类

通常 DSP 芯片可以按照如下方式进行分类。

1. 按数据类型分类

按照 DSP 芯片所支持的数据类型不同可分为定点和浮点 DSP 芯片。

(1) 定点 DSP 芯片在进行算术运算时,使用的是小数点位置固定的有符号数或无符号数。定点器件在硬件结构上比浮点器件简单,具有价格低、速度快等特点,但是受字长的限制,其运算精度低、动态范围小。定点 DSP 芯片主要是 TI 公司的 TMS320C1x/C2MC5x/C2n/CMx/C24xx/C28x/C54x/C55x/C62x/C64x、Freescle 公司(前 Motorola 公司半导体部)的 MC56F8000 系列、AD 公司的 ADSP21xx 系列等。

(2) 浮点 DSP 芯片在进行算术运算时,使用的则是带有指数的小数,小数点的位置随着具体数据的不同进行浮动。浮点器件的优点是动态范围大、运算精度高、不需要进行定标和考虑有限字长效应,在性能要求高的实时信号处理场合中有着广泛的应用。但是,浮点芯片的成本高、功耗大、速度较慢。浮点 DSP 芯片主要有 TI 公司的 TMS320C3x/C4x/C8x/C67x、Freescle 公司的 MC96000 系列、AD 公司的 ADSP21xx 系列等。

定点 DSP 芯片和浮点 DSP 芯片都有广泛的市场。定点 DSP 芯片虽然具有精度低等缺点,但是它价格低、运算速度快;浮点 DSP 芯片则主要用于那些高性能、对数据动态范围和精度要求较高的应用场合。

2. 按结构分类

按照 DSP 芯片的结构不同可分为通用和专用 DSP 芯片。

(1) 通用 DSP 芯片采用基本的处理器核心,适用于普通的数字信号处理运算,其外围模块也相对简单。TI 公司的 TMS320 系列、AD 公司的 ADSP21xx 系列、Freescle 公司的 MC96000 系列等都是通用的 DSP 芯片。

(2) 专用 DSP 芯片是为某些特殊的数字信号处理运算而专门设计的,更适合特殊的运算,如数字滤波、卷积和 FFT 等。为了适应特殊的应用领域,其外围模块也更加丰富。Freescle 公司的 DSP56F8300、Zoran 公司的 ZR34881、Inmos 公司的 IMSA100 等就属于专用