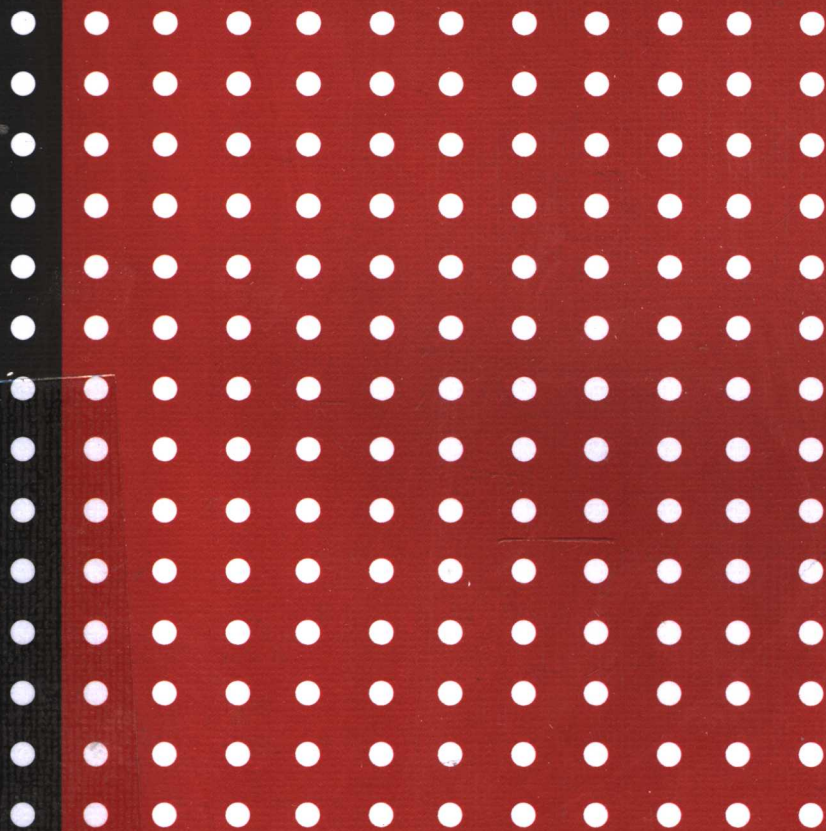


21世纪高等学校电子信息工程规划教材

DSPs 原理及应用教程

薛雷 张金芝 彭之威 冯运亮 王佳 编著



清华大学出版社

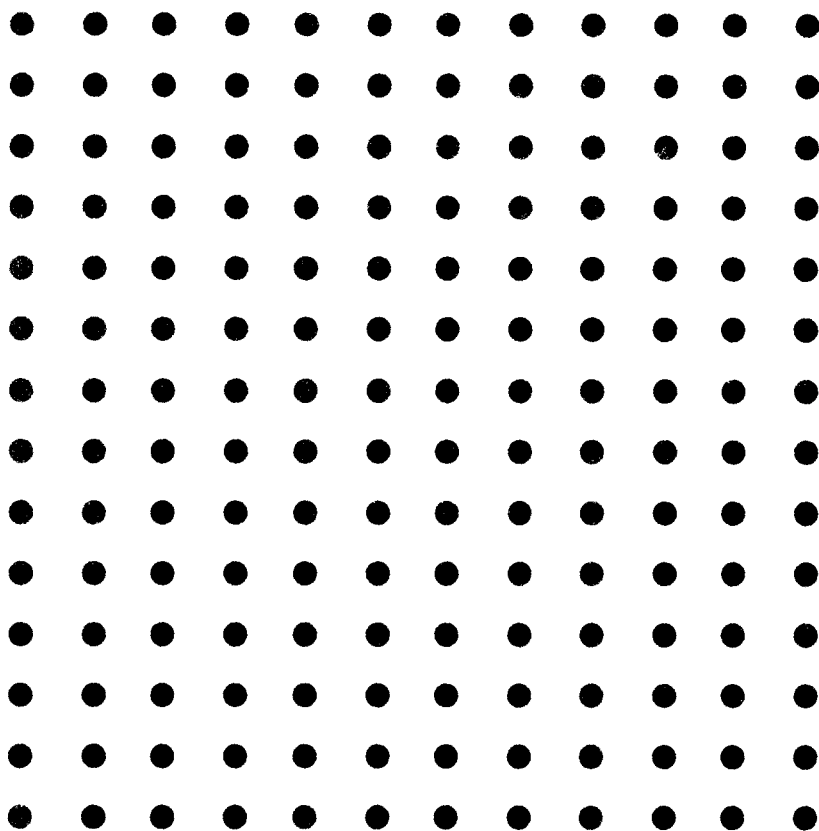
TN911.72/188

2007

21 世纪高等学校电子信息工程规划教材

DSPs 原理及应用教程

薛雷 张金艺 彭之威 冯运亮 王佳 编著



清华大学出版社
北京

内 容 简 介

掌握 TMS320C6201/6701 DSPs 是了解当代众多 DSPs 的方法之一。DSPs 是 Digital Signal Processors 的缩写,指专用于数字信号处理的可编程微处理器。本书从工程设计的角度讲述了 DSPs 的基本结构、构成核心系统的各技术细节和实时硬件调试仿真技术。

本书深入浅出,内容丰富,数据准确,电路结构切实可行。本书既可以作为学生教材,也可供工程技术人员参考。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13501256678 13801310933

图书在版编目(CIP)数据

DSPs 原理及应用教程/薛雷等编著. —北京:清华大学出版社,2007. 11

(21 世纪高等学校电子信息工程规划教材)

ISBN 978-7-302-15354-2

I. D… II. 薛… III. 数字信号—信号处理—高等学校—教材 IV. TN911.72

中国版本图书馆 CIP 数据核字(2007)第 079942 号

责任编辑:魏江江 李玮琪

责任校对:时翠兰

责任印制:王秀菊

出版发行:清华大学出版社 地 址:北京清华大学学研大厦 A 座

<http://www.tup.com.cn> 邮 编:100084

c-service@tup.tsinghua.edu.cn

社 总 机:010-62770175 邮购热线:010-62786544

投稿咨询:010-62772015 客户服务:010-62776969

印 刷 者:清华大学印刷厂

装 订 者:三河市溧源装订厂

经 销:全国新华书店

开 本:185×260 印 张:19.75 字 数:475 千字

版 次:2007 年 11 月第 1 版 印 次:2007 年 11 月第 1 次印刷

印 数:1~3000

定 价:26.00 元

本书如存在文字不清、漏印、缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话:(010)62770177 转 3103 产品编号:021936-01

出版说明

随着我国高等教育规模的扩大和产业结构调整的进一步完善,社会对高层次应用型人才的需求将更加迫切。各地高校紧密结合地方经济建设发展需要,科学运用市场调节机制,合理调整和配置教育资源,在改革和改造传统学科专业的基础上,加强工程型和应用型学科专业建设,积极设置主要面向地方支柱产业、高新技术产业、服务业的工程型和应用型学科专业,积极为地方经济建设输送各类应用型人才。各高校加大了使用信息科学等现代科学技术提升、改造传统学科专业的力度,从而实现传统学科专业向工程型和应用型学科专业的发展与转变。在发挥传统学科专业师资力量强、办学经验丰富、教学资源充裕等优势的同时,不断更新其教学内容、改革课程体系,使工程型和应用型学科专业教育与经济建设相适应。

为了配合高校工程型和应用型学科专业的建设和发展,急需出版一批内容新、体系新、方法新、手段新的高水平电子信息类专业课程教材。目前,工程型和应用型学科专业电子信息类专业课程教材的建设工作仍滞后于教学改革的实践,如现有的电子信息类专业教材中有不少内容陈旧(依然用传统专业电子信息教材代替工程型和应用型学科专业教材),重理论、轻实践,不能满足新的教学计划、课程设置的需要;一些课程的教材可供选择的品种太少;一些基础课的教材虽然品种较多,但低水平重复严重;有些教材内容庞杂,书越编越厚;专业课教材、教学辅助教材及教学参考书短缺,等等,都不利于学生能力的提高和素质的培养。为此,在教育部相关教学指导委员会专家的指导和建议下,清华大学出版社组织出版本系列教材,以满足工程型和应用型电子信息类专业课程教学的需要。本系列教材在规划过程中体现了如下一些基本原则和特点:

(1) 系列教材主要是电子信息学科基础课程教材,面向工程技术应用培养。本系列教材在内容上坚持基本理论适度,反映基本理论和原理的综合应用,强调工程实践和应用环节。电子信息学科历经了一个多世纪的发展,已经形成了一个完整、科学的理论体系,这些理论是这一领域技术发展的强大源泉,基于理论的技术创新、开发与应用显得更为重要。

(2) 系列教材体现了电子信息学科使用新的分析方法和手段解决工程实际问题。利用计算机强大功能和仿真设计软件,使得电子信息领域中大量复杂的理论计算、变换分析等变得快速简单。教材充分体现了利用计算机解决理论分析与解算实际工程电路的途径与方法。

(3) 系列教材体现了新技术、新器件的开发应用实践。电子信息产业中仪器、设备、产品都已使用高集成化的模块,且不仅仅由硬件来实现,而是大量使用软件和硬件相结合方法,使得产品性价比很高,如何使学生掌握这些先进的技术、创造性地开发应用新技术是本系列教材的一个重要特点。

(4) 以学生知识、能力、素质协调发展为宗旨,系列教材编写内容充分注意了学生创新

能力和实践能力的培养,加强了实验实践环节,各门课程均配有独立的实验课程和课程设计。

(5) 21 世纪是信息时代,学生获取知识可以是多种媒体形式和多种渠道的,而不再局限于课堂上,因而传授知识不再以教师为中心,以教材为唯一依托,而应该多为学生提供各类学习资料(如网络教材,CAI 课件,学习指导书等)。应创造一种新的学习环境(如讨论,自学,设计制作竞赛等),让学生成为学习主体。该系列教材以计算机、网络和实验室为载体,配有多种辅助学习资料,提高学生学习兴趣。

繁荣教材出版事业,提高教材质量的关键是教师。建立一支高水平的以老带新的教材编写队伍才能保证教材的编写质量和建设力度,希望有志于教材建设的教师能够加入到我们的编写队伍中来。

21 世纪高等学校电子信息工程规划教材编委会

联系人: 魏江江 weijj@tup.tsinghua.edu.cn

前 言

TMS320C6201 和 TMS320C6701 是 Texas Instruments 公司 TMS320C6000 平台中两款重要的 DSPs 芯片。TMS320C6201 是定点 DSPs, TMS320C6701 是浮点 DSPs。'C6000 平台首次采用了 VelociTi™ 结构。这是一种高性能和先进 VLIW 指令集的 DSPs 结构, 使得 'C6000 平台成为当前多处理通道、多功能和高数据处理速度 DSPs 的典范。

由于 DSPs 器件的特点, 各种 DSPs 器件间的兼容性很差。不仅不同公司的 DSPs 器件互不兼容, 而且同一公司的 DSPs 器件间也有很大的差异。这些差异表现在器件内部结构以及在片外部设备、引脚定义、封装和程序代码之间。'C6000 的 DSPs 系列已经有了近 10 年的发展历史, 包含了约 21 种不同型号的 DSPs。它们可以分为 5 部分, 即基本定点型、基本浮点型、高附加值型、专用型和高性能型。每一部分的代表型号分别是 'C6201、'C6701、'C6411/6412、'DM640/641/642、'C6414T/6515T/6416T。'C6201 和 'C6701 是该系列的基本型号, 其他的高性能芯片均是这两款 DSPs 的扩展和增强, 并且这些器件间的程序代码是互相兼容的, 即 'C6201 和 'C6701 编写的代码可直接通过 CCS 编译器移植到其他型号的 DSPs 上。'C6201 和 'C6701 分别代表了 TI 公司 'C6000 平台的基本定点型和浮点型。这两种型号间还含有其他的多款器件, 如 'C6211、'C6212、'C6213 和 'C6711、'C6712、'C6713 等。这些对应的器件间不仅代码兼容, 而且在片外部设备, 引脚与封装都是相同的, 可以用基本浮点型直接替换基本定点型的对应芯片。所以, 掌握 'C6201/6701 器件是了解 DSPs 的关键所在。

'C6201/6701 不愧为 'C6000 家族的基本代表器件。它的 CPU 结构和 VLIW 指令集不仅是 'C6000 平台的基础, 并且外围设备编程和定义的方法也是其他各增强器件的榜样。构造采用以 DSPs 为核心的用户系统时, 首要的硬件设计任务是为 DSPs 设计外部存储器, 其性能直接影响 DSPs 系统的数据处理效率。'C6201/6701 与外部存储器的接口也是同系列 DSPs 接口的典范和模板。可以说, 掌握了该种 DSPs 的设计方法也就深入了解了其他 DSPs 的接口要点和所涉及的关键器件。

全书分为 3 部分共 13 章。第 1 部分为 DSPs 概论和 'C6201/6701 的基本结构。从横向与纵向、历史与现代两方面介绍了 DSPs 的概貌, 突出了 'C6201/6701 在业界的核心位置。针对 'C6201/6701 芯片详细讲述了其 CPU 结构、在片外围设备、存储器接口 (EMIF) 和主机接口 (HPI) 的概念。

第 2 部分是 DSPs 核心系统的硬件设计。该部分以常用的多种存储器, 如程序存储器 FlashROM、突发式静态 RAM、动态 RAM、深度 FIFO 为实例, 全面而详细地讲述了构成 'C6201/6701 核心系统的各技术要点, 包括接口逻辑、典型电路、读写时序、编程方法、操作电源、封装与功耗等各方面的工程技术。这部分还详细讲述了构成 'C6201/6701 DSPs 系统时的复位电路、时钟电路、电源与去耦、调试仿真接口, DSPs 的 BGA 封装与目标系统 PCB

的设计原理和具体电路。

第 3 部分是 DSPs 核心系统的调试和仿真技术。这部分通过定浮点运算、FFT、IIR、FIR 的简洁通用算法与仿真,讲述了如何利用 CCS 的断点、观察窗等基本调试技术及使用 DSP/BIOS、LOG、STS 模块对 DSPs 系统的故障排除和硬件调试技术。

附录中给出了'C6201/6701 的定、浮点指令集,本书中经过验证的可执行程序代码、部分主要的与 DSPs 相关的字典,以及核心系统电路结构设计索引。

为本书的编写提供大量基础实验工作的有李莹、陈凯、孙峰杰、罗珍茜、沈冰清等人。上海大学-美国德州仪器数字信号处理实验室(Texas Instruments-Shanghai University DSPs Laboratory)、合众达国际(上海)有限公司的工程师也为本书的编写提供了许多有益的帮助。

虽然本书经过了认真核对,但由于作者水平有限,书中难免还有不足与疏漏之处,欢迎来信指正。若需要更多的技术资料,请联系作者电子邮箱 16301098@163.com。

作者

2007 年 4 月于上海大学

目 录

第一部分 DSPs 概论与 TMS320C6201/6701 基本结构

第 1 章 实时数字信号处理与 DSPs 芯片	3
1.1 实时数字信号处理	3
1.1.1 实时数字信号处理对 DSPs 的要求	3
1.1.2 DSPs 处理器与模拟信号处理电路的比较	4
1.1.3 DSPs 处理器与通用处理器的比较	4
1.2 DSPs 的发展历史	6
1.2.1 初期的 DSP 结构和第一代 DSPs 产品	6
1.2.2 第二代增强的 DSPs	7
1.2.3 第三代 DSPs 的创新设计	7
1.2.4 当今 DSP 技术的新特点和应用领域	8
1.3 Texas Instruments 公司的 DSPs	12
1.4 TI DSPs 的开发环境和工具	13
1.4.1 Texas Instrument 公司的 CCS 开发工具	14
1.4.2 MATLAB DSP 模块对 TI DSPs 的支持	14
1.4.3 LabView DSP 模块对 TI DSPs 的支持	15
第 2 章 TMS320C6201/6701 的基本结构与指令集	16
2.1 中央处理单元	16
2.1.1 中央处理单元基本结构	16
2.1.2 数据通路	18
2.1.3 控制寄存器组	22
2.1.4 TMS320C6701 扩充控制寄存器组	30
2.2 片内程序和数据存储器	35
2.2.1 片内程序和数据存储器的基本结构	35
2.2.2 程序存储器控制器	36
2.2.3 片内程序存储器	37
2.2.4 由 DMA 控制器对片内程序存储器的寻访	38
2.2.5 数据存储器控制器	39
2.2.6 片内数据存储器	41

2.2.7	DMA 控制器寻访片内程序存储器	43
2.3	片外存储器接口	43
2.3.1	片外存储器接口的基本结构	43
2.3.2	片外存储器接口的接口信号	44
2.3.3	片外存储器接口寄存器	46
2.3.4	SDRAM 接口	51
2.3.5	SBSRAM 接口	54
2.3.6	异步存储器接口	55
2.4	直接存储器访问控制器	56
2.4.1	直接存储器访问控制器的基本结构	56
2.4.2	直接存储器访问技术术语与功能特点	57
2.4.3	直接存储器访问寄存器	58
2.4.4	直接存储器访问数据块传输	59
2.4.5	直接存储器访问特殊操作方式	60
2.5	流水线	61
2.5.1	TMS320C6201/6701 流水线的基本结构	61
2.5.2	流水线对应不同指令形式的执行模式	67
2.5.3	流水线运行注意事项	70
2.6	多通道缓冲串口	71
2.6.1	TMS320C6201/6701 多通道缓冲串口的技术特性	71
2.6.2	多通道缓冲串口的接口信号	72
2.6.3	多通道缓冲串口的寄存器	73
2.6.4	数据的发送与接收	80
2.6.5	多通道选择操作	86
2.7	通用定时器	90
2.7.1	TMS320C6201/6701 通用定时器基本技术特性	90
2.7.2	通用定时器的运行	93
2.8	中断选择器	95
2.8.1	TMS320C6201/6701 中断选择器的基本特性	95
2.8.2	中断服务表	98
2.8.3	中断设置流程	100
2.8.4	中断嵌套	101
2.8.5	陷阱	102
2.9	芯片模式、时钟与电源配置	103
2.9.1	TMS320C6201/6701 芯片模式配置概述	103
2.9.2	TMS320C6201/6701 复位	103
2.9.3	芯片模式配置	104
2.9.4	输入时钟模式配置	105
2.9.5	端格式配置	107

2.9.6	Power-Down 模式配置	108
2.9.7	JTAG 接口	108
2.10	指令集	109
2.10.1	TMS320C62x 和 TMS320C67x 指令集概述	109
2.10.2	指令集的格式与规则	110
2.10.3	指令集	119
第 3 章	DSPs 主机端口的原理及应用	120
3.1	概述	120
3.2	HPI 的信号描述	121
3.3	HPI 寄存器	124
3.4	HPI 的总线操作	126
3.4.1	锁存控制信号	128
3.4.2	HPID 寄存器读操作	128
3.4.3	HPID 寄存器写操作	128
3.4.4	HPIC 或 HPIA 寄存器访问	129
3.5	HPI 的存取操作	129
3.5.1	不带地址自增益的读操作	129
3.5.2	带地址自增益的读操作	131
3.5.3	HPI 的写操作	133
3.6	HPI 的自举加载操作	134
3.7	HPI 应用实例	135
第二部分 DSPs 核心系统硬件设计		
第 4 章	SDRAM 在核心系统中与 DSP EMIF 的接口和地址分配	143
4.1	TMS320C6201/6701 EMIF 与 SDRAM 接口的设计原理	143
4.1.1	TMS320C6201/6701 兼容的 SDRAM 类型	143
4.1.2	TMS320C6201/6701 EMIF 与 SDRAM 接口特点	144
4.1.3	TMS320C6201/6701 EMIF 与 SDRAM 接口信号	144
4.2	SDRAM(MT48LC4M16A2)的工作原理、主要参数和时序	145
4.2.1	SDRAM 器件 MT48LC4M16A2 简介	145
4.2.2	MT48LC4M16A2 的操作	147
4.2.3	SDRAM 接口时序	152
4.3	EMIF 与 SDRAM(MT48LC4M16A2)的接口逻辑	153
4.3.1	TMS320C6201/6701 与 MT48LC4M16A2 的硬件接口	153
4.3.2	TMS320C6201/6701 与 MT48LC4M16A2 接口的寄存器配置	155
4.3.3	EMIF 与 MT48LC4M16A2 接口的初始化程序	157
4.4	SDRAM 在 DSP 核心系统中的地址分配	158

4.5 SDRAM 的操作电源、功耗和封装	159
第 5 章 SBSRAM 在核心系统中与 DSP EMIF 的接口和地址分配	161
5.1 TMS320C6201/6701 EMIF 与 SBSRAM 接口的设计原理	161
5.1.1 TMS320C6201/6701 EMIF 与 SBSRAM 接口特点	161
5.1.2 TMS320C6201/6701 EMIF 与 SBSRAM 接口信号	161
5.2 SBSRAM(MT58L256L32P)的工作原理、主要参数和时序	162
5.2.1 SBSRAM 器件 MT58L256L32P 简介	162
5.2.2 SBSRAM(MT58L256L32P)的操作	164
5.2.3 SBSRAM 接口时序	165
5.3 EMIF 与 SBSRAM(MT58L256L32P)的接口逻辑	166
5.3.1 TMS320C6201/6701 与 MT58L256L32P 的硬件接口	166
5.3.2 TMS320C6201/6701 与 MT58L256L32P 接口的寄存器配置	167
5.3.3 与 MT58L256L32P 接口的 EMIF 初始化程序	168
5.4 SBSRAM 在 DSP 核心系统中的地址分配	169
5.5 MT58L256L32P 的操作电源、功耗和封装	169
第 6 章 FlashROM 在核心系统中与 DSP EMIF 的接口和地址分配	171
6.1 TMS320C6201/6701 EMIF 与 FlashROM 接口的设计原理	171
6.1.1 TMS320C6201/6701 EMIF 的异步接口信号	171
6.1.2 TMS320C6201/6701 EMIF 的 ROM 模式	172
6.2 FlashROM (AM29LV160DB)的工作原理、主要参数和时序	172
6.2.1 FlashROM 器件 AM29LV160DB 简介	172
6.2.2 AM29LV160DB 功能和通用命令	173
6.3 EMIF 与 Flash(AM29LV160DB)的接口逻辑	179
6.3.1 TMS320C6201/6701 与 AM29LV160DB 的硬件接口	179
6.3.2 TMS320C6201/6701 与 AM29LV160DB 接口的寄存器配置	180
6.3.3 TMS320C6201/6701 与 AM29LV160DB 接口的软件控制	182
6.3.4 相关程序	184
6.4 Flash 在 DSP 核心系统中的地址分配	188
6.5 Flash 的操作电源、功耗和封装	189
第 7 章 FIFO 在核心系统中与 DSP EMIF 的接口和地址分配	190
7.1 TMS320C6201/6701 EMIF 与 FIFO 接口的设计原理	190
7.2 FIFO(CY7C4245-10ASC)的工作原理、主要参数和时序	191
7.2.1 FIFO 类型器件 CY7C4245-10ASC 简介	191
7.2.2 CY7C4245-10ASC 的操作	193
7.3 EMIF 与 FIFO(CY7C4245-10ASC)的接口逻辑	194
7.3.1 TMS320C6201/6701 与 CY7C4245-10ASC 的硬件接口	194

7.3.2 TMS320C6201/6701 与 CY7C4245-10ASC 接口的寄存器配置	195
7.4 FIFO 在 DSP 核心系统中的地址分配	196
7.5 FIFO 的操作电源、功耗和封装	196
第 8 章 DSP 核心系统和其他技术	198
8.1 Reset 电路	198
8.1.1 Reset 电路的功能	198
8.1.2 复位电路的分析	198
8.1.3 复位时间的确定	199
8.2 时钟电路	199
8.2.1 PLL 倍频模式	200
8.2.2 时钟电路图	201
8.3 电源系统设计	202
8.3.1 加电次序设计	203
8.3.2 供电系统设计	203
8.4 BGA 封装与焊接	204
8.5 TMS320C6201/6701 PCB 布局及电源去耦合电容	205
8.6 TMS320C6201/6701 的散热	207
8.7 JTAG 调试技术和接口设计	209

第三部分 DSP 软件调试技术

第 9 章 利用 CCS 开发 DSP 程序	213
9.1 开发程序前的准备	213
9.1.1 安装 TMS320C6201/6701 的硬件仿真设备	213
9.1.2 新建一个工程文件	214
9.1.3 向工程中添加各类文件	217
9.2 用 CCS 的基本工具开发 DSP 程序	218
9.2.1 使用基本调试工具	218
9.2.2 修改编译选项及更改语法错误	219
9.2.3 使用断点和观察窗口	221
9.2.4 使用文件输入输出探针	223
9.2.5 使用图形工具显示图形	224
第 10 章 利用 TMS320C6201/6701 核心系统的定浮点运算程序的 设计与分析	228
10.1 DSP 的定、浮点表示方式	228
10.1.1 定点表示方式	228
10.1.2 IEEE 标准的浮点数表示方式	229

10.2	定点小数乘法程序的设计与分析	229
10.2.1	定点小数乘法程序的设计	229
10.2.2	程序的运行分析(存储器、寄存器、单步运行方式)	230
10.3	64 位整数加减法程序的设计与分析	234
10.3.1	64 位整数加减法程序的设计	234
10.3.2	程序的运行分析	235
10.4	浮点运算程序的设计与分析	236
10.4.1	浮点乘法除法运算程序的设计	236
10.4.2	程序的运行分析	237
第 11 章	利用 TMS320C6201/6701 核心系统的 FFT 运算程序的 设计与分析	239
11.1	FFT 运算的原理	239
11.2	FFT 运算程序的设计	241
11.2.1	主程序	241
11.2.2	倒序子程序	241
11.2.3	FFT 算法子程序	242
11.3	程序的运行分析	243
11.3.1	设置断点	243
11.3.2	添加 Watch Window 观察变量	243
11.3.3	单步运行程序	243
11.3.4	添加 View Graph 比较输入输出波形	244
第 12 章	IIR 和 FIR 数字滤波器程序的设计与仿真	246
12.1	数字滤波器的表示方法	246
12.2	IIR 数字滤波器 DSP 程序的设计	247
12.3	用 CCS 对 IIR 数字滤波器程序进行仿真	248
12.4	FIR 数字滤波器程序的设计	250
12.5	用 CCS 对 FIR 数字滤波器程序进行仿真	251
第 13 章	基于 DSP/BIOS 测试 FIR 数字滤波器程序	254
13.1	DSP/BIOS 功能及其组件	254
13.1.1	DSP/BIOS 实时库和 API	254
13.1.2	DSP/BIOS 的配置工具	255
13.1.3	DSP/BIOS 插件——实时分析工具	256
13.2	DSP/BIOS 测试模块——LOG	257
13.3	DSP/BIOS 测试模块——STS	258
13.4	用 DSP/BIOS 模块测试 FIR 数字滤波器程序	259
13.4.1	创建关于 FIR 数字滤波器程序的 DSP/BIOS 工程文件	259

13.4.2	为 FIR 数字滤波器程序添加 DSP/BIOS 模块函数	260
13.4.3	为 FIR 数字滤波器程序添加 DSP/BIOS 模块对象	263
13.4.4	用统计观察窗观察 FIR 数字滤波器程序的统计数据	264
13.4.5	用 Message Log 显示 FIR 数字滤波器程序的统计信息	267
附录		269
附录 A	指令表	269
A-1	TMS320C62x/C67x 定点指令集表	269
A-2	TMS320C67x 浮点指令集表	276
附录 B	程序代码	278
B-1	部分用于熟悉 CCS 基本操作的程序	278
B-2	FFT 主程序及其子程序	282
B-3	IIR 数字滤波器程序及其相关程序	284
B-4	FIR 数字滤波器程序及其相关程序	290
B-5	基于 DSP/BIOS 的数字滤波器构造程序	291
附录 C	DSPs Main Words Dictionary	292
附录 D	TMS320C6201/6701 核心系统电路结构内容索引	298
参考文献		299

第一部分 DSPs 概论与 TMS320C6201 /6701 基本结构

第 1 章 实时数字信号处理与 DSPs 芯片

自从 1979 年第一颗 DSPs 在贝尔实验室问世以来, DSPs 就一直在改变人们的生活, 作为众多电子信息产品的核心引擎, DSPs 一度被誉为数字化革命的“旗手”。DSP 是 Digital Signal Processing 的缩写, DSPs 是 Digital Signal Processors 的缩写。前者通常指数字信号处理的理论和方法, 后者则专指用于数字信号处理的可编程微处理器。

1.1 实时数字信号处理

1.1.1 实时数字信号处理对 DSPs 的要求

DSPs 是利用通用或专用的微处理器完成实时数字信号处理的方法和技术。一般来说, DSPs 在系统中承担的角色是利用适当的数学运算方法对大量的、重复的、密集的离散数据进行实时处理。大多数的数字信号处理算法并不复杂, 需要的往往是密集的乘加操作。

例如, 各种类型的信号滤波器就是形如 $y(n) = \sum_{i=1}^N c_i x(n-i)$ 的“乘法-累加”的循环操作, 很多对图像和视频的基本运算也可以归结为 3×3 或 4×4 等的模板遍历和循环乘加。

可以想象, 模拟信号经过离散化后被存储在变量数据存储单元内, 同时滤波或操作系数也被存放在常数存储器中。这两种存储器中的内容被按照预先设定好的算法“取出-运算”, 运算后的数据也被存储在中间结果存储器内。这种循环直到算法结束。

实时的运算是指系统必须在有限的时间内对外部输入信号完成指定的处理, 即信号处理的速度必须大于或等于输入信号的更新速度, 并且从信号输入到结果输出的延迟必须足够小, 即系统的响应时间必须满足功能的要求。

所以实时数字信号处理对 DSPs 芯片的基本要求可以概括为: 适合乘加操作的算术逻辑单元、高效率的算法代码和执行硬件、方便快捷的并行存储结构。除此之外, 为了和数字系统的其他 CPU 联合工作, 还要有便利的片内外部设备和通用接口。现代 DSPs 芯片具有以下特点:

- (1) 在一个指令周期内可完成一次乘法和一次加法;
- (2) 程序和数据空间物理独立(哈佛结构), 可以同时访问指令和数据;
- (3) 具有多组高速总线, 可通过各自独立的地址数据总线在存储块中同时访问;
- (4) 具有低开销或无开销循环及跳转的硬件支持;
- (5) 快速的中断处理和硬件 I/O 支持;
- (6) 具有在单周期内操作的多个硬件地址产生器;
- (7) 采用超长指令包并行执行多个操作;