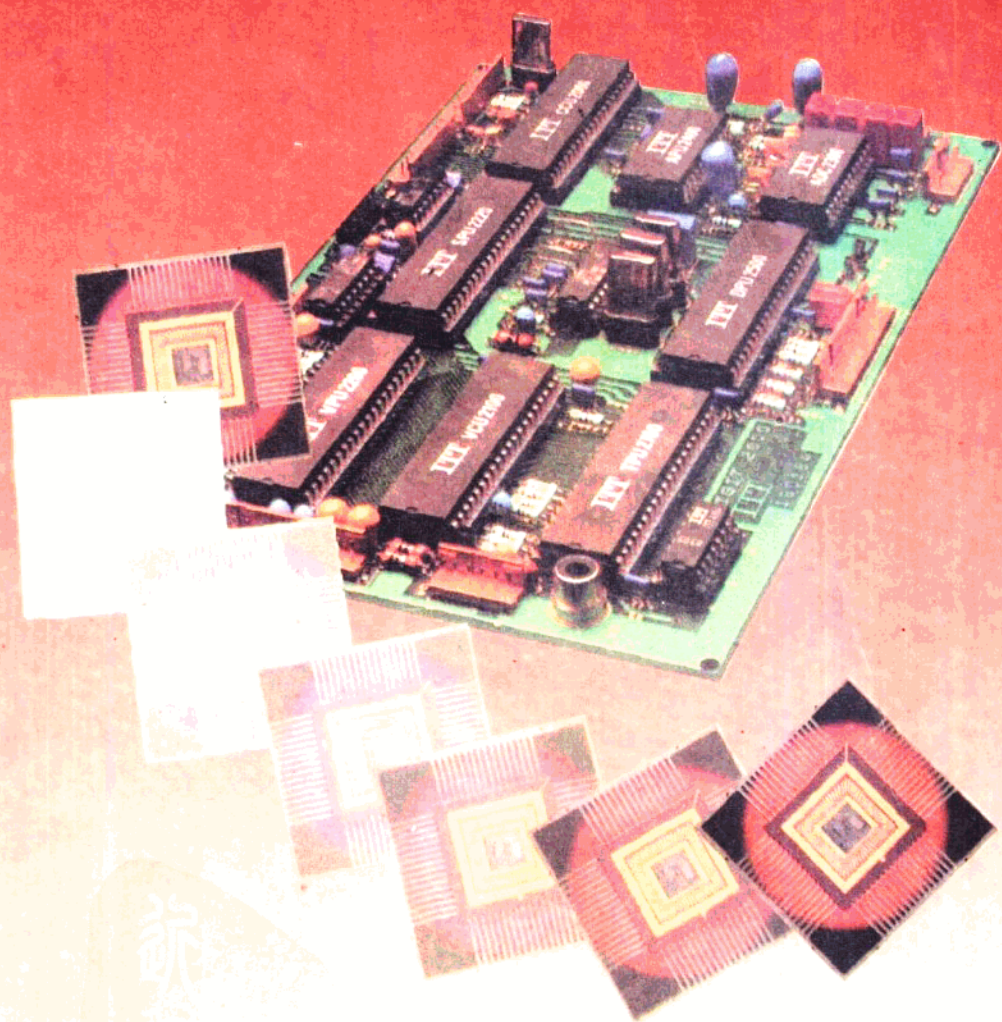


全国技工学校电子类通用教材

半导体器件制造工艺



中国劳动出版社

全国技工学校电子类通用教材

半导体器件制造工艺

技工学校电子类专业教材编审委员会组织编写

中国劳动出版社

(京)新登字 114 号

本书是根据劳动部职业技能开发司、电子工业部人事教育司审定颁发的《半导体器件制造工艺教学大纲》编写,供技工学校电子类微电子器件专业使用的通用教材。

本书共分十三章,包括工艺流程、衬底和高纯水制备、外延、氧化、掺杂、化学气相淀积、物理气相淀积、图形工艺、组装、测试、掩模版制造、工艺模拟、器件可靠性和洁净技术等内容。

本书也可作为工人培训教材和职工自学用书。

本书由丁兆明、贺开矿、葛玉芝编写,丁兆明主编;邵志标、张育才审稿,邵志标主审。

图书在版编目(CIP)数据

半导体器件制造工艺/丁兆明,贺开矿著. —北京:中国劳动出版社,1995

ISBN 7-5045-1618-X

I. 半… II. ①丁… ②贺… III. 半导体工艺 IV. TN305

中国版本图书馆CIP数据核字(95)第02417号

半导体器件制造工艺

技工学校电子类专业教材编审委员会组织编写
责任编辑 万象

中国劳动出版社出版

(100029 北京市惠新东街1号)

北京地质印刷厂印刷 新华书店总店北京发行所发行

1995年4月第1版 1995年4月北京第1次印刷

开本:787×1092毫米 1/16 印张:9.625

字数:240千字 印数:40000

定价:7.50元

说 明

在电子工业主管部门和劳动部的领导及组织下，经过编审、出版工作人员的共同努力，在“六五”、“七五”期间，有 37 种技工学校电子类无线电整机、电子计算机、电子元器件专业的教材出版，基本上满足了教学的需要。

为适应电子工业发展的新形势，贯彻中央有关教学改革的精神，在总结技工学校电子类教材编审、出版工作经验的基础上，按照各专业新的教学计划和教学大纲，我们对电子类教材分期、分批进行修订、补充和配套。今后还将适时开拓其它有关专业的教材。在修订和新编教材的工作中，贯彻改革的精神，注意提高教材质量；以培养中级电子技术工人为目标，使内容符合电子工业工人技术等级标准的要求；强调阐明电子专业的基础理论、基本知识，培养学生的基本操作技能，努力做到理论与实际密切结合；在教材中适当反映电子工业生产中采用的新技术、新工艺、新设备和新材料，并贯彻国家和行业的现行技术标准。

在教材的编审工作中，得到北京、天津、上海、四川、陕西、广东、江苏等省、市电子、劳动厅（局）和有关技工学校的大力支持；参加编审工作的专家、技校教师、工程技术人员付出了辛勤的劳动，在此特致以诚挚的谢意。为了进一步提高教材质量，欢迎使用的同志对内容提出宝贵的意见。

技工学校电子类专业教材编审委员会

1994 年

前 言

电子工业部与我部密切配合,从1979年开始,共同组织编审出版了技工学校电子类专业教材。这是件具有现实意义和深远意义的工作。

职业技术教育是国家工业化和现代化的重要支柱。现代电子技术,特别是计算机技术的发明和发展,使人类社会发生了一场真正的革命。因此,一个国家的国力是否强大,一定程度上可以用科学技术尤其是电子技术在经济和社会各个领域中的应用的广度、深度和由此形成的实力来衡量。在今日中国的教育、科研、国防和经济领域里,电子技术的应用日益广泛,已有数以百万计的计算机在运转,而且数量还在不断增长。企业的生产管理和制造技术因此正在发生巨大变革。但是,从传统的制造和管理方法向电子化、采用计算机控制技术过渡并非易事,主要是在安装和操作新设备上,实质上是在人员素质方面,遇到了不少困难。所以,编写新的教材,努力培养大批懂得现代电子技术的人才,已成为尽快提高劳动生产率、产品质量和管理水平的当务之急。实践证明,推动电子技术进步和提高劳动者素质,是密切结合、互相促进的,两者缺一不可。

我国已把提高劳动者素质,即培养提高技术工人和后备劳动者的技术业务素质,摆到非常重要的位置。因此,组织编审出版技工学校电子类专业教材是十分必要的。已经出版使用的电子类教材,从最初解决教材有无问题,到逐步提高质量、增编实习教材、重视加强基本技能训练,对培养中级电子技术工人起到了积极的作用。

我相信,在广大编审、出版工作者的共同努力下,在实践中,技工学校电子类专业教材将更加完善,成为有权威的、质量一流的教材。在此,我谨向电子工业部和全体编审人员,以及为教材的出版发行做出贡献的人们表示真诚的感谢。

中华人民共和国劳动部副部长 令狐安

技工学校电子类教材目录

- | | |
|-----------------------|----------------|
| 数 学 | 电视机原理调试与维修 |
| 物 理 | 收录机原理调试与维修 |
| 英 语 | 录像机原理调试与维修 |
| 机械制图与电气制图（第二版） | 数字逻辑电路（第二版） |
| 机械制图与电气制图（第二版）习
题集 | BASIC 语言（第二版） |
| 电子电路基础（第二版） | PASCAL 语言 |
| 电子电路基础（第二版）习题册 | 程序设计基础 |
| 电工基础 | 操作系统 |
| 电工基础习题册 | 微型计算机软件及应用 |
| 脉冲与数字电路 | 微型计算机原理（第二版） |
| 微型计算机入门 | 微型计算机外围设备 |
| 单片微型计算机原理与应用 | 半导体物理与器件 |
| 无线电基础（第二版） | 半导体器件制造工艺 |
| 电子测量与仪器（第二版） | 基本操作技能 |
| 无线电整机装配工艺基础 | 电视机装配调试与维修 |
| | 微型计算机操作实习（第二版） |

目 录

绪论	(1)
第一章 半导体器件工艺的特点和流程	(2)
§ 1-1 概述	(2)
§ 1-2 硅外延平面晶体管工艺	(2)
§ 1-3 硅三重扩散台面晶体管工艺	(3)
§ 1-4 MOS 场效应晶体管工艺	(5)
§ 1-5 双极型集成电路工艺	(8)
§ 1-6 MOS 集成电路工艺	(10)
习题	(11)
第二章 衬底制备和高纯水制备	(12)
§ 2-1 概述	(12)
§ 2-2 衬底制备	(12)
§ 2-3 高纯水制备	(18)
习题	(21)
第三章 外延	(22)
§ 3-1 概述	(22)
§ 3-2 硅的气相外延原理	(22)
§ 3-3 气相外延设备与工艺条件	(25)
§ 3-4 外延层质量检验和工艺控制	(28)
§ 3-5 其它外延方法简介	(34)
习题	(35)
第四章 氧化	(36)
§ 4-1 概述	(36)
§ 4-2 二氧化硅的结构、性质与作用	(36)
§ 4-3 热氧化原理	(39)
§ 4-4 热氧化方法	(40)
§ 4-5 氧化膜的质量检验	(46)
习题	(49)

第五章 掺杂	(50)
§ 5-1 概述	(50)
§ 5-2 扩散原理	(50)
§ 5-3 扩散方法	(53)
§ 5-4 扩散参数的测量	(63)
§ 5-5 扩散工艺常见质量问题及分析	(67)
§ 5-6 离子注入	(69)
习题	(72)
第六章 化学气相淀积	(73)
§ 6-1 概述	(73)
§ 6-2 化学气相淀积方法	(73)
§ 6-3 化学气相淀积膜	(76)
§ 6-4 化学气相淀积的发展	(81)
习题	(81)
第七章 物理气相淀积	(82)
§ 7-1 概述	(82)
§ 7-2 接触与互连金属的选择	(82)
§ 7-3 物理气相淀积方法	(83)
§ 7-4 合金化	(88)
§ 7-5 物理气相淀积常见质量问题及分析	(90)
§ 7-6 多层电极的物理气相淀积	(91)
习题	(92)
第八章 图形工艺	(93)
§ 8-1 概述	(93)
§ 8-2 图形转移	(93)
§ 8-3 图形刻蚀	(99)
§ 8-4 图形工艺的发展	(105)
习题	(106)
第九章 组装工艺	(108)
§ 9-1 概述	(108)
§ 9-2 减薄与划片	(108)
§ 9-3 装片	(109)
§ 9-4 键合	(110)
§ 9-5 封装	(113)

习题.....	(119)
第十章 测试	(120)
§ 10-1 概述	(120)
§ 10-2 集成电路测试	(121)
§ 10-3 分立器件测试	(122)
习题.....	(123)
第十一章 器件可靠性和洁净技术	(124)
§ 11-1 概述	(124)
§ 11-2 抽样检验	(125)
§ 11-3 可靠性试验	(128)
§ 11-4 器件失效分析	(130)
§ 11-5 洁净技术	(134)
习题.....	(135)
第十二章 掩模版制造	(137)
§ 12-1 概述	(137)
§ 12-2 掩模材料	(138)
§ 12-3 CAD 微机辅助制版	(138)
习题.....	(139)
第十三章 CAD 工艺模拟	(140)
§ 13-1 概述	(140)
§ 13-2 CAD 工艺模拟步骤	(140)
习题.....	(141)
附录一 常用清洗腐蚀剂.....	(142)
附录二 半导体工艺常用单位与换算.....	(144)

绪 论

一、各种典型的半导体器件

半导体器件的发明和发展,使得要占几层楼的电子管电子计算机微缩成公文包中的微型电子计算机。在航空航天、宇宙飞行、卫星通信、广播电视、高新仪器设备以至电子战等高科技领域,半导体器件无不大大显身手。

今天的半导体器件,品种已多达几亿种。有双极型器件、单极型器件、微波器件、光电子器件及半导体集成电路中的集成器件等。微波器件和光电子器件工艺较特殊,本书内容未涉及。

双极型器件包括晶体二极管、晶体三极管、晶闸管等。晶体二极管只有一个PN结;晶体三极管有两个PN结。从结构上分为PNP型和NPN型两种。晶闸管(可控硅整流器)有三个PN结,是一种PNPN型的三端四区器件,主要用于电力电子技术中电压、电流控制。

单极型器件系指各种场效应管。半导体集成电路包括双极型集成电路、MOS集成电路以及混合集成电路(Bi-MOS-IC)。集成电路的大量采用,使电子整机趋向于微型化并提高了工作可靠性。集成电路的复杂性和集成度的迅速提高,也使器件与整机之间分工的界线逐渐消失,而成为一个集成系统。

二、半导体器件制造工艺的发展

早期的半导体器件采用合金法制造。60年代由扩散、氧化、光刻组成的平面工艺是半导体器件制造工艺的重大发展。外延技术的出现使平面工艺更加完善。离子注入技术在半导体工艺中的应用使掺杂工艺得到了质的飞跃。

随着集成电路向超大规模集成电路发展,一般的光刻技术已不能满足微细图形转移和刻蚀的要求,光学光刻极限为 $0.3\sim 0.5\mu\text{m}$ 。由此发展出X射线曝光、离子束曝光及电子束曝光等新工艺,使器件最小尺寸进一步缩小到光学光刻极限以下(约 $0.25\mu\text{m}$),并不断地向更细化发展。

在薄膜形成技术方面发展出化学气相沉积法及物理气相沉积法,可制造出高平坦化的绝缘膜、高品位的金属膜和多层膜结构。在表面处理及清洗方面已发展出等离子清洗等新工艺。

由于微机和自动控制技术的引入,使半导体器件的制造达到全自动化,并可进行工艺模拟及自动测试,大大地提高了半导体器件的可靠性。

总之,半导体器件工艺是半导体专业的一门专业技术课。它涉及微电子学、理化分析、微机应用、自动控制、超净技术、化工、光学及精密仪表设备等多种学科知识。半导体器件工艺的实用价值相当高,发展前景也十分广阔,应认真学习掌握,并在今后工作中不断实践,为半导体工艺的不断发 展作出贡献。

第一章 半导体器件工艺的特点和流程

§ 1-1 概 述

半导体器件工艺有以下显著特点。

一、高技术密集性

半导体器件工艺流程长、工序多，专用设备数不胜数，整个制造过程采用大量高新技术及设备，因此对操作人员的技术素质要求较高。

二、超级洁净要求

半导体器件对各种杂质沾污均有极高的敏感性，因此整个工艺过程都要在净化室内进行。整个系统设备要经过净化；所用原材料、试剂必须是特纯的；气体与水必须是经过净化的高纯气体及高纯水。

三、高精密的自动化操作

半导体器件的结构参数要求非常准确，加工条件要控制到微米甚至亚微米级的精度，因此必须采用高精密的自动化操作，以保证器件的高可靠性。

下面对一些典型半导体器件的工艺特点和工艺流程作一简单介绍，以利于加深对后续各章中关键工艺的理解。

§ 1-2 硅外延平面晶体管工艺

一、硅外延平面晶体管的工艺特点

此类晶体管系在低阻衬底上生长高阻外延层，它构成了三极管的集电区，这一外延层即为后来三极管管芯的加工区域。接下来的基区和发射区都用扩散的方法制作。衬底的低阻满足了降低集电极串联电阻的要求；外延层的高阻则使三极管集电结反向耐压提高。外延法巧妙地解决了降低串联电阻和提高耐压的矛盾。

二、硅外延平面晶体管的工艺流程

NPN 型硅外延平面管的工艺流程如图 1-1 所示。

NPN 硅外延平面晶体管工艺流程中相应结构剖面图如图 1-2 所示。

三、外延台面管和外延平面管制造工艺的异同点

外延台面管的制造过程大部分都和外延平面管相似，其不同点是前者在划片分割前用化学腐蚀的方法在芯片周边造成斜坡（台面），使延伸到表面的集电结耐压因棱角处电场强度下降而提高，从而提高三极管整体集电结反压。用此方法可制造高反压三极管。

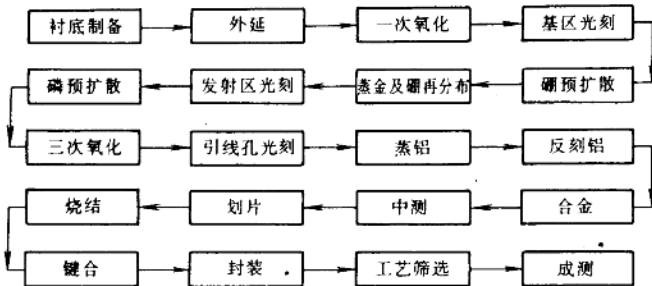


图 1-1 硅外延平面晶体管工艺流程图

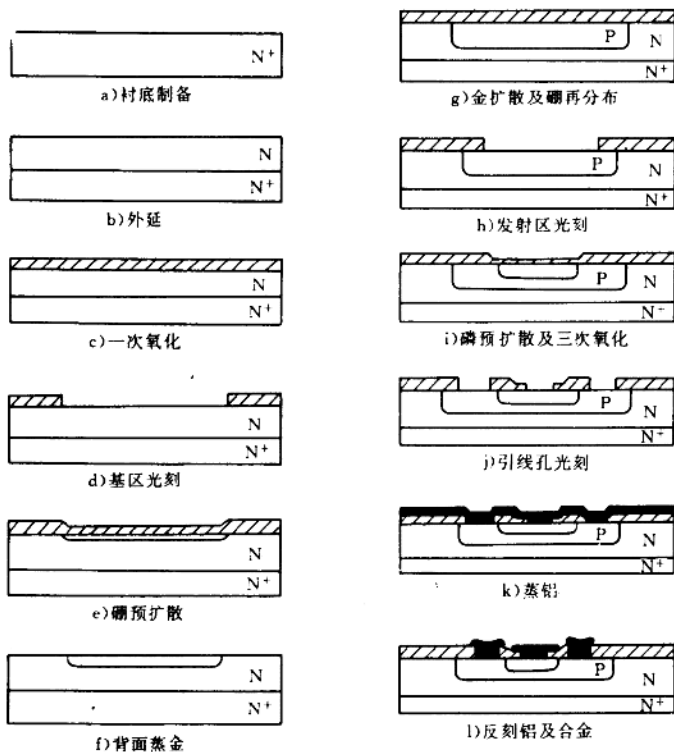


图 1-2 硅外延平面晶体管工艺流程中相应结构剖面图

§ 1-3 硅三重扩散台面晶体管工艺

一、硅三重扩散台面晶体管的工艺特点

三重扩散系指在基区扩散、发射区扩散“二重扩散”之外，又加了“一重”扩散——衬底扩散。这是在高阻衬底上进行一次长时间的同类杂质深扩散，以在芯片两表面形成低阻扩散层。这两面低阻层中的一面将起外延平面管中低阻衬底的作用；另一面低阻层将被磨去，露

出原高阻层。此高阻层即为后来三极管管芯的制作区域，起外延平面管结构中外延层的作用。由于单晶片缺陷极少，避免了外延缺陷数量随芯片面积增大而增加的问题。

二、硅三重扩散晶体管的工艺流程

NPN 型硅三重扩散台面管的工艺流程和相应结构剖面分别如图 1-3 和图 1-4 所示。

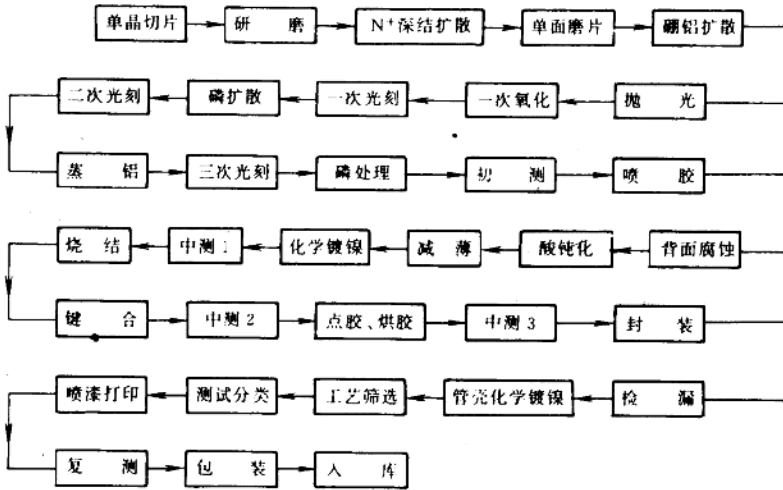


图 1-3 硅三重扩散台面管工艺流程图

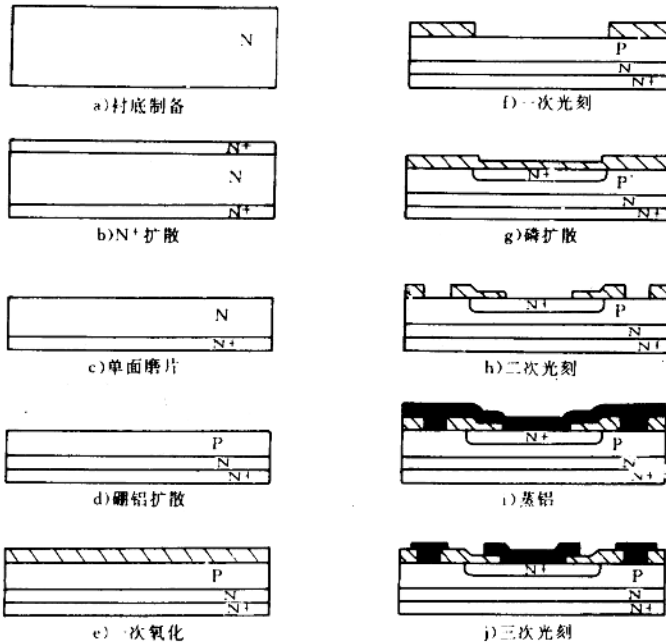


图 1-4 硅三重扩散台面管工艺流程中相应结构剖面图

§ 1-4 MOS 场效应晶体管工艺

一、MOS 器件制作的工艺特点

1. 沟道类型

由于 MOS 器件的导电沟道有 N 型沟道和 P 型沟道，所以其制作工艺稍有差别。前者是在 P 型衬底上进行源、漏区 N 型掺杂；后者是在 N 型衬底上进行源、漏区 P 型掺杂。

2. 栅极结构

MOS 器件的栅极一般是铝栅。铝栅器件的缺点是受制版和光刻的精度局限，使铝栅边缘有一部分盖在源、漏区上，形成寄生栅电容。为克服此种弊病，出现了硅栅自对准工艺。作为栅极的多晶硅淀积在漏、源掺杂前进行，栅电极光刻和源、漏掺杂区窗口一次光刻完成，于是硅栅边界和源、漏区边界就自动“对准”了。

二、MOS 器件工艺流程

1. 铝栅 N 型沟道 MOS 管制作工艺流程

铝栅 N 型沟道 MOS 管工艺流程如图 1-5 所示，工艺流程中相应结构剖面图如图 1-6 所示。

2. 硅栅 P 型沟道 MOS 管制作工艺流程

硅栅 P 型沟道 MOS 管的工艺流程如图 1-7 所示，其工艺流程中相应结构剖面图如图 1-8 所示。

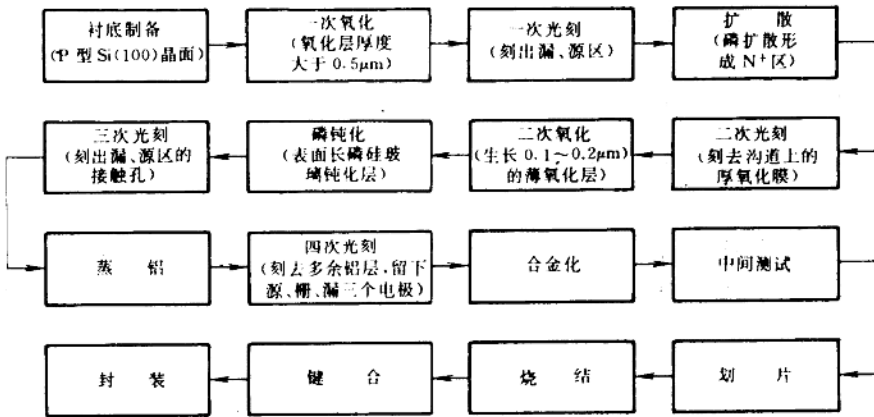


图 1-5 铝栅 N 型沟道 MOS 管工艺流程图

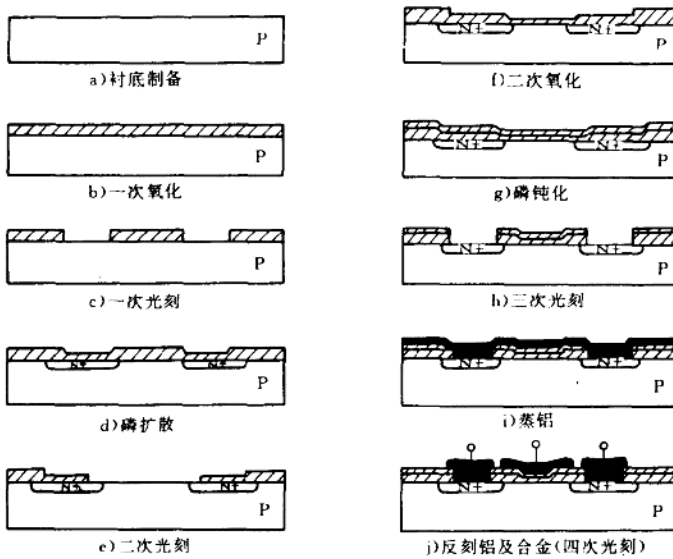


图 1-6 铝栅 N 型沟道 MOS 管工艺流程中相应结构剖面图

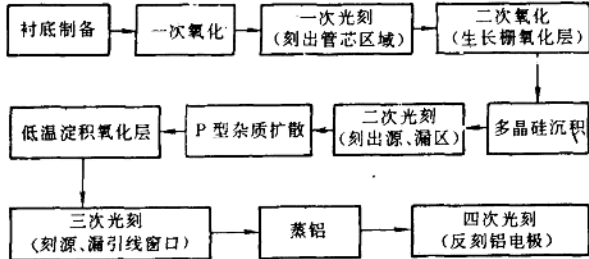


图 1-7 硅栅 P 型沟道 MOS 管工艺流程图

三、VMOS 场效应管的工艺特点简介

一般的 MOS 场效应管都是表面器件，漏区面积有限，而漏端功耗大，散热难，限制了 MOS 场效应管功率的提高。图 1-9 所示的垂直导电型 MOS 场效应管，具备短沟道和高电阻漏极漂移区，从而大大提高了它的电流处理能力、开关速度和耐压能力，使它进入了大功率时代。

VMOSFET 是垂直导电功率场效应管的总称，其结构可归纳为 V 型槽 MOS 结构 (VVMOSFET) 及双扩散 MOS 结构 (VDMOSFET) 两大类，其结构示意图如图 1-9 所示。

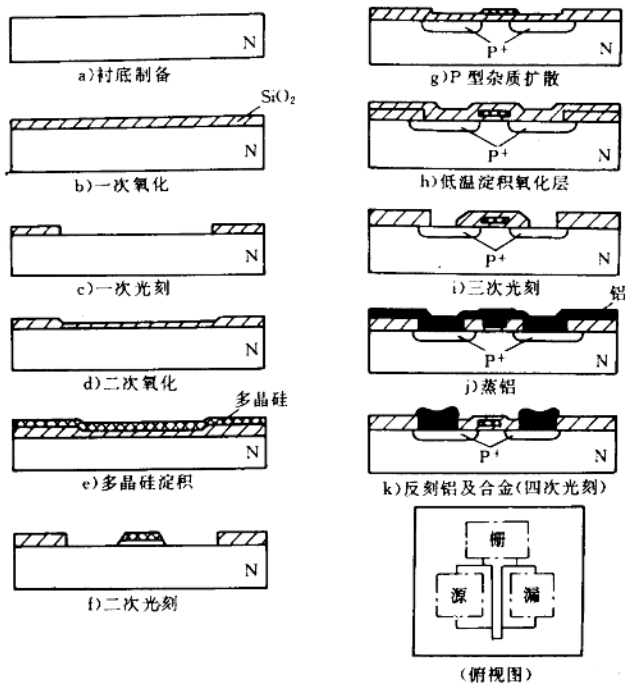


图 1-8 硅栅 P 型沟道 MOS 管工艺流程中相应结构剖面图

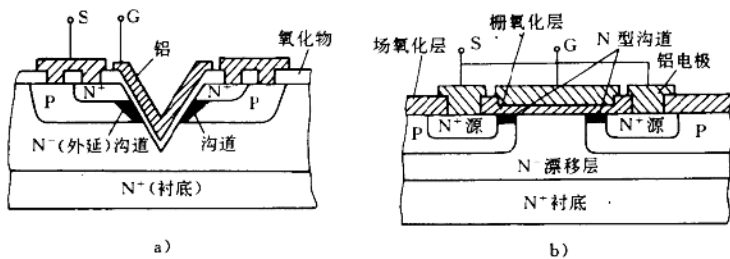


图 1-9 VMOS 场效应管结构示意图

a) VVMOS 功率场效应管 b) VDMOS 功率场效应管

最早进入大功率领域的是 VVMOSFET。它以 N^+ 衬底作漏极，上面外延一层 N^- 外延层，再扩散出 P 区，在 P 区上形成 N^+ 源区，然后刻出一条穿透 N^+ 和 P 区伸向外延层的 V 形槽，并在其表面形成氧化物，最后在 V 形槽侧壁氧化物上制作金属栅，就形成了 VMOS 场效应管。

V 形槽刻蚀是它的一大特点，刻蚀前光刻对准精度要求很高，可用各向异性腐蚀 (ODE) 法来完成 V 形槽刻蚀。沟道长度由扩散深度差来控制，漏极从芯片背面引出。这种结构一条栅可以控制两条沟道，单位面积宽长比值大，有比较高的封装密度。栅漏区交叠区域很小，仅槽的顶部很小一部分伸入 N^- 外延层，因此，易于做出高频率的管子。不利的一面是

靠近沟道末端的漏电流密度过大，加之这部分附近电阻大，对高压器件更为显著。另外，由于V形槽顶部氧化层质量难以保证，电压承受能力受到了很大的限制，故这种结构一般适应于低压大电流器件。

随VVMOSFET发展起来的是VDMOSFET，它是利用两次扩散形成P型区和N型区，在硅表面的扩散差形成沟道，它可比VVMOSFET沟道做得更短，且不存在VVMOSFET结构在槽顶部的电场集中效应，因而易于承受较高的击穿电压。此外，VDMOSFET可做到任意的晶面上，可有不同的设计方案，它是目前高压器件的主要结构。

§ 1-5 双极型集成电路工艺

双极型集成电路是在平面管工艺的基础上产生的，故其制作过程中有很多工序是与平面管类似的。

一、双极型集成电路的工艺特点

1. 集成电路中的元器件

每一块集成电路芯片就是一个电路或系统，二极管、三极管、电阻、电容等都可一起制作。

NPN晶体管通常在N型外延层上进行两次杂质扩散或注入而制成。图1-10及图1-11为NPN管的剖面结构及常用的图形。

PNP管一般制成横向三极管形式，集电区和发射区都是与NPN管基区掺杂时同步完成的。由于这种管子的载流子是沿着与表面平行方向运输的，所以称为横向PNP管，其结构如图1-12所示。

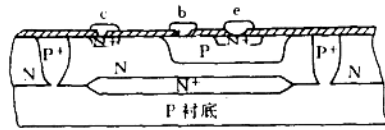


图 1-10 集成电路中 NPN 管的剖面结构

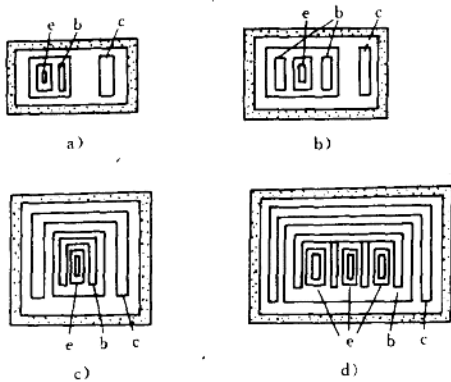


图 1-11 集成电路中常用的 NPN 管图形

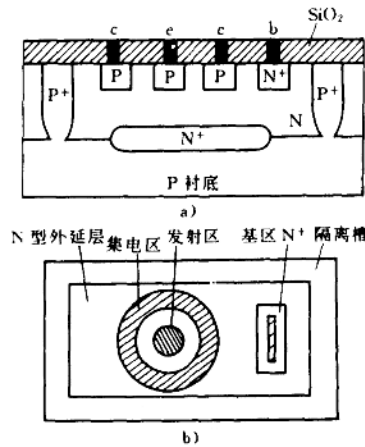


图 1-12 横向 PNP 晶体管结构示意图