

GH

高等学校规划教材
工科电子类

数字技术教程

曹汉房 陈耀奎 编著



电子工业出版社

数字技术教程

曹汉房 陈耀奎 编著



电子工业出版社

内 容 简 介

本书是电子工业部“无线电技术与信息系统”教材编委会“八·五”规划教材。经教材编委会委托清华大学刘宝琴副教授审阅,同意作为高等学校教材出版。

全书共八章,主要内容有:绪论、逻辑函数、集成逻辑门、组合逻辑电路、时序逻辑电路、存储器和可编程逻辑器件、FPGA 技术、模数及数模转换、数字系统设计。各章均附有内容提要、小结和习题。

本书可作为高等学校工科电子类、通信类、自控类等专业的技术基础课教材,也可供有关专业工程技术人员参考。

数字技术教程

曹汉房 陈耀奎 编著

责任编辑:杨逢仪

*

电子工业出版社出版

北京市海淀区万寿路 173 信箱(100036)

电子工业出版社发行 各地新华书店经销

电子工业出版社计算机排版室排版

北京市密云体校印刷厂印刷

*

开本:787×1092 毫米 1/16 印张:22.75 字数:550.3 千字

1995 年 11 月第一版 1995 年 11 月北京第一次印刷

印数:1000 册 定价:17.40 元

ISBN7-5053-2974-X/G·243

出 版 说 明

根据国务院关于高等学校教材工作的规定,我部承担了全国高等学校和中等专业学校工科电子类专业教材的编审、出版的组织工作。由于各有关院校及参与编审工作的广大教师共同努力,有关出版社的紧密配合,从1978~1990年,已编审、出版了三个轮次教材,及时供给高等学校和中等专业学校教学使用。

为了使工科电子类专业教材能更好地适应“三个面向”的需要,贯彻国家教委《高等教育“八五”期间教材建设规划纲要》的精神,“以全面提高教材质量水平为中心,保证重点教材,保持教材相对稳定,适当扩大教材品种,逐步完善教材配套”,作为“八五”期间工科电子类专业教材建设工作的指导思想,组织我部所属的八个高等学校教材编审委员会和四个中等专业学校专业教学指导委员会,在总结前三轮教材工作的基础上,根据教育形势的发展和教学改革的需要,制订了1991~1995年的“八五”(第四轮)教材编审出版规划。列入规划的,以主要专业主干课程教材及其辅助教材为主的教材约300余种。这批教材的评选推荐和编审工作,由各编委会或教学指导委员会组织进行。

这批教材的书稿,其一是从通过教学实践、师生反应较好的讲义中经院校推荐,由编审委员会(小组)评选择优产生出来的,其二是在认真遴选主编人的条件下进行约编的,其三是经过质量调查在前几轮组织编写出现的教材中修编的。广大编审者、各编审委员会(小组)、教学指导委员会和有关出版社,为保证教材的出版和提高教材的质量,作出了不懈的努力。

限于水平和经验,这批教材的编审、出版工作还可能有缺点和不足之处,希望使用教材的单位,广大教师和同学积极提出批评和建议,共同为不断提高工科电子类专业教材的质量而努力。

电子工业部教材办公室

前 言

本教材系按电子工业部的工科电子类专业教材 1991 ~ 1995 年编审出版规划,由无线电技术与信息系统教材编委会电路与系统编审小组评选审定,并推荐出版。责任编委为东南大学沈永朝教授。由清华大学刘保琴副教授担任主审。

本课程的参考学时为 80 学时,增加了近年来在国外已获得广泛应用的新型功能部件、PLD 器件(第五章)和新技术 FPGA(第六章)等内容。作者认为这些内容代表了逻辑设计的发展方向。本书从实用角度出发,以有限篇幅(第八章),较为系统的讨论了如何用中、大规模集成电路,遵循规范的方法设计数字系统问题。扩充了中、大规模集成电路内容;增加近年来出现的功能更完善的集成芯片及其在数字技术中的应用实例;加强逻辑电路模块化设计方面的内容,力图达到“模块化、实用化和学用结合之目的”。本教材保留了沿用教材的基础理论和基本方法。但是对一些源于 60 年代旨在减少集成门使用数量的实用价值不大的繁琐设计步骤进行了删除或简化,如状态分配、触发器选型、符号置换分析法等;尽量减少冗长的数学运算,注重物理概念;简化器件内部结构和内部特性分析等内容,注重器件外部特性分析、使用方法以及功能扩展的方法与技巧。

此外,本教材中还编入了作者在教学与科研中的部分研究成果。如乘积卡诺图法、相关乘积卡诺图的构成及其应用、异步计数器功能模式的设计与判断、数字调相信号波形存储法以及应用 GAL、FPGA 等新型器件中必须注意的技术问题等等。

使用院校可依据自己的情况灵活安排教学内容。可按章节次序从 § 1.1 ~ § 5.2 顺序讲授,然后讲授第七章(以上是“基本要求”内容),其余内容可作选修课或技术讲座内容;有条件的院校也可按本书章节次序顺序讲授。其中加“*”部分为选学内容,为便于自学,章首有内容提要,章末有小结和习题。

本书在编写过程中,得到武汉大学张肃文教授、沈永朝教授和电子工业出版社梁祥丰编审的热情帮助和指导;研究生童胜勤和陈慧为作者提供了有关 FPGA 技术的宝贵资料;林渭和郑建英女士为本书绘制了插图。编者在此致以衷心感谢。由于编者水平有限,书中难免还存在不少错误或不妥之处,殷切希望广大读者批评指正。

编者

1994 年 9 月于武昌

目 录

绪论	(1)
(一) 数字技术发展史	(1)
(二) 数字信号与数字电路	(2)
(三) 数制与数制转换	(3)
(四) 二—十进制代码(BCD 码)	(6)
第一章 逻辑函数	(9)
§1.1 逻辑代数	(9)
1.1.1 基本逻辑运算	(9)
1.1.2 逻辑函数的基本定理	(10)
1.1.3 逻辑函数的基本运算规则	(11)
§1.2 逻辑函数的标准形式	(12)
1.2.1 最小项、最大项及其两种标准型	(13)
1.2.2 将逻辑函数变换为两种标准型	(14)
§1.3 几种常用的复合逻辑及其逻辑门	(15)
1.3.1 三种基本逻辑门	(15)
1.3.2 常用的复合逻辑及其逻辑门	(16)
1.3.3 正逻辑与负逻辑	(17)
§1.4 逻辑函数的简化	(18)
1.4.1 逻辑代数简化法	(18)
1.4.2 卡诺图简化法	(20)
§1.5 卡诺图的其它应用*	(26)
1.5.1 判明函数关系和进行函数的运算	(26)
1.5.2 逻辑表达式类型转换	(26)
1.5.3 乘积卡诺图的应用举例	(28)
小结	(31)
习题	(31)
第二章 集成逻辑门	(35)
§2.1 晶体管开关特性	(35)
§2.2 TTL 逻辑门	(37)
2.2.1 浅饱和型 TTL 与非门	(38)
2.2.2 TTL 与非门的主要参数	(40)
2.2.3 其它 TTL 与非门	(41)
2.2.4 集电极开路与非门(OC 门)	(43)
2.2.5 三态 TTL 与非门(TSL)	(45)

§ 2.3 射极耦合逻辑门(ECL)	(46)
2.3.1 ECL反相器	(46)
2.3.2 ECL或/或非门	(47)
§ 2.4 MOS逻辑门	(48)
2.4.1 MOS晶体管	(48)
2.4.2 MOS管的静态特性	(50)
2.4.3 N MOS逻辑门	(51)
2.4.4 C MOS逻辑门	(55)
§ 2.5 集成逻辑门使用中的几个问题	(59)
小结	(60)
习题	(61)
 第三章 组合逻辑电路	 (65)
§ 3.1 组合逻辑电路的设计	(65)
3.1.1 提供原、反变量输入条件下的组合电路设计	(66)
3.1.2 在提供原变量输入条件下的组合电路设计	(67)
3.1.3 多端输出组合电路的设计*	(68)
§ 3.2 中规模集成组合逻辑部件及其应用	(73)
3.2.1 编码器	(74)
3.2.2 译码器	(77)
3.2.3 数据选择器	(86)
3.2.4 数据分配器	(94)
3.2.5 奇偶产生器/校验器	(95)
3.2.6 4位全加器	(96)
3.2.7 4位数数码比较器	(100)
§ 3.3 组合逻辑电路的分析	(103)
§ 3.4 组合逻辑电路的冒险	(106)
3.4.1 组合电路中的竞争与冒险	(106)
3.4.2 逻辑冒险的发现和消除	(108)
3.4.3 功能冒险的消除	(109)
小结	(111)
习题	(111)
 第四章 时序逻辑电路	 (115)
§ 4.1 概述	(115)
§ 4.2 触发器的基本形式	(116)
4.2.1 基本 RS 触发器	(116)
4.2.2 时钟 RS 触发器	(117)
4.2.3 其它钟控触发器	(119)
§ 4.3 几种实用触发器	(121)
4.3.1 主从结构 JK 触发器	(121)
4.3.2 维持阻塞结构 D 触发器	(123)

4.3.3 边沿型触发器	(124)
4.3.4 CMOS 触发器和 ECL 触发器	(125)
§ 4.4 时序电路的分类	(125)
4.4.1 同步时序电路与异步时序电路	(125)
4.4.2 米里型电路与穆尔型电路	(127)
§ 4.5 同步时序电路的分析	(127)
§ 4.6 同步时序电路的设计	(130)
4.6.1 拟定原始状态表或状态图	(131)
4.6.2 状态简化	(132)
4.6.3 状态分配	(136)
4.6.4 确定输出函数及控制输入函数	(137)
4.6.5 设计举例	(139)
§ 4.7 异步时序电路	(141)
4.7.1 概述	(141)
4.7.2 脉冲异步时序电路的分析	(142)
4.7.3 脉冲异步时序电路的设计*	(143)
§ 4.8 常用的时序逻辑部件	(145)
4.8.1 寄存器	(146)
4.8.2 移位寄存器	(146)
4.8.3 计数器	(149)
4.8.4 序列信号发生器	(165)
小结	(170)
习题	(171)

第五章 存储器和可编程逻辑器件(PLD)

§ 5.1 随机存储器(RAM)	(175)
5.1.1 动态 MOS 反相器	(176)
5.1.2 RAM 的基本结构	(177)
5.1.3 RAM 芯片举例	(180)
5.1.4 RAM 的容量扩展	(184)
§ 5.2 只读存储器(ROM)	(185)
5.2.1 只读存储器(ROM)	(186)
5.2.2 可擦可编程只读存储器(EP ROM)	(187)
5.2.3 电可擦可编程只读存储器(E ² P ROM)	(189)
5.2.4 ROM 的应用*	(192)
§ 5.3 可编程逻辑器件的基础知识	(195)
5.3.1 PLD 器件表示方法	(195)
5.3.2 PLD 的基本结构	(196)
5.3.3 PLD 分类	(197)
5.3.4 可编程逻辑器件的优点	(198)
5.4 可编程通用阵列逻辑(GAL)	(199)
5.4.1 GAL 器件的基本结构	(199)
5.4.2 输出逻辑宏单元(OLMC)的组态结构	(204)

5.4.3 编程应用中的几个技术问题	(206)
§ 5.5 可编程逻辑阵列 (PLA)	(208)
5.5.1 PLA 的工作原理	(208)
5.5.2 用户可编程逻辑阵列 FPLA	(210)
小结	(215)
习题	(215)
第六章 现场可编程门阵列 (FPGA)	(217)
§ 6.1 概述	(217)
6.1.1 FPGA 的分类	(217)
6.1.2 FPGA 的性能指标	(219)
6.1.3 FPGA 的电路表示方法	(219)
6.1.4 FPGA 的优点	(221)
§ 6.2 FPGA 的电路结构	(221)
6.2.1 LCA 型 FPGA 的电路结构	(221)
6.2.2 CLB 逻辑单元	(223)
6.2.3 I/O 单元	(225)
6.2.4 配置存储器	(228)
6.2.5 其它辅助电路	(228)
§ 6.3 FPGA 的连接方法	(229)
6.3.1 通用连接方式	(230)
6.3.2 直接连接方式	(230)
6.3.3 长线连接方式	(230)
§ 6.4 FPGA 的编程和加载方法	(232)
6.4.1 编程数据的数据结构	(232)
6.4.2 编程数据的加载方法	(233)
§ 6.5 FPGA 的开发系统	(241)
6.5.1 概述	(241)
6.5.2 开发系统 XACT 软、硬件配置	(242)
6.5.3 设计流程	(244)
6.5.4 XACT 的设计实现系统 XDIS	(246)
6.5.5 逻辑仿真与时序仿真	(248)
6.5.6 辅助设计*	(249)
6.5.7 BIT 文件生成和 P ROM 编程文件*	(250)
小结	(252)
习题	(252)
第七章 模数及数模转换	(254)
§ 7.1 概述	(254)
§ 7.2 数模转换器 (DAC)	(255)
7.2.1 数模转换器的基本原理	(255)
7.2.2 电压型数模转换器	(257)

7.2.3 电流型数模转换器	(259)
7.2.4 集成 DAC	(260)
7.2.5 DAC 的主要参数	(263)
§ 7.3 模数转换器(ADC)	(264)
7.3.1 模数转换的基本原理	(264)
7.3.2 直接转换型模数转换器	(267)
7.3.3 间接转换型模数转换器*	(274)
7.3.4 模数转换器的主要参数	(276)
§ 7.4 集成模数转换器	(276)
小结	(280)
习题	(280)
第八章 数字系统设计	(282)
§ 8.1 概述	(282)
§ 8.2 自顶向下方法的设计步骤	(283)
§ 8.3 算法状态机	(285)
8.3.1 算法状态机及其流程图	(285)
8.3.2 算法状态机流程图的各种符号	(285)
§ 8.4 算法状态机的硬件实现	(287)
8.4.1 传统方法	(288)
8.4.2 多路选择器方法	(289)
8.4.3 环形计数型方法	(292)
§ 8.5 控制器的转换竞争和输出竞争	(295)
§ 8.6 单脉冲发生器的设计	(296)
§ 8.7 系统时钟的设计	(298)
§ 8.8 串行位时钟的设计*	(300)
§ 8.9 累加开关数据系统的设计	(303)
§ 8.10 串行码电子锁系统的设计*	(309)
§ 8.11 寄存器传送语言及硬件程序	(317)
8.11.1 RTL	(317)
8.11.2 RTL 语句表达式	(319)
8.11.3 RTL 硬件程序的控制器电路实现	(322)
8.11.4 RTL 硬件程序的受控电路实现	(323)
小结	(327)
习题	(328)
附录	(330)
一 数字集成电路型号命名规则	(330)
二 二进制逻辑单元图形符号说明	(332)
三 常用逻辑单元图形符号对照表	(335)
四 英汉名词、缩写词对照表	(343)
主要参考资料	(350)

绪 论

(一) 数字技术发展史

数字技术是研究数字电路和它在各种学科领域应用的一门科学,它的发展大致可分为五个阶段。

数字技术早在十九世纪末就开始获得工程应用,电报通信就是一个简单的二值数字系统。本世纪 30 年代,电话逐渐普及,在众多电话机中依靠人工方法来选取你所需要的对象已经不可能了,所以促使拨号式自动电话交换系统的诞生。该系统中采用了大量的电磁式继电器,电磁式继电器的应用不但增强了开关电路的逻辑功能,而且在数字技术中首次引进了信息存储的新功能。特别需要指出的是在该系统的研究中,英国数学家乔治·布尔(George Boole)早在 1847 年就创立了的布尔代数理论获得工程应用,并在随后的实践中丰富和发展了布尔代数,逐渐形成了近代开关理论:继电—触点网络理论(Relay-Contact Network Theory),在这个理论基础上建立了一套对于数字逻辑电路的分析方法和设计方法,为以后数字技术的发展奠定了理论基础。

进入 40 年代,许多军事科学的研究迫切需要进行快速的大量计算,例如火箭的飞行轨迹和自动控制等,这就要求计算工作自动化,因此 1946 年世界上出现了第一台采用电子管的电子计算机(名为 ENIAC)。但是由于电磁式继电器、电子管这些基本器件在工作速度、电源消耗、工作寿命、设备体积和成本,特别是工作可靠性等性能指标上都存在一系列问题。所以在晶体管出现以前,采用电子管为基本器件的一些数字设备只是在自动电话交换系统、数字通信和专用计算机少数学科领域获得应用,这是数字技术发展的初期阶段。

从 60 年代开始,数字技术中广泛采用晶体管代替电子管作为基本器件。由于晶体管具有体积小、功耗低、工作速度高和工作寿命长等优点,使数字设备缩小了体积、降低了功耗、提高了工作速度、可靠性也有所提高,因而为数字技术的推广应用创造了条件。在计算机、数字通信,测量仪表和自动控制等学科领域中都开始应用数字技术。这可称为数字技术发展的第二阶段。

从 60 年代末至 70 年代中期是数字技术发展的第三阶段。这一时期在数字技术中广泛采用集成电路作为基本器件。集成电路可以把成千上万的晶体管、电阻、电容等元件以及它们的连线都制作在一个面积很小的芯片上,它的应用使数字设备的体积缩小、功耗降低和可靠性大幅度提高,特别是集成电路的价格随着生产工艺技术的进步而愈来愈低廉。因此数字技术开始进入国民经济的各行各业中去,在数字雷达、卫星电视、自动控制、遥控、遥测、医学等学科领域都获得应用。

70 年代中期至 80 年代中期,由于微电子学和集成电路生产工艺的发展,集成电路在集成度和工作速度等性能指标上取得重大突破性进展。大规格和超大规模集成电路的生产技术已经非常成熟。一块芯片上可以集成几百万,甚至上千万个元件。因而出现了将一台计算机都集成在一块芯片上的微型计算机。它的出现标志着数字技术发展进入了第四阶段,

这是数字技术全面迅猛发展的一个阶段,不仅在计算机、通信、雷达、卫星电视、测量仪表、宇航、医学及生物工程等学科领域获得普遍应用,而且应用到人们日常生产中的各个方面,如交通自动控制、程控电话全电子交换系统、可视电话、家庭炊具自动控制等等。

从80年代中期开始,超大规模的专用集成电路 ASIC (Application Specific Integrated Circuit)的制作技术已趋成熟。厂商可以代客户将他们设计的十分庞大的数字系统制作在一块芯片上,客户所需要的系统级芯片便得到了;与此同时,各种用户可编程逻辑器件,例如可编程阵列逻辑 PAL (Programmable Array Logic), 可编程通用阵列逻辑 GA (Generic Array Logic), 现场可编程门阵列 FPGA (Field Programmable Gate Array) 等等。它们在集成规模上有配套的系列产品,用户可将自己设计的数字系统通过编制一定的程序(通常称为软件),将程序输入这些可编程逻辑器件便得到自己所需的芯片。这些专用的和通用的系统级芯片的应用不但进一步提高了设备的性能,而且将数字系统的设计、安装和调试融为一体,并且都是在计算机上来完成,这就彻底更新了数字设备传统的研制方法,大大缩短了设备的研制周期和降低了设备成本,使之成为当今数字技术发展的主要方向。

通过对数字技术发展史的简要回顾,我们已经可以得出结论:在人类迈向信息社会的进程中,数字技术将起到关键性的作用。

(二) 数字信号与数字电路

在自然界中存在着许多物理量,其中有一些物理量:如温度、湿度、压力、速度等,它们在时间上和数值上都具有连续变化的特点,在一定范围内可以取任意实数值。通常称这种连续变化的物理量为模拟量。还有一类物理量在时间和数值上是离散的,它们的大小和每次的增减变化都是某个最小单位的整倍数。例如产量,若最小单位为吨,则产量是指在一些离散时刻完成产品有多少吨,显然它只能以吨为单位增加或减少。这一类物理量称为数字量。我们把表示数字量的电信号称为数字信号,完成数字信号产生、传输和处理的电路就称为数字电路。

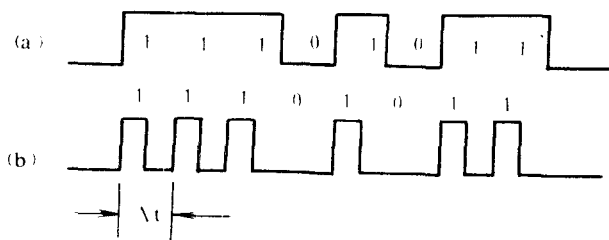


图 0.1 数字信号

在数字电路中最常采用的是只有 0、1 两种数值所组成的数字信号,这种二值数字信号又称为二进制信号。这类信号中的数值 1 或 0 可以用电平的高或低来表示;也可以用脉冲的有或无来表示。如图 0.1 所示。

图中每个 1 或 0 的持续时间为 Δt , 称为一位 (1 bit), 或者称为一拍。图(a)所示数字信号波形是以有脉冲代表 1, 无脉冲代表 0, 称为脉冲型数字信号或归 0 型数字信号;图(b)是以高电平代表 1, 低电平代表 0, 称为电平型数字信号或不归 0 型数字信号。

(三) 数制与数制转换

按进位规则进行计数称为进位计数制,简称数制。在日常生活中最广泛使用的是十进制,其他还有十二进制(一打),六十进制(时钟)等;在数字电路和计算机中广泛使用的是二进制,八进制和十六进制。因此经常需要在两种不同数制之间进行转换,这就是数制转换。

1. 数的表示方法

数的表示方法有两种:位置记数法和按位权展开法。例如,十进制数 345,大家马上便读出“三百四十五”,这说法是位置记数法,每个数码在十进制数中处在不同数位时,它所代表的数值不同,3 在百位上,4 在十位上,5 在个位上。所以 100, 10, 1 称为十进制数的位权值,十进制数的各个数位的位权值是 10 的幂。所以 345 按位权展开,即可表示为

$$(345)_{10} = 3 \times 10^2 + 4 \times 10^1 + 5 \times 10^0$$

式中 下角标 10 表示十进制。

对于一个有 n 位整数、 m 位小数的十进制数可以表示为

$$\begin{aligned}(N)_{10} &= a_{n-1} \cdots a_0 a_{-1} \cdots a_{-m} \\ &= a_{n-1} \times 10^{n-1} + \cdots + a_0 \times 10^0 + a_{-1} \times 10^{-1} + \cdots + a_{-m} \times 10^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times 10^i\end{aligned}\quad (0.1)$$

式中 a_i —— i 位数码,它可以是十进制数码 0~9 中的任意一个; 10^i —— i 位的位权值;

n 和 m ——正整数。

在一种数制中采用的数码个数称为基数,所以十进制数的基数为 10。

在二进制数中,只有 0 和 1 两个数码,所以基数是 2,各个数位的位权值是 2 的幂。所以任意一个二进制数按位权展开可表示为

$$\begin{aligned}(N)_2 &= a_{n-1} \cdots a_0 a_{-1} \cdots a_{-m} \\ &= a_{n-1} \times 2^{n-1} + \cdots + a_0 \times 2^0 + a_{-1} \times 2^{-1} + \cdots + a_{-m} \times 2^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times 2^i\end{aligned}\quad (0.2)$$

式中 a_i ——数码 0 或 1; 2^i —— i 位数码的位权值; n 和 m ——正整数。

上述表示方法可以推广到任意进制 R ,在 R 进制中,有 R 个数码,基数为 R ,其各位数码的位权值是 R 的幂。因此按位权展开法可以将任意一个 R 进制数表示为

$$\begin{aligned}(N)_R &= a_{n-1} \cdots a_0 a_{-1} \cdots a_{-m} \\ &= a_{n-1} \times R^{n-1} + \cdots + a_0 \times R^0 + a_{-1} \times R^{-1} + \cdots + a_{-m} \times R^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times R^i\end{aligned}\quad (0.3)$$

式中 a_i —— R 个数码中的任意一个; R^i —— i 位数码的位权值; n 和 m ——正整数。

在计算技术中常采用八进制和十六进制,它们分别采用 8 个或 16 个数码,表 0-1 中列出

几种常用数制的对照关系。

表 0-1 二、八、十、十六进制对照表

十进制	二进制	八进制	十六进制
0	0 0 0 0	0	0
1	0 0 0 1	1	1
2	0 0 1 0	2	2
3	0 0 1 1	3	3
4	0 1 0 0	4	4
5	0 1 0 1	5	5
6	0 1 1 0	6	6
7	0 1 1 1	7	7
8	1 0 0 0	10	8
9	1 0 0 1	11	9
10	1 0 1 0	12	A
11	1 0 1 1	13	B
12	1 1 0 0	14	C
13	1 1 0 1	15	D
14	1 1 1 0	16	E
15	1 1 1 1	17	F
16	1 0 0 0 0	20	10

2. 数制转换

(1) 任意 R 进制转换成十进制

将任意 R 进制数用式(0.3)按位权展开,便可得到十进制数。

例 0.1.1 将八进制数 $(345.67)_8$ 转换成十进制数。

解 $(345.67)_8 = 3 \times 8^2 + 4 \times 8^1 + 5 \times 8^0 + 6 \times 8^{-1} + 7 \times 8^{-2} = (229.859)_{10}$

(2) 十进制转换成任意进制

设十进制数有 n 位整数, m 位小数。十进制数的整数部分和小数部分分别转换,然后再用小数点“.”将它们合并起来。

整数转换采用基数除法,即用基数 R 去除整数,得到商 Q_1 和余数 a_0 ,余数 a_0 即 R 进制的最低位(LSB——Least Significant Bit);然后继续用 R 去除商 Q_1 ,得到商 Q_2 和余数 a_1 ,余数 a_1 为次低位。如此继续下去,直到商为 0,最后的余数即为 R 进制的最高位(MSB——Most Significant Bit)。

例 0.1.2 将 $(172)_{10}$ 转换成八进制数

解 八进制数的基数为 8,所以逐次用 8 去除商,取其余数更可得相应八进制数。

8 | 172

8 | 21

8 | 2

0

余数

$a_0 = 4(\text{LSB})$

$a_1 = 5$

$a_2 = 2(\text{MSB})$

所以

$$(172)_{10} = (254)_8$$

小数转换采用基数乘法,即小数逐次乘以 R。得到乘积的整数作为 R 进制的各有关数位,而乘积的小数部分继续乘以 R。如此继续下去,直到乘积为 0 或达到满意的精度为止。

例 0.1.3 将 $(0.95)_{10}$ 转换成八进制数

$$\begin{array}{ll} \text{解} & 0.95 \times 8 = 7.6 \quad a_{-1} = 7 \\ & 0.6 \times 8 = 4.8 \quad a_{-2} = 4 \\ & 0.8 \times 8 = 6.4 \quad a_{-3} = 6 \\ & 0.4 \times 8 = 3.2 \quad a_{-4} = 3 \\ & 0.2 \times 8 = 1.6 \quad a_{-5} = 1 \end{array}$$

继续运算下去会产生乘积整数部分是 8 进制数码 4631 的循环,即运算结果为

$$(0.95)_{10} = (0.746314631\cdots)_8$$

显然有限个八进制数码不能完全表示 $(0.95)_{10}$ 。换言之,小数转换存在永远转换不完的可能性,这种情况下,只能转换到满意精度实现了就停止。假如截去第六位以后的数,则必然存在剩余误差 e 。所以

$$(0.95)_{10} = (0.74631)_8 + e$$

式中 $e < 8^{-5}$ 。

如果要将 $(172.95)_{10}$ 转换成八进制,用上述方法分别转换,然后用小数点“.”合并起来,则有转换结果为

$$(172.95)_{10} = (254.74631)_8$$

例 0.1.4 将 $(0.39)_{10}$ 转换为二进制数,要求精度为 1%

解 将 $(0.39)_{10}$ 转换为二进制数的精度决定于二进制数小数部分的位数 m ,即 m 应依据精度要求确定,令 $2^{-m} \leq 1\%$,则可得

$$m \log_{10} 2 \geq \log_{10} 100$$

所以

$$m \geq 6.66$$

取 $m = 7$

$$\begin{array}{ll} 0.39 \times 2 = 0.78 & a_{-1} = 0 \\ 0.78 \times 2 = 1.56 & a_{-2} = 1 \\ 0.56 \times 2 = 1.12 & a_{-3} = 1 \\ 0.12 \times 2 = 0.24 & a_{-4} = 0 \\ 0.24 \times 2 = 0.48 & a_{-5} = 0 \\ 0.48 \times 2 = 0.96 & a_{-6} = 0 \\ 0.96 \times 2 = 1.92 & a_{-7} = 1 \end{array}$$

所以

$$(0.39)_{10} = (0.0110001)_2$$

剩余误差为 $e < 2^{-7} \approx 0.7\%$ 。显然在允许的精度之内。

(3) 二进制与八(十六)进制转换

(a) 二进制转换为八(十六)进制

由于 3(4)位二进制数码可以构成 1 位八(十六)进制数,并且有唯一的对应关系,所以它们之间的转换十分简便。

二进制数的整数由小数点向左每 3(4) 位分为一组, 最后不足 3(4) 位的补 0; 小数则由小数点向右每 3(4) 位分为一组, 不足 3(4) 位的补 0。然后把每一组 3(4) 位二进制数用相应的八(十六)进制数代替即可转换成八(十六)进制数。

例 0.1.5 将 $(01100110.0111011)_2$ 转换成八进制数。

解 $\begin{array}{ccc|ccc} 001 & 100 & 110 & . & 011 & 101 & 100 \\ \hline 1 & 4 & 6 & & 3 & 5 & 4 \end{array}$

所以 $(01100110.0111011)_2 = (146.354)_8$

(b) 八(十六)进制转换成二进制

无论是整数或是小数, 只需把八(十六)进制的每一位数码用相应 3(4) 位二进制数代替, 即转换成二进制数。

例 0.1.6 将 $(5A.BC)_{16}$ 转换成二进制数

解 $(5A.BC)_{16} = (01011010.10111100)_2$

(4) 任意 R 进制转换成任意 S 进制

先将 R 进制转换成十进制, 然后将十进制转换成 S 进制, 反之亦然。转换方法已讨论了, 读者自己举例练习。

(四) 二——十进制代码(BCD 码)

用数码来作为某一特定信息的代号称为代码(编码), 在数字技术中最常采用的是用二进制数码 0 和 1 作为代码的符号, 称之为二进制码, 二进制码不一定是表示二进制数, 它的含义是先由人们约定和赋予的。

用二进制数码表示一个十进制数的代码称为二——十进制代码, 即 BCD(Binary Coded Decimal), 简称 BCD 码。

十进制数的 10 个数码可以用 4 位二进制数码来表示, 而 4 位二进制数码有 16 种不同的组合, 即 16 种码组。因此应从 16 种码组中任选出 10 种来表示十进制的 10 个数码其方案共有:

$$N = \frac{16!}{(16-10)!} \approx 2.9 \times 10^{10}$$

尽管 BCD 码的方案有如此之多, 但是绝大多数没有什么特点, 使用不方便, 真正有实用价值的还是只有为数不多的几种。表 0.2 中列出其中常用的几种 BCD 码。

表 0.2 常用 BCD 代码

十进制数	有 权 码			无 权 码	
	8421 码	2421 码	5121 码	余 3 码	余 3 格雷码
0	0000	0000	0000	0011	0010
1	0001	0001	0001	0100	0110
2	0010	0010	0010	0101	0111
3	0011	0011	0011	0110	0101
4	0100	0100	0111	0111	0100
5	0101	1011	1000	1000	1100

(续表)

十进制数	有 权 码			无 权 码	
	8421 码	2421 码	5121 码	余 3 码	余 3 格雷码
6	0110	1100	1100	1001	1101
7	0111	1101	1101	1010	1111
8	1000	1110	1110	1011	1110
9	1001	1111	1111	1100	1010

1. 有权码

有权码的特点是表示 0~9 这十个数码的 4 位二进制码中的各位数码都有固定的位权值。例如 8421 BCD 码的位权值由高至低为 8、4、2、1。对于有权码,只需将数码 1 的位权值相加,便可求得所代表的十进制数。例如

$$[0110]_{8421\text{BCD}} = 4 + 2 = (6)_{10}$$

$$[0110]_{5121\text{BCD}} = 1 + 2 = (3)_{10}$$

在数字技术中用得最多的还是 8421BCD 码,它的位权值是按 2 的幂增加,这与二进制数的位权值完全一致,其构成与使用都比较简便,有时又称它为自然权码。

2421 码和 5121 码的特点是具有自补特性,即十进制数 0 与 9、1 与 8、…、4 与 5 等的码组互为反码(按位取反)。例如 4 的 2421 码为 0100,5 的 2421 码必为 1011。由于有这种特点使它们在数字仪表中获得广泛应用。

2. 无权码

这种代码的各位二进制数码都无固定的位权值,所以不能按位权值展开求得十进制数。但是它们或者由于构成简易,或者由于具有某些特点,因而获得应用。

余 3 码的构成可以由 8421 码得到,即某十进制数加 3 所对应的 8421 码便是该十进制数的余 3 码。例如

$$[4]_{\text{余3码}} = [7]_{8421\text{码}} = 0111$$

余 3 码也具有自补特性,例如 4 和 5 的余 3 码便是互为反码。

余 3 格雷码(Gray Code)可由格雷码^①(格雷码参阅表 3.2.7)得到,即某十进制数 3 所对应的格雷码便是该十进数的余 3 格雷码。例如

$$[4]_{\text{余3Gray}} = [7]_{\text{Gray}}$$

余 3 格雷码的特点是两个相邻十进制数的码组之间仅有一位不同,这种特性称为单位间距特性。在编码技术中将具有这种特性的编码称为循环码或反射码,它们是属于可靠性编码之列,因为这种特性可以防止逻辑电路产生短暂的模糊状态,提高了电路的可靠性,在有关专业课中将进行详细介绍。

以上介绍的都是以 4 位二进制数码表示一位十进制数的方法,若要用 BCD 码表示 n 位十进制数,则需用 n 个 BCD 码来表示。例如

$$(427)_{10} = [010000100111]_{8421\text{BCD}}$$

① Gray 码不属于 BCD 码。