

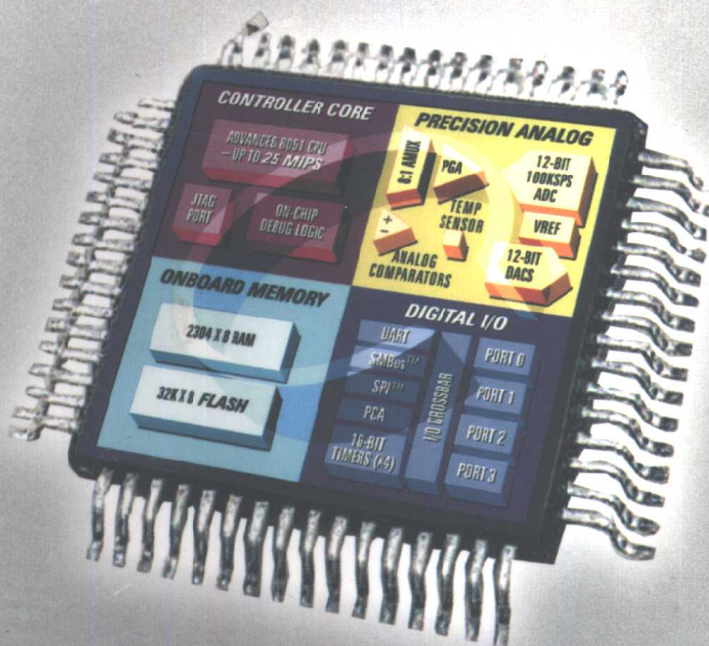
/// Cygnal 单片机



C8051Fxxx 高速 SOC

单片机原理及应用

4



潘琢金 施国君 编著



北京航空航天大学出版社

<http://www.buaapress.com.cn>

Cygnal 单片机

C8051Fxxx 高速 SOC 单片机 原理及应用

潘琢金 施国君 编著

北京航空航天大学出版社

<http://www.buaapress.com.cn>

内容简介

本书介绍了 Cygnal 集成产品公司的 C8051Fxxx 高速片上系统(SOC)单片机的硬件结构和工作原理,详细阐述了 C8051Fxxx 的定时器、可编程计数器阵列(PCA)、串行口、SMBus/I²C 接口、SPI 总线接口、ADC、DAC、比较器、复位源、振荡器、看门狗定时器、JTAG 接口等外设或功能部件的结构和使用方法。本书还介绍了 Cygnal 单片机的软件开发环境及典型应用。

本书可作为计算机、电子工程、工业自动化等领域的工程技术人员的设计参考书,亦可作为高等院校电类专业的教学参考书。

图书在版编目(CIP)数据

C8051Fxxx 高速 SOC 单片机原理及应用/潘琢金等编著.

—北京:北京航空航天大学出版社,2002.5

ISBN 7-81077-171-X

I. C… II. 潘… III. 单片微型计算机,C8051Fxxx

—基本知识 IV. TP368.1

中国版本图书馆 CIP 数据核字(2002)第 013082 号

C8051Fxxx 高速 SOC 单片机原理及应用

潘琢金 施国君 编著

责任编辑 王 实

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100083) 发行部电话:(010) 82317024 传真:(010) 82328026

<http://www.buaapress.com.cn>

E-mail:pressell@publica.bj.cninfo.net

北京宏文印刷厂印装 各地书店经销

*

开本:787×1092 1/16 印张:16.5 字数:422 千字

2002 年 5 月第 1 版 2002 年 5 月第 1 次印刷 印数:5 000 册

ISBN 7-81077-171-X/TP·095 定价:27.00 元

序

在嵌入式系统低端的单片机领域,从8位单片机诞生至今,已近30年,在百花齐放的单片机家族中,80C51系列一直扮演着一个独特的角色。Cygnal公司推出的C8051F更令业界人士刮目相看。回顾历史,在Intel公司推出了MCS-51不久便实施了最彻底的技术开放政策;在众多电器商、半导体商的积极参与下,将MCS-51发展成了众多型号系列的80C51 MCU家族。MCS-51的经典体系结构、极好的兼容性和Intel公司的开放政策不仅使众多厂家参与发展,也诱使半导体厂家对MCS-51实行为所欲为的改造。由于MCS-51提供的最佳兼容性,使MCS-51在被“肢解”式改造后,还能以不变的指令系统、基本单元的兼容性保持着8051内核的生命延续,并在未来SOC发展中,担任8位CPU内核的重任。

在8位单片机中,80C51系列形成了一道独特的风景线。历史最长,长盛不衰,众星捧月,不断更新,形成了既具有经典性,又不乏生命力的一个单片机系列。当前Cygnal公司推出的C8051F又将8051兼容单片机推上了8位机的先进行列。总结80C51系列的发展历史,可以看出单片机的3次技术飞跃。第1次飞跃是以Philips公司为主力,将以“单片微型计算机”形态的MCS-51系列迅速推进到80C51的MCU时代,形成了可满足各种嵌入式应用要求的单片机系列产品;第2次飞跃则是ATMEL公司以其先进的FLASH ROM技术推出AT89Cxx系列形成的引领单片机的FLASH ROM潮流;而当前Cygnal公司推出的C8051F则是将80C51系列从MCU推向SOC时代的第3次飞跃。

Cygnal公司的C8051F对80C51的重要技术发展有:

- 大力提高指令运行速度。随着单片机技术的发展,MCS-51已成为8位机中运行最慢的系列。为了提升速度,采用将机器周期从12个时钟周期缩短到4个和6个,速度提升有限。

Cygnal公司在提升8051速度上采取了新的途径,推出了CIP-51的CPU模式。在这种模式中,废除了机器周期的概念,指令以时钟周期为运行单位。平均每个时钟可以执行完1条单周期指令。与8051相比,在相同时钟下,单周期指令运行速度为原来的12倍;全指令集平均运行速度为原来的9.5倍。C8051F进入了8位高速单片机行列。

- I/O从固定方式到交叉开关配置。迄今为止,I/O端口大多是固定为某个特殊功能的输入/输出口,这种固定方式的I/O端口,既占用引脚多,配置又不够灵活。Secinx公司在推出的8位SX单片机系列中,曾采取虚拟外设的方法将I/O的固定方式转变为软件设定方式;而在Cygnal公司的C8051F中,则采用开关网络以硬件方式实现I/O端口的灵活配置。在这种通过交叉开关配置的I/O端口系统中,单片机外部为通用I/O口,如P0口、P1口和P2口;内部有输入/输出的电路单元,通过相应的配置寄存器控制的交叉开关配置到所选择的端口上。

- 为单片机提供了一个完善的时钟系统。早期单片机都是用1个时钟控制片内所有步序。进入CMOS时代后,由于低功耗设计的要求,出现了在一个主时钟下,CPU运行速度可选择在不同的时钟频率下操作;或设置高、低两个主时钟,按系统操作要求选择合适的时钟速度或关闭时钟。而Cygnal公司的C8051F则提供了一个完整而先进的时钟系统。在这个系统中,片内设置有一个可编程的时钟振荡器(无需外部器件),可提供2 MHz、4 MHz、8 MHz和

12

16 MHz时钟的编程设定;外部振荡器可选择4种方式。当程序运行时,可实现内外时钟的动态切换。编程选择的时钟输出 SYSCLK 除供片内使用外,还可从任意选择的 I/O 端口输出。

- 从传统的仿真调试到基于 JTAG 接口的在系统调试。C8051F 配置了标准的 JTAG 接口(IEEE 1149.1)。引入 JTAG 接口将使8位单片机传统的仿真调试实现彻底的变革。在上位机软件支持下,通过串行的 JTAG 接口直接对产品系统进行仿真调试。C8051F 的 JTAG 接口不仅支持 FLASH ROM 的读/写操作及非侵入式在系统调试,而且它的 JTAG 逻辑还为在系统测试提供了边界扫描功能。通过边界数据寄存器的编程控制,可对所有器件引脚、SFR 总线和 I/O 口弱上拉功能实现观察和控制。

- 从引脚复位到多源复位。为了系统的安全和 CMOS 单片机的功耗管理,对系统的复位功能提出了越来越高的要求。Cygnal 公司的 C8051F 把 80C51 单一的外部复位发展成多源复位。C8051 的多复位源提供了上电复位、掉电复位、外部引脚复位、软件复位、时钟检测复位、比较器 0 复位、WDT 复位和引脚配置复位。众多的复位源为保障系统的安全、操作的灵活性以及零功耗系统设计带来极大的好处。

- 最小功耗系统的最佳支持。C8051F 实现了片内模拟与数字电路的 3 V 供电标准(电压范围 2.7~3.6 V),大大降低了系统功耗;完善的时钟系统可以保证系统在满足响应速度要求下,使系统的平均时钟频率最低;众多的复位源使系统在掉电方式下,可随意唤醒,从而可灵活地实现零功耗系统设计。因此,C8051F 具有极佳的最小功耗系统设计环境。

C8051F 虽然摆脱了 5 V 供电,但仍可与 5 V 电路方便地连接。所有 I/O 端口可以接收 5 V 逻辑电平的输入,在选择开漏加上拉电阻到 5 V 后,也可驱动 5 V 逻辑器件。

从上述技术发展状况来看,Cygnal 公司对 80C51 进行了脱胎换骨的改造,推出 C8051F,无疑对熟悉 51 系列单片机的广大用户是个大喜讯,即使目前已不再使用 51 系列的用户,了解 8 位机的一些前沿技术,也有莫大好处。在从各个角度向 SOC 技术发展的当今时代,80C51 更以 8 位处理器内核的身份,继续发挥作用。因此,宣传和推广 C8051F 更有重要意义。

沈阳新华龙公司作为 Cygnal 公司在华全权代理,迅速引进先进的 C8051F,给广大单片机用户送来一份厚礼。Cygnal C8051F 当前发展的先进 8 位机技术及随后不断规划的新型系列,将有助于迅速提高我国单片机的应用水平。

北京航空航天大学



2002 年 3 月

前 言

C8051Fxxx 系列单片机是完全集成的混合信号系统级芯片(SOC),具有与 8051 指令集完全兼容的 CIP-51 内核。它在一个芯片内集成了构成一个单片机数据采集或控制系统所需要的几乎所有模拟和数字外设及其他功能部件。这些外设或功能部件包括:ADC、可编程增益放大器、DAC、电压比较器、电压基准、温度传感器、SMBus/I²C、UART、SPI、定时器、可编程计数器/定时器阵列(PCA)、内部振荡器、看门狗定时器及电源监视器等。这些外设部件的高度集成为设计小体积、低功耗、高可靠性、高性能的单片机应用系统提供了方便,也可使系统的整体成本大大降低。

CIP-51 与 MCS-51 指令集完全兼容,因此可以使用标准 803x/805x 的汇编器、编译器及软件包进行软件开发,这使熟悉 MCS-51 系列单片机的工程技术人员可以很容易地掌握 C8051Fxxx 的应用技术和进行软件移植。片内 JTAG 调试支持功能允许使用安装在最终应用系统上的 MCU 进行非侵入式(不占用片内资源)、全速、在系统调试。在使用 JTAG 调试时,所有的模拟和数字外设都可全功能运行。对于开发和调试嵌入式系统应用来说,在系统调试比采用标准 MCU 仿真器要优越得多,因为这一技术能保证精确模拟外设的性能。

C8051Fxxx 系列器件具有可在系统编程的 FLASH 程序存储器,该存储器还可用于非易失性数据存储。FLASH 的编程也非常方便,可以在 Cygnal 集成开发环境下通过 JTAG 口编程,不需专用编程器或适配器;还可以通过用户软件对 FLASH 编程,这就允许现场更新 8051 固件,为产品的软件升级提供了极大的方便。FLASH 存储器还具有安全机制,可以保护程序代码和数据,以防止程序或数据被读取或意外改写。

本书所介绍的内容适用于下列器件:C8051F00x/01x(包括 C8051F000/1/2/5/6/7 和 C8051F010/1/2/5/6/7/8/9)、C8051F02x(包括 C8051F020/1/2/3)及 C8051F2xx(包括 C8051F206/220/221/226/230/231/236)。

在资料翻译过程中发现了原文资料中的一些错误并做了更正。有关 Cygnal 集成产品公司的最新单片机资料和应用信息,请访问下列网站:

<http://www.cygnal.com>、<http://www.cygnal.com.cn> 及 <http://www.xhl.com.cn>。

本书由潘琢金、施国君编写。北京航空航天大学何立民教授和马广云博士、辽宁省单片机学会理事长马喜顺教授和秘书长陶庸先生对本书的出版给予了很大的关心和支持,责任编辑王实在编校中付出了辛勤的劳动,在此表示衷心的感谢。我们还要感谢沈阳新华龙电子有限公司(Cygnal 中国代理)在产品资料 and 开发工具方面提供的帮助。

由于时间仓促,加之编者水平有限,错误和不妥之处在所难免,恳请读者批评指正。

编 者

2002 年 2 月

于沈阳航空工业学院

目 录

第 1 章 CYGNAL 单片机简介

1.1	CIP-51 内核	(2)
1.2	存储器	(3)
1.3	JTAG 调试和边界扫描	(4)
1.4	可编程数字 I/O 和交叉开关	(4)
1.5	可编程计数器阵列	(4)
1.6	串行端口	(5)
1.7	模/数转换器	(5)
1.8	数/模转换器	(6)
1.9	比较器	(6)

第 2 章 CIP-51 内核

2.1	指令集	(8)
2.2	存储器组织	(8)
2.2.1	程序存储器	(8)
2.2.2	数据存储器	(8)
2.2.3	通用寄存器	(9)
2.2.4	位寻址空间	(9)
2.2.5	堆 栈	(9)
2.3	特殊功能寄存器	(9)
2.4	中断系统	(11)
2.4.1	中断源和中断向量	(12)
2.4.2	外部中断	(12)
2.4.3	中断优先级	(12)
2.4.4	中断响应时间	(12)
2.4.5	中断寄存器	(13)
2.5	电源管理方式	(17)
2.5.1	等待方式	(18)
2.5.2	停机方式	(19)

第 3 章 C8051F00x/01x 单片机

3.1	概 述	(20)
3.2	存储器组织	(24)
3.2.1	程序存储器	(24)
3.2.2	数据存储器	(25)

3.2.3 特殊功能寄存器	(26)
3.3 中断源和中断向量	(29)
3.4 端口输入/输出	(30)
3.4.1 优先权交叉开关译码器	(32)
3.4.2 端口 I/O 初始化	(33)
3.4.3 配置无对应引脚的端口	(35)
3.4.4 端口特殊功能寄存器	(35)
3.5 总体直流电气特性	(38)
3.6 极限参数	(38)
3.7 引脚定义	(39)

第 4 章 C8051F02x 单片机

4.1 概 述	(43)
4.2 存储器组织	(46)
4.2.1 程序存储器	(46)
4.2.2 数据存储器	(47)
4.2.3 特殊功能寄存器	(47)
4.3 中断源和中断向量	(50)
4.4 外部数据存储器接口和片内 XRAM	(52)
4.4.1 访问 XRAM	(52)
4.4.2 配置外部存储器接口	(52)
4.4.3 端口选择和配置	(53)
4.4.4 复用和非复用选择	(54)
4.4.5 存储器模式选择	(55)
4.4.6 时 序	(57)
4.5 端口输入/输出	(61)
4.5.1 低端口和优先权交叉开关译码器	(63)
4.5.2 高端口	(74)
4.6 总体直流电气特性	(77)
4.7 极限参数	(78)
4.8 引脚定义	(78)

第 5 章 C8051F2xx 单片机

5.1 概 述	(83)
5.2 存储器组织	(86)
5.2.1 程序存储器	(86)
5.2.2 数据存储器	(86)
5.2.3 特殊功能寄存器	(87)
5.3 中断源和中断向量	(89)

5.4 端口输入/输出	(90)
5.4.1 端口初始化	(91)
5.4.2 通用端口 I/O	(92)
5.4.3 端口特殊功能寄存器	(92)
5.5 总体直流电气特性	(98)
5.6 极限参数	(99)
5.7 引脚定义	(99)

第 6 章 FLASH 存储器

6.1 FLASH 存储器编程	(103)
6.2 非易失性数据存储	(105)
6.3 安全选项	(106)

第 7 章 模/数转换器

7.1 C8051F2xx 的模/数转换器	(109)
7.1.1 模拟多路选择器和 PGA	(110)
7.1.2 ADC 的工作方式	(110)
7.1.3 电压基准	(111)
7.1.4 ADC 的电气特性	(112)
7.2 C8051F00x/01x 的模/数转换器	(113)
7.2.1 模拟多路选择器和 PGA	(114)
7.2.2 ADC 的工作方式	(114)
7.2.3 ADC 的电气特性	(116)
7.3 C8051F02x 的模/数转换器(ADC0)	(118)
7.4 ADC0 的特殊功能寄存器	(118)
7.5 ADC 可编程窗口检测器	(124)
7.6 C8051F02x 的 8 位模/数转换器(ADC1)	(128)
7.6.1 模拟多路选择器和 PGA	(129)
7.6.2 ADC1 的工作方式	(129)
7.6.3 ADC1 的电气特性	(130)
7.7 ADC1 的特殊功能寄存器	(131)
7.8 ADC 的建立时间	(133)

第 8 章 电压输出数/模转换器

8.1 C8051F00x/01x 的数/模转换器	(135)
8.2 C8051F02x 的数/模转换器	(135)
8.2.1 DAC 输出更新方式	(136)
8.2.2 DAC 输出数据格式化	(137)
8.3 DAC 的特殊功能寄存器	(137)

第 9 章 电压基准

- 9.1 C8051F00x/01x 的电压基准 (141)
- 9.2 C8051F020/22 的电压基准 (141)
- 9.3 C8051F021/23 的电压基准 (142)

第 10 章 比较器

- 10.1 电路结构和工作原理 (144)
- 10.2 电气特性 (147)

第 11 章 复位源

- 11.1 上电复位 (150)
- 11.2 掉电复位 (151)
- 11.3 外部复位 (151)
- 11.4 软件强制复位 (151)
- 11.5 时钟丢失检测器复位 (152)
- 11.6 比较器 0 复位 (152)
- 11.7 外部 CNVSTR 引脚复位 (152)
- 11.8 看门狗定时器复位 (152)

第 12 章 振荡器

- 12.1 内部振荡器 (154)
- 12.2 外部振荡器 (155)
- 12.3 外部晶体示例 (156)
- 12.4 外部 RC 示例 (157)
- 12.5 外部电容示例 (157)

第 13 章 SMBus

- 13.1 SMBus 协议 (159)
- 13.2 SMBus 数据传输方式 (160)
- 13.3 SMBus 特殊功能寄存器 (162)

第 14 章 串行外设接口总线

- 14.1 信号说明 (169)
- 14.2 操 作 (170)
- 14.3 串行时钟时序 (171)
- 14.4 SPI 特殊功能寄存器 (171)

第 15 章 UART

15.1	UART 工作方式	(175)
15.2	多机通信	(179)
15.2.1	标准 UART 多机通信	(180)
15.2.2	增强型 UART 多机通信	(180)
15.3	帧错误和传输错误检测	(181)
15.4	特殊功能寄存器	(181)

第 16 章 定时器

16.1	定时器 0 和定时器 1	(187)
16.1.1	工作方式	(187)
16.1.2	特殊功能寄存器	(190)
16.2	定时器 2	(192)
16.2.1	工作方式	(193)
16.2.2	特殊功能寄存器	(195)
16.3	定时器 3	(197)
16.4	定时器 4	(199)
16.4.1	工作方式	(199)
16.4.2	特殊功能寄存器	(202)

第 17 章 可编程计数器阵列

17.1	PCA 计数器/定时器	(205)
17.2	PCA 捕捉/比较模块	(206)
17.2.1	工作方式	(208)
17.2.2	PCA 特殊功能寄存器	(211)

第 18 章 JTAG 接口

18.1	边界扫描	(216)
18.2	闪存编程命令	(218)
18.3	调试支持	(221)

第 19 章 集成开发环境

19.1	集成开发环境简介	(222)
19.2	在 IDE 中集成 Keil 工具	(225)
19.2.1	在 Cygnal IDE 中建立一个项目	(225)
19.2.2	配置工具链集成对话框	(225)
19.2.3	下载文件定义	(228)
19.2.4	项目生成	(229)

第 20 章 Cygnal 单片机应用

20.1	在 5 V 系统中使用 C8051Fxxx	(230)
20.1.1	电源选择	(230)
20.1.2	用 5 V 输出驱动 3 V 输入	(230)
20.1.3	用 3 V 输出驱动 5 V 输入	(231)
20.2	低功耗系统设计	(233)
20.2.1	降低功耗的方法	(233)
20.2.2	功耗计算	(236)
20.3	用片内温度传感器测量环境温度	(239)
20.3.1	配置说明	(239)
20.3.2	结果阐释	(240)
20.3.3	实现时的考虑	(241)
20.4	引导装入程序设计	(242)
20.4.1	引导装入程序的操作	(242)
20.4.2	硬件考虑	(242)
20.4.3	软件考虑	(242)
20.4.4	示例源码	(243)

附录 A CIP-51 指令集

附录 B 封装图

参考文献

第 1 章 CYGNAL 单片机简介

C8051Fxxx 系列单片机是完全集成的混合信号系统级芯片,具有与 8051 兼容的微控制器内核,与 MCS-51 指令集完全兼容。除具有标准 8051 的数字外设部件外,片内还集成了数据采集和控制系统中常用的模拟部件和其他数字外设及功能部件。表 1.1 所列为 C8051Fxxx 系列单片机的特性。

表 1.1 C8051Fxxx 系列单片机特性

型 号	MIPS(峰值)	FLASH 存储器/KB	RAM/B	外部存储器接口	SMBus/I ² C	SPI	UART	定时器(16 位)	可编程计数器阵列	内部振荡器	数字 I/O 端口 I/位	ADC 分辨率/位	ADC 最大速度/kSPS	ADC 输入/位	电压基准	温度传感器	DAC 分辨率/位	DAC 输出/位	电压比较器	装封
C8051F000	20	32	256	—	√	√	1	4	√	√	32	12	100	8	√	√	12	2	2	64TQFP
C8051F001	20	32	256	—	√	√	1	4	√	√	16	12	100	8	√	√	12	2	2	48TQFP
C8051F002	20	32	256	—	√	√	1	4	√	√	8	12	100	4	√	√	12	2	1	32LQFP
C8051F005	25	32	2 304	—	√	√	1	4	√	√	32	12	100	8	√	√	12	2	2	64TQFP
C8051F006	25	32	2 304	—	√	√	1	4	√	√	16	12	100	8	√	√	12	2	2	48TQFP
C8051F007	25	32	2 304	—	√	√	1	4	√	√	8	12	100	4	√	√	12	2	1	32LQFP
C8051F010	20	32	256	—	√	√	1	4	√	√	32	10	100	8	√	√	12	2	2	64TQFP
C8051F011	20	32	256	—	√	√	1	4	√	√	16	10	100	8	√	√	12	2	2	48TQFP
C8051F012	20	32	256	—	√	√	1	4	√	√	8	10	100	4	√	√	12	2	1	32LQFP
C8051F015	25	32	2 304	—	√	√	1	4	√	√	32	10	100	8	√	√	12	2	2	64TQFP
C8051F016	25	32	2 304	—	√	√	1	4	√	√	16	10	100	8	√	√	12	2	2	48TQFP
C8051F017	25	32	2 304	—	√	√	1	4	√	√	8	10	100	4	√	√	12	2	1	32LQFP
C8051F018	25	16	1 280	—	√	√	1	4	√	√	32	10	100	8	√	√	—	—	2	64TQFP
C8051F019	25	16	1 280	—	√	√	1	4	√	√	16	10	100	8	√	√	—	—	2	48TQFP
C8051F020	25	64	4 352	√	√	√	2	5	√	√	64	12	100	8	√	√	12	2	2	100TQFP
C8051F021	25	64	4 352	√	√	√	2	5	√	√	32	12	100	8	√	√	12	2	2	64TQFP
C8051F022	25	64	4 352	√	√	√	2	5	√	√	64	10	100	8	√	√	12	2	2	100TQFP
C8051F023	25	64	4 352	√	√	√	2	5	√	√	32	10	100	8	√	√	12	2	2	64TQFP
C8051F206	25	8	1 280	—	—	√	1	3	—	√	32	12	100	32	—	—	—	—	2	48TQFP
C8051F220	25	8	256	—	—	√	1	3	—	√	32	8	100	32	—	—	—	—	2	48TQFP
C8051F221	25	8	256	—	—	√	1	3	—	√	22	8	100	22	—	—	—	—	2	32LQFP
C8051F226	25	8	1 280	—	—	√	1	3	—	√	32	8	100	32	—	—	—	—	2	48TQFP
C8051F230	25	8	256	—	—	√	1	3	—	√	32	—	—	—	—	—	—	—	2	48TQFP
C8051F231	25	8	256	—	—	√	1	3	—	√	22	—	—	—	—	—	—	—	2	32LQFP
C8051F236	25	8	1 280	—	—	√	1	3	—	√	32	—	—	—	—	—	—	—	2	48TQFP

√ 表示具有此项特性。

MCU 中的外设或功能部件包括模拟多路选择器、可编程增益放大器、ADC、DAC、电压比较器、电压基准、温度传感器、SMBus/I²C、UART、SPI、可编程计数器/定时器阵列(PCA)、定时器、数字 I/O 端口、电源监视器、看门狗定时器(WDT)和时钟振荡器等。所有器件都有内置的 FLASH 程序存储器和 256 B 的内部 RAM,有些器件内部还有位于外部数据存储器空间的 RAM,即 XRAM。

C8051Fxxx 单片机采用流水线结构,机器周期由标准的 12 个系统时钟周期降为 1 个系统时钟周期,处理能力大大提高,峰值性能可达 25 MIPS。

C8051Fxxx 单片机是真正能独立工作的片上系统(SOC)。每个 MCU 都能有效地管理模拟和数字外设,可以关闭单个或全部外设以节省功耗。FLASH 存储器还具有在系统重新编程能力,可用于非易失性数据存储,并允许现场更新 8051 固件。应用程序可以使用 MOVC 和 MOVX 指令对 FLASH 进行读或改写,每次读或写 1 个字节。这一特性允许将程序存储器用于非易失性数据存储以及在软件控制下更新程序代码。

片内 JTAG 调试支持功能允许使用安装在最终应用系统上的产品 MCU 进行非侵入式(不占用片内资源)、全速、在系统调试。该调试系统支持观察和修改存储器和寄存器,支持断点、单步、运行和停机命令。在使用 JTAG 调试时,所有的模拟和数字外设都可全功能运行。

每个 MCU 都可在工业温度范围($-45\sim+85\text{ }^{\circ}\text{C}$)内用 2.7~3.6 V 的电压工作。端口 I/O、/RST 及 JTAG 引脚都容许 5 V 的输入信号电压。

1.1 CIP-51 内核

C8051Fxxx 系列器件使用 Cygnal 的专利 CIP-51 微控制器内核。CIP-51 与 MCS-51 指令集完全兼容,可以使用标准 803x/805x 的汇编器和编译器进行软件开发。CIP-51 内核具有标准 8052 的所有外设部件,包括 3 个 16 位的计数器/定时器、一个全双工 UART、256B 内部 RAM 空间、128 B 特殊功能寄存器(SFR)地址空间及 4 个 8 位的 I/O 端口。CIP-51 还另外有增加的模拟和数字外设或功能部件。

CIP-51 采用流水线结构,与标准的 8051 结构相比,指令执行速度有很大的提高。在一个标准的 8051 中,除 MUL 和 DIV 以外的所有指令都需要 12 个或 24 个系统时钟周期。而对于 CIP-51 内核,70%指令的执行时间为 1 个或 2 个系统时钟周期,只有 4 条指令的执行时间大于 4 个系统时钟周期。

CIP-51 共有 111 条指令。表 1.2 列出了指令条数与执行时所需的系统时钟周期数的关系。

表 1.2 指令数与系统时钟周期数的关系

执行周期数	1	2	2/3	3	3/4	4	4/5	5	8
指令数	26	50	5	16	7	3	1	2	1

CIP-51 工作在最大系统时钟频率为 25 MHz 时,它的峰值速度达到 25 MIPS。图 1.1 给出了几种 8 位微控制器内核工作在最大系统时钟频率时峰值速度的比较关系。

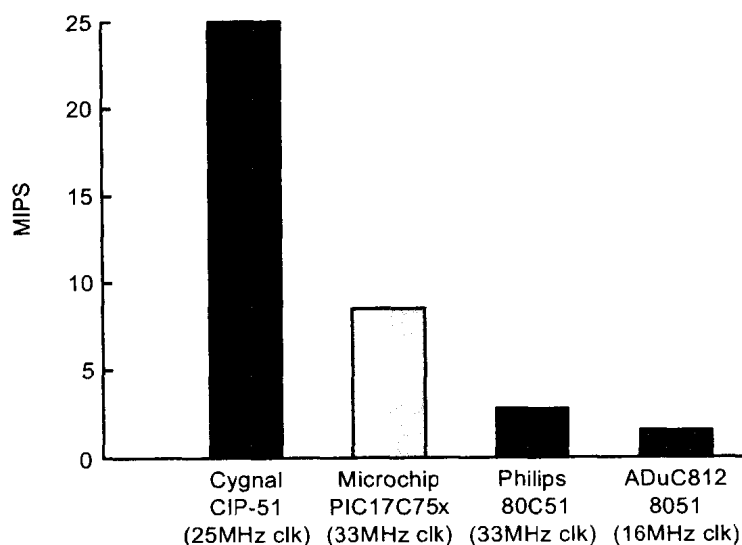


图 1.1 8 位 MCU 峰值执行速度比较

C8051Fxxx 系列 MCU 与标准 8051 相比,在 CPU 内核的内部和外部有几项关键性的改进,提高了整体性能,更易于在应用中使用。

扩展的中断系统向 CIP-51 提供 22 个中断源(标准 8051 只有 7 个中断源),允许大量的模拟和数字外设中断微控制器。中断驱动的系统需要较少的 MCU 干预,却有更高的执行效率。在设计多任务实时系统时,这些增加的中断源是非常有用的。

MCU 可有多达 7 个复位源:一个片内 VDD 监视器、一个看门狗定时器、一个时钟丢失检测器、一个由比较器 0 提供的电压检测器、一个软件强制复位、CNVSTR 引脚及/RST 引脚。/RST 引脚是双向的,可接受外部复位或将内部产生的上电复位信号输出到/RST 引脚。除了 VDD 监视器和复位输入引脚以外,每个复位源都可以由用户用软件禁止。

MCU 内部有一个能独立工作的时钟发生器,在复位后被默认为系统时钟。如有需要,时钟源可以在运行时切换到外部振荡器。外部振荡器可以使用晶体、陶瓷谐振器、电容、RC 或外部时钟源产生系统时钟。这种时钟切换功能在低功耗系统中是非常有用的,它允许 MCU 从一个低频率(节电)外部晶体源运行,当需要时再周期性地切换到高速(可达 16 MHz)的内部振荡器。

1.2 存储器

CIP-51 有标准 8052 的程序和数据地址配置。它包括 256 B 的数据 RAM,其中高 128 B 为两个地址空间。用间接寻址访问通用 RAM 的高 128 B,用直接寻址访问 128 B 的 SFR 地址空间。数据 RAM 的低 128 B 可用直接或间接寻址方式访问。前 32 字节为 4 个通用工作寄存器区,接下来的 16 字节既可以按字节寻址,也可以按位寻址。

某些器件中还另有位于外部数据存储器地址空间的 1~4 KB 的 RAM 块。这个 RAM 块可以在整个 64 KB 外部数据存储器地址空间中被寻址。

C8051F02x 中有可用于访问外部数据存储器的外部存储器接口(EMIF)。外部数据存储器地址空间可以只映射到片内存储器或只映射到片外存储器,或两者的组合(4 KB 以下的地址指向片内,4 KB 以上的地址指向 EMIF)。EMIF 可以被配置为地址/数据线复用方式或非复用方式。

MCU 的程序存储器为 8~64 KB 的 FLASH。该存储器以 512 B 为一个扇区,可以在系统编程,且无须在片外提供编程电压。

1.3 JTAG 调试和边界扫描

C8051Fxxx 具有片内 JTAG 和调试电路,通过 4 脚 JTAG 接口并使用安装在最终应用系统中的器件就可以进行非侵入式、全速的在系统调试。该 JTAG 接口完全符合 IEEE 1149.1 标准(C8051F2xx 的 JTAG 接口没有边界扫描功能),为生产和测试提供完全的边界扫描功能。

Cygnal 的调试系统支持观察和修改存储器和寄存器,支持断点、观察点、堆栈指示器及单步执行。调试时不需要额外的目标 RAM、程序存储器、定时器或通信通道,并且所有的模拟和数字外设都正常工作。当 MCU 单步执行或遇到断点而停止运行时,所有的外设(ADC 除外)都停止运行,以保持同步。

对于开发和调试嵌入式应用来说,该系统的调试功能比采用标准 MCU 仿真器要优越得多。标准的 MCU 仿真器要使用在板仿真芯片和目标电缆,还需要在应用板上有 MCU 的插座。Cygnal 的调试环境既便于使用,又能保证精确模拟外设的性能。

1.4 可编程数字 I/O 和交叉开关

C8051Fxxx 具有标准 8051 兼容的 I/O 端口。有的端口在某些器件中没有引出脚,这样的端口可用作通用寄存器。I/O 端口的工作情况与标准 8051 相似,但有一些改进。

每个端口 I/O 引脚都可以被配置为推挽或漏极开路输出。在标准 8051 中固定的“弱上拉”可以被禁止,这为低功耗应用提供了进一步节电的能力。

最突出的改进是引入了数字交叉开关(C8051F2xx 除外)。这是一个大的数字开关网络,允许将内部数字系统资源分配给端口 I/O 引脚。与具有标准复用数字 I/O 的微控制器不同,这种结构可支持所有的功能组合。可通过设置交叉开关控制寄存器,将片内的计数器/定时器、串行总线、硬件中断、ADC 转换启动输入、比较器输出以及微控制器内部的其他数字信号配置为出现在端口 I/O 引脚。这就允许用户根据自己的特定应用选择通用端口 I/O 和所需数字资源的组合。

1.5 可编程计数器阵列

除通用计数器/定时器外,C8051F00x/01x/02x MCU 还有一个片内可编程计数器/定时器阵列(PCA)。PCA 包括一个专用的 16 位计数器/定时器时间基准和 5 个可编程的捕捉/比较模块。时间基准的时钟可以是下面的 6 个时钟源之一:系统时钟/12、系统时钟/4、定时器 0

溢出、外部时钟输入(ECI)、系统时钟和外部振荡源频率/8(C8051F00x/01x 没有后两个时钟源)。

每个捕捉/比较模块都有4种或6种工作方式:边沿触发捕捉、软件定时器、高速输出、8位脉冲宽度调制器、频率输出、16位脉冲宽度调制器(C8051F00x/01x 没有后两种工作方式)。PCA 捕捉/比较模块的 I/O 和外部时钟输入可以通过数字交叉开关连到 MCU 的端口 I/O 引脚。

1.6 串行端口

C8051Fxxx 系列 MCU 内部有一个全双工 UART、SPI 总线和 SMBus/I²C 总线。每种串行总线都完全用硬件实现,都能向 CIP-51 产生中断,因此很少需要 CPU 的干预。这些串行总线不“共享”定时器、中断或端口 I/O,所以可以使用任何一个或全部同时使用。C8051F02x 系列 MCU 内部还有第二个 UART,这是个增强型全双工 UART,具有硬件地址识别和错误检测功能。

1.7 模/数转换器

除 C8051F230/1/6 外,其他 C8051Fxx 器件内部都有一个 ADC 子系统,由逐次逼近型 ADC、多通道模拟输入选择器和可编程增益放大器(F018/19 没有可编程增益放大器)组成。ADC 工作在最大采样速率 100 ksps 时,可提供真正的 8 位、10 位或 12 位精度。ADC 完全由 CIP-51 通过特殊功能寄存器控制,系统控制器可以关断 ADC 以节省功耗。

C8051F00x/01x/02x 还有一个 15×10^{-6} 的电压基准和内部温度传感器,并且 8 个外部输入通道的每一对都可被配置为 2 个单端输入或一个差分输入。

可编程增益放大器接在模拟多路选择器之后,增益可以用软件设置,从 0.5 到 16 以 2 的整数次幂递增。当不同 ADC 输入通道之间,输入的电压信号范围差距较大或需要放大一个具有较大直流偏移的信号时(在差分方式,DAC 可用于提供直流偏移),这个放大环节是非常有用的。

A/D 转换可以有 4 种启动方式:软件命令、定时器 2 溢出、定时器 3 溢出或外部信号输入。这种灵活性允许用软件事件、硬件信号触发转换或进行连续转换。一次转换完成后可以产生一个中断,或者用软件查询一个状态位来判断转换结束。在转换完成后,转换结果数据字被锁存到特殊功能寄存器中。对于 10 位或 12 位 ADC,可以用软件控制结果数据字为左对齐或右对齐格式。

ADC 数据比较寄存器可被配置为当 ADC 数据位于一个规定的窗口之内时向控制器申请中断。ADC 可以用后台方式监视一个关键电压,当转换数据位于规定的窗口之内时才向控制器申请中断。

除了 12 位的 ADC 子系统 ADC0 之外,C8051F02x 还有一个 8 位 ADC 子系统,即 ADC1,它有一个 8 通道输入多路选择器和可编程增益放大器。该 ADC 工作在最大采样速率 500 ksps 时,可提供真正的 8 位精度。ADC1 的电压基准可以在模拟电源电压(AV+)和外部 VREF 引脚之间选择。用户软件可以将 ADC1 置于关断状态以节省功耗。ADC1 的可编程增