

intel. 单板计算机系统手册之一

MULTIBUS II 和 iSBX 总线产品数据手册 · 应用说明 · 开发工具

Intel 公司 著 曹德明 王琪 张正兴 等译 胡传国 审校



上海科学普及出版社

第二部分

MULTIBUS II

存储器扩展板

iSBC[®]MM01FP,MM02FP,MM04FP, MM08FP,MM16FP,MM32FP 高性能存储器模块

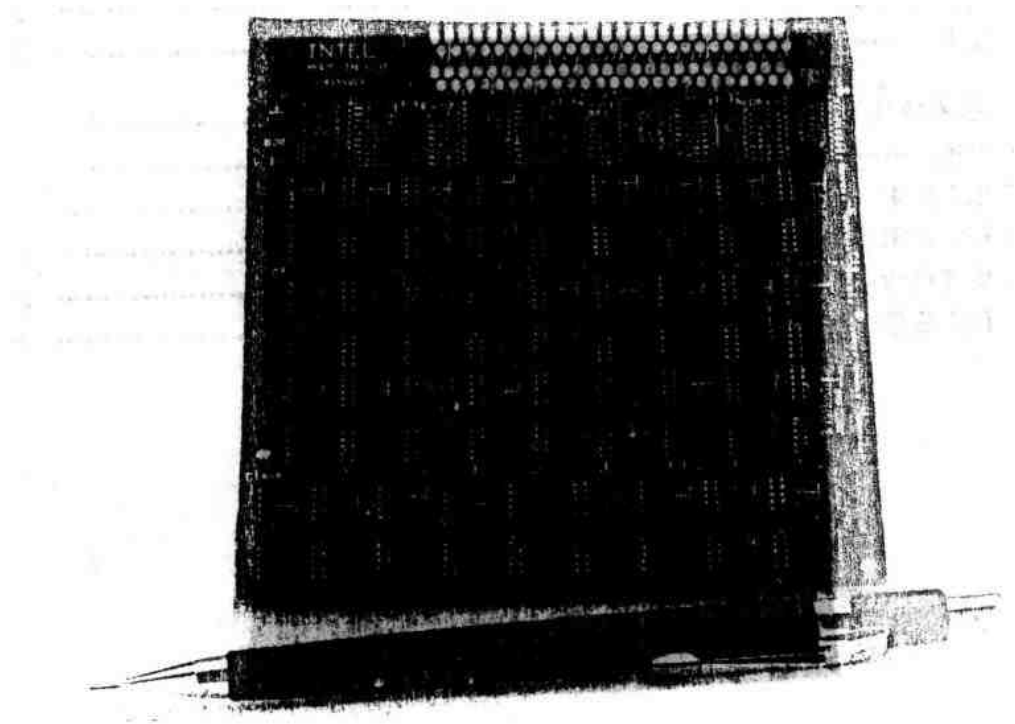


图 0-1 iSBC MM08FP 存储器模块

- 为Intel iSBC[®]386 / 2X, iSBC386 / 3X和iSBC1 × × CPU板提供高速奇偶校验的存储器扩充。
- 可用的字节数为 1MB, 2MB, 4MB, 8MB, 16MB 及 32MB
- 宽 32 位并带有字节奇偶校验
- 对 MULTIBUS I 和 MULTIBUS II 板最多可扩充到 16MB 高速存储器
- 支持 32 位、16 位和 8 位数据通路
- 支持独立的读 / 写
- 安装容易

iSBCM0 × FP DRAM 存储器模块是 Intel 的 iSBC 存储器的 I / O 扩充板完整系列产品。MM 系列存储器模块使用专用的存储器接口，以使 CPU / 存储器的性能达到最佳。

目 录

第一章 功能说明	2-3
1.1 存储器访问能力	2-3
1.2 MM01 / MM02 / MM04 / MM08 存储器规模	2-3
1.3 数据总线结构	2-3
1.4 奇偶校验	2-3
1.5 存储器功能	2-3
1.6 安装	2-3
第二章 技术特性	2-4
2.1 性能	2-4
2.2 电源要求	2-4
2.3 环境要求	2-4
2.4 物理尺寸	2-4
2.5 订购信息	2-6

第一章 功能说明

iSBC MM 系列为 MULTIBUS I 和 MULTIBUS II 板提供了高性能、32 位、具有奇偶校验的 DRAM 存储器。这些 CPU 板安装一种 MM 系列模块就构成标准系统，并可通过增加第二个可堆叠的 iSBC MM 系列模块实现存储器扩充。

1.1 存储器访问能力

该存储器模块的动态 RAM 存储器是通过专用存储器模块接口访问的，MM 存储器模块设计成在 CPU 和存储器之间直接传送数据，而不必访问 Multibus 接口。

1.2 MM01 / MM02 / MM04 / MM08 存储器规模

iSBC MM01FP, iSBC MM02FP, iSBC MM04FP, iSBC MM08FP, iSBC MM16FP 及 iSBC MM32FP 型模块可以任意组合在 CPU 底板上堆叠。

1.3 数据总线结构

MM 系列存储器模块使用 32 位数据通路，并且具有可供 8 位、16 位或 32 位字节数数据传送的奇偶校验字节存储器。另外，该数据通路有进行独立的字节操作能力。这意味着在写一个字节的同时，可读取其他三个字节（或任一其他组合）。

1.4 奇偶校验

在 32 位宽的数据通路中，对四组 8 位字节的每一组提供一个奇偶校验位。在特殊的应用中，奇偶校验位可用作数据位组成 9 位、18 位和 32 位数据传送。

1.5 存储器功能

该模块协议支持标准的动态 RAM 读、写，仅 RAS 刷新周期，以及在 RAS 前刷新 CAS 两种刷新方式。

1.6 安装

用户安装 iSBC MM 系列存储器模块相当容易。每个模块包括安装所必需的接插件、螺丝及其他硬件，既可作为第二个堆叠的模块，也可以作为较小存储器模块的替代。

第二章 技术特性

2.1 性能

1) 字长

8 位、16 位或 32 位

2) 存储器大小

iSBC MM01FP 1048576 字节

iSBC MM02FP 2097152 字节

iSBC MM04FP 4194304 字节

iSBC MM08FP 8386608 字节

3) 存取时间 (所有密度)

读 / 写——107ns (最大) MM0 ×

读 / 写——88ns (最大) MM0 × FP

2.2 电源要求

电压——DC: $5V \pm 5\%$

iSBC MM 系列存储器的寻址操作是由主 CPU 板通过存储器模块接口控制的。系统最大的 RAM 规模为 64MB。

2.3 环境要求

操作温度 —— 50°C 和 60°C

存储温度 —— $-40 \sim +75^{\circ}\text{C}$

操作湿度 —— 在无凝露情况下, 95% 的相对湿度

2.4 物理尺寸

单模式

宽: 4.250 英寸 (10.795cm)

长: 4.175 英寸 (10.604cm)

高: 0.500 英寸 (1.270cm)

重量: iSBC MM01 / MM04: 2.5 盎司 (70.0g)

iSBC MM02 / MM08: 3.8 盎司 (110.08g)

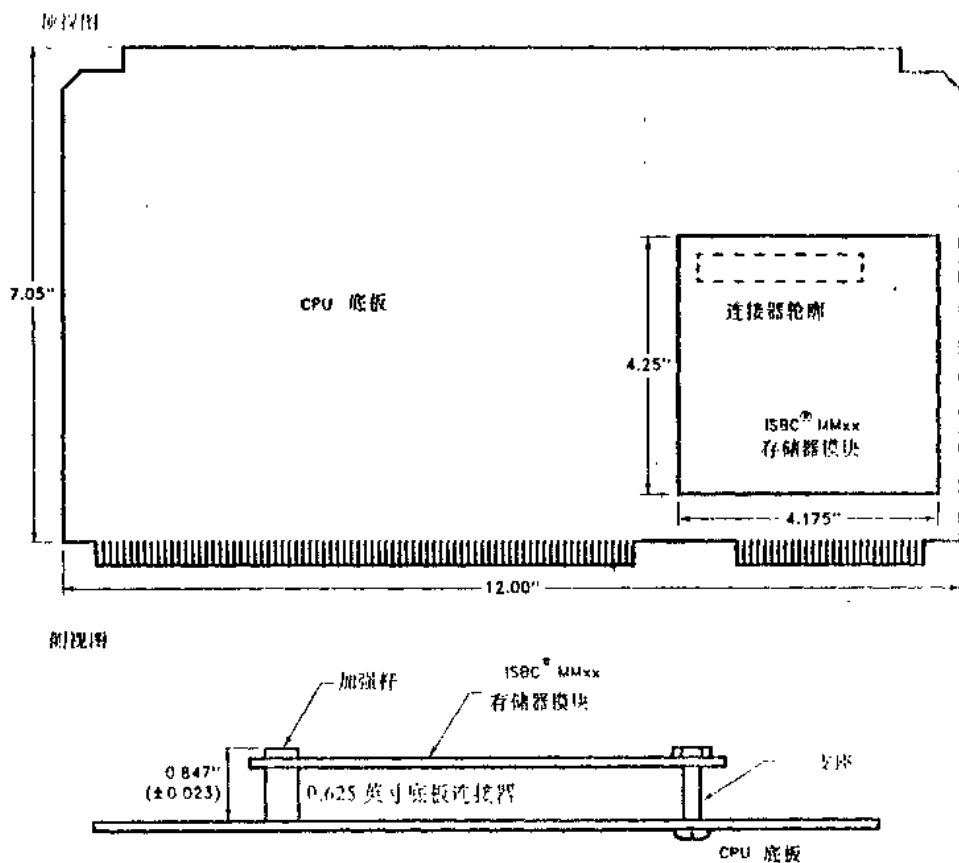


图 2-1 单 ISBC® MM×× 存储器模块

侧视图

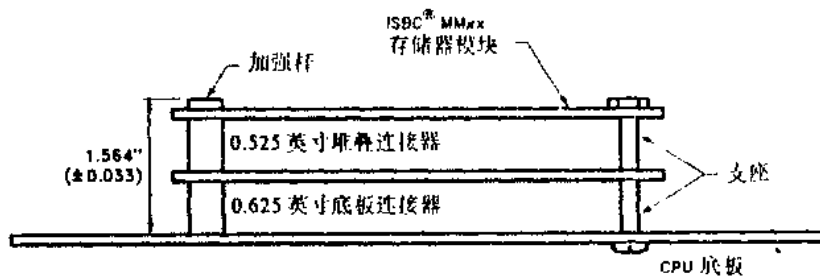


图 2-2 堆叠的 ISBC® MM×× 系列存储器模块

2.5 订购信息

型 号	规 格
iSBC MM01FP	1MB快速页面存储模块
iSBC MM02FP	2MB快速页面存储模块
iSBC MM04FP	4MB快速页面存储模块
iSBC MM08FP	8MB快速页面存储模块
iSBC MM16FP	16MB快速页面存储模块
iSBC MM32FP	32MB快速页面存储模块

发运存储器模块时，将第二个模块堆叠在 CPU 底板上已安装的模块之上所需硬件（连接器、安装螺丝、固定器等）一并发运。

iSBC[®]MEM / 340 基于 CACHE 的 Multibus II RAM 板

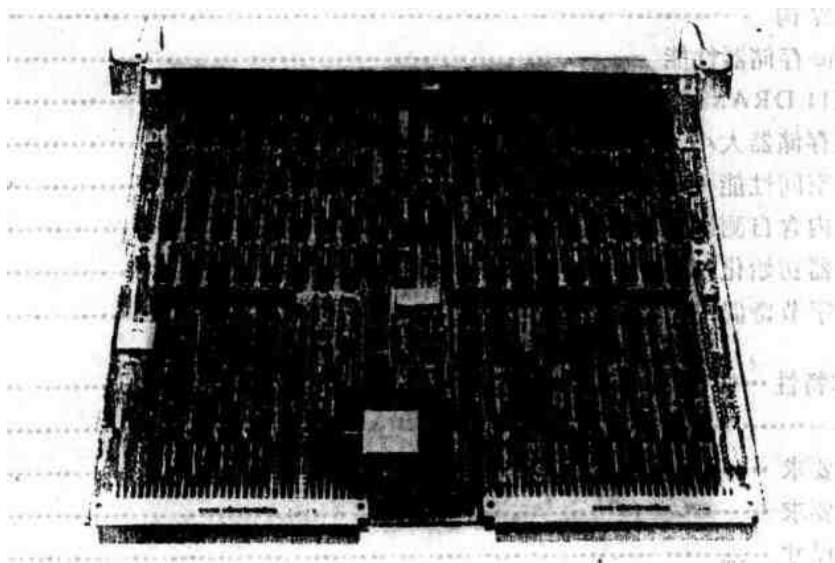


图 0-1

- 支持32位Multibus II并行系统总线 (PSB) 和局部扩展II (iLBX[™] II总线) 接口
- CACHE命中时, 在iLBX[™]上为零等待状态, CACHE未命中时为1等待状态, 写入时为 8MHz
- 4MB 双端口存储器。
- 供动态存储器配置和诊断用的 Multibus II 互连空间
- 单板内建立测试 (BIST) 诊断, 具有 LED 指示灯以及出错信息软件访问
- 上电后及电源故障恢复后自动进行存储器初始化
- 字节奇偶校验出错检测

iSBC MEM / 340 是支持 Multibus II 结构并基于 Cache 的存储器板, 它具有全 32 位结构, 支持 8 位、16 位和 32 位中央处理器。iSBC MEM / 340 存储器板是双端口, 具有访问 Multibus II 并行系统总线 (PSB bus) 和 iLBX[™] II (局部总线扩展) 接口的能力。

除 32 位存储器传送之外, 在该板上 iSBC MEM / 340 高速 Cache 控制子系统是标准的, 当所需数据在 Cache 存储器中, 允许在 iLBX[™] II 上以 8MHz 零等待状态读访问, 这就提高了系统的性能。

目 录

第一章 功能说明	2-9
1.1 概要	2-9
1.2 体系结构	2-9
1.3 Cache 存储器性能	2-10
1.4 双端口 DRAM 的性能	2-10
1.5 系统存储器大小	2-10
1.6 互连空间性能	2-10
1.7 板内内含自测试(BIST)	2-10
1.8 存储器初始化和复位	2-11
1.9 使用字节奇偶校验的出错检测	2-11
第二章 技术特性	2-12
2.1 性能	2-12
2.2 电源要求	2-12
2.3 环境要求	2-12
2.4 物理尺寸	2-13
2.5 服务	2-13

第一章 功能说明

1.1 概要

按 Intel Multibus II 规范的要求, iSBC MEM / 340 基于高速 Cache 的存储器板, 在物理上和电气上与 Multibus II PSB 总线标准兼容, 也与新的 iLBX II 总线 (局部总线扩展) 兼容, 图 1-1 示出了典型的 Multibus II 多处理系统配置。

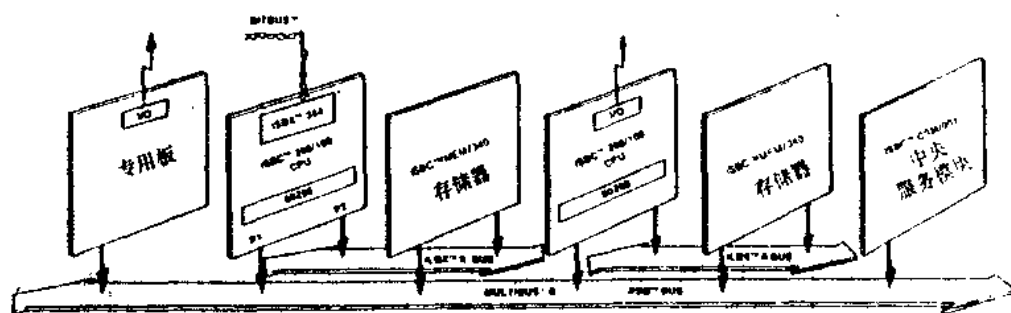


图 1-1 典型的 Multibus II 系统配置

1.2 体系结构

iSBC MEM / 340 板的 4 个主要子系统为 Cache 控制子系统、Cache 存储器子系统、DRAM 存储器子系统和互连空间子系统 (见图 1-2)。以下各节将较详细讨论这些子系统及其性能。

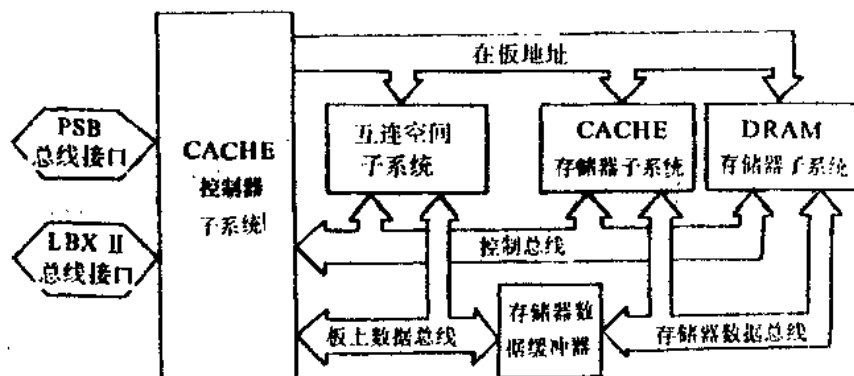


图 1-2 iSBC MEM / 340 板体系结构

1.3 Cache 存储器性能

Cache 存储器系统是围绕着主存储器系统的 32 位结构和减少读访问计时器要求来设计的。当所需数据在 Cache 存储器中（即 Cache 命中），8KB 45ns SRAM 允许零等待状态。对 iLBX II 总线读访问，一个 Cache 命中仅占 2 个 iLBX II 总线时钟（在 8MHz 下为 250ns）。

8KB Cache 存储器系统的每个记录由 32 位数据字段和最多 9 位标志字段（视单板 DRAM 大小而定）组成，主存储器 DRAM 阵列中的每个字节直接映射 Cache 阵列中的一个区，而且只映射一个区。这种直接映射的 Cache 阵列连同标志标号一起保证了数据完整性及 Cache 命中的正确标识。Cache 存储器大小及简单有效的替代算法的设计使 Cache 命中率及 CPU 总线的使用率达到最佳。任何一次未命中或写访问，都会导致一个 Cache 区的更新，以保证与 DRAM 存储器阵列中相应的记录的一致性。

1.4 双端口 DRAM 的性能

MEM/340 模块一采用 256KB 动态 RAM 的可读/写存储器，其容量为 4MB。iSBC MEM/340 板的双端口性能允许 PSB 总线接口或 iLBX II 总线接口上的 32 位访问（见图 1-1）。由于 iLBX II 总线接口和 Cache 存储器子系统的简单仲裁特性，iSBC MEM/340 系列允许在 iLBX II 总线上对 20MB 的 DRAM 进行最佳存取。

1.5 系统存储器大小

使用这种系列的存储器板，在 PSB 总线上，基于一块 CPU 板和 19 块存储器板，构成最大系统存储器容量为 76MB，存储器分区独立于 PSB 总线接口和 iLBX II 总线接口。

起始地址可以是 PSB 总线上任一个 64KB 边界，和 iLBX II 总线上任一个 64KB 边界。软件可通过互连空间配置起始和终止地址而无需跨接线。

1.6 互连空间性能

iSBC MEM/340 板模块有一组互连寄存器，它们允许系统软件动态配置和测试存储器板的状态，从而取代了硬件跨接线的功能。互连子系统同样提供对板内建立自测试 (BIST) 的控制和访问。在上电复位期间，iSBC MEM/340 板对存储器和 Cache 进行初始化，将所有的互连寄存器设置为其缺省值并进行自测试。由板内建立自测试 (BIST) 和奇偶检测产生的出错信息，全在正面板 LED 上显示，并记录在软件可访问的互连寄存器之中。

1.7 板内内含自测试 (BIST)

在 Multibus II 系统核心已建立了自测试/诊断。这些可信度测试和诊断提高了可靠性并且减少了制造和维护的成本。LED1 (标有 BIST) 用于指示 BIST 的状态, 它在 BIST 开始运行时接通, 并在 BIST 正常结束后关闭。上电后或在软件命令下由单板的微控制器执行的 BIST 如下:

1) EPROM 校验和

这个测试是由其内部的 EPROM 进行的一次检验和测试, 以检测 8751 微控制器操作。

2) Cache 数据测试

微控制器仅在命中方式下对 Cache 存储器进行走步测试。

3) Cache 寻址测试

这个测试是为了证实 Cache 地址路径的工作正确性。

4) 刷新检查

这个测试是以写操作和数据验证所经过的时间, 对一小部分 DRAM 进行 RAM 测试。

5) 动态 RAM 寻址测试

这个测试对单板存储器进行地址波动的 RAM 测试 (仅未命中操作方式)。

6) 动态 RAM 数据测试

这个测试是运行 AA-55 数据格式, 检测 DRAM 数据通路。

7) 奇偶测试

这个测试先在 DRAM 阵列中引入奇偶错误, 然后核实该板检测这些错误的情况。这些测试在用户手册第 9-23 段中有详细介绍。

1.8 存储器初始化和复位

在上电期间, 存储器将自动地初始化。所有字节都设置为 00。

1.9 使用字节奇偶校验的出错检测

在字节奇偶校验的基础上, 奇偶校可以检测所有位奇偶错, 并可检测纵向多位出错。LED2 (标有奇偶校验) 用于指示奇偶校出错。LED2 在奇偶出错被检出时接通, 当互连空间中奇偶校验状态寄存器被清除时关闭。上电时这种相同的 LED 打开或关闭, 以检验 LED 的操作。

出错信息记录在互连空间之中, 因此软件可访问出错报告。

第二章 技术特性

2.1 性能

1) 字长

8 位、16 位和 32 位

2) 存储器容量

4MB (iSBC MEM / 340) 板

3) 存取时间 (所有密度)

Multibus II 并行系统总线 —— PSB (10MHz)

读 562ns (平均)

775ns (最大)

写 662ns (平均)

775ns (最大)

注: 平均存取时间是在 80% Cache 命中率的假定下求得的。

iLBX™ II 总线 —— 局部总线扩充 (8MHz)

读 250ns (最小)

275ns (平均)

375ns (最大)

写 375ns (平均)

375ns (最大)

4) 基地址

PSB 总线 —— 任意 64KB 边界

iLBX II 总线 —— 任意 64KB 边界

2.2 电源要求

电压 DC: $5V \pm 5\%$

产 品

电 流

iSBC MEM / 340 板

4.1A (标准)

6.7A (最大)

2.3 环境要求

温度 (入口空气) 板上气流为 200LFM

非操作温度 $-40 \sim +70^{\circ}\text{C}$

操作温度 $0 \sim +55^{\circ}\text{C}$

湿度 非操作湿度: 95% RH @ 55°C

操作湿度: 9% RH @ 5°C

2.4 物理尺寸

iSBC MEM / 340 板符合 ANSI / IEEE1296 Multibus II 规范中所提出的所有 Multibus II 机械规范。

双高度欧式卡形状系数

长 度	220mm (8.6 英寸)
宽 度	233mm (9.2 英寸)
正面板高度	20mm (0.784 英寸)
重 量	iSBC MEM / 340 板 10080 克 (36 盎司)

2.5 服务

1) 参考手册

iSBC MEM / 340 板手册 (146707)

2) 订购信息

型 号	规 格
iSBC MEM / 340	基于 Cache 的 4MB Multibus RAM 板