

● 全国高等教育自学考试系列辅导教材

# 微型计算机及其接口技术 复习与考试指导

计算机及应用专业（专科）

周国祥 主编  
姚君遗 审



高等教育出版社

110

全国高等教育自学考试系列辅导教材

# 微型计算机及其接口技术 复习与考试指导

计算机及应用专业(专科)

周国祥 主编

姚君遗 审



A0965278

高等教育出版社

## 内 容 提 要

本书是全国高等教育自学考试计算机及应用专业系列辅导教材之一,是专科计算网络技术课程的复习与考试指导教材。它依据考试大纲“识记、领会、识别、应用”的四个层次,紧密结合自考考生特点,以典型例题的形式对每一章节的内容进行透彻的分析与解答,每一章后配有自测试题,供考生及时检验学习效果;同时本书还提供了四套模拟试卷,全面涵盖本课程的考核知识点,以利考生熟悉考试过程,从而进入良好的考试状态并顺利通过考试。

本辅导教材除适用于计算机及应用专业的考生外,还适用于计算机信息管理、计算机通信工程和计算机应用及教育等专业相同课程的考生,也可以作为工程技术人员、社会读者的学习参考用书。

### 图书在版编目(CIP)数据

微型计算机及其接口技术复习与考试指导/周国祥主编.  
—北京:高等教育出版社,2002.5  
ISBN 7-04-010711-2

I. 微… II. 周… III. ①微型计算机—高等教育  
—自学考试—自学参考资料②微型计算机—接口—高等教育—自学考试—自学参考资料 IV. TP36

中国版本图书馆CIP数据核字(2002)第030985号

微型计算机及其接口技术复习与考试指导  
周国祥 主编

---

出版发行 高等教育出版社

购书热线 010—64054588

社 址 北京市东城区沙滩后街55号

免费咨询 800—810—0598

邮政编码 100009

网 址 <http://www.hep.edu.cn>

传 真 010—64014048

<http://www.hep.com.cn>

经 销 新华书店北京发行所

印 刷 北京联华印刷厂

开 本 787×1092 1/16

版 次 2002年5月第1版

印 张 11.25

印 次 2002年5月第1次印刷

字 数 260 000

定 价 13.50元

---

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换。

**版权所有 侵权必究**

# 前 言

本书作为全国高等教育自学考试《微型计算机及其接口技术》复习与考试指导用书。本书严格遵循全国高等教育《微型计算机及其接口技术自学考试大纲》，以指定教材《微型计算机及其接口技术》(孙德文主编)为基础，参阅了历年全国高等教育自学考试微型计算机及其接口技术试卷而编写的。

为了方便考生学习、复习，本书在章节安排上完全与指定教材《微型计算机及其接口技术》保持一致。全书共分十章，分别是微型计算机概论，80x86 微处理器、存储器及其接口，输入/输出与中断，并行接口，定时器/计数器电路，串行接口，模拟接口，人机接口，微机系统实用接口知识。每一章由重点与难点分析，典型例题分析，自测试题三个部分组成。为了帮助考生了解全国高等教育自学微型计算机及其接口技术考试试卷的题型、明确解题的要求、提高应试的成绩，为了使考生能够自我测试对这门课程各个知识点掌握的水平，在本书的最后，附加了五套模拟试卷及其参考答案。

本书的特点是：

① 为每个章节列出了考核知识点及对其要求，突出难点和重点内容的辅导，力求把它讲请、讲细；

② 结合考核知识点，书中给出了大量典型例题和自测试题，通过实例来讲解基本理论，基本概念，加以深考生的理解和掌握，并注重基本技能的训练；

③ 书中所有实例和自测试题均是按照全国考试试卷的题型来出的，其内容也均属于考核知识点的范围。

本书不仅可作为自学考试复习指导书，也可作为高等院校相关专业的教学参改书或复习考试用书。

本书由周国祥担任主编。其中，第一、二、三、四、五、六、七章和附录均由周国祥编写，第八、九、十章由王东雷编写。周国祥统编全稿。

姚君遗教授审阅了全书，并提出了许多宝贵意见，作者在此致以衷心谢意。

由于作者水平有限，加上编写时间紧促，书中的不妥和疏漏之处在所难免，殷切希望广大读者批评指正。

作 者  
2002 年 2 月

# 目 录

<b>第一章 微型计算机概论</b> .....	(1)	5.1.2 简单输入/输出接口芯片 .....	(67)
1.1 重点与难点分析 .....	(1)	5.1.3 可编程并行接口芯片 8255A(PPI)	
1.1.1 微处理器和微型计算机 .....	(1)	.....	(68)
1.1.2 微型计算机系统的总线结构 .....	(1)	5.2 典型例题分析解答 .....	(71)
1.2 典型例题分析解答 .....	(3)	5.3 自测试题与答案 .....	(79)
1.3 自测试题与答案 .....	(4)	<b>第六章 定时器/计数器电路</b> .....	(81)
<b>第二章 80x86 微处理器</b> .....	(6)	6.1 重点与难点分析 .....	(81)
2.1 重点与难点分析 .....	(6)	6.1.1 定时器/计数器概述 .....	(81)
2.1.1 8086 微处理器的结构 .....	(6)	6.1.2 可编程间隔定时器	
2.1.2 8086 微处理器的引脚功能 .....	(8)	8253-5(PIT) .....	(81)
2.1.3 8086 微处理器的总线时序		6.2 典型例题分析解答 .....	(84)
.....	(11)	6.3 自测试题与答案 .....	(90)
2.1.4 8086 微处理器指令系统简介 .....	(12)	<b>第七章 串行接口</b> .....	(95)
2.1.5 从 8086 到 Pentium III .....	(13)	7.1 重点与难点分析 .....	(95)
2.2 典型例题分析解答 .....	(14)	7.1.1 串行通信的基本概念 .....	(95)
2.3 自测试题与答案 .....	(21)	7.1.2 串行通信接口原理 .....	(97)
<b>第三章 存储器及其接口</b> .....	(26)	7.1.3 RS-232C 串行接口标准 .....	(97)
3.1 重点与难点分析 .....	(26)	7.1.4 可编程通信接口	
3.1.1 半导体存储器的基本知识 .....	(26)	8251A(USART) .....	(98)
3.1.2 典型的半导体存储器芯片 .....	(27)	7.2 典型例题分析解答 .....	(101)
3.1.3 存储器接口的基本技术 .....	(29)	7.3 自测试题与答案 .....	(108)
3.1.4 16 位微机系统中的内		<b>第八章 模拟接口</b> .....	(110)
存储器接口 .....	(31)	8.1 重点与难点分析 .....	(110)
3.2 典型例题分析解答 .....	(31)	8.1.1 模拟接口的基本知识 .....	(110)
3.3 自测试题与答案 .....	(42)	8.1.2 数/模转换器芯片 DAC 0832 .....	(111)
<b>第四章 输入/输出与中断</b> .....	(46)	8.1.3 模/数转换器芯片 ADC 0809 .....	(113)
4.1 重点与难点分析 .....	(46)	8.2 典型例题分析解答 .....	(115)
4.1.1 输入/输出概述 .....	(46)	8.3 自测试题与答案 .....	(117)
4.1.2 数据传送的控制方式 .....	(47)	<b>第九章 人机接口</b> .....	(121)
4.1.3 8086/8088 的中断系统 .....	(50)	9.1 重点与难点分析 .....	(121)
4.1.4 可编程中断控制器		9.1.1 人机接口概述 .....	(121)
8259A(PIC) .....	(51)	9.1.2 键盘接口 .....	(121)
4.2 典型例题分析解答 .....	(53)	9.1.3 显示器接口 .....	(122)
4.3 自测试题与答案 .....	(62)	9.1.4 打印机接口 .....	(123)
<b>第五章 并行接口</b> .....	(66)	9.2 典型例题分析解答 .....	(125)
5.1 重点与难点分析 .....	(66)	9.3 自测试题与答案 .....	(127)
5.1.1 可编程接口芯片概述 .....	(66)	<b>第十章 微机系统实用接口知识</b> .....	(130)

---

10.1 重点与难点分析 .....	(130)	模拟试卷三 .....	(145)
10.1.1 总线 .....	(130)	模拟试卷四 .....	(149)
10.1.2 实用接口知识 .....	(132)	模拟试卷五 .....	(153)
10.2 典型例题分析解答 .....	(134)	模拟试卷一参考答案 .....	(156)
10.3 自测试题与答案 .....	(135)	模拟试卷二参考答案 .....	(160)
<b>附 录 模拟试卷及解答</b> .....	(137)	模拟试卷三参考答案 .....	(163)
模拟试卷一 .....	(137)	模拟试卷四参考答案 .....	(166)
模拟试卷二 .....	(141)	模拟试卷五参考答案 .....	(169)

# 第一章 微型计算机概论

## 1.1 重点与难点分析

### 1.1.1 微处理器和微型计算机

本节大纲考核知识点(要求达到“识记”层次):

- 微处理器、微型计算机和微型计算机系统的定义;
- 微处理器的发展特点;
- 单片机和单板机的组成和特点;
- 个人计算机的组成和特点。

#### 1. 理解和记住微型计算机的几个重要概念

微处理器(微处理机):是指由一片或几片大规模集成电路组成的中央处理器,一般也称为CPU。

微型计算机:是指由CPU、内存储器、输入/输出接口电路和系统总线构成的裸机。

微型计算机系统:是指以微型计算机为主体,再配以相应的外围设备、电源、辅助电路和所需要的软件而构成的计算机系统。

单片机:是指将CPU、内存储器、I/O接口电路等功能部件集成在一块芯片上的计算机。

单板机:是指将CPU、内存储器和I/O接口电路,加上相应的外设以及监控程序等安装在一块电路板上所构成的计算机系统。

个人计算机:是指由微处理器芯片装成的、便于搬运而且不需要维护的计算机系统。

#### 2. 掌握上述几个概念之间的区别和关系

微型计算机、微型计算机系统、单片机、单板机和个人计算机都是以微处理器为基础,加上相应的硬件和软件组装而成的。要注意,单纯的微处理器不是计算机,单纯的微型计算机也不是完整的计算机系统,它们都不能独立地工作,只有微型计算机系统才是完整的计算机系统,才有实用意义。

### 1.1.2 微型计算机系统的总线结构

本节大纲考核知识点:

- 微处理器结构(要求达到“识记”层次);
- 微型计算机的基本结构(要求达到“领会”层次);
- 用3类总线构成的微机系统(要求达到“识记”层次)。

### 1. 识记微处理器(CPU)内部结构

微处理器内部主要由运算器、控制器和寄存器这三部分组成,它们之间的信息交换是采用其内部总线来实现的。

### 2. 掌握微型计算机的基本结构

微型计算机的基本结构就是三总线结构,它是通过数据总线(DB)、地址总线(AB)和控制总线(CB)将 CPU、内存和 I/O 接口电路连接在一起,如图 1-1 所示。

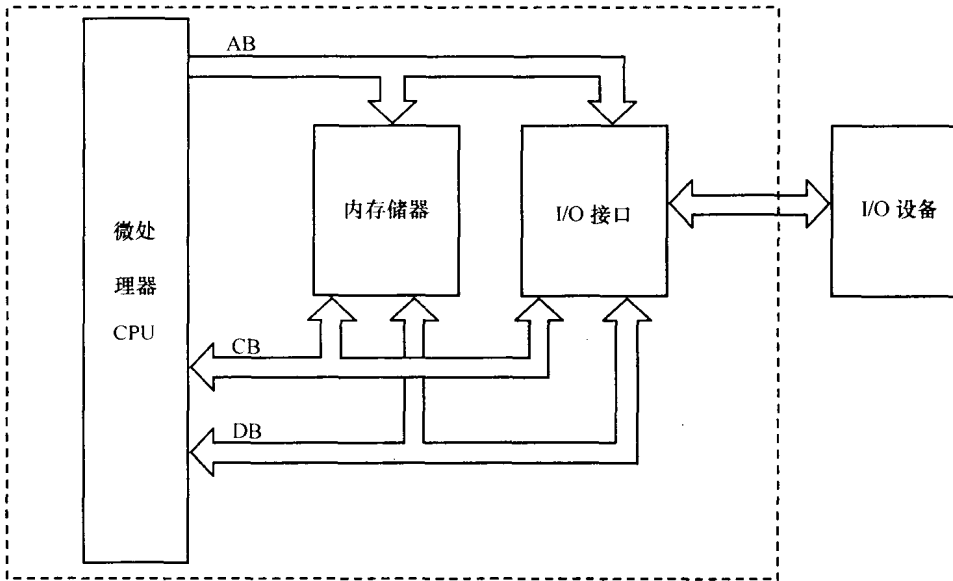


图 1-1 微型计算机基本结构

地址总线(AB)是单向总线,用以传送 CPU 向外 I/O 设或存储器发出的地址信息。

数据总线(DB)是双向总线,用以 CPU 与内存或 I/O 接口之间传送数据信息。

控制总线(CB)是双向总线,有的作为输出,有的作为输入,用以 CPU 与内存或 I/O 接口之间传送控制信息。

### 3. 分清 3 类总线

所谓总线就是一组导线,是公共通路,微型计算机中各个组成部件之间的信息传送都是通过它们来实现的。不论是微处理器结构、微型计算机结构,还是微机系统结构,它们都是采用总线结构将各个组成部件连接起来成为一个整体。根据总线的规模、用途和应用场合,总线分成 3 类:

片总线:又称元件级总线,是芯片内部引出的总线,它是微处理器构成一个很小的系统时信息传送通路。

内总线(I-BUS):又称系统总线或微机总线,它用于微机系统中各插件之间信息传送通路。

外总线(E-BUS):又称通信总线,它是微机系统之间或是微机系统与其他系统之间信息传送通路。



## 1.2 典型例题分析解答

### 1. 单项选择题

例 1 CPU 是( )。

- A. 微机系统      B. 微型计算机      C. 微处理器      D. 单片机

分析: CPU 全称为 Central Processing Unit, 中央处理器, 即微处理器。

答案: C

例 2 8086/8088 是( )。

- A. 个人计算机      B. 小型计算机      C. 微机系统      D. 微处理器

分析: 8086/8088 是 Intel 公司 80x86 系列微处理器产品型号。

答案: D

例 3 将 CPU、内存和 I/O 接口连接起来的总线是( )。

- A. 片总线      B. 内总线      C. 外总线      D. 系统总线

分析: CPU、内存和 I/O 接口都是集成电路芯片, 将这些片子连接起来的总线就称为片总线。

答案: A

例 4 PC 机是( )。

- A. 微机系统      B. 微型计算机      C. 单板机      D. 单片机

分析: 一般所说 PC 机是指可以独立正常工作运行的微型计算机系统。

答案: A

例 5 CPU 中运算器的主要功能是( )。

- A. 算术运算      B. 逻辑运算  
C. 函数运算      D. 算术运算和逻辑运算

分析: CPU 运算器是指“ALU”, 即算术、逻辑单元。

答案: D

### 2. 填空题

例 1 微处理器内部结构主要由\_\_\_\_\_三部分组成。

分析: 微处理器内部各种部件一般按功能划分, 可分成 3 个部分, 即运算器(ALU)、控制器和寄存器阵列。

答案: 运算器(ALU)、控制器、寄存器阵列。

例 2 按功能划分, 可将微型计算机的总线(片总线)分为\_\_\_\_\_三种类型。

分析: 一般所说总线是指片总线, 就是将 CPU、内存和 I/O 接口连接在一起的几组总线。

答案: 地址总线(AB)、数据总线(DB)、控制总线(CB)。

例 3 微型计算机数据总线的位数取决于微处理器\_\_\_\_\_, 而地址总线的宽度取决于微处理器\_\_\_\_\_。

分析: 略

答案: 字长      地址引脚线的数目(宽度)

**例 4** 微型计算机是指以\_\_\_\_\_为基础,配以内存、I/O 接口电路和系统总线所构成的\_\_\_\_\_。

分析:略

答案:微处理器 裸机

### 3. 判断改错题

**例 1** 内存中数据信息和指令代码分别是通过数据总线和控制总线传送给 CPU 的。  
( )

答案: ×

改正:内存中的数据信息和指令代码是通过数据总线传送给 CPU 的。

**例 2** 一般所说的微型计算机就是个人计算机。( )

答案: ×

改正:一般所说的微型计算机系统是个人计算机。

**例 3** 通常所说的微型计算机系统是指微处理器及足够的软件所构成。( )

答案: ×

改正:通常所说的微型计算机系统是指微型计算机、相应外设、电源及足够的软件所构成。

**例 4** 在电脑中,通常所说的 CPU 就是指微处理器。( )

答案: ✓

**例 5** 微机系统采用总线结构,所以各部件之间传送信息是分时处理。( )

答案: ✓

## 1.3 自测试题与答案

### 1. 名词解释

- (1) 微处理器、微型计算机、微型计算机系统。
- (2) 个人计算机、单板机、单片机。
- (3) 总线、微机总线、地址总线(AB)、数据总线(DB)、控制总线(CB)。

### 2. 简答题

- (1) 微处理器、微处理计算机及微型计算机系统之间有什么区别和联系?
- (2) 微机系统中采用总线结构有哪些优点?

### 自测试题答案

1. 略(读者可以在本书中找到相应的答案)。

### 2. 简答题

(1) 微处理器是集成的 CPU,而微型计算机是由 CPU、内存、I/O 接口和总线构成的,微型计算机系统则是以微型计算机为主体,再配备相应的外设和软件及电源等而构成的。

上述三个层次都是以微处理器为基础,只有微型计算机系统才能独立工作,才是完整的计算机系统。

(2) 微机系统采用总线结构不仅可以提高系统的工作效率和处理速度,简化微型计算机的系统结构,使系统易于扩充,而且可以大大简化系统硬件的设计过程,减轻了软件的设计和调试工作。

## 第二章 80x86 微处理器

### 2.1 重点与难点分析

#### 2.1.1 8086 微处理器的结构

本节大纲考核知识点：

- 8086 微处理器的结构特点(要求达到“识记”层次)；
- 8086 微处理器的寄存器结构(要求达到“领会”层次)；
- 8086 系统中的存储器分段与物理地址的形成(要求达到“识记”层次)。

##### 1. 8086/8088 CPU 的总线接口部件(BIU)和执行部件(EU)

8086/8088 CPU 是由两个独立的功能部件组成,即总线接口部件(BIU)和执行部件(EU)。这正是 8086/8088 CPU 所具有的、不同于 8 位微处理机的全新的结构特点。

BIU 的功能就是负责从内存中取指令,送入指令队列,实现 CPU 与存储器和 I/O 接口之间的数据传送。它主要由段寄存器(CS、DS、ES、SS)、指令指针(IP)、20 位物理地址加法器、6 字节指令队列(8088 为 4 字节指令队列)及总线控制逻辑组成。BIU 的工作过程是:根据 EU 提供的偏移地址及相应段寄存器的内容,将二者送入地址加法器中,从而产生 20 位的物理地址,对相应存储单元进行读/写操作,也可根据 EU 的请求对 I/O 接口进行读/写操作。

EU 的功能就是分析指令和执行指令。它主要由通用寄存器(AX、BX、CX、DX、BP、SP、SI、DI)、标志寄存器(FR)、运算器(ALU)和 EU 控制系统组成。EU 的工作过程就是从指令队列头中取出指令,对其进行分析、执行。

将 8086/8088 CPU 分成两个独立的功能部件,使二者能够并行工作,把取指令工作和分析指令、执行指令工作重叠进行,从而提高 CPU 的工作效率,加快指令的执行速度。指令队列可以被看成是一个特殊的 RAM,它的工作原理是“先进先出”,写入的指令只能存放在队列尾,读出的指令是队列头存放的指令。EU 和 BIU 之间就是通过指令队列联系起来,多数情况下,BIU 在不停地向队列写入指令,而 EU 每执行完一条指令后,就向队列读取下一条指令。二者的动作既独立,又协调。

##### 2. 8086/8088 中的寄存器

8086/8088 共含有 14 个 16 位寄存器,掌握这些寄存器的名称符号、长度、含义和用法是学习指令系统的基础,对考生掌握指令编写汇编语言程序是非常重要的。8086/8088 中的寄存器从功能上可划分成 4 类,如图 2-1 所示:

###### (1) 通用寄存器

###### ① 数据寄存器

包括 AX、BX、CX、DX、AH、AL、BH、BL、CH、CL、DH、DL。其中 AX、BX、CX、DX 均为 16 位

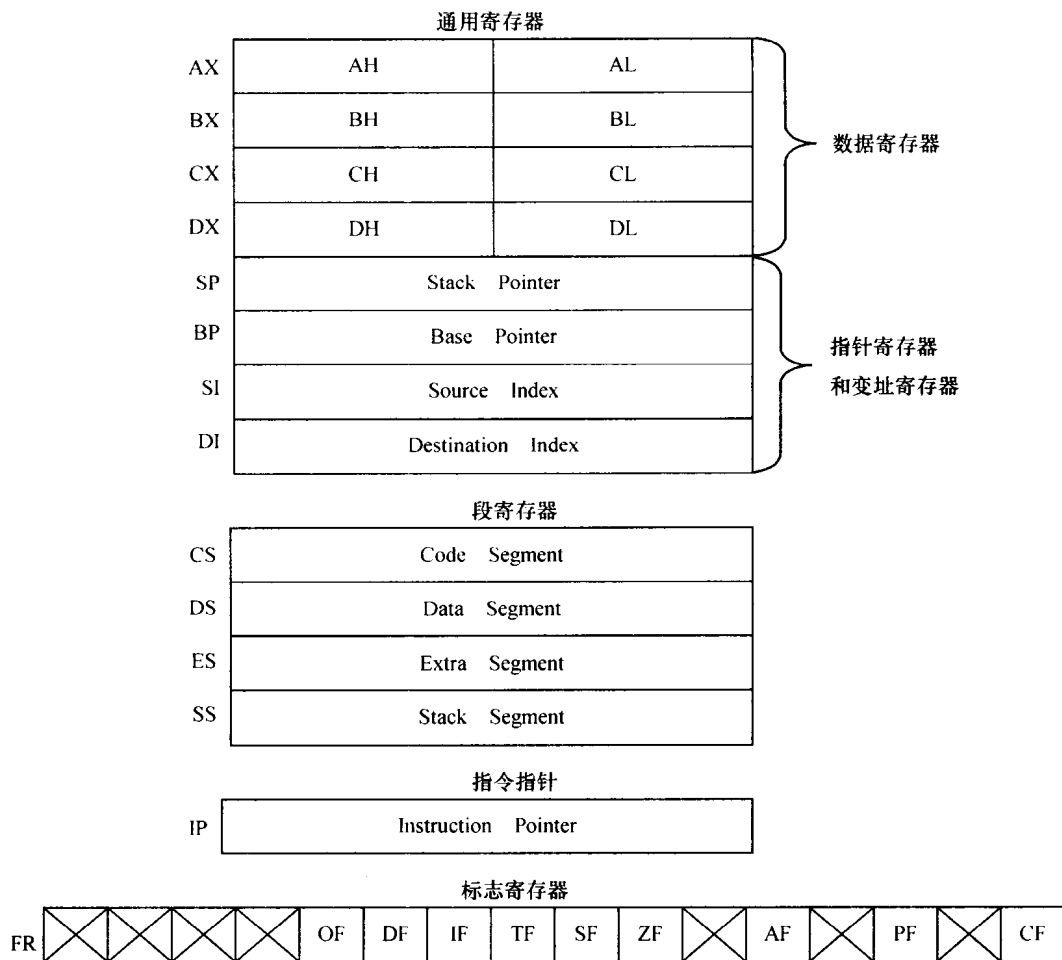


图 2-1 8086/8088 中的寄存器

寄存器,一般多用以存放 16 位数据,但它们每个都可以分开,作为两个单独的 8 位数据寄存器使用;反之,两个 8 位寄存器也可以合并成一个 16 位寄存器。要注意它们的对应关系。如 AX → AH、AL; AH、AL → AX; AH 中是高 8 位数据,AL 中是低 8 位数据。此外,AX、BX、CX、DX 在一些指令中还有一些特殊的用法。

### ② 指针寄存器和变址寄存器

包括 SP、BP、SI、DI(16 位寄存器)。通常它们是用来存放 16 位偏移地址的,所以称之为指针和变址寄存器。在一条指令中,它们多数是在方括弧中出现,用以表示存储器操作数的寻址方式(方括弧内只允许 BX、BP、SI、DI 出现)。注意它们的使用区别: BX、SI、DI 表示数据段的偏移地址, BP 表示堆栈段的偏移地址,而 SP 隐含在堆栈操作指令中,也是表示堆栈段的偏移地址(栈顶)。虽说 SP、BP、SI、DI 一般是用以存放地址信息,表示偏移地址的,但程序中需要的话,也可以当做数据寄存器使用。相反,数据寄存器在必要时也可存放地址信息,关键是设计人员自己应清楚。所以一般 AX、BX、CX、DX、SP、BP、SI、DI 统称为通用寄存器。

### (2) 段寄存器

CS、DS、ES、SS——在形式上都是 16 位的寄存器,只是它们专用以存放 16 位段地址信息,故称之为段寄存器。考生应搞清楚各段的含义,注意在程序中给相关段寄存器(CS、DS、ES、SS)赋初值。

### (3) 指令指针和标志寄存器

IP——形式上也是一个存放 16 位地址信息的寄存器,但它专用来指示当前要执行指令的偏移地址,所以称之为指令指针。正常情况下,IP 自动进行加操作,是不能随意对其进行修改的,仅当执行转移、调用、返回或中断指令时,才对其操作。

FR——是一个 16 位寄存器,但其中有 7 位无用,其他 9 位都各有自己的定义。从功能上将它们分成两类:一是状态标志位(ZF、SF、OF、PF、CF、AF),用以记录当前运算结果的状态。对状态位的设置是由 CPU 根据当前运算结果而自动设置的,它们一般作为转移指令的控制条件;二是控制标志位(TF、IF、DF),用以控制 CPU 的运行状态,对标志位的设置是用指令或由计算机系统程序设置的。考生应理解和熟记标志寄存器(FR)中的各位“0/1”代码的含义,及“0/1”代码与所用字符的对应关系。

## 3. 8086/8088 系统中的存储器分段和存储器地址

### (1) 存储器分段技术和分段意义

存储器分段技术(方法)就是将存储器分成若干个逻辑段,每段的范围不超过 64 KB,段的起始地址能被 16 整除。分段的意义在于实现对 1 MB 存储器空间进行有效的寻址。因为 8086/8088 CPU 内部的运算器和寄存器都是 16 位,只能对 16 位地址进行操作。采用分段技术,可将 20 位地址在逻辑上分成两个部分,即段地址和偏移地址,段地址(16 位)存于段寄存器中,偏移地址(16 位)由指令提供,二者通过地址加法器的运算,就可产生访问存储单元的 20 位物理地址。

### (2) 与存储单元地址相关的几个概念

物理地址——一个存储单元的实际地址(20 位)。物理地址与存储单元是一一对应关系。

逻辑地址——是指段地址和偏移地址,是指令中引用的形式地址。一个逻辑地址对应一个物理地址,而一个物理地址可以对应多个逻辑地址。

段地址——是指一个段的起始地址,最低 4 位为零,一般将其有效数字 16 位存放在段寄存器中。

偏移地址——段内存储单元相对段地址的距离(16 位)。同一个段内,各个存储单元的段地址是相同的,偏移地址是不同的。

### (3) 物理地址的计算方法

$$\begin{aligned} \text{物理地址} &= \text{段地址} + \text{偏移地址} \\ &= \text{段寄存器内容} \times 10\text{H} + \text{偏移地址} \end{aligned}$$

$$\text{取指令物理地址} = (\text{CS}) \times 10\text{H} + (\text{IP})$$

$$\text{堆栈操作物理地址} = (\text{SS}) \times 10\text{H} + (\text{SP}) / (\text{BP 的表达式})$$

$$\text{存储器操作数物理地址} = (\text{DS}) / (\text{ES}) \times 10\text{H} + \text{偏移地址}$$

## 2.1.2 8086 微处理器的引脚功能

本节大纲考核知识点(要求达到“综合应用”层次):

- 8086 总线分时共用的特点;

- 8086 常用控制信号的功能和应用;
- 8086 两种工作方式——最小方式与最大方式。

### 1. 8086 总线分时共用(复用)的特点

#### (1) 总线分时复用的含义和意义

所谓总线分时复用就是同一总线在不同时间传送的是不同的信号,这些信号的作用是不同的。8086/8088 采用总线分时复用方法在不影响 CPU 功能的情况下,减少了 CPU 的引脚数目,使系统得到简化。

#### (2) 8086 有哪些分时复用总线

##### ① $A_0 \sim A_{15}/D_0 \sim D_{15}$ (地址/数据总线)

$T_1$ ——在这 16 条总线上传送的是地址信号(低 16 位)

$T_3 \sim T_4$ ——在这 16 条总线上传送的是数据信号(16 位)。

##### ② $A_{16} \sim A_{19}/S_3 \sim S_6$ (地址/状态总线)

$T_1$ ——在这 4 条总线上传送的是地址信号(高 4 位)。

$T_2 \sim T_4$ ——在这 4 条总线上传送的是用以表示 CPU 的状态信号。

##### ③ $\overline{INTA}/S_7$ (允许高位数据传送/状态总线)

$T_1$ ——该条总线上  $\overline{BHE}$  信号有效,表示允许数据总线  $D_8 \sim D_{15}$  上传送数据信号。

$T_2 \sim T_4$ ——该条总线上  $\overline{S_7}$  信号有效,但  $S_7$  目前尚未定义。

### 2. 8086 在最小工作方式下一些常用的控制引脚信号

常用的控制引脚信号是:  $M/\overline{IO}$ 、 $\overline{RD}$ 、 $\overline{WR}$ 、 $\overline{INTR}$ 、 $\overline{INTA}$ 、 $\overline{HOLD}$ 、 $\overline{HLDA}$ 、 $\overline{NMI}$ 、 $\overline{READY}$ 、 $\overline{RESET}$ 。其中,  $M/\overline{IO}$ 、 $\overline{RD}$ 、 $\overline{WR}$ 、 $\overline{INTA}$ 、 $\overline{HLDA}$  为输出控制信号,是 CPU 发给外部的控制信号和响应信号;  $\overline{INTR}$ 、 $\overline{HOLD}$ 、 $\overline{NMI}$ 、 $\overline{READY}$ 、 $\overline{RESET}$  为输入控制信号,是外部送入 CPU 的控制状态、请求、复位信号。考生应识记这些引脚信号的名称符号、有效电平、时序及功能,学会在一些小系统或简单系统中的应用。

需要注意的是有些控制引脚信号线上存在着两种不同的有效电平,其高电平与低电平其意义是不同的,如  $M/\overline{IO}$ 、 $\overline{MN}/\overline{MX}$  及  $\overline{DT}/\overline{R}$ ; 而有些控制引脚信号是双向的,其输入信号与输出信号意义也是不同的,如  $\overline{GQ}/\overline{GT}_0$ 、 $\overline{RQ}/\overline{GT}_1$ 。

### 3. CPU 总线的三态性

所谓三态是指总线输出可以有 3 个状态: 高电平、低电平和高阻状态。当处于高阻状态时,该总线在逻辑上与所有连接负载断开。8086 CPU 的引脚信号线  $AD_0 \sim AD_{15}$ 、 $A_{16}/S_3 \sim A_{19}/S_6$ 、 $\overline{BHE}/S_7$ 、 $\overline{RD}$ 、 $\overline{WR}$ 、 $M/\overline{IO}$ 、 $\overline{DT}/\overline{R}$ 、 $\overline{DEN}$ 、 $\overline{INTA}$  等均是三态的。

### 4. 8086 引脚信号与 $A_0$ 的作用

$A_0$  作为低 8 位( $D_0 \sim D_7$ )数据选通信号。

$$A_0 = \begin{cases} 0 & \text{——允许低 8 位 } D_0 \sim D_7 \text{ 传送数据} \\ 1 & \text{——不允许低 8 位 } D_0 \sim D_7 \text{ 传送数据} \end{cases}$$

$\overline{BHE}$  作为高 8 位( $D_8 \sim D_{15}$ )数据选通信号。

$$\overline{BHE} = \begin{cases} 0 & \text{——允许低 8 位 } D_8 \sim D_{15} \text{ 传送数据} \\ 1 & \text{——不允许低 8 位 } D_8 \sim D_{15} \text{ 传送数据} \end{cases}$$

引脚信号 $\overline{BHE}$ 与 $A_0$ 合起来用以表示当前数据总线上数据出现的格式。若 $\overline{BHE} = 0, A_0 = 0$ ,则在一个总线周期内,在 $D_0 \sim D_{15}$ 上进行一个 16 位数据的传送;若 $\overline{BHE} = 1, A_0 = 0$ ,则在一个总线周期内,在 $D_0 \sim D_7$ 上进行一个 8 位数据的传送;若 $\overline{BHE} = 0, A_0 = 1$ ,且进行字节传送,则在一个总线周期内,在 $D_8 \sim D_{15}$ 上进行该字节数的传送;若 $\overline{BHE} = 0, A_0 = 1$ ,且进行字传送,则需要用两个总线周期才能完成该字的传送,第一个周期在 $D_8 \sim D_{15}$ 上传送低字节数字。第二个周期在 $D_0 \sim D_7$ 上传送高字节数字,此时 $\overline{BHE} = 1, A_0 = 0$ 。

### 5. 复位信号 *RESET* 的作用

*RESET* 是外部引入 CPU 的信号,高电平有效,脉冲宽度不低于 4 个时钟周期。每当 *RESET* 有效时,CPU 便结束当前的操作,使系统回到初始状态,即:

- ① 使所有的三态输出线被置成高阻状态,输出控制信号失效;
- ② 除  $FFFFH \Rightarrow CS$ ,指令队列和其他所有的寄存器被清零;
- ③ CPU 从  $FFFF0H$  单元读取指令,执行操作;
- ④ 对系统进行测试,引入 DOS。

### 6. 8086/8088 的最小方式和最大方式

8086/8088 引脚信号  $MN/\overline{MX}$  的状态决定了 8086/8088 的工作方式,即决定了 CPU 8 个引脚信号 24~31 的功能。

#### (1) 最小方式

当  $MN/\overline{MX} = +5V$  时,这是一个小型的单处理机系统的工作方式,系统中所有的总线控制信号均是由 8086/8088 直接产生,这种系统的工作方式称为最小方式。

8086/8088 工作在最小方式下的基本配置:

- 3 片 Intel 8282/8283 或 74LS373/74LS273 作为地址锁存器,用以锁存当前的地址和  $\overline{BHE}$  信号。
- 2 片 Intel 8286/8287 或 74LS245 作为数据收发器(总线收发器),又称为总线驱动器,用以控制  $D_0 \sim D_{15}$  上数据的传送。
- 1 片 8284A 作为 8086/8088 系统的时钟发生器,它为 CPU 和外设芯片提供所需要的时钟信号、复位信号 *READY*。

#### (2) 最大方式

当  $MN/\overline{MX} = 0$  时,这是一个或多个协处理机系统的工作方式,系统中所需要的主要总线控制信号不是由 8086/8088 直接产生,而是由专用的 8288 总线控制器产生,这种系统的工作方式称为最大方式。

8086/8088 工作在最大方式下的基本配置:

在最小方式基本配置的基础上再增加一片 8288 总线控制器,其作用就是接收 8086/8088 CPU 发出的  $\overline{S}_0, \overline{S}_1, \overline{S}_2$  总线周期状态信号,经过变换产生相应的总线控制信号。

需要注意的是:8086 CPU 在最大方式下产生的读写命令  $\overline{IORC}, \overline{IOWC}, \overline{MRDC}, \overline{MWTC}$  与最小方式下控制信号  $\overline{RD}, \overline{WR}, M/\overline{IQ}$  的对应关系,最大方式下  $\overline{RQ}/\overline{GT}_0, \overline{RQ}/\overline{GT}_1$  与最小方式下 *HOLD*、*HLDA* 的对应关系。

### 7. 8086 与 8088 的区别

8086 为 16 位微机,而 8088 是准 16 位微机,其内部运算为 16 位,但外部数据总线是 8 位,



它们的区别如下:

(1) 从内部结构上

8086 的指令队列有 6 个字节;而 8088 只有 4 个字节。

(2) 存储器组织

8086 把 1 MB 的内存空间分成两个部分:偶地址存储单元和奇地址存储单元,分别由  $A_0$  信号和  $\overline{BHE}$  信号选通;而 8088 对整个内存空间不分奇偶。

(3) 引脚上的差别

- 地址/数据复用线:8086 是 16 位  $AD_0 \sim AD_{15}$ ,而 8088 仅有 8 位  $AD_0 \sim AD_7$ 。

- 存储器/外设控制线:8086 为  $M/\overline{IO}$ ,  $M/\overline{IO} = 1$  则访问内存,  $M/\overline{IO} = 0$  则访问外设。而 8088 为  $IO/\overline{M}$ ,与 8086 相反。

- 34 引脚:8086 为  $\overline{BHE}$  高位数据允许,控制信号;而 8088 为  $SS_0$  状态输出信号。

### 2.1.3 8086 微处理器的总线时序

本节大纲考核知识点(要求达到“领会”层次):

- 三种周期——指令周期、总线周期和时钟周期的区别和联系;
- 8086 几种主要的总线周期时序图,有关信号的时序关系。

#### 1. 指令周期、总线周期、时钟周期、等待周期、空闲周期及它们之间的关系

指令周期是指 CPU 执行一条指令所需要的时间。总线周期是指 CPU 与存储器或外设进行一次数据传送所需要的时间。显然一个指令周期由一个或几个总线周期组成,不同的指令有不同的指令周期。时钟周期又称为  $T$  状态,是一个时钟脉冲的重复周期,是 CPU 处理动作的基本时间单位,它是由主频来确定,如 8086 的主频为 5 MHz,则一个时钟周期为 200 ns。一般一个总线周期由 4 个  $T$  状态( $T_1$ 、 $T_2$ 、 $T_3$ 、 $T_4$ )组成。同样,等待周期  $T_w$  和空闲周期  $T_i$  都是以时钟周期为单位,要注意,等待周期  $T_w$  是在一个总线周期的  $T_3$  和  $T_4$  之间,CPU 根据  $READY$  信号来确定是否插入  $T_w$ ,插入几个  $T_w$ 。空闲周期是指在两个总线周期之间的时间间隔(总线处在空闲状态),若为 3 个时钟周期,则空闲周期为 3 个  $T_i$ 。

#### 2. 最小方式总线读/写操作时序

所谓的总线操作就是 CPU 在总线周期所进行的操作,它可分为总线读操作和总线写操作。在进行总线读/写操作时,CPU 的控制信号、地址信号、数据信号和状态信号都是按一定的规则在不同时钟周期内进入应有的状态,以保证 CPU 与存储器或 I/O 接口之间的信息传递能够顺利的完成。考生应从以下 3 个方面掌握总线读/写操作时序:

- ① 操作涉及到哪些引脚信号;
- ② 这些信号在不同时钟所出现的状态(电平);
- ③ 信号之间的关系。

##### (1) 总线读操作信号时序的简单描述

