

///

高等学校电工电子系列教材



数字

电子技术基础

周常森 范爱平 编著

TN431.2

68

数字 电子技术基础

周常森 范爱平 编著

山东科学技术出版社

图书在版编目(CIP)数据

数字电子技术基础/周常森,范爱平编著. —济南:山东科学技术出版社,2002

ISBN 7-5331-3092-8

I. 数... II. ①周...②范... III. 数字电路—电子技术 IV. TN79

中国版本图书馆 CIP 数据核字(2001)第 097651 号

数字电子技术基础

周常森 范爱平 编著

出版者: 山东科学技术出版社

地址: 济南市玉函路 16 号

邮编: 250002 电话: (0531)2065109

网址: www.lkj.com.cn

电子邮件: sdkj@jn-public.sd.cninfo.net

发行者: 山东科学技术出版社

地址: 济南市玉函路 16 号

邮编: 250002 电话: (0531)2020432

印刷者: 山东新华印刷厂

地址: 济南市胜利大街 56 号

邮编: 250001 电话: (0531)2059512

开本: 787mm × 1092mm 1/16

印张: 19.75

字数: 440 千

版次: 2002 年 3 月第 1 版第 1 次印刷

印数: 1-3000

ISBN 7-5331-3092-8

TP·102

定价: 28.00 元

前 言

随着信息时代的到来和不断深入,电子技术正以前所未有的速度向前发展,并且日益广泛地渗透到科学技术和工业生产的各个领域,为国民经济的发展带来了新的生机与活力。

近些年来,新的电子器件不断涌现,电子电路的集成度越来越高,系统的规模越来越大。特别是计算机技术的发展,推动了电子设计自动化(EDA)技术的进步。电流模电路、电子电路的计算机仿真、可编程逻辑器件和新近出现的可编程模拟器件等新的器件和新的电路理论及分析方法的出现,为电子技术的发展提供了新的热点,也为电子技术的教学提出了新的课题。

“电子技术基础”是工科院校电气信息类专业的一门重要的技术基础课,是研究各种电子器件、电路及其应用的学科,该课程对于学习微机类、测量类、电力电子类及控制类的课程有着重要的影响。

正是为了适应二十一世纪信息时代的要求,为了达到提高学生创新能力和实践能力的目的,我们结合多年的教学经验,编写了《模拟电子技术基础》和《数字电子技术基础》两本教材。这两本教材具有以下特点:

1. 在保证电子技术传统内容的基础上,增加了许多新型电子器件的内容。如:新型的电流型运算放大器、跨导型运算放大器、VMOS 器件、ispPLD 器件及 ispPAC 器件等内容,以反映电子技术的最新发展成果,使读者能够尽快接触新的东西。

2. 为了便于学习“电子电路的计算机仿真技术”的内容,在本书中加强了各种半导体器件和集成运算放大器的模型的内容,以便读者能够从更高的层次上去把握电子电路的分析方法。

3. 对于电路问题的分析,力求简化推导过程,突出物理概念的讲述,为培养学生分析问题和解决问题的能力创造条件。使读者不但能够学会定量计算的方法,而且能够掌握定性分析的技巧,为以后学习专业课程打下基础。

4. 以集成电路为主,适当介绍分立元件的内容。对于集成电路的介绍,采用了“淡化中腹,加强周边”的原则,即,简化集成电路内部结构及工作原理的分析,着重介绍集成电路的应用方法以及与应用有关的内部电路问题。

本书是在总结山东大学控制科学与工程学院电子新技术应用研究所多年教学经验的基础上完成的,第一章至第六章由范爱平编写,第七章至第十章由周常森编写。全书在编写过程中得到了研究所全体同志的大力支持并提出了许多宝贵意见,在此表示衷心的感谢。

本书可作为高等院校电气、电子、计算机及自动化类专业的教材,也可供与从事电子技术工作的工程技术人员参考。

由于作者水平所限,书中难免存在许多缺点错误,恳请广大读者批评指正。

作 者

2002 年 2 月于山东大学

目 录

第一章 数字电路基础.....	1
1.1 数字电路的基本 概念.....	1
1.1.1 模拟信号和数字信号.....	2
1.1.2 正逻辑与负逻辑.....	2
1.1.3 数字信号的主要参数.....	3
1.1.4 数字电路.....	4
1.2 数 制.....	4
1.2.1 几种常用的计数体制.....	4
1.2.2 不同数制之间的相互转换.....	7
1.3 二—十进制码.....	9
1.4 数字电路中的二极管与三极管.....	11
1.4.1 二极管的开关特性.....	11
1.4.2 三极管的开关特性.....	14
1.5 基本逻辑运算.....	18
1.5.1 基本逻辑运算.....	19
1.5.2 其他常用逻辑运算.....	21
1.6 逻辑函数及其表示方法.....	22
1.6.1 逻辑函数的建立.....	22
1.6.2 逻辑函数的表示方法.....	23
本章小结.....	25
习 题.....	25
第二章 逻辑门电路.....	26
2.1 基本逻辑门电路.....	27
2.1.1 二极管与门和或门电路.....	27
2.1.2 三极管非门电路.....	29
2.1.3 DTL与非门电路.....	29
2.2 TTL逻辑门电路.....	31
2.2.1 TTL与非门的基本结构及工作原理.....	31
2.2.2 TTL与非门的开关速度.....	33
2.2.3 TTL与非门的电压传输特性及抗干扰能力.....	35
2.2.4 TTL与非门的带负载能力.....	38
2.2.5 TTL与非门举例--7400.....	40
2.2.6 TTL门电路的其他类型.....	41

2.2.7	TTL集成逻辑门电路系列简介	46
2.3	MOS逻辑门电路	48
2.3.1	NMOS门电路	49
2.3.2	CMOS非门	50
2.3.3	其他的CMOS门电路	52
2.3.4	CMOS逻辑门电路的系列及主要参数	55
2.4	集成逻辑门电路的应用	56
2.4.1	各类集成逻辑门性能比较	56
2.4.2	TTL与CMOS器件之间的接口问题	57
2.4.3	TTL和CMOS电路带负载时的接口问题	59
2.4.4	多余输入端的处理	60
2.5	正负逻辑及逻辑符号的变换	60
2.5.1	正负逻辑的逻辑符号	60
2.5.2	混合逻辑中逻辑符号的变换	61
	本章小结	62
	习 题	62
第三章	组合逻辑电路的分析与设计	66
3.1	逻辑代数	66
3.1.1	逻辑代数的基本公式	66
3.1.2	逻辑代数的基本规则	67
3.1.3	逻辑函数的代数化简法	68
3.2	逻辑函数的卡诺图化简法	71
3.2.1	最小项的定义与性质	71
3.2.2	逻辑函数的最小项表达式	72
3.2.3	卡诺图	73
3.2.4	用卡诺图表示逻辑函数	74
3.2.5	逻辑函数的卡诺图化简法	76
3.2.6	具有无关项的逻辑函数的化简	79
3.3	组合逻辑电路的分析方法	81
3.3.1	组合逻辑电路的特点	81
3.3.2	组合逻辑电路的分析方法	81
3.4	组合逻辑电路的设计方法	82
3.5	组合逻辑电路中的竞争冒险	86
3.5.1	产生竞争冒险的原因	86
3.5.2	冒险现象的识别	87
3.5.3	冒险现象的消除方法	88
	本章小结	88

习 题.....	89
第四章 组合逻辑模块及其应用.....	93
4.1 编 码 器.....	93
4.1.1 编码器的基本概念及工作原理.....	93
4.1.2 二进制编码器.....	94
4.1.3 优先编码器.....	95
4.1.4 编码器的应用.....	97
4.2 译 码 器.....	98
4.2.1 译码器的基本概念及工作原理.....	98
4.2.2 集成译码器.....	99
4.2.3 译码器的应用.....	102
4.2.4 数字显示译码器.....	104
4.3 数据选择器.....	108
4.3.1 数据选择器的基本概念及工作原理.....	108
4.3.2 集成数据选择器.....	108
4.3.3 数据选择器的应用.....	109
4.4 数值比较器.....	112
4.4.1 数值比较器的基本概念及工作原理.....	112
4.4.2 集成数值比较器及其应用.....	113
4.5 加 法 器.....	115
4.5.1 加法器的基本概念及工作原理.....	115
4.5.2 多位数加法器.....	117
4.5.3 快速进位集成4位加法器74283.....	118
4.5.4 集成加法器的应用.....	119
本章小结.....	120
习 题.....	121
第五章 触发器.....	125
5.1 基本触发器.....	125
5.1.1 基本RS触发器.....	125
5.1.2 同步RS触发器.....	128
5.2 主从触发器.....	131
5.2.1 主从RS触发器.....	131
5.2.2 主从JK触发器.....	132
5.3 边沿触发器.....	136
5.3.1 利用传输延迟的边沿JK触发器.....	136
5.3.2 维持-阻塞边沿D触发器.....	137
5.3.3 CMOS主从结构的边沿触发器.....	140

5.4 集成触发器.....	141
5.4.1 集成触发器举例.....	141
5.4.2 触发器功能的转换.....	143
5.4.3 集成触发器的脉冲工作特性和主要指标.....	145
5.4.4 触发器应用举例.....	146
本章小结.....	148
习 题.....	148
第六章 时序逻辑电路	152
6.1 时序逻辑电路的基本概念.....	152
6.1.1 时序逻辑电路的结构及特点.....	153
6.1.2 时序逻辑电路的分类.....	153
6.2 时序逻辑电路的一般分析方法.....	154
6.2.1 分析时序逻辑电路的一般步骤.....	154
6.2.2 同步时序逻辑电路的分析举例.....	154
6.2.3 异步时序逻辑电路的分析举例.....	156
6.3 计 数 器.....	158
6.3.1 二进制计数器.....	158
6.3.2 非二进制计数器.....	168
6.3.3 集成计数器的应用.....	174
6.4 数码寄存器与移位寄存器.....	180
6.4.1 数码寄存器.....	180
6.4.2 移位寄存器.....	181
6.4.3 集成移位寄存器74194.....	184
6.4.4 移位寄存器构成的移位型计数器.....	185
6.5 时序逻辑电路的设计方法.....	186
6.5.1 同步时序逻辑电路的设计方法.....	186
6.5.2 异步时序逻辑电路的设计方法.....	191
本章小结.....	193
习 题.....	194
第七章 半导体存储器	196
7.1 随机存取存储器 (RAM)	196
7.1.1 RAM的基本结构	196
7.1.2 RAM的存储单元	200
7.1.3 RAM的容量扩展	204
7.1.4 RAM的芯片简介	206
7.2 只读存储器 (ROM)	206
7.2.1 ROM的分类	207

7.2.2 ROM的结构及工作原理.....	208
7.2.3 ROM的应用	210
7.2.4 ROM的容量扩展	214
本章小结.....	216
习 题.....	216
第八章 脉冲波形的产生与整形.....	219
8.1 集成555定时器.....	219
8.1.1 555定时器的电路结构与工作原理.....	219
8.1.2 555定时器的功能表.....	220
8.2 施密特触发器.....	221
8.2.1 用555定时器构成的施密特触发器.....	221
8.2.2 集成施密特触发器.....	223
8.2.3 施密特触发器的应用举例.....	224
8.3 多谐振荡器.....	225
8.3.1 用555定时器构成的多谐振荡器.....	225
8.3.2 占空比可调的多谐振荡器电路.....	227
8.3.3 石英晶体多谐振荡器.....	228
8.3.4 多谐振荡器应用实例.....	230
8.4 单稳态触发器.....	232
8.4.1 用555定时器单稳态触发器.....	232
8.4.2 集成单稳态触发器.....	234
8.4.3 单稳态触发器的应用.....	237
本章小结.....	240
习 题.....	240
第九章 数模与模数转换电路	245
9.1 D/A转换器.....	245
9.1.1 D/A转换器的基本原理.....	245
9.1.2 倒T形电阻网络D/A转换器	246
9.1.3 权电流型D/A转换器.....	247
9.1.4 权电流型D/A转换器应用举例.....	249
9.1.5 D/A转换器的主要技术指标.....	251
9.2 A/D转换器.....	252
9.2.1 A/D转换的一般步骤和取样定理.....	252
9.2.2 取样-保持电路	254
9.2.3 并行比较型A/D转换器.....	256
9.2.4 逐次比较型A/D转换器.....	257
9.2.5 双积分型A/D转换器.....	259

9.2.6 A/D转换器的主要技术指标.....	262
9.2.7 集成A/D转换器及其应用.....	263
本章小结.....	265
习 题.....	266
第十章 可编程逻辑器件应用技术	268
10.1 PLD的基本结构与分类.....	268
10.1.1 PLD的基本结构.....	268
10.1.2 PLD的分类.....	270
10.2 在系统可编程逻辑器件(ispPLD).....	274
10.2.1 高密度ispPLD器件结构原理.....	274
10.2.3 在系统编程原理.....	283
10.3 Lattice公司ISP—PLD器件性能.....	287
10.4 ispExpert System的使用方法.....	288
10.4.1 ispExpert System的设计准备.....	289
10.4.2 isp Expert System的原理图输入方式.....	291
10.4.3 isp Expert System的编译与仿真.....	296
10.4.4 ispExpert System 的在系统编程操作方法.....	304
本章小结.....	304
习 题.....	305

第一章 数字电路基础

随着信息时代的到来,“数字”这两个字正以越来越高的频率出现在各个领域,数字手表、数字电视、数字通信、数字控制……数字化已成为当今电子技术的发展潮流。数字电路是数字电子技术的核心,是计算机和数字通信的硬件基础。本章首先介绍数字电路的一些基本概念及数字电路中常用的数制与码;然后讨论数字电路中二极管、三极管的工作方式;最后介绍数字逻辑中的基本逻辑运算、逻辑函数及其表示方法。从现在开始,你将跨入数字电子技术这一神奇的世界,去探索它的奥秘,认识它的精彩。

1.1 数字电路的基本概念

1.1.1 模拟信号和数字信号

电子电路中的信号可以分为两大类:模拟信号和数字信号。模拟信号是时间连续、数值也连续的信号。模拟信号来自于自然界客观存在的一些物理量,例如,速度、压力、温度、声音等。这些量通过传感器转换成的电信号是随时间连续变化的,可以用测量仪器测量出某个时刻的瞬时值,或有效值,或某段时间之内的平均值,这种信号就是模拟信号,处理模拟信号的电路称为模拟电路。

数字信号在时间上和数值上均是离散的。如电子表的秒信号、生产流水线上记录零件个数的计数信号等。这些信号的变化发生在一系列离散的瞬间,其值也是离散的。这种数字信号只有两个离散值,常用数字0和1来表示,注意,这里的0和1没有大小之分,只代表两种对立的状态,称为逻辑0和逻辑1,也称为二值数字逻辑。处理数字信号的电路称为数字电路。

数字信号在电路中往往表现为突变的电压或电流,图 1.1.1 就是一种典型的数字信号,从图中可以看出,该信号有两个特点:

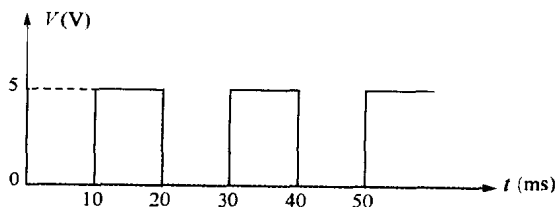


图 1.1.1

第一,信号只有两个电压值,5V 和 0V。相对而言,5V 为高电压,0V 为低电压。我们可以用 5V 来表示逻辑 1,用 0V

来表示逻辑 0;当然也可以用 0V 来表示逻辑 1,用 5V 来表示逻辑 0。因此这两个电压值又常被称为逻辑电平。5V 为高电平,0V 为低电平。

第二,信号从高电平变为低电平,或者从低电平变为高电平是一个突然变化的过程,发生在某些离散的时刻。所以这种信号又称为脉冲信号。

1.1.2 正逻辑与负逻辑

如上所述, 数字信号是一种二值信号, 用两个电平 (高电平和低电平) 分别来表示两个逻辑值 (逻辑 1 和逻辑 0)。那么究竟是用哪个电平来表示哪个逻辑值呢? 有两种逻辑体制: 正逻辑体制与负逻辑体制。

正逻辑体制规定: 高电平为逻辑 1, 低电平为逻辑 0。

负逻辑体制规定: 低电平为逻辑 1, 高电平为逻辑 0。

如果采用正逻辑, 图 1.1.1 所示的数字电压信号就成为如图 1.1.2 所示逻辑信号。

本书中如果没有特殊说明, 均采用正逻辑。

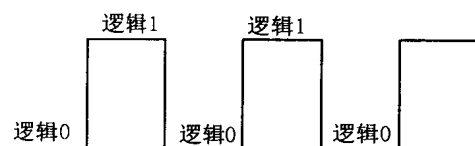


图 1.1.2 逻辑信号

1.1.3 数字信号的主要参数

一个理想的周期性数字信号, 可用以下几个参数来描绘, 见图 1.1.3。

V_m ——信号幅度。它表示电压波形变化的最大值。

T ——信号的重复周期。信号的重复频率 $f=1/T$ 。

t_w ——脉冲宽度。它表示脉冲的作用时间。

q ——占空比。它表示脉冲宽度 t_w 占整个周期 T 的百分比, 其定义为:

$$q(\%) = \frac{t_w}{T} \times 100\%$$

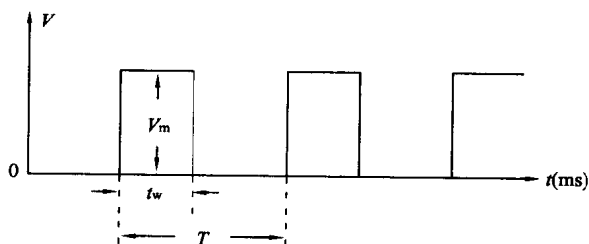


图 1.1.3 理想的周期性数字信号

图 1.1.4 所示为三个周期相同 ($T=20\text{ms}$), 但幅度、脉冲宽度及占空比各不相同的数字信号。

一个实际的数字信号, 常常是非理想的, 如图 1.1.5 所示。除了上述几个参数以外, 还有两个重要的参数。

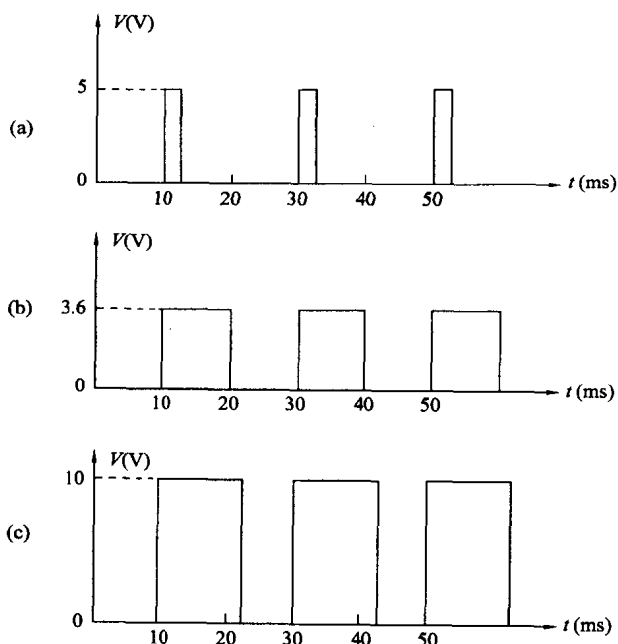


图 1.1.4 周期相同的三个数字信号

(a) $V_m=5V$ $q<50\%$ (b) $V_m=3.6V$ $q=50\%$ (c) $V_m=10V$ $q>50\%$

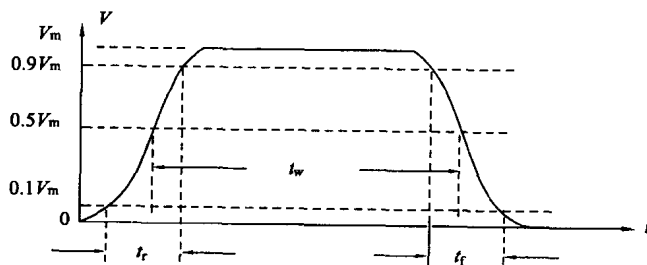


图 1.1.5 实际的脉冲信号

t_r ——上升时间。是指从脉冲幅值的 10% 上升到 90% 所需要的时间。

t_f ——下降时间。是指从脉冲幅值的 90% 下降到 10% 所需要的时间。

另外, 非理想数字信号的脉冲宽度 t_w 定义为脉冲幅值的 50% 的两个时间点之间的时间。显然, 上升时间 t_r 与下降时间 t_f 的值越小, 越接近理想波形。其典型值为几个纳秒 (ns)。

1.1.4 数字电路

传递与处理数字信号电子电路称为数字电路。数字电路与模拟电路相比主要有列优点:

(1) 由于数字电路是以二值数字逻辑为基础的, 只有 0 和 1 两个基本数字, 易于用电路来实现, 比如可用二极管、三极管的导通与截止这两个对立的状态来表示数字信号的逻辑 0 和逻辑 1。所以数字电路结构简单, 容易制造, 允许电路有较大的离散性, 便于集成及系列化生产。

(2) 由数字电路组成的数字系统工作可靠, 精度较高, 抗干扰能力强。它可以通过

整形很方便地去除叠加于传输信号上的噪声与干扰，还可利用差错控制技术对传输信号进行查错和纠错。

(3) 数字电路不仅能完成数值运算，而且能进行逻辑判断和运算，这在控制系统中是不可缺少的。

(4) 数字信息便于长期保存，比如可将数字信息存入磁盘、光盘等长期保存。

(5) 数字集成电路产品系列多、通用性强、成本低。

由于具有一系列优点，数字电路在电子设备或电子系统中得到了越来越广泛的应用，计算机、计算器、电视机、音响系统、视频记录设备、光碟、长途电信及卫星系统等，无一不采用了数字系统。

1.2 数 制

在日常生活中，人们习惯于使用十进制，可是在数字电路中常使用二进制，有时也使用八进制或十六进制。

1.2.1 几种常用的计数体制

1. 十进制 (Decimal)

十进制是人们最熟悉、应用最广泛的一种计数方法。它由 0~9 十个不同的数字符号组成，其计数规律为“逢十进一”或“借一当十”。因此，十进制就是以 10 为基数的计数体制。

每一个数字处在不同数位所代表的数值是不同的，例如，十进制数 555.5 可表示为

$$555.5 = 5 \times 10^2 + 5 \times 10^1 + 5 \times 10^0 + 5 \times 10^{-1}$$

其中 10^2 、 10^1 、 10^0 、 10^{-1} 分别为百位、十位、个位、小数点右第一位的“权”，也就是相应位的 1 所代表的实际数值，由此可见位数越高，“权”值越大，相邻高位权值是相邻低位权值的 10 倍。任意十进制数可表示为

$$(N)_D = \sum_{i=-\infty}^{\infty} K_i \times 10^i \quad (1.2.1)$$

其中 K_i 为基数 10 的 i 次幂的系数，它可为 0~9 中任一个数字。

十进制虽然是人们最习惯的计数体制，却很难用电路来实现。因为要使一个电路或者一个电子器件具有能严格区分的十个状态来与十进制的十个不同的数字符号一一对应，是比较困难的。因此在计数电路中一般不直接使用十进制。

2. 二进制 (Binary)

二进制数只由两个数字符号 0 和 1 组成，它同十进制数一样，自左到右由高位到低位排列。计数规律为“逢二进一”或“借一当二”。因此，二进制就是以 2 为基数的计数体制。

同十进制数一样，每个数字处在不同数位代表不同数值。例如，二进制数 10101 所代表的十进制数是

$$(10111)_B = 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 = 23$$

其中 2^4 、 2^3 、 2^2 、 2^1 、 2^0 分别为相应位的“权”，相邻高位是相邻低位权值的 2 倍。

同样，二进制数的表示法可扩展到小数，小数点以右的权值是基数 2 的负幂。例如，

二进制小数 11.1101 可以表示为

$$(11.1011)_B = 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} + 1 \times 2^{-4}$$

任意二进制数可表示为

$$(N)_B = \sum_{i=-\infty}^{\infty} K_i \times 2^i \quad (1.2.2)$$

其中 K_i 为基数 2 的 i 次幂的系数，它只能是 0 或者 1。

二进制与十进制制相比，其优点是：

(1) 二进制数只有两个数字符号 0 和 1，因此很容易用电路元件的状态来表示。例如，三极管的截止和饱和，继电器的接通和断开，灯泡的明和灭、电平的高和低等，都可以将其中一个状态规定为 0，另一个状态规定为 1，来表示二进制数。这种表示简单可靠，所用元件少，存储和传送二进制数也十分可靠。

(2) 二进制的基本运算规则与十进制运算规则相似，但要简单得多。例如两个一位十进制数相乘，其规律要用“九九乘法表”才能表示，而两个一位二进制数相乘，只有四种组合。因此用电路来实现二进制运算十分方便可靠。

与十进制相比，二进制的缺点是：

(1) 人们对二进制数不熟悉，使用不习惯。

(2) 同样表示一个数，二进制数要比十进制数位多。例如，2 位的十进制数 87 变为二进制数为 1010111，需 7 位。

因此，用数字系统运算时，通常先将人们熟悉的十进制原始数据转换成二进制数。运算结束后，再转换成人们所易接受的十进制数。

3. 十六进制 (Hexadecimal) 与八进制 (Octal)

由于二进制数比十进制数位多，不便于书写和记忆，因此在计算机应用中经常用十六进制数或八进制数来表示二进制数。

十六进制数有 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F 共 16 个数字符号，计数规律为“逢十六进一”或“借一当十六”。因此，十六进制数的基数是 16，十六进制就是以 16 为基数的计数体制。

每一个数字处在不同数位代表不同的数值，例如将十六进制数 5AE 转换成十进制数为

$$(5AE)_H = 5 \times 16^2 + 10 \times 16^1 + 14 \times 16^0 = 1454$$

其中 16^2 、 16^1 、 16^0 分别表示相应位的“权”。

十六进制数可表示为

$$(N)_H = \sum_{i=-\infty}^{\infty} K_i \times 16^i \quad (1.2.3)$$

其中 K_i 为基数 16 的 i 次幂的系数，它可以是 0~F 十六个数字中的任一个。

同理，八进制数有 0、1、2、3、4、5、6、7 共 8 个数字符号，计数规律为“逢八进一”或“借一当八”。八进制是以 8 为基数的计数体制。

八进制数可表示为

$$(N)_O = \sum_{i=-\infty}^{\infty} K_i \times 8^i \quad (1.2.4)$$

其中 K_i 为基数 8 的 i 次幂的系数，它可以是 0~7 八个数字中的任一个。

4. 常用数制对照表

现将十进制、二进制、十六进制、八进制对照于表 1.2.1 中。

表 1.2.1 数制对照表

数制 特 点	十进制 (Decimal)	二进制 (Binary)	十六进制 (Hexadecimal)	八进制 (Octal)
数字符号	0、1、2、3、4、5、 6、7、8、9	0、1	0、1、2、3、4、5、 6、7、8、9、A、B、 C、D、E、F	0、1、2、3、4、5、 6、7
计数规律	逢十进一	逢二进一	逢十六进一	逢八进一
基数	10	2	16	8
位权	10^i	2^i	16^i	8^i
表达式	$(N)_D = \sum_{i=-\infty}^{\infty} K_i \times 10^i$	$(N)_B = \sum_{i=-\infty}^{\infty} K_i \times 2^i$	$(N)_H = \sum_{i=-\infty}^{\infty} K_i \times 16^i$	$(N)_O = \sum_{i=-\infty}^{\infty} K_i \times 8^i$

1.2.2 不同数制之间的相互转换

1. 二进制转换成十进制

可用式 1.2.2 将任意一个二进制数转换成相应十进制数。

例 1.2.1 将二进制数 10011.101 转换成十进制数。

解：将每一位二进制数乘以位权，然后相加，可得

$$\begin{aligned} (10011.101)_B &= 1 \times 2^4 + 0 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= (19.625)_D \end{aligned}$$

为了方便地进行按权相加，应熟记二进制数各位的位权，表 1.2.2 列出了常用的位权。

表 1.2.2 各位二进制数的位权

i	2^i	2^{-i}
0	1	1.0
1	2	0.5
2	4	0.25
3	8	0.125
4	16	0.0625
5	32	0.03125
6	64	0.015625
7	128	0.0078125
8	256	0.00390625
9	512	0.001953125
10	1024	0.0009765625

2. 十进制转换成二进制

可用两种方法将十进制的整数部分转换成二进制。

(1) “除2取余”法。

“除2取余”法的原理为：十进制整数可写成

$$(N)_D = b_n \times 2^n + b_{n-1} \times 2^{n-1} + \cdots + b_1 \times 2^1 + b_0 \times 2^0 \quad (1.2.5)$$

式中 $b_n, b_{n-1}, \cdots, b_1, b_0$ 是二进制数各位数字。将等式两边分别除以2，得

$$(N)_D = b_n \times 2^{n-1} + b_{n-1} \times 2^{n-2} + \cdots + b_1 \times 2^0 + b_0/2 \quad (1.2.6a)$$

由此可知，将十进制数除以2，其余数为 b_0 。将式 (1.2.6a) 的商再除以2，得

$$(N)_D = b_n \times 2^{n-2} + b_{n-1} \times 2^{n-3} + \cdots + b_2 \times 2^0 + b_1/2 \quad (1.2.6b)$$

其余数为 b_1 。由此可见，将十进制整数每除以一次2，就可根据余数得到二进制数的1位数字。因此，只要连续除以2直到商为0，就可由所有的余数求出二进制数。

例 1.2.2 将十进制数23转换成二进制数。

解：根据“除2取余”法的原理，按如下步骤转换：

2	23	·····余1	b_0	读 取 次 序
2	11	·····余1	b_1	
2	5	·····余1	b_2	
2	2	·····余0	b_3	
2	1	·····余1	b_4	
0				

则

$$(23)_D = (10111)_B$$

(2) 查表法。

根据式 (1.2.2) 和表 1.2.2 也可以将十进制数转换成二进制数。其方法为判定给定十进制数所包含2的幂，首先把2的最高幂判定出来，然后从给定数中将它减去。同样的方法再用于余数，直到所得之差为1或为0时为止。当十进制数较大时，这种方法更简便。

例 1.2.3 将十进制数 $(83)_D$ 转换成二进制数。

解：参看表 1.2.2，按如下步骤转换

第一步： $(83)_D$ 所包含的最大 2^i 为 $2^6 = (64)_D$ 。

第二步： $(83)_D - (64)_D = (19)_D$ 。

第三步： $(19)_D$ 所包含的最大 2^i 为 $2^4 = (16)_D$ 。

第四步： $(19)_D - (16)_D = (3)_D$ 。

第五步： $(3)_D$ 所包含的最大 2^i 为 $2^1 = (2)_D$ 。

第六步： $(3)_D - (2)_D = (1)_D = 2^0$ 。余数已是二进制的最低有效位。

第七步：从高到低将含有的2的乘幂项，在相应的位上填上1，余下的空位填上0，故得 $(83)_D = (1010011)_B$

任何十进制数的纯小数部分可用“乘2取整”的方法，求相应的二进制数。原理为：十进制小数可写成

$$(N)_D = b_{-1} \times 2^{-1} + b_{-2} \times 2^{-2} + \cdots + b_{-(n-1)} \times 2^{-(n-1)} + b_{-n} \times 2^{-n} \quad (1.2.7)$$

将上式两边分别乘以2，得