

国外 MOS 存储器

上海半导体器件研究所 编
成 字 1 2 8 部 队

上海科学技术情报研究所

国外MOS存储器

上海半导体器件研究所 编
成 字 128 部 队

上海科学技术情报研究所出版

新华书店上海发行所发行

上海商务印刷厂印刷

开本: 787×1092 1/16 印张: 11.75 字数: 293,000

1975年5月第1版 1975年5月第1次印刷

印数: 1—6,400

代号: 151634·234 定价: 1.40 元

(只限国内发行)

前 言

随着现代计算技术的迅速发展，对电子计算机的关键部分之一——存储器提出了越来越高的要求，除对沿用的各种存储器进行改进外，新型存储器也不断地出现，半导体存储器就是其中之一。

半导体存储器，是大规模集成电路在数字系统中首次成功的应用。它的出现与迅速发展，正在不断地改变着计算机的结构。它不仅适用于逻辑电路和外围电路紧密结合的小型存储器或缓冲存储器，而且也适用于普通系统的大型存储器，因此，半导体存储器一出现就受到人们的重视。

半导体存储器包括双极型和 MOS 型（金属——氧化物——半导体）两大类。MOS 存储器具有存储容量大、性能可靠、工艺简单、功耗小及成本低等优点，因此，它在大规模集成电路发展中占领先地位，而且正在逐渐取代常用的磁芯存储器。

为了配合国内研制 MOS 存储器，我们遵照伟大领袖毛主席关于“洋为中用”的教导，编译一部分国外资料，其中包括典型产品介绍、MOS 存储器的各种结构、工艺、测试及可靠性等方面内容，供从事此项工作的广大工人、技术人员、干部及高等院校的工农兵学员和教师作参考。

在本译文资料编辑过程中，我们曾先后得到南字 819 部队、上海计算技术研究所等单位的有关同志大力支持，特此表示感谢。

由于编者水平有限，译文中错误一定不少，望读者批评指正。

上海半导体器件研究所

成 字 1 2 8 部 队

1975 年 1 月

毛主席语录

外国有的，我们要有，外国没有的，我们也要有。

自力更生为主，争取外援为辅，破除迷信，独立自主地干工业、干农业，干技术革命和文化革命，打倒奴隶思想，埋葬教条主义，认真学习外国的好经验，也一定研究外国的坏经验——引以为戒，这就是我们的路线。

我们要保持过去革命战争时期的那么一股劲，那么一股革命热情，那么一种拼命精神，把革命工作做到底。

目 录

1. MOS 存储器发展概况	(1)
2. 1024 位高速 MOS 大规模集成随机存取存储器	(15)
3. 动态随机存取存储器的基础及其应用	(25)
4. 4 千位 MOS 动态随机存取存储器	(58)
5. 全译码随机存取 1024 位动态存储器	(67)
6. 简易刷新的动态 n 沟道 MOS 随机存取存储器	(82)
7. 具有内部刷新的三管 MOS 存储单元	(89)
8. 新型的 4096 位 MOS 芯片是快速高封装密度计算机存储器的核心	(91)
9. 采用单管(FET)单元的 8 千位随机存取存储器芯片	(100)
10. 具有内部时序电路和低功耗单管 4096 位随机存取存储器	(108)
11. 高性能 1024 位开关电容 p 沟绝缘栅场效应晶体管	(115)
12. 用 n 沟硅栅工艺制作的 1 密耳 ² 单管存储单元	(127)
13. 读出放大器的设计是单管单元 4096 位随机存取存储器的关键	(133)
14. 采用常关型肖特基势垒场效应晶体管的静态随机存取存储器	(144)
15. 绝缘体上外延硅薄膜 MOS 工艺的五管存储单元	(151)
16. 互补 MOS 存储器	(154)
17. 应用可变电容的自举作用来消除 MOS 电路中的阈值损失	(159)
18. 半导体存储器的测试方法	(162)
19. MOS 大规模集成电路的可靠性	(167)

MOS 存储器发展概况

王儒全

一、前 言

众所周知,大规模集成电路是七十年代电子技术发展的两大重点之一,是衡量一个国家工业化和科学技术先进水平的重要标志之一。

目前,大规模集成电路还只局限于双极型和 MOS 型两大类。由于 MOS 大规模集成电路具有工艺简单、集成度高、功耗低、成品率高、成本低等优点,所以在大规模集成电路发展中占优势是不足为奇的。

在 MOS 大规模集成电路中,集成度高、产量大的是随机存取存储器(RAM)、只读存储器(ROM)、移位寄存器(SR)三种。

由于 MOS·RAM 比现在电子计算机中使用的磁芯存储器具有加工简单、产量大、体积小、功耗低、速度快、外围接口电路简单、可靠性高、成本低等优点,因而正在逐步取代磁芯存储器的广大市场;再者,由于 MOS·RAM 结构上的重复性,图形布设简单灵活,所以 MOS·RAM 在 MOS 大规模集成电路中又充当了主角。

表 1 列出了以 ROM、RAM、SR 三种为代表的大规模集成电路 1974 年美国市场预测^[1]。表 2 列出了日本 1971~1973 年电子市场上双极型与 MOS 集成电路的情况^[2]。表 3 为西欧各国的情况^[3]。表中所列数据充分反映了目前 MOS 大规模集成电路占优势和 MOS·RAM 为主角的事实。

表 1 以 ROM、RAM、SR 三种为代表的大规模集成电路 1974 年美国市场预测(百万美元)

半 导 体 存 储 器		1972 年	1973 年	1974 年	1977 年
ROM	双 极 型 MOS	18.0	21.9	28.7	65
		18.1	24.5	27.6	37
RAM	双 极 型 MOS	11.7	37.8	57.0	126
		24.2	69.0	95.8	201
SR	双 极 型 MOS	0.1	0.8	1.0	3
		20.0	25.0	30.0	36

表 2 日本 1971~1973 年电子市场上双极型与 MOS 集成电路的情况(百万美元)

		1971 年	1972 年	1973 年
双 极 型	小 规 模	56.7	47.3	48.7
	中 规 模	19.3	29.0	43.0
	大 规 模	6.0	10.0	13.8
MOS	中、小规模	42.3	30.3	24.7
	大 规 模	64.0	78.7	101.0

表 3 1972~1973 年西欧各资本主义国家大规模集成电路市场情况(百万美元)

	年 份	比利时	丹麦	芬兰	法国	意大利	荷兰	挪威	西班牙	瑞典	瑞士	英国	西德	总计
双极型	72 年	0.2	0.1	—	3.0	0.2	0.4	—	—	0.6	0.4	6.0	5.5	16.4
	73 年	0.3	0.2	—	3.5	0.5	0.6	0.2	—	0.8	0.6	9.0	7.0	22.7
MOS	72 年	0.4	0.4	—	3.8	0.6	0.7	0.1	—	0.7	0.5	3.5	7.0	17.7
	73 年	1.0	0.9	0.1	5.0	2.3	1.0	0.1	0.2	1.2	0.8	7.0	8.5	28.1

据美国《Electronics》杂志 1974 年第 12 期报道, MOS 产品的销售额将从 1973 年的 4.82 亿美元上升到 1974 年的 8 亿美元(占整个半导体器件 28 亿美元总销售额的 28.5% 以上), 其中 MOS 存储器(可能包括 ROM、RAM、SR 三种)占 2.9 亿美元。生产 MOS 产品的五家最大公司的 1974 年估计是: 英特尔公司 1.2 亿美元、得克萨斯仪器公司 0.9 亿美元、美国微系统公司 0.87 亿美元、北美洛克威尔微电子学公司 0.8 亿美元、莫斯特克公司 0.6 亿美元。1974 年 MOS 存储器销售情况是: 英特尔公司 1.18 亿美元、莫斯特克公司 0.36 亿美元、美国微系统公司 0.26 亿美元、国家半导体公司 0.20 亿美元、先进存储器系统公司 0.12 亿美元。

二、MOS·RAM 的发展和动态

1. MOS·RAM 的发展

1962 年发明了 MOS 晶体管。由于 MOS 器件工艺简单、有自动隔离、直接耦合等优点, 因而同年就制成了 MOS 集成电路。1964 年美国费尔查尔德公司研制成了第一个 16 字×4 位 MOS·RAM^[4]。该存储器采用现在仍采用的静态六管标准存储单元, 包括地址译码外围电路在内, 一共有 447 个 MOS 晶体管和 4 个扩散电阻, 芯片尺寸为 2.9×3.7 毫米(115×145 密耳), 用 P-型沟道工艺, 读写周期都大约为 2~3 微秒, 用 +15 伏电源, 备用功耗为 60~120 毫瓦, 用 12 条腿的 TO-5 封装。这不仅开创了半导体存储器向传统的磁芯存储器进行挑战而用于电子计算机存储系统领域, 而且也开创了大规模集成电路时代*。

继费尔查尔德公司研制 MOS·RAM 之后, 美国先后有英特尔公司、美国微系统公司、莫托洛拉公司、先进存储器系统公司、北美洛克威尔微电子学公司、国家半导体公司、英特希尔公司、IBM 公司、先进微型器件公司、得克萨斯仪器公司、通用电气公司、通用仪器公司、微系统国际公司、莫斯特克公司、电子阵列公司、美国无线电公司、西格尼蒂斯公司、英塞莱克公司、利顿工业公司、尤尼森公司、休斯公司、哈里斯公司等研制和生产各种 MOS·RAM 产品。

日本目前已有富士通、日立、东芝、日本电气、三菱、冲电气等公司研制和生产 MOS·RAM。

加拿大国际微系统公司、英国普莱赛公司、马拉德公司(飞利浦在英国的子公司)、荷兰飞利浦公司等也相继研制和生产 MOS·RAM 产品。

以下产品为所收集到的美国、日本各公司 MOS·RAM 的各种规格型号。

英 特 尔 公 司: 1101 (p-256 位); 1103、1103A、1103-1、1103S(p-1024 位); 2102、

* 如果用过去 MOS 大规模集成电路的标准衡量, 由于三个 MOS 晶体管就能构成一个门电路, 则该存储器已等效于 100 门以上, 达到了大规模集成电路范围。由于 MOS 工艺简单, 集成度易于提高, 所以后来 MOS 大规模集成电路的标准提高到 256 位/片 RAM 或 1000 个元件/片水平。

2105、2105-1(n-1024 位); 2107、2107A、1401(n-4096 位);

先进存储器系统公司: Am2700(p-256 位); 6001、6002(p-1024 位)、7001(n-1024 位); 6003(p-2048 位); 6004(p-4096 位);

美国微系统公司: S2103、S3103(p-1024 位); 6605(n-4096 位); S2222(CMOS-512 位);

电子阵列公司: EA1500/EA1501(n-1024 位); EA1504(n-4096 位);

费尔查尔德公司: 3534(p-1024 位);

微系统国际公司: 7112(n-4096 位);

摩托罗拉公司: MCM7001(n-1024 位); 6605、6606(n-4096 位);

莫斯特克公司: MK4007P(p-256 位); MK4006、MK4006P、MK4008P、MK4102P(p-1024 位); MK4096(n-4096 位);

标准微系统公司: SMCN-4412(n-4096 位);

英特希尔公司: IM7507(n-4096 位); IM6523(CMOS-256 位); IM6508(CMOS-1024 位);

得克萨斯仪器公司: TMS4063(p-1024 位); TMS4030(n-4096 位);

国家半导体公司: MM5260(p-1024 位); MM5270(n-4096 位);

先进微型器件公司: Am1101A、Am1101A1(p-256 位); Am2602、Am2102、Am4102、Am7552、Am9102(静 n-1024 位);

西格尼蒂斯公司: 2548(p-2048 位); 2604(n-4096 位);

英塞莱克公司: NS4200(CMOS-256 位);

日立公司: 3503-1(?-1024 位); HM4500(n-4096 位);

东芝公司: T3132(p-1024 位); T2265(p-2048 位);

日本电气公司: μ PD403/404 (n-1024 位); μ PD406D(n-2048 位); μ PD407D(n-4096 位);

三菱公司: M58533(p-1024 位); M58574(n-4096 位);

富士通公司: MB8103(p-1024 位); MB8201(n-1024 位); MB8202(n-2048 位); MB8211、MB8212(n-4096 位);

冲电气公司: MSM2711(p-1024 位)。

松下电气公司: MN1003(p-1024 位);

其他一些公司发表了研制成 4096 位 MOS·RAM 的消息,但未公布产品型号。

2. 生产水平

根据各国各公司发表的有关 MOS·RAM 的品种型号,估计在 100 种左右。当然,目前除互补 MOS(CMOS)·RAM、静态 MOS·RAM 外,512 位以下规模已基本不生产了。

以美国为例, MOS·RAM 的销售增长情况见表 4 (双极型也一并列出)^[5]。

表 4 1974 年美国市场中关于 RAM 的预测(百万美元)*

	1972 年	1973 年	1974 年	1975 年	1976 年
MOS	24.2	69.0	95.8	135.0	225.0
双极型	11.7	37.8	57.0	67.0	88.0
CCD	—	—	2.0	8.0	17.0

* 此表数据与表 1 略有出入。

目前各国各公司 MOS·RAM 每块价格平均在 5~10 美元之间 (每位平均 0.5 美分以内, 76 年估计下降到 0.2 美分/位以下)。年产量 1500 万块到 3000 万块之间 (集成度进一步提高后产量可能增加不多)。

以上情况表明, 两年前市场上还只不过是“苍海之一粟”的 MOS·RAM, 如今突然变成了一种兴隆的买卖, 销售额两年内增长了四倍!

表 5 列出了目前大量生产的被吹嘘为典型的几个 MOS·RAM 产品的技术指标^[9]。

表 5 目前大量生产的几个 1024 位 MOS·RAM 产品的技术指标

制 造 厂 家		先进存储器 系统公司	英特尔公 司	莫斯特克 公 司	国家半导 体 公 司	英特尔公 司	费尔查尔 德公司	电子阵列 公 司	富士通公 司
型 号		6002	1103	MK4006	MM5260	1103-1	3534	1500/1501	MB8201
结 构		1024×1	1024×1	1024×1	01024×1	1024×1	1024×1	1024×1	1024×1
刷新周期(毫秒)		2	2	2	2	1	2	5	1
工作温度(°C)		0~70	0~70	0~70	0~70	0~55	0~70	0~70	0~70
电 源 (伏)		+7, ±20, +22.5	+16, +20	+5, -12	+5, -12	+19, +22	+16, +20	±15 (EA1500) ±12 (EA1501)	
衬 底 偏 置		有	有	无	无	有	有	有	
存取时间(毫微秒)		150	300	400	350	150	300	85 (EA1500) 150 (EA1501)	80
周 期 时 间	读(毫微秒)	250	430	400	450	340	480	150 (EA1500) 250 (EA1501)	160
	写(毫微秒)	250	580	650	600	340	580	250 (EA1500) 400 (EA1501)	160
苛刻的时间		无	$t_{OVL}(25\sim50)$ $t_{EW}(15\text{分})$	无	无	$t_{OVL}(5\sim25)$ $t_{EW}(15\text{分})$	无	无	无
备用功耗(微瓦/位)		2	60	35	75	76	4		
工作功耗(毫瓦)		180	400	450	400	500	200	185 (EA1500) 89 (EA1501)	
与 TTL 相容性		不行	不行	行	行	不行	不行	不行	
工 艺		高阈值 铝 栅 p-沟	低阈值 硅 栅 p-沟	低阈值 离子注入 p-沟	低阈值 硅 栅 p-沟	低阈值 硅 栅 p-沟	低阈值 硅 栅 p-沟	低阈值 硅 栅 n-沟	低阈值 铝 栅 n-沟
单 元 结 构		4 管	3 管	3 管	3 管	3 管	4 管	3 管	4 管
封 装		22 腿 DIP*	18 腿塑料	16 腿 DIP	16 腿 DIP	18 腿塑料	18 腿 DIP	18 腿 DIP	24腿DIP 现22腿 DIP

* DIP=双列直插式管壳

3. 技术水平

目前 MOS·RAM 普遍的技术水平, 可以由表 6 的 4096 位 MOS·RAM 来表征^[7]。英特尔公司的 2107、得克萨斯仪器公司的 TMS4030、莫托洛拉公司的 MCM6605 都被吹捧为“名牌货”。由此表可以看出, 今年生产技术水平将进入以 n-型沟道 4096 位为主的 MOS·RAM 阶段。这相当于 10,000~20,000 个元件/片集成度。单管单元 8192 位 MOS·RAM

也已试制成功。有人估计, MOS·RAM 将会很快地从 4096 位发展到 8192 位 ~16384 位^[8]。预计 76 年将达到 70,000 到 100,000 个元件/片水平, 亦即 16,000~32,000 位/片水平。据讲美国 IBM 公司已在研制 40,000 位的 MOS·RAM。

日本富士通也已研制成型号为 MB8211、MB8212 的 n-沟硅栅 4096 位 MOS·RAM, 芯片尺寸为 4.4×5 毫米, 存取时间为 60 毫微秒, 周期时间最小为 180 毫微秒; 日本电气公司型号为 μ PD4071 的 4096 位 MOS·RAM 已开始出售, 用 n-沟硅栅工艺, 三管动态型, 存取时间 125 毫微秒, 周期时间 330 毫微秒。冲电气公司 4096 位 MOS·RAM 今年秋天投产, 也为 n-沟, 存取时间 250 毫微秒, 周期时间 460 毫微秒。

荷兰飞利浦公司 1972 年已研制成 4096 位 MOS·RAM, 存取时间 300 毫微秒, 周期时间 400 毫微秒。去年该公司又用自己发明的“硅局部氧化技术”(LOCOS)来研制 4096 位 MOS·RAM, 为此用标准 p-沟工艺就可使单元面积小到 2 平方密耳以下, 如果用单管单元则面积更小。

第一个 4096 位 n-沟 MOS·RAM 商品是加拿大的微系统国际公司型号为 MF7112 的产品(美国的子公司)。

1972 年贝尔实验室用电子束技术重新制造 1024 位 p-沟 RAM, 把包括地址、译码, 读出放大器在内的整个存储电路制作在 1.2×1.8 毫米芯片上, 比现行标准 MOS·RAM 的面积小四分之三, 存取时间为 45 毫微秒, 给人留下了深刻的印象。

费尔查尔德公司用自己发明的等平面氧化物隔离工艺制作 MOS·RAM, 集成度可达到 8,000 到 12,000 位。

在互补 MOS·RAM 方面, 北美洛克威尔微电子学公司预计今年三月将研制出工业上第一个 1024 位 CMOS·RAM, 采用蓝宝石上外延硅薄膜(SOS)工艺, 用六管静态方案, 存取时间可达 60 毫微秒(相比双极型为 60~80 毫微秒), 工作功耗 100 毫瓦, 备用功耗 10 毫瓦。英塞莱克公司制造的型号为 NS4200 的 CMOS·RAM 为 256×1, 静态, 用 SOS 工艺, 集成度比双极型高四倍, 存取时间 35 毫微秒, 功耗 0.4 毫微瓦/位。该公司现已搞出 1024 位 CMOS·RAM, 同时该公司还搞 n-沟增强/耗尽相结合的(E/D 型工艺)又快又省电的 MOS·RAM。美国微系统公司试制成型号为 S2222 的 512 位 CMOS·RAM, 存取时间 200 毫微秒, 读/写周期时间 420 毫微秒, 工作功耗 5 微瓦/位, 备用功耗 4 毫微瓦/位以下。英特希尔公司出售型号为 IM6523 的 256 位 CMOS·RAM, 存取时间 350 毫微秒, 功耗 0.5 微瓦/位, 型号为 IM6508 的 1024 位 CMOS·RAM 今年七月投产, 工作功耗 60 毫瓦, 备用功耗 30 毫瓦。西格尼蒂斯公司等也有 CMOS·RAM 产品。日本日立公司为了提高 CMOS·RAM 的封装密度, 宣布已研制成一种高密度大规模集成电路的新型氧化物隔离结构。这种结构的特点是开关速度高, 寄生效应小。

在肖特基势垒栅 MOS·RAM 方面, 1972 年国际商业机器公司苏黎世研究实验室研制成 3×3 阵列, 根据 3×3 结果由计算机推算出的 4096 位 RAM 的时间(包括倒相、译码、驱动和读出放大)总共为 25 毫微秒, 芯片尺寸为 3.5×3.5 毫米, 电源为 0.6 伏^[9]。同年, 该公司沃森研究中心的研究室将标准的 n-沟工艺与肖特基势垒二极管相结合制成了 2048 位 MOS·RAM, 存取时间为 30 毫微秒, 周期时间 120 毫微秒, 芯片尺寸为 4.8×3.3 毫米(190×135 密耳)。日本东芝公司也研制出了肖特基势垒栅 RAM 器件。

在 CCD·RAM 方面, 1970 年 4 月贝尔实验室发明 CCD(电荷耦合器件)以来, CCD 技

表 6 美国 4000 位 MOS 随机存

制 造 厂 家	先进存储 器系统公司	美国微系 统公司	电子阵列 公 司	英特尔 公 司	英特尔 公 司	微系统国际 公 司	莫斯特克 公 司
型 号	6004	6605	1504	2107	2107 A	MF 7112	MK4096
提供使用的 可能性	现小量生产	现试样生 产; 74 年初 中批量生产	74 年初	现中批量生 产; 即将投产	74 年 1 季度	样品, 小量 生 产	现 样 品
字×位	4096×1	4096×1	4096×1	4096×1	4096×1	4096×1	4096×1
芯片尺寸(毫米)	4.750×5.500	4.475×4.925	4.000×4.000	3.425×4.175	3.425×4.175	5.100× 4.200	3.900×4.600
制造工艺	p-沟, 铝栅	n-沟, 硅栅	n-沟, 硅栅	n-沟, 硅栅	n-沟, 硅栅	n-沟, 硅栅	n-沟
静态或动态	动态	动 态	动 态	动 态	动 态	动 态	动 态
存取时间 (毫微秒)	230 (TTL) 190 (ECL)	300	600	300	300	390	300
周期时间 (毫微秒)	650	450	500	950(读) 1500(写)	500(读) 650(写)	460(读) 560(读/写)	400(估计)
电源(直流, 伏)	-15, 8, 5	5, 12, -5	12, 5, -5	12, 5, -5	12, 5, -5	12, -2	12, 5, -12
功耗(毫瓦)	250	350	400	350	350	280	250
备用功耗(毫瓦)	125 (包括刷新)	5	4	39(包括刷新)	21(包括刷新)	40(包括刷新)	10
时钟要求	三个	一个 12 伏	一个 12 伏	一个 12 伏	一个 12 伏	三个高电平	二个 TTL 电 平
相 容 性	TTL 输入 电流输出	TTL	TTL	TTL	TTL	TTL	TTL
每个单元晶体管数	3	3	1	3	3	3	1
刷新周期(毫秒)	2	2	2	1	1	2	4
封 装 类 型	22 条腿 DIP 陶 瓷	22 条腿, DIP	22 条腿, DIP 塑料和陶瓷	22 条腿, DIP 陶 瓷	22 条腿, DIP 陶 瓷	22 条腿, DIP 扁 平	16 条腿, DIP 陶瓷或塑料
(产品)来源	协议	莫托洛拉	英特尔(相类 似)同样的腿 输出	NA	和军方订的 协 议	NA	NA
摘 要	管腿和 6003 相容(2048位)	NA*	备用功耗低; 包括刷新功 耗, 对于电流 输出响应快 25%	标准工业管腿 排列, 可为等 效元件代替	标准工业管腿 排列, 可为等 效元件代替; 输出能力强	能高温军用; 在 150°C 下扁 平封装有 1 毫 秒刷新周期	在工业方面仅 有的用 16 条 腿的 4K

* NA——还未提供使用。

取存储器(RAM)目前状况

莫斯特克公司	莫托洛拉公司	莫托洛拉公司	国家半导体公司	西格尼蒂斯公司	标准微系统公司	得克萨斯仪器公司	西部数字公司
MK4100	MCM 6605L	MCM6606L	NA	2604	SMCN-4412	TMS4030	RM1701G
74 年 1 季度	现试样生产, 74 年 1 季度投产	现试样生产, 74 年 1 季度投产	74 年年中定型	74 年底	定 型	样品鉴定 6~8 周后中批量投产	74 年年中中批量生产
4096×1	4096×1	4096×1	4096×1	4096×1	4096×1	4096×1	4096×1
	4.475×4.925				3.975×4.250	3.925×4.500	
n-沟	n-沟; 硅栅	n-沟; 硅栅	n-沟; 硅栅	n-沟; 硅栅	n-沟; 硅栅	n-沟; 硅栅	n-沟; 硅栅
动 态	动 态	动 态	动 态	动 态	动 态	动 态	动 态
300(估计)	230	190	300	$\frac{O_{pt1}}{O_{pt2}}$ <300 <190	180	300	450
400(估计)	350(读) 470(写)	310(读) 430(写)	500	500 330 (估计)(估计)	340	470; 710(读, 修改, 写)	250
12, 5, -12	12, 5, -5	12, 5, -5	12, -5	-5, 12, -5, 12	12, -2	5, 12, -3.5	12, 5, -5
250	290	290	NA	NA NA	典型值 300	400	最大值 400
10	2(包括刷新)	2(包括刷新)	NA	<<0.1 <<0.1	2	2	最大 12
一个 TTL 电平	一个 10 伏	一个 10 伏	二个	一个 10 伏 二	三 个	一个 12 伏	一个 12 伏
TTL	MOS/TTL 输入 TTL 输出	MOS/TTL 输入 ECL 输出	NA	TTL	TTL 输入	TTL	TTL
1	3	3	NA	3	3	1	3
4	2(32 个周期)	2(32 个周期)	NA	NA	1	2	2(16 个周期)
22 条腿, DIP 陶瓷或塑料	22 条腿, 陶瓷 DIP	22 条腿, DIP 陶瓷	22 条腿, DIP 陶瓷和塑料	22 条腿, DIP 陶瓷和塑料	22 条腿, DIP 陶瓷	22 条腿, 陶瓷 DIP(立即用塑料)	22 条腿, DIP 塑料
NA	美国微系统公司(共同设计)	美国微系统公司(共同设计)	NA	NA	协 议	或许西格尼蒂斯公司 74 年底	与得克萨斯仪器公司 4030 相类似
NA	研制成相容的输入和时钟驱动器, 为了简化管壳外形, 管壳的几个腿有打弯的标志, 提供了输出选择	研制成相容的输入和时钟驱动器, 为了简化管壳的外形, 管壳的几个腿有打弯的标志, 提供了 ECL 输出选择	NA	74 年底 得克萨斯仪器公司再提供单管单元器件	NA	芯片上有检查单管单元低电平逻辑信号的读出放大器	上述各项指标是初步的

术被认为是制造 RAM 的最好技术之一。美国国际商业机器公司已制成实用的 CCD 存储器系统。这个系统为 5760 位缓冲存储器,分六个芯片,每片由串联成的双 480 位移位寄存器组成,整个存储器有效面积为 0.75×2.2 毫米^[10]。该公司还设计了包括刷新电路在内的存储器,为 32,000 位,芯片面积 3.8×3.8 毫米 (150×150 密耳),时钟约 20 兆赫,20 兆赫下平均功耗约为 5 微瓦/位,32,000 位功耗为 1.6 瓦。加拿大渥太华的贝尔北部实验室现制成 8192 位 CCD 存储器,用来装配 1 兆位的存储系统。8192 位单元工作在 1 兆赫时钟频率下,也可工作在 2 兆赫频率下,采用硅栅结构,芯片尺寸为 4.5×4.3 毫米 (178×168 密耳)^[11]。除贝尔实验室、国际商业机器公司外,搞 CCD 技术的还有费尔查尔德公司、美国无线电公司、通用电气公司、得克萨斯仪器公司、英特尔公司、休斯公司、国家半导体公司、西格尼蒂斯公司等。荷兰飞利浦公司、日本电气公司、日立公司、东芝公司、富士通公司、三菱公司也在研制 CCD。

4. 应用情况

据报导,1972 年 8 月美国国际商业机器公司宣布在其 378/156, 168 系列机中使用了 MOS 主存储系统(512k~4096k 位)。同年,日本在经过六年时间研制成功的所谓“超高性能电子计算机”(FACOM-230)中也使用了 MOS 高速集成电路存储器,而且都是 n-型沟道 MOS·RAM,对世界影响很大。他们认为这些事实的意义在于:解决了大容量半导体存储器的最大用户——电子计算机主存储系统究竟是采用双极型还是 MOS 问题,而且进一步刺激了 MOS·RAM 的大发展;其次,对于 MOS 器件的稳定性、可靠性(370/168 机主存高达 4 兆位)也给予了实地的考验和证明;此外,由于这三种大型电子计算机都用了 n-沟器件,所以主存系统用 n-沟器件还是 p-沟器件的问题也解决了,展示了 n-沟器件的广阔前景。

表 7 列出了目前业已采用 MOS·RAM 的主要大型电子计算机(统计不能算是完全的)。实际上,目前还有不少厂家将 MOS·RAM 用来扩大现有用磁芯的机器的存储容量,或者取代磁芯存储系统,以减小体积、提高可靠性。

表 7 目前业已采用 MOS·RAM 的主要电子计算机

公司或国家	计算机型号	存储器类型	公司或国家	计算机型号	存储器类型
国际商业机器公司	370/115, 125	N-MOS	霍尼韦尔公司	6025	P-MOS
	370/158, 168	N-MOS	尤尼瓦克公司	9480	P-MOS
	3/15 号机	N-MOS		9700	P-MOS
巴勒斯公司	B1700	P-MOS	国际数据公司	8085	P-MOS
	B3700	P-MOS	科加公司	IBM 360/65*	N-MOS
	L-8000	P-MOS	日本国	FACOM-230	N-MOS

* 科加公司用 1024 位 n-沟 MOS·RAM 替代从 IBM 公司买来的 360/65 机中的磁芯。

5. MOS·RAM 的发展特点

根据 MOS·RAM 发展过程的分析,可以看到如下几个特点:

1. 存储单元用的元件数越来越少,过去静态方式有 9 管、8 管、7 管、6 管、5 管,现在动态方式有 4 管、3 管及发展到单管带 1 个电容或就是 1 管的单元。
2. 70 年前以 1024 位以下规模(集成度)的 p-沟产品为主。
3. 70~73 年以生产 1024 位 p-沟为主(少量 2048 位),同时硅栅比例增加,动态方式单元比例增加,而 4096 位 MOS·RAM 开始大量研制。

4. 为提高集成度、速度、可靠性,发明了不少新工艺新技术,同时线路方面也作了很多改进与革新。

5. 目前将由生产 1024 位逐步过渡到生产 4096 位,由以 p-沟为主逐步过渡到以 n-沟为主。

6. 互补 MOS·RAM、肖特基势垒栅 RAM、CCD·RAM 的比重将不断增长。

7. 从发表试制样品成功到市场大批出售约要二年时间。

8. 集成度每年平均提高 60~70%,每 4~5 年提高 1 个数量级,当生产提高 2 个数量级时,则价格下降 1 个数量级。

三、关于几种所谓典型产品

在存储器市场上,表 5 所列几种 MOS·RAM 被认为是目前具有代表性的产品,而其中英特尔公司生产的 1103 占了市场的一半,被吹嘘为“世界畅销品”。1103 采用动态 3 管单元,用 p-沟硅栅工艺制造,具有较低的阈值电压。芯片结构为 32×32 阵列,芯片上已制作有地址译码器等外围电路,存取时间、周期时间中等水平,功耗较低,输入有静电保护,输出有或联结结构,与后面的器件之间不需附加晶体管或电路,与磁芯存储器相比,加到 1103 上的只是一个简单的时序,系统不需附加的辅助电路。

由于是动态,需要刷新。刷新周期在 $0 \sim 70^{\circ}\text{C}$ 下为 2 毫秒,1024 位在 32 个读周期内刷好。

预充电和片选之间有一苛刻的严格的复盖时间(25~50 毫微秒),复盖太短则在从刷新放大器到写数据线的放电路径读数据线不充分放电,就会使写进单元的高电平降低。如果复盖太长,在写回路关闭之前单元内相当弱的低电平就可以使读数据线部分放电,结果就会使低电平慢慢地变到高电平。最坏的情况还在于,由于小的但不可避免的数据和字选线以及单元存储电容之间电容耦合而进一步恶化。1103 苛刻的复盖时间防碍了系统设计人员的工作,由于只有 30 毫微秒时间,所以只有十分小心设计的时序电路才能保证满足 1103 所示出的相当快的上升下降时间和精确的时序要求。这是 1103 的最大缺点。由于这一缺点妨碍了一些计算机设计人员对 1103 的使用。

但是 1103 较早投入市场,后来封装改为塑料,所以成本比其他 1024 位 MOS·RAM 低得多,可靠性也相对高些。这对后来的 1024 位 MOS·RAM 的设计以及现在的 4096 位 MOS·RAM 的设计都产生很大的影响(尽量与 1103 进行互换)。

1103 采用 3 管单元中的 2X-2Y 结构,即 4.5 线方式,所以单元面积不能大大减小(142 微米²,或 5.6 密耳²)。后来英特尔公司又着手研制 3 管单元中线数最少的 1X-1Y 结构,即 2.5 线方式。与 2X-2Y 结构相比,1X-1Y 结构的单元面积可达 47 微米²(1.8 密耳²),这比大多数单管单元面积还小^[12]。

克服 1103 苛刻时序要求的 1024 位 MOS·RAM 是美国先进存储器系统公司的 6002* (它是在比 1103 还早的 6001 基础上发展起来的)。6002 采用 4 管单元,结构也为 32×32 ,时序操作大大简化,由于为 4 管,存取时间和周期时间亦比 1103 快,功耗也较低,但实际上 6002 进行刷新的外部操作所需的功耗已较大(单这外部刷新操作功耗就超过 1103 功耗),使用的

* 资料(6)中把 6002 写成美国微系统公司的产品。

电源也较高。1103 为单端输出, 6002 为差分输出, 看来后者较好(抗干扰高), 但实际上输出电流幅度不高, 为 100 微安, 1103 为 700 微安, 所以 6002 需要高灵敏度的读出放大器。

象 6002 那样克服了 1103 苛刻的预充电和片选时间复盖, 以及具有 1103 优点又同时能与 1103 进行互换的是费尔查尔德公司的 3534 型。3534 也为 4 管动态, 与 1103 一样用 p-沟硅栅低阈值电压工艺制作。3534 功耗比 1103 低得多。3534 比 1103 好归因于电路设计。由于消除了预充电和片选之间的复盖, 使时序控制和外围接口电路简化, 略为降低了系统的成本和增加了系统的功能。

英特尔公司在 1103 基础上制造了主要用于要求有较快速度地方的 1103-1, 但功耗增加, 成本比 1103 高 20%。

不论 1103、6002, 还是 3534、1103-1, 一个共同的缺点是不能与 TTL 逻辑电路相容。后来莫斯特克公司和国家半导体公司分别研制 3 管动态单元的 MK4006 和 MM5260, 能部分地与 TTL 相容。它们与 TTL 双极型计算机逻辑系列的接口不需缓冲移相电路。为满足这一要求, 国家半导体公司采用了 p-沟硅栅低阈值电压工艺, 而莫斯特克公司采用 p-沟离子注入低阈值电压工艺。

MM5260 除预充电和读/写外的所有输入和输出都与 TTL 相容。此外, 三状态(两个是与 TTL 相容的“0”和“1”状态, 第三个为高阻抗状态, 这第三个状态是防止数据走失)输出允许或联结能力, 有公共的输入/输出数据总线, 输入处不需要外部电平传送器和输出处的读出放大器。MM5260 使用两组标准电源(+5 伏, +12 伏)代替三组高电平和不标准的电源(+20 伏, +16 伏, +5 伏)。在存储系统中, MM5260 易于扩展。

MK4006 除与 MM5260 有些类似外, MK4006 所有内部的译码和读出以静态方式进行, 消除了与一般动态存储器相关的预充电和时钟要求, 使用者可以象对待静态存储器那样进行控制和寻址。

以上几种产品都是 p-型沟道。由于 p-沟器件是依靠空穴导电的, 空穴迁移率比电子迁移率要低 2~4 倍, 所以上述 p-沟存储器速度都不很高。表 5 列出了电子阵列公司的 EA1500 (和 EA1501) 同日本富士通的 MB8201。这两种产品的取数时间和周期时间都比前面所介绍的 p-沟产品快得多, 而且功耗也低, 也没有苛刻的时间要求。

EA1500 的存储单元为 3 管带 1 个开关电容。该存储器既可由外部进行刷新(刷新周期 2 毫秒), 也可以自刷新(内部刷新), 这个独有的自刷新优点消除了刷新地址电路的要求, 使系统体积减小了(但该单元线数较多, 有 5 条)。1024 位存储单元同时用任何一个写脉冲来全部刷新, 而不是象 p-沟 RAM 那样需要 32 个行地址脉冲。由于自刷新, 从而消除了存储系统周期性的忙碌时间, 提高了计算机工作效率, 使用起来也方便^[13]。此外, EA1500 的另一个优点是能与计算机上现在使用着的磁芯存储器直接互换, 而计算机的中央处理装置的逻辑关系不需要改动。

日本富士通公司的 MB8201, 采用 4 管单元。由于采用 n-沟铝栅低阈值电压工艺, 所以速度快功耗低。

除表 5 所列各种 1024 位 MOS·RAM 外, 日本电气公司的 μ PD404(n-沟 1024 位)也认为是一种有代表性的产品。因为 μ PD404 能与 TTL 相容, 同时使用单一时钟, 所以能提高可靠性和速度, 能降低功耗。

此外, 英特尔公司设计的六管静态 n-沟 1024 位的 2102, 也认为较好。因为不要求刷

新,又由于用硅栅工艺,所以用+5伏电压,为此输入、输出、时钟、电源线全部都能与TTL相容,欠缺的是速度较慢。但今年美国市场预测中估计静态MOS·RAM将会强有力地增长,也是因为静态方式不需要刷新、与TTL完全相容、功耗低的关系。在采用n-沟、离子注入等新工艺后,速度也会达到1103那样快,认为在显示和缓冲存储范围的应用是不可阻挡的。美国电子学存储器公司的塞米子公司已研制出型号为1216和1217的1024位静态MOS·RAM,存取时间分别为260和145毫微秒。美国、日本现在确实也有不少公司都在搞静态MOS·RAM。

毫无疑问,对于目前使用存储器的一个系统设计人员来讲,必须在磁芯、双极型存储器、MOS存储器和其它类型存储器之间作出选择。选用哪一种存储器为好?除一些特殊情形外,显然在满足其设计系统性能前提下,首先要考虑的因素是存储系统的成本。一个存储系统,存储单元的费用要占80%以上。存储系统容量越大,成本因素的考虑就越显得重要。

磁芯的情况不用讲了。双极型存储器与MOS存储器相比,前者目前的最大优点是速度高(存取时间60~80毫微秒),但后者在集成度方面比前者高2~4倍以上,成本低3~5倍左右,目前能提供的数量也大得多,所以在低、中速大容量主存储系统中使用,如表7所示。

现在存储器使用者既是焦急地又是耐心地在等待着4096位MOS·RAM投入生产。4096位RAM比1024位RAM有显著不同了(见5和表6)。4096位除6004外都为n-沟硅栅,单元都为3管或单管,为此速度、功耗、与TTL相容性都照顾到了,不少产品也尽量采用单一时钟。这些情况十分值得我们注意。

四、MOS·RAM的可靠性

MOS·RAM能取代磁芯存储器除成本低而外,可靠性高是一个重要因素。

最近,美国专门生产MOS产品的微系统公司(AMI)公开发表了MOS·RAM的可靠性数据。该公司对30万块1千位的MOS·RAM作了试验,得到的数据是:平均故障间隔时间为 6×10^6 小时(170ft)。表8列出了163个不良器件的调查分析结果。在发生故障的原因中,以存储器芯片不良所占比例最大。

表 8

25% 原因不明	
60% 芯片不良	40% 功能不良
	15% 短路
	5% 边缘失效
13% 封装不良	
2% 使用者的责任事故	

假如MOS存储器的可靠性为170ft,用它装配的系统的可靠性如下:65千个信息组系统由576个存储器组成,则整个存储系统的故障间隔时间为1万小时,如果把外围电路发生的故障也考虑进去,则平均也可达到5,000小时。信息组为1兆位时,平均故障时间也可达到300~500小时以上。如果使用1位误差修正编码,则这个时间可提高3~5倍,即900~2,500小时。这样的

存储系统当然完全能付诸实用。对于有避免错误功能的中、大型电子计算机,实际的可靠性还会更高。人们认为用4,000位存储器后,存储器可靠性因芯片太复杂而可能有所降低,但器件用量少了、外围器件少了,整个系统可靠性还可得到大幅度提高。

英特尔公司在5.5伏(TTL最高电压)、125°C下,经580,000器件小时所测得的可靠性数据为: V_T (~0.5伏)、 V_{TIF} (6伏)、 V_{TFO} (9伏)的变化分别在0.05伏和0.5伏以内,表明阈电压基本上没有什么变化。这些器件的泄漏电流也测试了而没有观察到增加。

表 9 1103 硅栅 MOS·RAM 的可靠性试验情况

I. 存放寿命试验

(a) 连续存放寿命试验(塑料封装)

	$T_A(^{\circ}\text{C})$	试 验 器件数	时 间 (小时)	换算成 55°C 下器件小时 (55°C, 1eV)	不 良 情 况	
					突然失效	随时间变化
系 1#	70	72	8,000	5,750,000	0	0
	55	72	1,000	72,000	0	0
	70	72	1,100	799,000	0	0
	55	72	1,250	90,000	0	0
统 3#	70	72	1,100	792,000	0	0
	70	72	500	360,000	0	0

注: $V_{SS}=+16$ 伏 $V_{BB}-V_{SS}=+3.5$ 伏, 60 毫微秒周期时间。

(b) 1,000 小时交换存放寿命试验(塑料封装)

	$T_A(^{\circ}\text{C})$	试 验 器件数	时 间 (小时)	换算成 55°C 下器件小时 (55°C, 1eV)	不 良 情 况	
					突然失效	随时间变化
WW37	70	12	1,000	120,000	0	0
38	70	12	1,000	120,000	0	0
39	70	12	1,000	120,000	0	1*
40	70	12	1,000	120,000	0	0
41	70	12	1,000	120,000	0	0
42	70	12	1,000	120,000	0	0
43	70	12	1,000	120,000	0	0
44	70	12	1,000	120,000	0	0
45	70	12	1,000	120,000	0	0
46	70	12	1,000	120,000	0	0

* I_{BB} 增大。

II. 高温反向偏置寿命试验

	$T_A(^{\circ}\text{C})$	试 验 器件数	时 间 (小时)	换算成 55°C 下器件小时 (55°C, 1eV)	不 良 情 况	
					突然失效	随时间变化
1	70	28	7,350	2,060,000	0	0
2	125	20	1,000	20,000,000	0	0
3*	125	27	6,700	170,000,000	0	0
4	125	105	1,000	105,000,000	0	0

* 陶瓷封装。

III. 高温存放试验

	$T_A(^{\circ}\text{C})$	试 验 器件数	时 间 (小时)	换算成 55°C 下器件小时 (55°C, 1eV)	不 良 情 况	
					突然失效	随时间变化
1	70	15	7,000	1,050,000	0	0
2	125	13	5,700	177,000,000	0	0
3*	160	34	1,000	340,000,000	0	0

* 陶瓷封装。