

现代集成电路实用手册

XIANDAI JICHENG DIANLU
SHIYONG SHOUC

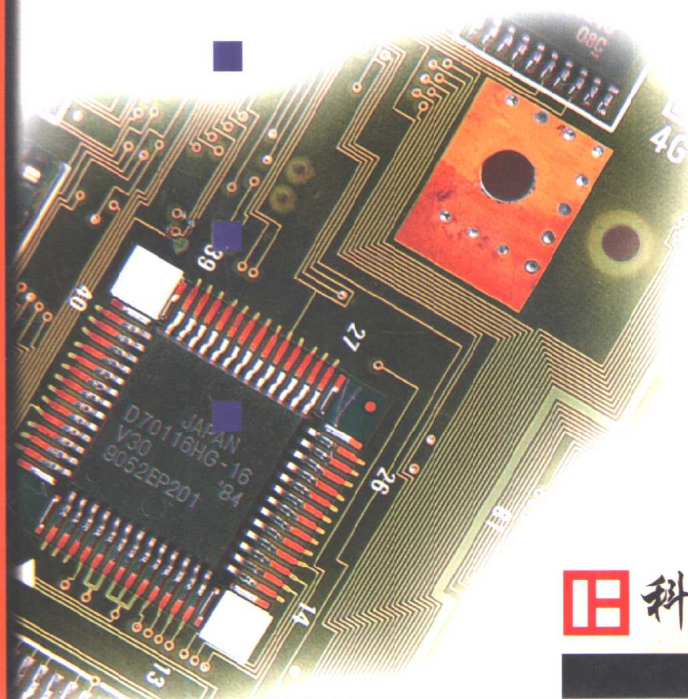
■ 梁廷贵 主编

计数器 分频器

锁存器 寄存器

驱动器

分册



■ 科学技术文献出版社

现代集成电路实用手册

计数器 分频器
锁存器 寄存器 驱动器分册

梁廷贵 主 编

王裕琛

晁树明 副主编

王瑞山

科学技术文献出版社

Scientific and Technical Documents Publishing House

北 京

图书在版编目(CIP)数据

计数器 分频器 锁存器 寄存器 驱动器分册/梁廷贵主编. -北京:科学技术文献出版社,2002.2

ISBN 7-5023-3720-2

I. 现… II. 梁… III. 集成电路-技术手册 IV. TN4-62

中国版本图书馆 CIP 数据核字(2001)第 065810 号

出 版 者:科学技术文献出版社

地 址:北京市复兴路 15 号(中央电视台西侧)/100038

图书编务部电话:(010)68514027, (010)68537104(传真)

图书发行部电话:(010)68514035(传真), (010)68514009

邮 购 部 电 话:(010)68515381, (010)68515544-2172

网 址:<http://www.stdph.com>

E-mail:stdph@istic.ac.cn; stdph@public.sti.ac.cn

策 划 编 辑:陈家显

责 任 编 辑:陈家显

责 任 校 对:赵文珍

责 任 出 版:刘金来

发 行 者:科学技术文献出版社发行 全国各地新华书店经销

印 刷 者:北京国马印刷厂

版 (印) 次:2002 年 2 月第 1 版第 1 次印刷

开 本:787×1092 16 开

字 数:494 千

印 张:21

印 数:1~6000 册

定 价:30.00 元 (全套 180.00 元)

© 版权所有 违法必究

购买本社图书,凡字迹不清、缺页、倒页、脱页者,本社发行部负责调换。

编者说明

随着电子技术的飞速发展,各类分立电子元器件及其所构成的相关功能单元,已逐步被功能更强大、性能更稳定、使用更方便的集成电路所取代。由集成电路构成的各种自动控制、自动测量、自动显示电路遍及各种电子产品和设备。

为了适应电子技术的发展,电子技术人员经常需要设计一些由集成电路组成的电子电路。作者在实践中发现,为了设计一个较完善的电子电路,需要查阅几本乃至十几本手册,给工作带来很大不便。广大的电子爱好者、工程技术人员都渴望能出版一本器件品种广泛,具有器件特点、引脚功能、典型电气参数及应用电路的工具书。以便实现一本手册在手,就可方便查找设计和维修电子电路所用器件。基于上述目的,我们通过广泛搜集各类书刊、产品样本并结合自身的实践经验,精选精编,编著成此《手册》。但是,对于计算机、单片机、专用器件、可编程器件,由于内容过多我们没有编入。本《手册》涉及内容广泛、新颖荟萃、通俗实用、查阅方便。适用于电子专业工程技术人员、大中专院校电子专业教师和学生、工矿企业电子工程技术人员参考。

本《手册》集成运算放大器和电压比较器,数字单元电路,计数器,分频器由梁廷贵同志编写;译码器,编码器,数据选择器分配器和电子开关,积分式A/D转换器,语音电路由王裕琛同志编写;遥控电路,电源,其它专用集成电路由晁树明同志编写;锁存器,寄存器,驱动器,转

换电路由王瑞山同志编写。由于书中涉及到各类集成电路及器件 2 970种,应用电路 1 253 幅,核实不易,因此必然存在不少缺点和错误,在此我们诚恳地希望广大读者批评指正,以便修正。

编者:梁廷贵、王裕琛、晁树明、王瑞山

(京)新登字 130 号

内 容 简 介

本分册介绍了各种常用的计数器、分频器、锁存器、寄存器、驱动器等专用集成电路。书中列出了这些器件的引脚图、引脚说明、典型参数、主要性能和使用方法。

本书可供广大电子工程技术人员和大专院校师生参考使用。

我们所有的努力都是为了使您增长知识和才干

科学技术文献出版社是国家科学技术部所属的综合
性出版机构,主要出版医药卫生、农业、教学辅导,以及科技
政策、科技管理、信息科学、实用技术等各类图书。

目 录

第一章 计数器 分频器

一、计数器	(3)
(一) 同步计数器	(3)
1. 二进制同步计数器	(3)
2. 十进制同步计数器(又叫二~十进制计数器)	(35)
3. 4 位二进制/十进制加/减法(可逆)同步计数器	(62)
4. 有 8 个译码输出端的八进制计数器/分频器	(63)
5. 有 10 个译码输出端的十进制计数器/分频器	(65)
(二) 异步计数器	(66)
1. 二进制异步计数器	(66)
2. 十进制异步计数器	(81)
(三) 带译码驱动的计数器	(91)
1. BCD 二~六进制计数/锁存/七段译码/液晶显示驱动器	(91)
2. BCD 二~十进制计数/锁存/七段译码/液晶显示驱动器	(93)
3. BCD 二~十进制加减计数/七段译码/显示驱动器	(95)
4. 十进制计数/七段译码器	(97)
5. 十进制计数器/锁存器/七段译码器/显示驱动器(OC)	(106)
6. 4 位计数器/锁存器、七段译码器/LED、灯驱动器	(108)
二、分频器	(111)
1. 二分频、六分频、十二分频计数器	(111)
2. 1/50 分频器	(113)
3. 1/60 分频器	(114)
三、计数器、分频器的应用	(116)
1. 用 12 位计数器 CC4040 组成的长时间定时器	(116)
2. 用十进制计数器 CC4017 和双 D 触发器 CC4013 组成的电子锁	(117)
3. 用同步 4 位二进制可逆计数器 54/74193 和同步 4 位二进制加法计数器 54/74161 组成的乘、除法器	(118)
4. 用 12 块 CC4017 组成的 100 级独立输出的计数器	(119)
5. CMOS—LED 10^{16} 指数进制计数器	(119)
6. 可编程定时器/计数器 XR2240 及其应用	(121)

7. 带锁相环的可编程倍频器	(125)
8. 用 54/74193 等组成的加减法器	(126)
9. 用与非门组成的简易倍频器	(128)
10. 权码变换电路	(128)

第二章 锁存器 寄存器 驱动器

一、锁存器	(133)
1. 四 $\bar{R}\text{-}\bar{S}$ 锁存器	(133)
2. 四 R-S 锁存器	(134)
3. 4 位双稳态(D 型)锁存器	(136)
4. 六 D 型锁存器	(140)
5. 8 位双稳态锁存器	(140)
6. 双 4 位锁存器	(141)
7. 双 4 位寻址锁存器	(145)
8. 8 位寻址锁存器	(146)
9. 8 位双向三态输出可寻址锁存器	(148)
10. 8D 型透明(直通)锁存器	(150)
11. 8D 型透明锁存器和边沿触发器	(154)
12. 有回读, 三态输出八锁存器	(155)
13. 8 位双向发送三态输出锁存器	(157)
14. 8 位并行透明三态输出锁存器	(159)
15. 9 位并行透明三态输出锁存器	(161)
16. 10 位并行透明三态输出锁存器	(164)
二、寄存器	(168)
(一) 移位寄存器	(168)
1. 双 4 位串入、并出移位寄存器	(168)
2. 4 位并入(带串入)、并出移位寄存器	(169)
3. 4 位并入(带串入)、并出(带补码输出)移位寄存器	(171)
4. 4 位并入(带串入)、并出(三态输出)移位寄存器	(174)
5. 4 位并入(带串入)、并出双向移位寄存器	(176)
6. 4 位并入(带两个串入)、并出双向移位寄存器	(179)
7. 4 位并入(带两个串入)、并出(三态输出)双向移位寄存器	(180)
8. 4 位串入、串出移位寄存器	(181)
9. 4 位移位寄存器(输出三态)	(183)
10. 5 位移位寄存器	(184)
11. 8 位并入(带串入)、并出移位寄存器	(185)
12. 8 位并入(带两个串入)、并出双向移位寄存器	(186)

13. 8位并入(带两个串入)、并出(三态输出)双向移位寄存器	(188)
14. 8位串入、并出移位寄存器	(191)
15. 8位串入、并出(带串出)移位寄存器	(193)
16. 8位并入(带串入)、串出移位寄存器(直接置数)	(194)
17. 8位并入(带串入)、串出移位寄存器(同步置数)	(196)
18. 串入、串出8位移位寄存器	(198)
19. 带符号扩展的8位移位寄存器	(199)
20. 16位串入、并出(带串出)移位寄存器	(201)
21. 16位并入(带串入)、串出移位寄存器	(204)
22. 18位静态移位寄存器	(207)
23. 32位左右移位寄存器	(208)
(二) 其它寄存器	(209)
1. 4D寄存器	(209)
2. 集电极开路输出的4×4寄存器阵	(211)
3. 八进制存储寄存器	(213)
4. 8位总线寄存器	(214)
5. 1~64位可变长度移位寄存器	(215)
三、缓冲器、驱动器、收发器	(217)
(一) 缓冲器/驱动器	(217)
1. 双2输入与非缓冲器/驱动器	(217)
2. 四2输入缓冲器/驱动器	(218)
3. 六2输入驱动器	(223)
4. 三3输入与非缓冲器/驱动器	(227)
5. 双4输入与非缓冲器	(228)
6. 三4输入驱动器	(230)
7. 四原码/反码缓冲器	(231)
8. 5输入单与非缓冲器/驱动器	(232)
9. 双5输入与非缓冲器/驱动器	(232)
10. OC门输出双5输入与非缓冲/驱动器	(233)
11. 六反相缓冲器/驱动器	(234)
12. 六同相缓冲器/驱动器	(236)
13. 三态八反相缓冲器/驱动器	(240)
14. 九缓冲器	(242)
(二) 三态输出总线缓冲器/驱动器	(244)
1. 四总线缓冲器	(244)
2. 六总线缓冲器/驱动器	(247)
3. 八总线缓冲器/驱动器	(252)

4. 同相输出双四总线缓冲器/驱动器	(256)
5. 反相输出双四总线缓冲器/驱动器	(260)
(三)四双向/三向总线收发器	(263)
1. 三态输出四双向总线收发器	(263)
2. 四三向总线收发器	(265)
3. 双向4位并行锁存总线收发器	(270)
(四)八双向/三向总线接收器	(272)
1. 带输出允许端的八双向总线接收器	(272)
2. 带输出选择端的八双向总线接收器	(284)
3. 带输出允许端的八双向总线收发器/寄存器	(289)
4. 带输出选择端的八双向总线收发器/寄存器	(293)
(五)输出高电压、大电流驱动器	(297)
1. 功率激励用驱动器	(297)
2. 用于激励发光二极管、MOS电路的驱动器	(313)
3. 用于串行通讯接口的驱动电路	(321)

第一章

计数器 分频器

一、计数器

(一) 同步计数器

1. 二进制同步计数器

(1) 4 位二进制同步加法计数器

a. 4 位二进制同步加法计数器

(带异步清零端, 同步预置控制端, 具有输出保持功能, 具有 n 位级联用进位输出端)

型号:

类 型	国 际 通 用	国 内 通 用	国内一些厂家曾用
TTL	54/74 161	CT1161, CT54/74161	T214, T2144
	54/74LS161A	CT4161, CT54/74LS161	T4161
	54/74ALS161A	CT54/74ALS161A	
	54/74F161	CT54/74F161	
CMOS	54/74HC(T)161	CC54/74HC(T)161	
	40161	CC40161	BH40161
	14161		

引脚图:

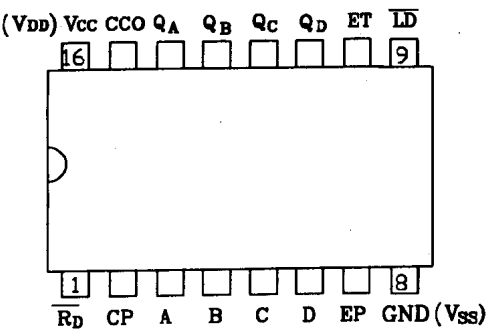


图 1-1 161、40161 引脚图

$\bar{R}_D$: 异步清零端。低电平有效, 即该端为低电平时计数器内部的四个触发器清零。它的作用不受 CP 脉冲的影响。

CP:时钟脉冲输入端,即计数脉冲输入端。上升沿有效。

CCO:动态进位输出端。用来作 n 位级联使用。高电平有效,即通常处于低电平,出现进位信号时为高电平。进位信号为正脉冲。

$\overline{\text{LD}}_{\text{D}}$:同步预置控制端。低电平有效,即该端为低电平时,可以通过输入数据端 A、B、C、D 对计数器的输出状态进行预置。该端通常应为高电平。

A、B、C、D:输入数据端。预置时向各输入数据端送入数据,就可使相应的输出端 Q_{A} 、 Q_{B} 、 Q_{C} 、 Q_{D} 的状态为输入端的数据。

Q_{A} 、 Q_{B} 、 Q_{C} 、 Q_{D} :计数器状态输出端。 Q_{D} 为最高位, Q_{A} 为最低位。 Q_{D} 可作十六分频输出端, Q_{C} 可作八分频输出端, Q_{B} 可作四分频输出端, Q_{A} 可作二分频输出端。

ET、EP:使能端。在计数过程中使能端必须均为高电平,一旦有其中一个使能端 P 或 T 为低电平时,计数器禁止计数,计数器保持禁止之前的状态。

功能表

输 入 控 制					功 能	输 出			
$\overline{\text{RD}}$	$\overline{\text{LD}}$	ET	EP	CP		Q_{A}	Q_{B}	Q_{C}	Q_{D}
L	×	×	×	×	异步清零	L	L	L	L
H	L	×	×	↑	同步预置	A	B	C	D
H	H	H	H	↑	计数				
H	H	L	×	×	禁止计数	保持原来状态			
H	H	×	L	×	禁止计数	保持原来状态			

H:高电平。

L:低电平。

×:高低电平均可。

↑:上升沿有效。

电源电压:TTL、CMOS 中 HC 器件 V_{CC} :极限值 +7V,一般使用 +5V。

CMOS 器件 V_{DD} :极限值 +18V,一般使用 + (7~15)V。

典型参数

型号	典型传输延迟时间(ns)(CP~Q)	最高工作频率(MHz)	典型总功耗(mW)
161	17	25	305
74LS161	15	32	93
54LS161	15	32	63
ALS161		40	60
F161	6.2	120	185
HC161	21	44	0.048
40161	340	2	0.3

b.4 位二进制同步加法计数器

(带同步清零端,同步并行预置控制端,具有输出保持功能,具有 n 位级联用进位输出端)
型号:

类 型	国 际 通 用	国 内 通 用	国内一些厂家曾用
TTL	54/74 163	CT1163,CT54/74 163	T1163
	54/74S163	CT3163,CT54/74S163	T3163
	54/74LS163	CT4163,CT54/74LS163	T4163
	54/74ALS163	CT54/74ALS163	
	54/74F163	CT54/74ALS163	
CMOS	54/74HC(T)163	CC54/74HC(T)163	
	40163	CC40163	
	14163		

54/74××163 与 54/74××161 区别仅在于前者为同步清零,后者为异步清零。

40163 与 40161 区别仅在于前者为同步清零,后者为异步清零。

引脚图:

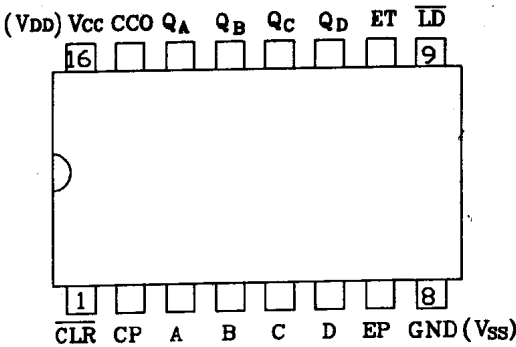


图 1-2 163、40163 引脚图

$\overline{\text{CLR}}$:同步清零端。低电平有效,即该端为低电平情况下,当 CP 出现上升沿时计数器内部的四个触发器清零。

CP:时钟脉冲输入端,即计数脉冲输入端。上升沿有效。

CCO:动态进位输出端。用来作 n 位级联使用。高电平有效,即通常处于低电平,出现进位信号时为高电平。进位信号为正脉冲。

$\overline{\text{LD}}$:同步预置控制端。低电平有效,即该端为低电平情况下,当 CP 出现上升沿时,可以通过输入数据端 A、B、C、D 对计数器的输出状态进行预置。该端通常应为高电平。

A、B、C、D:输入数据端。预置时向各输入数据端送入数据,就可使相应的输出端 Q_A 、 Q_B 、 Q_C 、 Q_D 的状态为输入端的数据。

Q_A 、 Q_B 、 Q_C 、 Q_D :计数器状态输出端。 Q_D 为最高位, Q_A 为最低位。 Q_D 可作十六分频输出

端, Q_C 可作八分频输出端, Q_B 可作四分频输出端, Q_A 可作二分频输出端。

ET、EP: 使能端。在计数过程中使能端必须均为高电平, 一旦有其中一个使能端 P 或 T 为低电平时, 计数器禁止计数, 计数器保持禁止之前的状态。

功能表

输入控制					功 能	输 出			
$\overline{CLR}$	$\overline{LD}$	ET	EP	CP		Q_A	Q_B	Q_C	Q_D
L	×	×	×	↑	同步清零	L	L	L	L
H	↑	×	×	↑	同步预置	A	B	C	D
H	H	H	H	↑	计数				
H	H	L	×	×	禁止计数	保持原来状态			
H	H	×	L	×	禁止计数	保持原来状态			

H: 高电平。

L: 低电平。

×: 高低电平均可。

↑: 上升沿有效。

电源电压: TTL、CMOS 中 HC 器件 V_{CC} : 极限值 + 7V, 一般使用 + 5V。

CMOS 器件 V_{DD} : 极限值 + 18V, 一般使用 + (7~15)V。

典型参数

型号	典型传输延迟时间(ns)(CP~Q)	最高工作频率(MHz)	典型总功耗(mW)
163	17	25	305
SI63		40	475
LS163	15	32	93
ALS163		40	60
F163		100	250
HC163		44	0.048
40163		2	0.025

c.4 位二进制同步计数器

(带同步或异步清零端、同步或异步预置控制端, 三态输出, 具有输出保持功能, 具有 n 级级联用进位输出端)

型号:

类 型	国 际 通 用	国 内 通 用
TTL	54/74LS561	
	54/74ALS561	CT54/74ALS561

引脚图:

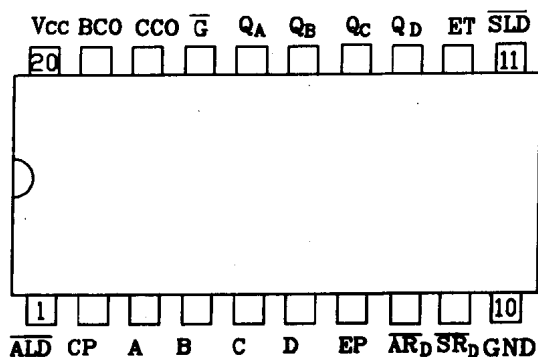


图 1-3 561 引脚图

$\overline{G}$: 输出控制端。低电平有效, 即该端为低电平时, 计数器工作, 可进行计数、清零、预置。

该端为高电平时, 计数器输出禁止, 即处于高阻状态。

CP: 时钟脉冲输入端, 即计数脉冲输入端。上升沿有效。

$\overline{AR}_D$: 异步清零端。低电平有效, 即该端为低电平时, 计数器实现异步清零。通常应为高电平。

$\overline{SR}_D$: 同步清零端。低电平有效, 即该端为低电平情况下, 当 CP 出现上升沿时计数器同步清零。该端通常应为高电平。

$\overline{ALD}$: 异步预置控制端。低电平有效, 即该端为低电平时, 通过数据输入端 A、B、C、D 可对计数器输出状态进行异步预置。该端通常应为高电平。

$\overline{SLD}$: 同步预置控制端。低电平有效, 即该端为低电平情况下, 当 CP 出现上升沿时通过数据输入端 A、B、C、D 可对计数器输出状态进行同步预置。该端通常应为高电平。

ET、EP: 使能端。在计数过程中使能端必须均为高电平。一旦其中有一端 P 或 T 为低电平, 则计数器禁止计数, 计数器的状态处于禁止前的状态。

BCO: 动态借位输出端。用来作 n 位级联使用。高电平有效, 即通常处于低电平, 出现借位信号时为高电平。借位信号为正脉冲。

CCO: 动态进位输出端。用来作 n 位级联使用。高电平有效, 即通常处于低电平, 出现进位信号时为高电平。进位信号为正脉冲。

A、B、C、D: 输入数据端。预置时向各输入数据端送入数据, 就可使计数器输出端 Q_A 、 Q_B 、 Q_C 、 Q_D 为相应的输入端的数据。

Q_A 、 Q_B 、 Q_C 、 Q_D : 计数器状态输出端。 Q_D 为最高位, Q_A 为最低位。 Q_D 可作十六分频输出端, Q_C 可作八分频输出端, Q_B 可作四分频输出端, Q_A 可作二分频输出端。