

21世纪高等学校电子信息类教材

VLSI设计基础

● 李伟华 编著



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

内 容 简 介

本教材介绍了五个方面的内容: MOS 器件基本原理以及主要的特性, VLSI 中逻辑结构的主要设计方法, 用于 VLSI 系统的模拟集成单元设计方法, VLSI 的测试问题与相关技术, VLSI 设计系统及其组成。涉及了五个方面的基础知识: MOS 器件基础知识, 半导体工艺基础知识, 集成电路版图基础知识, 逻辑、电路设计基础知识和 CAD 基础知识。

本书作为 VLSI 设计基础教材, 注重相关理论的结论和知识的应用。可作为本科生教材和研究生参考书, 也可供有关专业的工程技术人员参考。

未经许可, 不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有, 侵权必究。

图书在版编目(CIP)数据

VLSI 设计基础/李伟华编著. —北京: 电子工业出版社, 2002.10

21 世纪高等学校电子信息类教材

ISBN 7-5053-8056-7

I. V… II. 李… III. 超大规模集成电路—电路设计—高等学校—教材 IV. TN470.2

中国版本图书馆 CIP 数据核字(2002)第 077502 号

责任编辑: 陈晓莉

印 刷: 北京大中印刷厂

出版发行: 电子工业出版社 <http://www.phei.com.cn>

北京市海淀区万寿路 173 信箱 邮编 100036

经 销: 各地新华书店

开 本: 787×1092 1/16 印张: 16.25 字数: 412.8 千字

版 次: 2002 年 10 月第 1 版 2002 年 10 月第 1 次印刷

印 数: 5 000 册 定价: 23.00 元

凡购买电子工业出版社的图书, 如有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系。
联系电话: (010)68279077

出版说明

目前,高校正处于教改时期,新的专业目录已出台,从1999年秋季开始,各院校开始按新的专业设置进行招生。这样,原来的教材体系结构就很难适应当前调整后的专业需要,因而需要对教材进行相应的改革。为了适应当前教材改革与教材建设的需要,1996年教育部正式启动了“面向21世纪高等工程教育教学内容和课程体系改革计划”,许多高等院校经数年的研究与实践,取得了许多重要成果。

为了配合全国各类高校电子信息类专业的教学改革与课程建设,推进高校电子信息类专业新教材的出版工作,在有关专家的倡议和有关部门的大力支持下,组织成立了全国高等学校电子信息类教材编委会;组织参加教育部组织的“电气信息类专业人才培养方案及教学内容体系改革的研究和实践”和“电工电子系列课程教学内容和课程体系改革的研究与实践”两项课题的若干著名大学和其他高校的有关教师,讨论怎样尽快落实和实施面向21世纪的新教材的编写与出版工作,制定了新的教材出版规划。参加教材编写和编审的学校有:东南大学、北京邮电大学、西安电子科技大学、中国科技大学、华中理工大学、上海交通大学、西安交通大学、南京航空航天大学、天津大学、解放军信息工程大学等。

编委会一致认为,规划教材应该能够反映当前教学改革的需要,要有特色和一定的前瞻性。规划的教材由个人申报或各校推荐,经编委会认真评审,最后由出版社审定出版。这批规划教材都是教学改革力度大、有创新精神、有特色风格的教材和质量高、可读性好、可教性好的优秀教材,可满足各类高等学校21世纪初电子信息类专业及相关专业的教学需要。

限于我们的水平和经验,这批教材在编审、出版工作中还可能存在不少缺点和不足,希望使用本教材的教师、同学和其他广大读者提出批评和建议,以使教材质量不断提高,共同为建设电子信息类专业面向21世纪的新教材而努力。

全国高等学校电子信息类教材编委会
电子工业出版社

21 世纪高等学校电子信息类教材编审委员成员名单

主任委员:林金桐

副主任委员:傅丰林 邹家骥 赵尔沅 沈永朝

委 员:林金桐 赵尔沅 乐光新 白中英

邹家骥 沈永朝 刘京南 沈嗣昌

傅丰林 廖桂生 史小卫 李建东

张传生 殷勤业 徐国治 徐佩霞

严国萍 朱定华 王 殊 邓建国

前 言

微电子技术的飞速发展以及各学科之间的相互渗透,使得超大规模集成电路及其相关技术不再仅仅是微电子学科的专门知识,它已成为电子与电气各相关学科需要掌握和了解的基础知识。正是在这样的背景下,根据教育部培养宽口径人才的精神,东南大学开设了跨二级学科选修课“VLSI 设计基础”课程,面向校内各相关弱电专业。我们通过授课实践,在有关讲义的基础上,加以补充、修改和完善,完成了本教材的编写。

考虑到作为教材必须做到科学性、先进性以及内容的完整性相结合,同时考虑到授课对象的知识背景,教材在内容组织上注重基础知识,注重先进技术,注重各部分内容的逻辑关系,力求使学生通过本教材的学习,对 VLSI 的相关技术有一个比较全面的了解,对 VLSI 所涉及的方方面面有一个基本认识。在注重基础知识方面,本教材侧重的是基本理论的有关结论、设计规则,以及这些结论和规则在设计方面的应用;在注重先进技术方面,本教材注意组织先进的结构、先进的方法、先进的设计手段等内容;在注重各部分内容的逻辑关系方面,注意几个结合:器件与逻辑/电路的结合,工艺与逻辑/电路设计的结合,电路与版图的结合,单元模块与系统的结合。

本教材共分为四个部分:第一部分(第 1~3 章)在介绍了 VLSI 设计所涉及的主要的基本问题的基础上,重点介绍了 MOS 晶体管基础、工艺基础和有关的基本逻辑电路的设计基础。第二部分(第 4~7 章)主要介绍了 VLSI 设计方法和手段以及在 VLSI 设计中所需考虑的测试问题与相关技术,其中,第 6 章通过对微处理器主要模块设计的介绍,对第 4 章、第 5 章所介绍的设计技术进行了综合。第三部分(第 8 章)介绍了在 VLSI 中的模拟集成电路单元的设计。第四部分(第 9 章、第 10 章)介绍了现代设计技术中的两个重要内容:硬件描述语言和设计系统。为与常用的 CAD 系统硬件描述符号相一致,在本书中的逻辑单元符号采用了国际上通用的描述形式(MIC-STD-806B)。

在本书的编撰过程中,东南大学微电子中心的茅盘松教授、清华大学微电子所的周润德教授和西安电子科技大学微电子所的张鹤鸣教授提出了宝贵的修改意见和建议,在此表示深深的感谢。本书的编撰得到了东南大学微电子中心和东南大学其他各有关院系老师的支持和帮助,在此一并表示衷心的感谢。

VLSI 技术的发展日新月异,书中所介绍的知识难免有不足之处。由于作者水平有限,对书中的错误之处,恳请读者批评指正。

作 者

2002 年 6 月于东南大学

目 录

第 1 章 VLSI 设计基础概述	(1)
1.1 VLSI 设计技术基础与主流制造技术	(1)
1.2 VLSI 设计方法与设计技术	(2)
1.3 新技术对 VLSI 的贡献	(3)
1.4 ASIC 和 VLSI	(4)
1.5 SOC	(4)
1.6 VLSI 的版图结构和设计技术	(5)
1.6.1 VLSI 的版图总体结构	(5)
1.6.2 VLSI 版图的内部结构	(5)
第 2 章 MOS 器件与工艺基础	(7)
2.1 MOS 晶体管基础	(7)
2.1.1 MOS 晶体管结构及基本工作原理	(7)
2.1.2 MOS 晶体管的阈值电压 V_T	(11)
2.1.3 MOS 晶体管的电流-电压方程	(12)
2.1.4 MOS 晶体管的平方律转移特性	(12)
2.1.5 MOS 晶体管的跨导 g_m	(13)
2.1.6 MOS 晶体管的直流导通电阻	(13)
2.1.7 MOS 晶体管的交流电阻	(14)
2.1.8 MOS 晶体管的最高工作频率	(14)
2.1.9 MOS 晶体管的衬底偏置效应	(15)
2.1.10 CMOS 结构	(16)
2.2 CMOS 逻辑部件	(16)
2.2.1 CMOS 倒相器设计	(16)
2.2.2 CMOS 与非门和或非门的结构及其等效倒相器设计方法	(18)
2.2.3 其他 CMOS 逻辑门	(20)
2.2.4 D 触发器	(26)
2.2.5 内部信号的分布式驱动结构	(27)
2.3 MOS 集成电路工艺基础	(27)
2.3.1 基本的集成电路加工工艺	(27)
2.3.2 CMOS 工艺的主要流程	(30)
2.3.3 Bi-CMOS 工艺技术	(33)
第 3 章 工艺与设计接口	(35)
3.1 工艺对设计的制约与工艺抽象	(35)
3.1.1 工艺对设计的制约	(35)
3.1.2 工艺抽象	(36)

3.2	设计规则	(38)
3.2.1	几何设计规则	(38)
3.2.2	电学设计规则	(43)
3.2.3	设计规则在 VLSI 设计中的应用	(44)
第 4 章	晶体管规则阵列设计技术	(45)
4.1	晶体管阵列及其逻辑设计应用	(45)
4.1.1	全 NMOS 结构 ROM	(45)
4.1.2	ROM 版图	(47)
4.2	MOS 晶体管开关逻辑	(52)
4.2.1	开关逻辑	(52)
4.2.2	棒状图	(55)
4.3	PLA 及其拓展结构	(56)
4.3.1	“与非-与非”阵列结构	(56)
4.3.2	“或非-或非”阵列结构	(57)
4.3.3	多级门阵列(MGA)	(58)
4.4	门阵列	(60)
4.4.1	门阵列单元	(61)
4.4.2	整体结构设计准则	(64)
4.4.3	门阵列在 VLSI 设计中的应用形式	(65)
4.5	晶体管规则阵列设计技术应用	(66)
第 5 章	单元库设计技术	(69)
5.1	单元库概念	(69)
5.2	标准单元设计技术	(70)
5.2.1	标准单元描述	(70)
5.2.2	标准单元库设计	(71)
5.2.3	输入、输出单元 (I/O PAD)	(73)
5.3	积木块设计技术	(84)
5.4	单元库技术的拓展	(85)
第 6 章	微处理器	(86)
6.1	系统结构概述	(86)
6.2	微处理器单元设计	(87)
6.2.1	控制器单元	(87)
6.2.2	算术逻辑单元 (ALU)	(90)
6.2.3	乘法器	(102)
6.2.4	移位器	(103)
6.2.5	寄存器	(105)
6.2.6	堆栈	(108)
6.3	存储器组织	(109)
6.3.1	存储器组织结构	(109)
6.3.2	行译码器结构	(111)

6.3.3	列选择电路结构	(113)
第 7 章	测试技术和可测试性设计	(115)
7.1	VLSI 可测试性的重要性	(115)
7.2	测试基础	(116)
7.2.1	内部节点测试方法的测试思想	(116)
7.2.2	故障模型	(117)
7.2.3	可测试性分析	(120)
7.2.4	测试矢量生成	(121)
7.3	可测试性设计	(124)
7.3.1	分块测试	(124)
7.3.2	可测试性的改善设计	(125)
7.3.3	内建自测试技术	(128)
7.3.4	扫描测试技术	(129)
第 8 章	模拟单元与变换电路	(130)
8.1	模拟集成电路中的基本元件	(130)
8.1.1	电阻	(130)
8.1.2	电容	(136)
8.2	基本偏置电路	(137)
8.2.1	电流偏置电路	(137)
8.2.2	电压偏置电路	(144)
8.3	放大电路	(148)
8.3.1	单级倒相放大器	(148)
8.3.2	差分放大器	(154)
8.3.3	源极跟随器	(158)
8.3.4	MOS 输出放大器	(159)
8.4	运算放大器	(161)
8.4.1	两级 CMOS 运放	(162)
8.4.2	CMOS 共源-共栅 (cascode) 运放	(163)
8.4.3	带有推挽输出级的运放	(163)
8.4.4	采用衬底晶体管输出级的运放	(164)
8.5	电压比较器	(165)
8.5.1	电压比较器的电压传输特性	(166)
8.5.2	差分电压比较器	(166)
8.5.3	两级电压比较器	(166)
8.6	D/A、A/D 变换电路	(167)
8.6.1	D/A 变换电路	(167)
8.6.2	A/D 变换电路	(170)
8.7	模拟集成电路单元的版图设计	(174)
8.7.1	大尺寸 MOS 管的版图设计	(174)
8.7.2	器件的失配问题	(175)

8.7.3	多层金属版图的互连问题	(178)
第 9 章	VHDL 和 Verilog HDL	(179)
9.1	硬件描述语言概述	(179)
9.2	VHDL	(180)
9.2.1	一些简单的例子	(180)
9.2.2	VHDL 源程序的基本结构	(183)
9.2.3	VHDL 的数据类型及运算操作符	(190)
9.2.4	VHDL 的主要描述语句	(193)
9.2.5	仿真简介	(205)
9.3	Verilog HDL	(207)
9.3.1	简单的例子	(208)
9.3.2	Verilog HDL 源程序的基本结构	(209)
9.3.3	Verilog HDL 中的数值、数据类型和参数	(214)
9.3.4	运算操作符	(218)
9.3.5	Verilog HDL 中的主要描述语句	(221)
第 10 章	设计系统	(237)
10.1	设计系统的组织	(237)
10.1.1	管理和支持软件模块	(238)
10.1.2	数据库	(238)
10.1.3	应用软件	(239)
10.2	设计流程与软件的应用	(243)
参考文献	(247)

第 1 章 VLSI 设计基础概述

微电子学是源于并脱胎于固体物理学与无线电电子学的一门新兴技术学科，其发生、发展历史并不是很长。从 1947 年 Bell Lab. 发明第一只晶体管到现在，也只经过了 50 多年，但微电子技术的飞速发展，已将现代社会推进到了信息时代。从第一块集成电路发明（1958 年），经历了约 40 年的时间，集成电路已从小规模集成(SSI)、中规模集成(MSI)、大规模集成(LSI)发展到超大规模集成(VLSI)、特大规模集成(ULSI)，每个芯片已可以集成数亿个以上的晶体管。微电子技术的飞速发展推动了社会信息化的发展，反过来，社会信息化的进一步需求又促使微电子技术在设计技术和制造技术方面的不断进步。

1.1 VLSI设计技术基础与主流制造技术

VLSI 产品的设计开发通常包括几个主要的设计与研制过程：电路、逻辑设计，版图设计，工艺实验和测试验证。图 1-1 给出了设计开发的主流程。

从设计开发过程可以看出，要有效地设计开发一个 VLSI 产品，设计者必须具备下列的技术基础：电路与逻辑设计技术基础，器件与工艺技术基础，版图设计技术基础和集成电路计算机辅助设计技术基础。除此之外，设计者还应具备对电路、逻辑、器件、工艺和版图的分析能力。尽管现代的计算机及其软件技术为 VLSI 设计提供了强有力的设计工具，但作为设计者，上述的技术基础与分析能力，仍然必不可少。

在微电子技术领域，集成电路的制造有两个主要的实现技术：双极技术与 MOS 技术。

双极技术是以 NPN 与 PNP 晶体管为基本元件，融合其他的集成元件构造集成电路的技术方法。双极器件以其速度高和驱动能力大，高频、低噪声等优良特性，在集成电路的设计制造领域，尤其是模拟集成电路的设计制造领域，占有一席之地。但双极器件的耗散功率比较大，限制了它在 VLSI 系统中的应用。

MOS 技术是以 NMOS 晶体管和 PMOS 晶体管为基本元件，辅以其他的集成元件构造集成电路的技术方法。当 NMOS 与 PMOS 以互补配对的形式作为基本电路单元时，其结构被称为 CMOS。

CMOS 以其结构简单，集成度高，耗散功率小

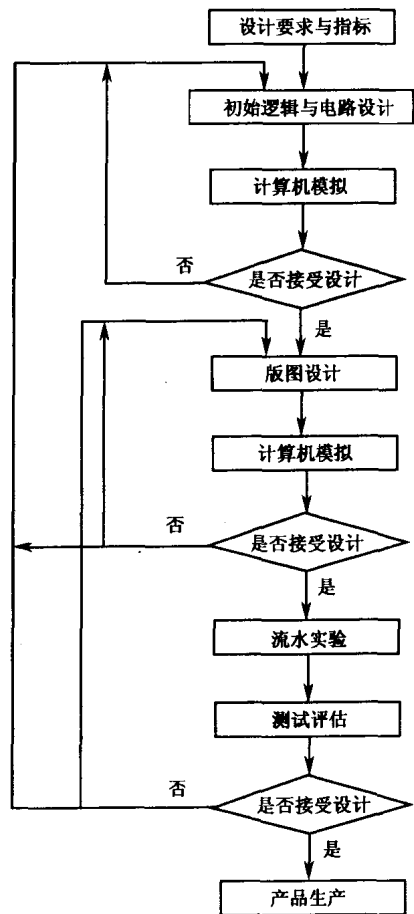


图 1-1 VLSI 设计开发主流程

等优点，成为当今 VLSI 制造的主流技术。

1.2 VLSI设计方法与设计技术

VLSI 系统的设计通常采用自顶向下(Top Down)和由底向上(Bottom Up)的设计方法。

自顶向下设计是一种逐级分解、变换，将系统要求转变为电路和版图的过程。是指从系统的行为、功能、性能以及允许的芯片面积和成本要求开始，进行结构设计，同时，根据结构特点，将其逐级分解为接口清晰，相互关系明确，尽可能简单的子结构。接着，将结构转换为逻辑，亦即逻辑设计。下一步是电路设计，逻辑图被细化为电路图。最后进行版图设计，至此，自顶向下的过程结束。

由底向上设计，是在系统划分和分解的基础上，先进行单元设计，在精心设计的单元基础上，逐级向上完成功能块、子系统设计，直到最终的系统完成。

对于 VLSI 系统，通常希望尽量采用模块化的设计和规则化的结构，以降低系统实现的复杂程度，最大程度地发挥计算机及其设计软件的能力。

VLSI 设计工具是建立在计算机系统平台之上的一系列设计软件。由图 1-1 可以知道，设计过程包括两个主要的子过程：逻辑、电路设计与版图设计。相应地，设计软件也以逻辑、电路的设计和分析软件以及版图设计和分析软件为基本模块。随着集成电路技术与软件水平的进步，设计软件也不断地得到完善和发展，已由简单的辅助设计软件，逐步地成为完善的设计系统。

到目前为止，设计软件已经历了 3 个发展阶段：简单的辅助设计工具；集成化的设计体系；具有高级综合能力的设计系统。

在设计软件发展的初级阶段，各个应用软件相对独立，由使用者通过命令行的形式完成辅助设计过程，各软件之间的数据交换采用某种特定的格式。设计方案需要通过一系列的比较和修改才能获得满意的结果。这时的应用软件主要包括：交互式逻辑图输入与编辑软件，逻辑模拟软件，电路模拟软件，版图编辑软件和版图验证软件。

在设计软件的第 2 个发展阶段，各个设计软件被集成在一个统一的设计环境内，由设计系统对设计进程进行管理，设计数据以统一数据库的形式进行存取与交换。在设计形式上已出现了逻辑综合和某些特定形式的版图自动生成，大大地提高了设计的自动化程度。同时，基于原理图的版图检查工具以及分布参数的自动提取功能得到了加强。可以说，这时的设计系统已比较完善，可以进行高效的设计，以满足各种设计需求。

随着集成技术的进步和集成能力的提高，超大规模集成系统的实现成为可能，原有的原理图设计与逻辑图输入已不能适应，设计软件及设计系统进入了第三个发展阶段。引入了硬件描述语言 HDL，其代表为 VHDL 和 Verilog HDL，出现了行为级综合工具和完善的逻辑综合工具，可以高效地设计超大规模甚至特大规模的极其复杂的集成系统。

集成电路版图设计是集成电路设计的第 2 个子过程，是集成电路从电路拓扑到电路芯片的一个重要的设计过程，并且随着集成电路制造技术以及设计软件的发展而发展。有 3 种主要的技术方法：一是通过图形编辑方法完成版图设计，二是通过库单元调用和拼接方法完成版图设计，第三种方法则是通过计算机辅助设计(CAD)或自动设计(DA)技术自动地生成某种格式的版图。

版图编辑主要用于手工设计版图，在计算机平台上，利用版图编辑工具软件进行版图

的“绘制”，目前主要被用于模拟集成电路的版图设计和标准单元库中单元版图的设计。

单元库技术是介于手工设计与自动设计之间的一种设计方法，是目前设计优秀集成电路的一个非常重要的技术方法。它是以成熟的集成电路单元（电路和版图）库为设计基础，利用计算机的布局布线工具软件，在两维的平面上完成对应于具体电路或系统的版图设计。由于采用了成熟的集成电路单元电路和版图，同时又借助了计算机辅助工具，因此，设计完成的集成电路不但具有优越的局部性能，又具有优越的整体性能。在这种设计方法中，单元库中的组件通常是采用手工设计和优化，并经过实验验证其正确性和优越性的单元。

版图的自动设计或生成技术，是利用自动设计工具或辅助设计工具，按照某种版图格式完成对应电路或系统的版图设计，如门阵列版图格式。这种设计技术具有高度的自动化，几乎不需要任何的版图设计知识。但正是因为其高度地自动化，因此，用这种方法实现的版图以至其集成电路的性能有所缺憾。需要指出的是，在以这种技术实现的版图中，电路或系统的输入/输出单元(I/O)仍是利用了标准单元库技术，即 I/O 单元是标准单元，而内部电路则是采用了规则阵列技术。这样的设计方法体现了当今集成电路或系统的设计理念：将集成电路或系统的分析计算部分和信息接口分开进行设计。分析计算部分即所谓的内部电路采用高度规则的结构以降低版图实现的难度，提高设计效率；与外界进行信息交换的接口部分则采用高度优化的单元形式，以提高电路或系统的性能和可靠性。

1.3 新技术对VLSI的贡献

VLSI 集成电路或集成系统本身是高技术产品，同时，它也需要高技术的支持。就集成电路的实现而言，它不仅仅涉及到微电子技术，还涉及到应用电子技术，计算机技术，材料技术，光学技术，机械制造技术以及相应的管理技术，等等。因此，任何技术的进步都将推动集成技术的进步。

综观集成电路的发展过程可以知道，技术的进步在集成电路的发展过程中具有举足轻重的作用。正是由于 MOS 器件平面结构实现技术的突破，引起 MOS 集成电路的发展；正是由于细微和超细微加工设备与技术的发展，使得集成电路的尺寸得以缩小，并可在一块集成电路上集成更多的器件；正是由于加工设备、材料科学、设计技术等诸方面的进步，使我们能够实现大规模、超大规模、特大规模集成。

几十年来，大约每三年，集成电路的集成度就要翻两番，器件尺寸则是每三年以 0.7 的比率缩小。器件最小加工尺寸和集成度成为人们衡量一个国家微电子工业乃至国民经济水平的一个标志。器件的最小加工尺寸从微米(10^{-6} m)量级逐步缩小到亚微米量级、深亚微米量级，目前正向亚 0.1 微米量级发展。

尺寸每缩小一次，都意味着相应的设计技术和制造技术上上了一个台阶。在设计技术方面，器件尺寸的缩小要求设计系统进行两个主要方面的更新：其一是仿真系统的更新，因为随着器件尺寸的缩小，一些原本忽略不计的物理效应将对集成电路产生影响，从而导致仿真的精度发生劣化。其二是版图设计系统尤其是单元库系统的更新，由于器件尺寸缩小引入新的设计规则，原有的设计规则和单元库已不再适用，必须重建新的设计基础。在制造技术方面，器件尺寸的缩小对加工设备提出了更高的要求，甚至要求新的加工技术和设备。由于一些物理效应的影响，还必须考虑引入新的材料和结构。

除了器件的结构和尺寸以及制造技术对于 VLSI 的发展做出了巨大贡献外, 各种 VLSI 的设计技术也对 VLSI 的发展做出了巨大贡献。众所周知, VLSI 系统是一个复杂的系统, 要达到高度的正确性、设计的高效率和高度的优化等要求, 就需要一系列的设计方法、实现算法、分析方法以及检查方法做技术支持。在集成电路发展的数十年中, 设计技术的发展对于实现高度复杂性的 VLSI 系统起到了重要的作用。

除此之外, 各种辅助的设计技术为完善 VLSI 做出了积极的贡献, 如测试码生成技术、可测试性设计技术、测试图形辅助技术, 等等。

1.4 ASIC和VLSI

ASIC 是英文 Application Specific Integrated Circuit 的缩写, 即面向特定应用的集成电路。它是有别于通用集成电路的一类集成电路或集成系统。ASIC 的出现和发展是和各行各业的技术改造及产品的更新换代紧密相关的。为了提高产品的性能和增加竞争性, 厂商提出了 ASIC 的要求, 微电子技术的进步为实现 ASIC 和发展 ASIC 提供了技术保证。

ASIC 可以是专为某一类特定应用而设计的集成电路, 称为标准专用电路, 也可以是专为某一用户的特定应用而设计的集成电路, 称为定制专用电路。

ASIC 是一类产品, 它是 VLSI 技术的一个应用, 也是 VLSI 发展的一个必然。当集成电路发展到系统集成时, 它的通用性越来越弱, 而专用性越来越强。因此, 大规模或超大规模 ASIC 是采用 VLSI 技术实现的集成系统。

正是因为这样的相互关系, 所以在 VLSI 方面的主要设计技术与 ASIC 是相同的, 当今的大规模或超大规模 ASIC 产品, 不论它是全定制、半定制还是现场编程的, 无一例外地采用了 VLSI 技术。

1.5 SOC

集成技术的发展使得在一个芯片中可以集成数以亿计的器件, 并且可以集成不同类型的电路, 甚至可以将微机械结构集成到硅片上, 形成微机电系统(MEMS)。这样的多元化的集成芯片已经成为一个能够处理各种信息的集成系统, 这就是所谓的片上系统或称为系统芯片 SOC(System on Chip)。

一个集成系统通常由一个主控单元和一些功能模块构造而成。主控单元通常是一个处理器, 这个处理器既可以是一个普通的微处理器的核(Core), 也可以是一个数字信号处理器(DSP)的核, 还可以是一个专用的运算逻辑。在这个主控单元的周围, 根据系统所要完成的工作配置一系列的功能模块, 完成信号的接收、预处理、转换, 以及信号的驱动与执行等任务。

在 SOC 上可能集成了传感器 (MEMS 元件)、模拟信号处理电路、模数/数模转换电路、数字信号处理电路等多元化的模块。在 SOC 中, 将硬件逻辑与智能算法集成在一起, 形象地说, 智能算法好像是一个人的大脑, 硬件逻辑/电路好像是人的躯干和神经网络, 传感器好像是人的五官。传感器感知外界的信息, 通过神经网络传给大脑, 经过判断和运算得出正确的结果, 并通过躯干产生行为。

从系统集成的角度看, SOC 是以不同类型的电路集成、不同工艺的集成作为支持基础

的，所以，要实现 SOC，必须重点研究器件的结构与设计技术，VLSI 设计技术，工艺兼容技术，信号处理技术，测试与封装技术，等等。

1.6 VLSI的版图结构和设计技术

VLSI 的版图通常采用规则的结构形式，其原因有二：VLSI 是一个复杂的系统，为降低版图设计的复杂性，提高设计的可靠性，需要采用简洁的版图结构形式；VLSI 系统是通过计算机设计系统进行设计，受到智能化算法难度的限制，只能构造相对规则的版图形式。为了保证 VLSI 系统的外部特性，也为了给 VLSI 系统内部提供稳定可靠的信号，屏蔽外部无关信号的干扰，VLSI 系统的版图设计对输入、输出单元采用了具有完备性能的版图形式。

1.6.1 VLSI 的版图总体结构

VLSI 的版图总体结构通常包括两大形式：行式结构和积木块结构。

行式结构如图 1-2 所示，芯片中央为单元阵列和布线通道，输入、输出单元排列在芯片的四周。芯片中央的单元行是规则的矩形，各单元行平行排列，中间是布线通道。由于结构的高度规则性，具有较高的设计效率，输入、输出单元采用标准单元形式。门阵列和标准单元阵列是行式结构的典型应用。

积木块结构是一种大的单元的布图结构，这些单元可以是一种或几种规则阵列结构，如一块优化门阵列，也可以是人工精心设计的电路单元，还可以是存储器阵列、运算模块，等等。其内部结构的规则性低于行式结构，但单元的性能优于行式结构。积木块结构如图 1-3 所示。

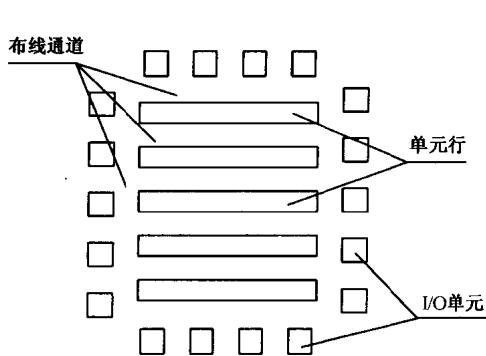


图 1-2 行式结构示意图

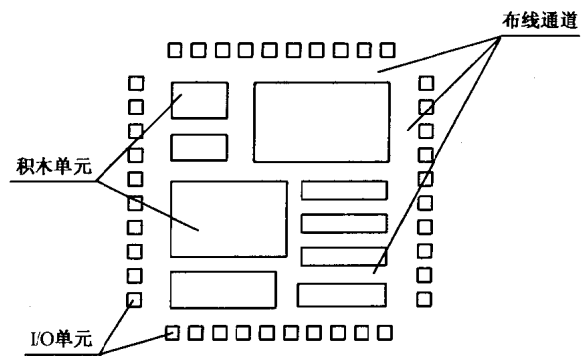


图 1-3 积木块结构示意图

1.6.2 VLSI 版图的内部结构

总体上说，VLSI 版图的内部结构分为规则结构和非规则结构。规则结构主要有门阵列和晶体管规则阵列，非规则结构主要是宏单元和积木块。介于规则和非规则之间的是标准单元结构，其外部结构是规则的，表现为等高的矩形，而内部则可能是不规则的版图形式。

晶体管规则阵列是以晶体管作为基本单元构成阵列，常见形式有各种 ROM 结构和其他的可编程晶体管结构，如“与 ROM”、“或 ROM”、“PLA”，等等。

门阵列是以标准门作为基本单元构造阵列，阵列行是这种标准门的排列。

标准单元是一种等高不等宽的单元形式，等高的外部结构使它们可排列成行，不等宽的外部尺寸使它们可以具有不同的单元规模。标准单元的内容可以是各种基本逻辑单元，如门电路、小规模的逻辑功能块等。这些单元的版图通常是人工设计的形式，并因此具有优良的性能。

宏单元和积木块单元突破了外部尺寸与形状的限制，是优化的单元形式。通常具有明确的接口形式，数据流与控制流清晰。考虑到单元的通用性与适用性，各单元通常采用冗余设计，亦即单元相对完备，在调用时根据需要选择其中的全部或部分功能。

VLSI 版图的内部结构可以是以上单元形式的一种或几种的组合。

第 2 章 MOS 器件与工艺基础

VLSIC 的主流制造技术是 MOS 技术，因此，相关 MOS 器件基础知识就成为大规模、超大规模集成电路设计者必须掌握的基础知识。在本章中将介绍有关 MOS 器件的结构、工作原理、设计考虑以及有关基本理论。

2.1 MOS 晶体管基础

2.1.1 MOS 晶体管结构及基本工作原理

MOSFET 是 Metal-Oxide-Silicon Field Effect Transistor 的英文缩写，平面型器件结构，按照导电沟道的不同可以分为 NMOS 和 PMOS 器件。典型的硅栅 NMOS 和 PMOS 器件的平面和剖面结构如图 2-1(a)和(b)所示。

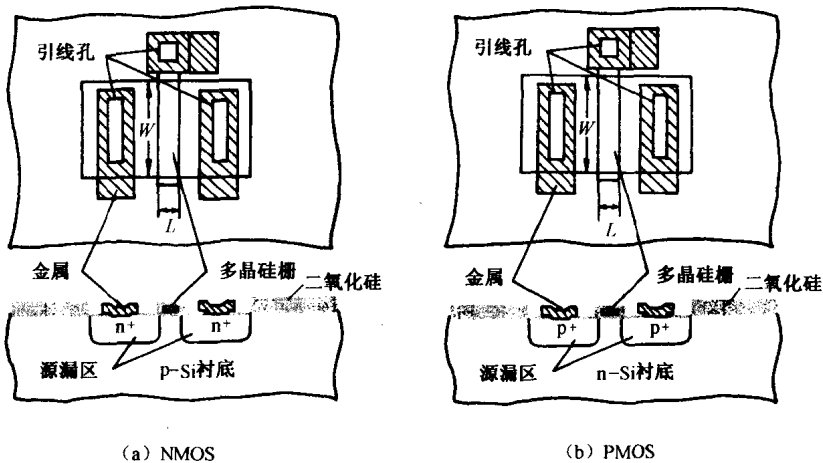


图 2-1 NMOS 和 PMOS 的平面与剖面结构示意图

由图可见，NMOS 和 PMOS 在结构上完全相像，所不同的是衬底和源漏的掺杂类型。简单地说，NMOS 是在 P 型硅的衬底上，通过选择掺杂形成 N 型的掺杂区，作为 NMOS 的源漏区；PMOS 是在 N 型硅的衬底上，通过选择掺杂形成 P 型的掺杂区，作为 PMOS 的源漏区。如图 2-1 所示，两块源漏掺杂区之间的距离称为沟道长度 L ，而垂直于沟道长度的有效源漏区尺寸称为沟道宽度 W 。对于这种简单的结构，器件源漏是完全对称的，只有在应用中根据源漏电流的流向才能最后确认具体的源和漏。器件的栅是具有一定电阻率的多晶硅材料，这也是硅栅 MOS 器件的命名根据。在多晶硅栅与衬底之间是一层很薄的优质二氧化硅，它是绝缘介质，用于绝缘两个导电层：多晶硅栅和硅衬底，从结构上看，多晶硅栅-二氧化硅介质-掺杂硅衬底形成了一个典型的平板电容器，通过对栅电极施加一定极性的电荷，就必然地在硅衬底上感应等量的异种电荷。这样的平板电容器的电荷作用方式正是 MOS 器件工作的基础。

图 2-2~图 2-6 说明了 NMOS 器件工作的基本原理。当在 NMOS 的栅上施加相对于源的正电压 V_{GS} 时，栅上的正电荷在 P 型衬底上感应出等量的负电荷，随着 V_{GS} 的增加，衬底中接近硅-二氧化硅界面的表面处的负电荷也越多。其变化过程如下：当 V_{GS} 比较小时，栅上的正电荷还不能使硅-二氧化硅界面处积累可运动的电子电荷，这是因为衬底是 P 型的半导体材料，其中的多数载流子是正电荷空穴，栅上的正电荷首先是驱赶表面的空穴，使表面正电荷耗尽，形成带固定负电荷的耗尽层。这时，虽然有 V_{DS} 的存在，但因为缺少可运动的电子，所以，并没有明显的源漏电流出现。增加 V_{GS} ，耗尽层向衬底部延伸，并有少量的电子被吸引到表面，形成可运动的电子电荷，随着 V_{GS} 的增加，表面积累的可运动电子数量越来越多。这时的衬底负电荷由两部分组成：表面的电子电荷与耗尽层中的固定负电荷，如果不考虑二氧化硅层中的电荷影响，这两部分负电荷的数量之和等于栅上的正电荷的数量。当电子积累达到一定的水平时，表面处的半导体中的多数载流子变成了电子，即相对于原来的 P 型半导体，具有了 N 型半导体的导电性质，这种情况称为表面反型。根据晶体管理论，当 NMOS 晶体管表面达到强反型时所对应的 V_{GS} 值，称为 NMOS 晶体管的阈值电压 V_{TN} 。这时，器件的结构发生了变化，自左向右，从原先的 $n^+ - p - n^+$ 结构，变成了 $n^+ - n - n^+$ 结构，表面反型的区域被称为沟道区。在 V_{DS} 的作用下，N 型源区的电子经过沟道区到达漏区，形成由漏流向源的漏源电流。显然， V_{GS} 的数值越大，表面处的电子密度越大，相对的沟道电阻越小，在同样的 V_{DS} 的作用下，漏源电流越大。当 V_{DS} 的值很小时，沟道区近似为一个线性电阻，此时的器件工作区称为线性区，其电流-电压特性如图 2-3 所示。

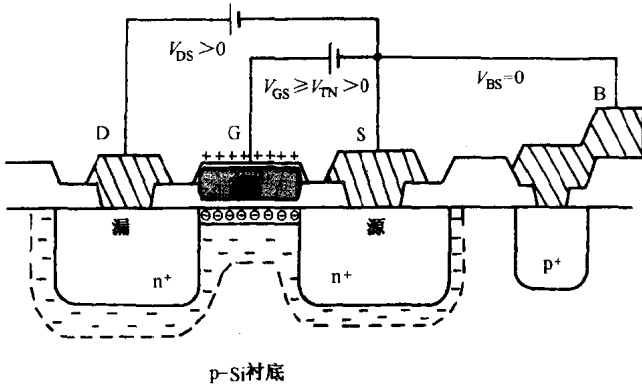


图 2-2 NMOS 处于导通时的状态

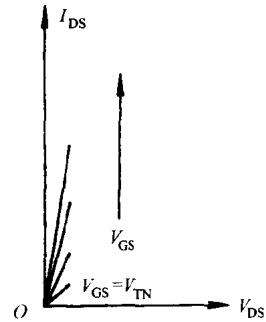


图 2-3 线性区的 $I-V$ 特性

当 V_{GS} 大于 V_{TN} 且一定时，随着 V_{DS} 的增加，NMOS 的沟道区的形状将逐渐的发生变化。在 V_{DS} 较小时，沟道区基本上是一个平行于表面的矩形，当 V_{DS} 增大后，相对于源端的电压 V_{GS} 和 V_{DS} 在漏端的差值 V_{GD} 逐渐减小，并且因此导致漏端的沟道区变薄，当达到 $V_{DS} = V_{GS} - V_{TN}$ 时，在漏端形成了 $V_{GD} = V_{GS} - V_{DS} = V_{TN}$ 的临界状态，这一点被称为沟道夹断点，器件的沟道区变成了楔形，最薄的点位于漏端，而源端仍维持原先的沟道厚度。器件处于 $V_{DS} = V_{GS} - V_{TN}$ 的工作点被称为临界饱和点。其状态如图 2-4(a) 所示，在逐渐接近临界状态时，随着 V_{DS} 的增加，电流的变化偏离线性，NMOS 晶体管的电流-电压特性发生弯曲，如图 2-4(b) 所示。在临界饱和点之前的工作区域称为非饱和区，显然，线性区是非饱和区中 V_{DS} 很小时的一段。

继续在一定的 V_{GS} 条件下增加 V_{DS} ($V_{DS} > V_{GS} - V_{TN}$)，在漏端的导电沟道消失，只留下耗尽层，沟道夹断点向源端趋近。由于耗尽层电阻远大于沟道电阻，所以这种向源端的趋近实