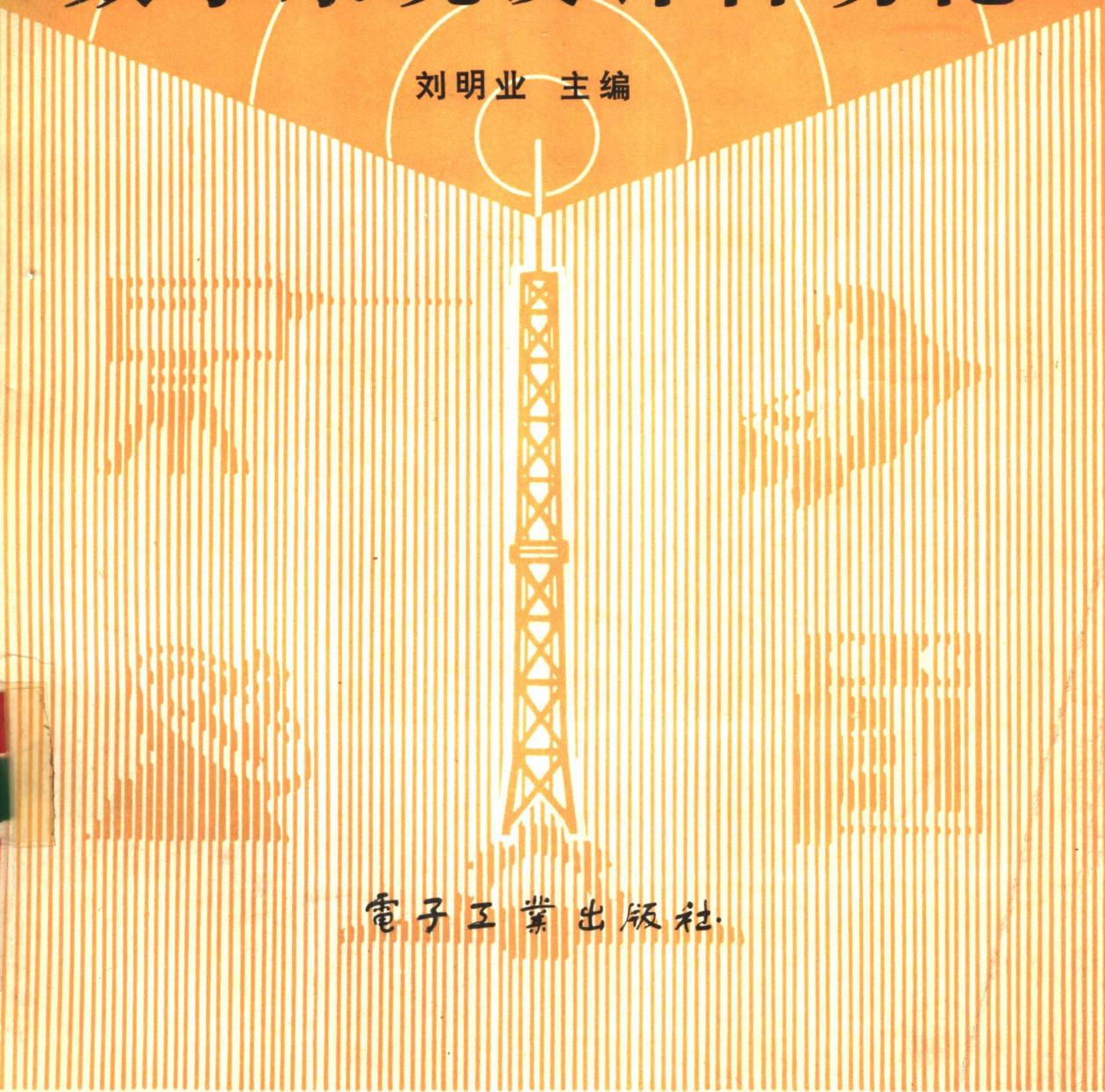


高等学校教材

数字系统设计自动化

刘明业 主编



电子工业出版社

数字系统设计自动化

刘明业 主编

电子工业出版社

内 容 简 介

本书主要讨论用计算机自动设计计算机或 VLSI 的有关理论和算法。全书共分八章。第一章阐明数字系统(含VLSI)设计自动化的基本内容、方法和意义。第二章为计算机系统性能评估与系统级模拟。第三章至第五章讨论寄存器传输级硬件描述语言(以DPL为例)与其综合和模拟的实现方法，包括组合逻辑的综合方法。第六章讨论门和功能块混合的逻辑模拟。第七章为印制板布线。第八章扼要讨论了故障诊断。各章均附有习题。

本书的读者对象为高等学校计算机专业的高年级学生及研究生。也可供从事计算机和 VLSI 设计自动化的科技人员及高等学校教师参考。

数字系统设计自动化

刘明业 主编

*

责任编辑 吴明卒

电子工业出版社出版(北京市万寿路)

新华书店北京发行所发行 各地新华书店经销

中国科学院印刷厂印刷

开本：787×1092毫米 1/16 印张：17 字数：393千字

1991年4月第1版 1991年4月第1次印刷

印数：1500册 定价：4.45元

ISBN7-5053-1200-6/TP·191

出 版 说 明

根据国务院关于高等学校教材工作分工的规定,我部承担了全国高等学校、中等专业学校工科电子类专业教材的编审、出版的组织工作。由于各有关院校及参与编审工作的广大教师共同努力,有关出版社的紧密配合,从1978年至1985年,已编审、出版了两轮教材,正在陆续供给高等学校和中等专业学校教学使用。

为了使工科电子类专业教材能更好地适应“三个面向”的需要,贯彻“努力提高教材质量,逐步实现教材多样化,增加不同品种、不同层次、不同学术观点、不同风格、不同改革试验的教材”的精神,我部所属的七个高等学校教材编审委员会和两个中等专业学校教材编审委员会,在总结前两轮教材工作的基础上,结合教育形势的发展和教学改革的需要,制订了1986~1990年的“七五”(第三轮)教材编审出版规划。列入规划的教材、实验教材、教学参考书等近400种选题。这批教材的评选推荐和编写工作由各编委会直接组织进行。

这批教材的书稿,是从通过教学实践、师生反映较好的讲义中经院校推荐,由编审委员会(小组)评选择优产生出来的。广大编审者、各编审委员会和有关出版社为保证教材的出版和提高教材的质量,作出了不懈的努力。

限于水平和经验,这批教材的编审、出版工作还会有缺点和不足之处,希望使用教材的单位,广大教师和同学积极提出批评建议,共同为不断提高工科电子类专业教材的质量而努力。

电子工业部教材办公室

前　　言

本教材系按电子工业部的工科电子类专业教材 1986~1990 年编审出版规划,由计算机教材编审委员会征稿,推荐出版,责任编委为金兰和唐泽圣教授。

本教材由北京理工大学刘明业担任主编,清华大学洪先龙教授担任主审。

本课程的参考时数为 65~80 学时。其主要内容为使用计算机自动设计计算机的有关理论和算法。同时也紧密联系 VLSI 的发展及其对计算机的设计产生的重大影响。全书按由顶向下设计的自然顺序,系统而全面地讨论计算机的总体设计、逻辑设计及工程设计等各个层次的设计自动化的基本理论和算法。以阐明基本原理和构造算法为主,并着重加强实践环节。编写中在参考国外参考资料的同时,也结合了国内的实际需要。尤其是寄存器级(行为功能级)模拟、自动逻辑综合、逻辑模拟及印制板布线等部分,都写进了作者及国内其他学者近几年的科研成果。全书除第三、四、五各章之间有些联系外,其它各章基本上是互相独立的。讲授中可根据课时安排酌情选择。

本教材第六章由叶梅龙副教授编写,第八章由王林同志编写,刘欣桃同志精心为本书作了内容索引,最后由刘明业统编全书。中国科学院计算所张思平同志,上海科技大学王芳蕾副教授和本校贾良玉同志为本书的编写提供了许多宝贵的材料。洪先龙教授在书稿审查中提出许多宝贵意见。中科院计算所 CAD 开放实验室也鼎力相助。对上述诸位同志,编者谨此致以诚挚的感谢。

由于编者水平所限,书中难免还存在一些缺点和错误,殷切希望广大读者批评指正。

刘明业

一九九〇年盛夏

目 录

第一章 计算机设计自动化的内容及方法	1
§ 1.1 计算机设计自动化的产生与发展	1
§ 1.2 计算机自动设计和层次式描述	2
§ 1.3 VLSI 设计技术及其对 CAD 的挑战	6
1 VLSI 设计方法概述.....	6
2 半定制电路的兴起.....	9
3 VLSI 设计技术对 CAD 的挑战	10
4 VLSI 技术的发展趋势	12
§ 1.4 计算机辅助设计系统的构成	13
1 CAD 系统的基本组成.....	13
2 CAD 软件开发环境	15
3 CAD 数据库	17
§ 1.5 智能 CAD 系统	18
1 结构式设计方法.....	18
2 基于知识的设计方法.....	19
3 基于规则的寄存器传输级综合.....	20
4 逻辑级和电路级综合的专家系统	21
第一章复习思考题	23
第二章 系统性能评估与系统级模拟	24
§ 2.1 系统级模拟的研究内容	24
1 系统性能评价的技术指标.....	24
2 系统模拟模型建立的依据.....	26
3 模拟模型示例.....	27
§ 2.2 系统模拟模型的建立	28
1 计算机系统模拟的类型.....	29
2 模拟模型的构成.....	31
§ 2.3 系统级模拟输入语言的选择	32
§ 2.4 系统级模拟器的构成	33
§ 2.5 模拟器的运行及有关参数的估算	35
§ 2.6 作业特性及其性能评价方法	40
1 指令混合法.....	41
2 核心程序法.....	42
3 基准程序法.....	43
4 数据处理速率 PDR	43
§ 2.7 基准程序测试法	44
1 基准程序法的由来.....	44
2 基准程序的编制.....	45
3 基准程序测试	45

第二章复习思考题	45
第三章 寄存器传输级硬件描述语言	46
§ 3.1 引言	46
§ 3.2 DDL 语言的常数、标识符和关键字	47
1 常数	47
2 标识符	48
3 关键字	48
4 基本操作算符	49
§ 3.3 DDL 描述的层次式块状结构	50
§ 3.4 简单器件说明语句	51
1 引线说明	52
2 寄存器、存储器和暂存器的说明	52
3 定时和延时说明	53
4 布尔说明	54
5 单元说明	54
§ 3.5 操作语句	55
1 取头、截尾和扩充操作	55
2 结合	55
3 变反和选择操作	56
4 简化	56
5 关系和算术操作	57
6 传统的逻辑算符	57
7 布尔表达式	57
§ 3.6 条件操作语句	59
1 相容操作集合的条件操作	59
2 条件布尔表达式	60
3 按值子句	61
§ 3.7 连接和传输操作语句	63
§ 3.8 移位和计数操作	64
§ 3.9 标识符说明和循环语句	66
§ 3.10 复杂部件的算符说明及其硬件生成方法	67
1 算符说明的语法	67
2 硬件生成方法	69
§ 3.11 复杂部件描述的状态语句和状态说明	71
1 状态语句	71
2 状态分配及硬件生成	72
§ 3.12 段说明及段转移语句	73
§ 3.13 自动机说明和系统说明	74
§ 3.14 数据输入及命令控制语言	77
1 工作方式选择段	77
2 模拟时钟范围段	78
3 外部引线输入段	78
4 存储器件赋值段	78
5 输出段	78

6 转储段.....	79
7 抑制段.....	79
8 启动和停止段.....	79
9 故障设置.....	79
§ 3.15 整机性寄存器级模拟举例	80
第三章复习思考题	82
第四章 寄存器传输级模拟技术.....	85
§ 4.1 寄存器传输级模拟的目的及意义	85
§ 4.2 寄存器传输级模拟器的组成框图	85
§ 4.3 模拟算法与模拟模型	86
1 模拟算法.....	87
2 模拟时钟.....	87
3 器件模拟模型.....	88
4 并行操作.....	89
5 故障模拟模型.....	89
§ 4.4 表驱动法的数据表格结构	89
§ 4.5 编译器结构及编译算法	93
1 编译器的结构及工作.....	93
2 语法制导的语义处理.....	94
3 四元式.....	95
4 算术表达式与布尔表达式的编译.....	95
5 传输与连接操作的编译.....	95
6 条件 (if) 及按值 (case) 语句的编译.....	96
7 复杂器件的编译.....	96
§ 4.6 模拟系统工作流程与模拟算法	97
1 系统工作流程.....	97
2 模拟算法.....	98
3 寻找当前操作集.....	98
4 操作相容性检查.....	99
5 排序.....	100
§ 4.7 模拟器的基本结构与模拟控制	101
1 控制模块算法.....	101
2 输出处理.....	102
3 标准单元库.....	102
第四章复习思考题	103
第五章 多维体运算基础.....	104
§ 5.1 自动逻辑综合的内容及意义	104
§ 5.2 硬件翻译的基本任务	105
§ 5.3 硬件翻译的输入处理	106
§ 5.4 硬件翻译的数据流分析	106
§ 5.5 硬件翻译的控制流分析	108
§ 5.6 硬件翻译的方程产生	108

1 消除布尔表达式中条件句法结构.....	109
2 简化操作语句中条件句法结构.....	110
3 方程合并的规则.....	110
§ 5.7 布尔方程组的划分	111
§ 5.8 表示逻辑函数的多维体列阵	112
1 逻辑函数的定义.....	112
2 多维体概念的建立.....	114
3 多维体的图形表示.....	114
4 函数的初始覆盖.....	116
§ 5.9 多维体复形及质蕴涵项	116
1 多维体复形的定义.....	116
2 函数的质蕴涵项.....	118
§ 5.10 多维体之间的蕴涵关系	118
1 蕴涵算符 \sqsupseteq 及函数列阵的吸收.....	118
2 多维体蕴涵的0维体.....	120
3 由0维体构成多维体.....	121
§ 5.11 多维体的并集和交集	123
1 并集运算.....	123
2 交集运算.....	123
§ 5.12 多维体的相容运算	125
§ 5.13 多维体的锐积运算	127
1 锐积运算的定义.....	127
2 多维体集合的锐积运算.....	128
§ 5.14 两级逻辑网络综合的某些问题	130
1 函数复形的覆盖及最小覆盖.....	130
2 逻辑网络的造价函数.....	131
3 质蕴涵项与最小造价覆盖、无冗余覆盖.....	132
4 两级逻辑网络的实现方式.....	132
§ 5.15 质蕴涵项的计算	133
1 Quine-McCluskey 方法.....	133
2 改进的 Quine-McCluskey 方法	134
§ 5.16 寻求接近最小覆盖的参数选择法	138
1 基本参数的定义.....	139
2 参数选择法.....	139
3 化简多输出函数的参数选择法.....	143
4 算法评价.....	147
第五章复习思考题	149

第六章 逻辑模拟技术.....	151
§ 6.1 逻辑模拟的目的及意义	151
§ 6.2 逻辑模拟模型的建立	151
1 元件的延迟时间.....	152
2 模拟信号的状态值.....	153
3 模拟时钟及定时算法.....	159

§ 6.3 门级逻辑线路描述语言	161
1 器件说明部分	162
2 连接语句部分	167
§ 6.4 输入、输出及控制命令语言	168
1 命令语句	168
2 置初值语句	169
3 输入信号波形语句	169
4 输出语句	169
§ 6.5 逻辑模拟算法	176
1 模拟算法的分类	176
2 编译法模拟	178
§ 6.6 逻辑模拟的表驱动法	179
1 下一事件的同步模拟及其实现	180
2 时间映射异步模拟原理	180
3 表驱动法的数据结构	181
§ 6.7 线路描述的编译	183
1 器件说明和数组说明的处理	183
2 连接语句的处理	183
3 循环语句的处理	184
4 输入/输出语句的处理	185
5 命令语句的处理	185
§ 6.8 逻辑模拟的执行及控制	185
1 活动栈的存取	186
2 外部信号的处理	187
3 大延迟、零延迟元件的处理	187
4 非功能元件的处理	187
5 功能块元件的模拟	187
第六章复习思考题	188
第七章 组装设计自动化基础	190
§ 7.1 引言	190
§ 7.2 逻辑图的图论表示法	190
§ 7.3 逻辑划分问题	191
§ 7.4 启发式自动逻辑划分算法	193
1 功能组自动生成的启发式算法	193
2 功能组分配算法	195
§ 7.5 生成初始布局的构造法	197
§ 7.6 改善初始布局的迭代法	198
§ 7.7 布线问题	201
§ 7.8 分线问题	201
1 求最小生成树的方法	202
2 求斯坦纳树的方法	202
§ 7.9 走线路径的确定	203
§ 7.10 分层问题	208

第七章复习思考题	210
第八章 故障测试	211
§ 8.1 数字系统的测试问题	211
§ 8.2 基本概念与测试模型	212
1 故障与测试	212
2 故障模型假设	212
§ 8.3 组合线路的测试	213
1 通路敏化法	213
2 D算法	214
§ 8.4 时序线路的测试	219
1 组合化模型方法	220
2 检查实验	222
§ 8.5 故障模拟	226
1 并行故障模拟	226
2 演绎模拟	227
3 共行模拟	227
4 测试序列自动生成系统	229
§ 8.6 微处理器的测试	229
1 微处理器的模型与故障模型	229
2 微处理器的测试过程	231
§ 8.7 易测性设计	234
1 易测性设计的专门方法	235
2 易测性的结构设计	236
第八章复习思考题	240
参考文献	242
内容索引	245

第一章 计算机设计自动化的内容及方法

§ 1.1 计算机设计自动化的产生与发展

计算机在工业产品设计和工程设计领域中的应用称之为计算机辅助设计 (CAD, Computer Aided Design)。在计算机的研究、设计和制造领域中应用计算机是从五十年代开始的，并且在六十年代中获得迅速发展。当今的 VLSI 既是计算机发展的基石，又是以计算机的应用为前提而发展起来的。可以毫不夸大地说，没有先进的计算机辅助设计和制造 (CAD/CAM, Computer Aided Manufacture) 系统，就不可能有现代的计算机和 VLSI。目前在国外或国内都一样，计算机的研制从总体方案的论证(系统级模拟)到指令序列的验证(行为功能级模拟)、逻辑设计(逻辑综合)、逻辑图的检查(逻辑模拟)以及插件板、机箱底板的布线和测试等都全部采用 CAD/CAM/CAT (Computer Aided Testing) 技术。长时期以来，人们又将计算机在 VLSI 或数字系统设计这一特定领域中的 CAD/CAM/CAT 统称为设计自动化 (DA, Design Automation)。几十年来，在国外 DA 技术对于数字系统发展的作用和人们对它的重视是十分惊人的。以已经制成的 IBM System/370 微处理器为例，集成在 $7 \times 7\text{mm}^2$ 芯片上有 5000 个门 (相当于 45000 个分立元件) 和大约 11000 条互连线。由于采用了先进的 CAD 技术，在 IBM370/168 计算机上，只用了四个月就完成了这项复杂的电子产品设计。据估计，若采用传统的“纸上成形”设计方法，设计一块 10 万个 MOS 器件的芯片，其工作量约为 100 人年。显然，没有先进的 CAD 技术，要完成这样的任务是不可想象的。不但如此，即使采用几年以前原有的 CAD 方法来解决飞速发展的 VLSI 的设计问题，也是难以应付的。国外有先例，用一台内存容量为 12MB 的 IBM3033 计算机验证 64K 动态随机存储器的掩膜设计的正确性，竟然需要 56 个小时。因此，人们不得不寻求更先进的方法来解决新出现的问题。可以断言，没有先进的 CAD 技术，就不可能设计出 VLSI，也不可能研制成现代的各种类型的计算机。

有鉴于此，国外计算机公司和半导体器件公司都不惜投以大量的人力和巨额资金，竞相研究先进的 CAD 技术，作为公司发展和竞争的基础。美国 Intel 公司早在 1980 年就把总投资的 1/3 用于发展 CAD 技术，为 85 年、90 年设计新型集成电路奠定了基础。日本 1982 年开始执行的第五代计算机的发展规划，专门列出一项“智能超大规模集成电路计算机辅助设计系统”。其中包括 VLSI 自动设计软件系统，计算机支持系统和设计工作站。足以说明，在第五代计算机的研制中 DA 技术尤其是突出重要的。

高度设计自动化的实现是以功能完善的设计自动化系统作保证的。而这种 DA 系统是由计算机系统的硬件、软件及专用的图形输入输出设备等组成的。它是一个经过全面周密规划而建立起来的软、硬件有机结合的大型现代化的信息处理系统。

DA 系统至少具有下述特征：

(1) 有专用的输入语言，或称数字系统硬件描述语言，用于描述特定的研究对象，并

控制产品设计、模拟或验证的进程；

- (2) 广泛采用图形输入和图形输出，并借以构成交互式设计系统；
- (3) 习惯采用模拟技术，借以验证设计的正确性并估价有关的性能指标；
- (4) 重视应用人工智能技术，构成智能 CAD (DA) 系统，借助于人类设计专家的知识和经验解决设计中的某些不确定性问题；
- (5) 构成以数据库为中心的集成的 CAD/CAM/CAT 系统，解决系统中的各有关应用软件的数据公用和数据传输等重要问题。

§ 1.2 计算机自动设计和层次式描述

现代计算机是相当复杂的电子系统，只有按其自然的结构和层次进行设计，才能有条不紊地完成设计任务。这就是通常所说的“由顶向下”(Top-down) 和“由底向上”(Bottom-up) 的设计方法(图 1.1)。从本质上来说，就是在某些约束条件下的一连串的信息变换和扩展，由上一级的设计(例如行为功能级)细化到下一级(如逻辑级)，二者的行为功能应该是等价的。理想的设计自动化系统，最好是在设计人员输入系统描述和各种约束条件以后，计算机能自动生成逻辑图或微程序，然后再自动扩展成工程设计，并生成测试数据。这种系统能够将较高设计层次的“粗框图”扩展到下一个层次较为详细的“细框图”。目前最为实用的是设计验证。例如对某一设计层次的行为功能或逻辑功能的验证，或者与其下一层次的元件构成的同一系统的功能的等价性进行对比验证，等等。

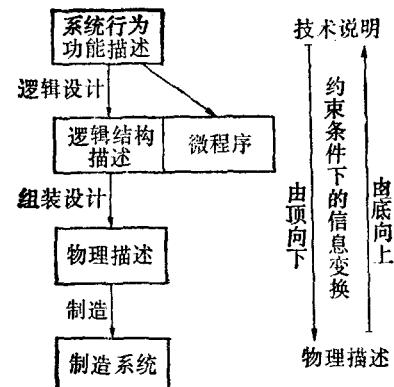


图 1.1 由顶向下及由底向上设计过程

为功能或逻辑功能的验证，或者与其下一层次的元件构成的同一系统的功能的等价性进行对比验证，等等。

这里重要的是层次划分和在某一层面上的描述。目前在这方面已经发表了许多见解，但也不尽统一，甚至有些混乱。因此本书的讨论也不求完全一致。

数字系统的描述实质上就是在相应的层面上对其行为功能特性的定义，并且这常常分为多个层次进行，如系统的体系结构级、行为功能级、逻辑级和电路级等等。设计人员在不同层次上进行设计，只考虑在特定的层面上所感兴趣的问题，因而可以简化设计的复杂程度。当然，这时要求每个层面上的描述都必须是无二义性的。现在我们利用 Y 形图(图 1.2) 来研讨设计层次与描述范畴的问题。该图中将数字系统的描述划分为五个层次，每个层面上又都包含三个描述范畴：行为描述、结构描述和物理描述。行为描述是定义系统的功能，相应于不同的层次，可以用系统行为、算法、寄存器传输方程、布尔方程及微分方程等不同的方法进行描述。结构描述是描述构成数字系统的元件及它们之间的连接关系，这可按元件的规模分为五个不同的层次：CPU、存储器级、硬件模块级、ALU、MUX 和寄存器级、门和触发器级以及晶体管(电路)级等。物理描述是描述数字系统的物理实现特性，可以分别描述物理分割、单元集合、平面布局、单元以及掩模版图形、多边形等。只有将上述多方面、多层次的信息结合起来，才能全面地描述出一个完整的数字系统。

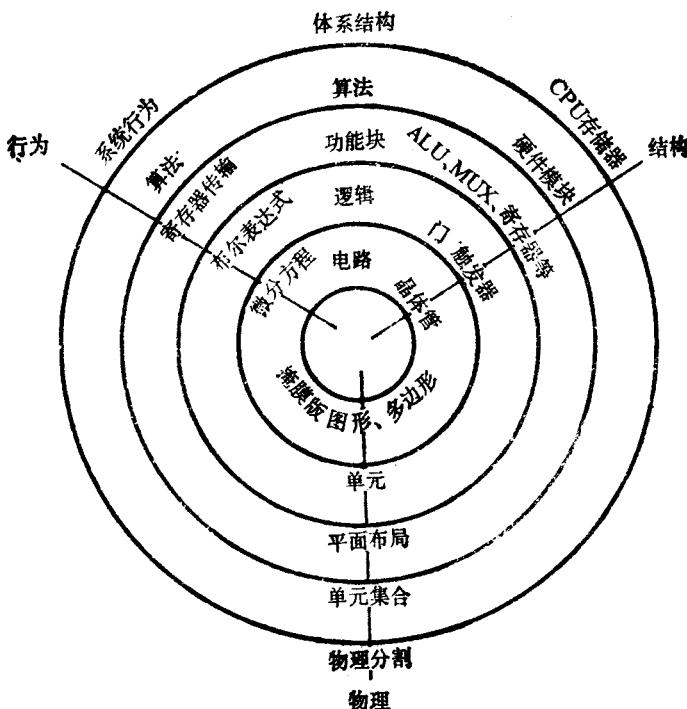


图 1.2 层次设计与描述范畴

硬件描述语言是描述数字系统的有效工具。它已成功地应用于模拟验证、设计综合及布局、布线等系统。运用硬件描述语言可以直观、准确地描述数字系统，为机交互提供一种良好的工具。现在已提出的描述语言有几十种，甚至上百种。它们都是从不同的角度来描述数字系统的，并且应用在数字系统自动设计的不同阶段。

首先是应用在模拟中。模拟技术是作为设计的合理性和正确性的验证工具，它具有重要的意义。设计过程中各个层次都需要进行模拟。在进行系统性能评价时，常使用 GPSS、SIMSCRIPT 和 SIMULA 等通用模拟语言来研究系统的行为，并进行系统性能的评价。更重要的是寄存器传输级语言，如 DDL、AHPL、CDL 和 ISPS 等（表 1.1），是以指令操作原理为基础，通过描述寄存器及其相互间的数据传输、数据操作的相互关系来描述数字系统，很方便很直观，与硬件的动作直接相对应。寄存器传输级是从逻辑级进一步抽象而得到的，其主要基元有：

- (1) 存储器和寄存器等记忆基元，由触发器阵列组成，它们可能是通用寄存器堆，也可能是专用的程序计数器、地址计数器和堆栈指针等。在寄存器级不考虑它们的具体实现技术（例如器件的选择等）。
- (2) 完成特定逻辑功能的功能部件，是由组合逻辑电路或时序电路网络构成的，并且经常是将若干功能结合成集中的部件，如算术逻辑部件 ALU 等。
- (3) 连接部件是由引线、总线及相应的控制电路构成的，用于构成各部件之间的连接，如通用总线（多输入、多输出）、多路转换器（多输入、单输出）及多路分配器（单输入、多输出）等。

表 1.1 几种硬件描述语言的性能

	CDL	AHPL	ISPS	DDL
发表年代	1965	1973	1971	1968
描述对象	计算机	计算机	计算机 指令系统	数字系统 指令系统
适用领域	模拟 综合	模拟 综合 测试	模拟 综合、测试 软件开发 系统评价	模拟 综合 测试 软件开发
描述范围	寄存器级 门级 组合电路	寄存器级 门级 组合电路	指令系统 寄存器级 门级 组合电路	寄存器级 门级 组合电路 指令系统
结构信息	单层次、单模块	分模块	分模块分层次	分模块分层次
模块通讯		公用变量 输入输出变量	公用变量 哑元	公用变量
时序控制	状态控制	过程控制	过程控制	状态控制
工作方式	同步	同步或异步	异步	同步或异步
时钟说明	显式	隐式		显式或隐式

寄存器传输级的描述可作为功能模拟和逻辑综合的输入。通过模拟可以验证系统的行为功能和数据流通。而综合的结果可以生成硬件逻辑的描述。其有效性取决于设计和描述语言的精确程度。

在寄存器传输级描述中,可以将数字系统分为数据和控制两个部分(图 1.3)。数据部分是表示信息的寄存、存储和处理部件及其相互间的连接,它描述出系统中信息在各部件间的流动结构,也称为数据流部分。控制部分表示对寄存和存储在数据部分的信息进行处理的时序状态机。控制部分可用该时序机的结构来表示,也可通过数据部分的操作次序来表示,因此可称为控制流部分。由此,在自动逻辑综合中常将整个数字系统分为数据流和控制流两个部分分别进行处理,这是现代 VLSI 设计及硅编译技术的重要部分之一。

寄存器传输级描述语言,也可用于微程序模拟和微码的自动生成。现在微程序设计已不仅仅是实现控制逻辑的手段,它对计算机系统结构也产生了重大的影响,且成为软件固化的方法。固件设计在计算机研制工作量中所占的比重日益增大,固件设计自动化涉

及到微程序描述语言、微程序模拟、控制存储器字位分配、各种文件自动生成等问题。固件设计自成学科，目前已臻于成熟。

逻辑设计完成后，设计人员可以用门级逻辑模拟程序验证系统的逻辑设计正确性。现代的逻辑模拟器的模型可用若干种不同的时间延迟值和信号状态值对线路进行模拟，完成更精确而严格的检查，可以发现逻辑电路中存在的冒险、竞争等工作不可靠的因素。

再下一个层次是电路模拟，或称为电路的辅助分析。这是在已知电路结构及有关参数、电源和输入波形的情况下，计算出电路中各有关的电流和电压，画出波形，统计出频率特性等等，从而优化电路中的某些参数。与以前各层次不同，电路模拟主要是连续量计算。

计算机设计自动化最为成熟并且应用最广的是工程设计。它把实现系统行为功能的具体硬件组装到插件上和机柜里。这里包括划分、布局和布线等许多技术问题。工程设计又常称为组装设计、实体设计，许多工作是对应于不同的组装层次进行的，如将电路分封到不同的器件里，再将器件分装到不同的插件板上，等等。工程设计是计算机设计中工作量最大、最繁杂、最容易出现错误的重复性工作，它是 CAD 技术最早的应用领域。因此，目前工程设计几乎全部实现了自动化。

自动测试是计算机设计的最为重要的环节之一，主要是借助计算机寻找逻辑电路中存在的故障，重要的问题是编出测试码。用计算机产生测试码称为测试码自动生成。目前，测试码生成的算法主要有单通路敏化法、D 算法、九值算法、布尔差分法、主通路敏化法、星算法等等。这是一个迄今尚未圆满解决的问题。已有的算法在最坏的情况下，时间复杂度至少是指数型的，即测试生成问题是 NP 完全问题。目前，完全型测试只能适用于中等规模的电路，远不能适应 LSI 和 VLSI 发展的需要。解决这一问题的重要途径是可测试性设计，即电路设计的出发点之一，就是要充分地考虑到它的可测试性问题。

总之，DA 技术经过三十年的发展，在工程设计方面已很成熟，获得了广泛的应用。其它方面的自动化虽有大量文章发表，仍还是人们追求的目标。不过，也可以看到这方面的前景，例如日本富士通公司的 DDL/SX 系统，美国的 Lawrence Livermore 实验室的 SCALD 系统等，都取得了可贵的研究成果。

关于硬件描述语言，虽然提出来较早，发展也极快，但许多语言几乎大同小异，很少有实质性差异，没有得到统一和推广，妨碍了它们的发展。到七十年代末，国际上对计算机设计和描述语言统一化的呼声极高；近几年又出现了能覆盖几个设计层次的描述语言，如美国国防部组织开发的 VHDL 语言，日本第五代计算机 HSL 分级描述语言，已先后试用于计算机辅助设计中各层次的设计正确性验证（模拟）和逻辑设计、工程组装设计的自动化。需要注意的另一个问题，是用高级程序设计语言，如 C、Pascal，乃至 Prolog 等来描述数字系统，已在某些模拟验证系统中获得了应用。

近二十年来国外各大计算机公司都建立了自己的 CAD 系统，并以众多的人力投入软件开发和系统应用的研究工作，但这些系统的内情却很少公开发表，将其视为公司的核心机密和发家的资本。但是，与此相反，自七十年代中期以来，在国际市场上也出现了配套的 CAD 系统，其功能日益完善。为加速发展我国的 CAD 技术，我们应当重视这种趋

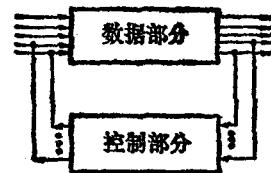


图 1.3 数据部分及控制部分示意图

向,自行开发和适当的技术引进都是不可忽视的。

§ 1.3 VLSI 设计技术及其对 CAD 的挑战

1 VLSI 设计方法概述

随着 CAD 技术的实用化,近几年开发的 VLSI 设计方法有:门阵列法、标准单元法、PLA 法、模块单元和标准单元混合法及硅编译技术等。门阵列法适用于小批量生产,关键是自动布局和布线程序的开发。标准单元法适用于设计更加复杂的电路,它预先建立单元库,设计具体电路时从库中调出所需的单元,用 CAD 技术自动完成单元布局及单元间布线。模块单元和标准单元混合法适用于设计定制的 VLSI 电路。硅编译技术改变了传统设计方法,接受电路的行为功能级描述,自动完成版图的设计。

(1) 门阵列设计方法^[15,16]

门阵列法采用晶体管的固定组合,预先将母片加工到金属互连工艺步骤之前。母片包含着大量的相同单元和一定数目的输入输出缓冲器。母片上的晶体管首先构成逻辑功能块,进而再组合成系统功能块,最后,按照定制的光掩膜版实现 VLSI 芯片。把 CAD 技术用于门阵列能更有效地实现 VLSI 电路。门阵列法需要的工艺步骤较少,容易实现设计自动化。

门阵列的设计受到各种制约:门阵列结构必须与自动布局和布线软件相容;信号引脚必须位于互连格栅上,必须有足够的布线通道;输入输出位于行和列的格栅上;等等。

计算机的门阵列布图系统由各种程序、数据库、描述语言、用户接口以及所需的各种文本组成。已有的更大的自动设计系统中,门阵列布图系统仅仅是大系统的一个子系统,其它还有掩膜形成、设计规划检查、逻辑验证、模拟、测试以及其它 CAD 系统。

日本的门阵列产品已经商品化,日本电气公司的 CMOS 门阵列 μ PD65040、65060、65100 三种产品均达到 2ns/ 门的传播延迟。

(2) 标准单元法^[14]

对于更为复杂的电路,采用标准单元法设计比较适宜。该方法提供的密度和性能均超过了门阵列法。它采用预先设计好的逻辑单元(例如 4 输入 NOR 门、6 位移位寄存器等),把这些标准单元预先存储在单元库中;设计电路时从单元库中调出所需单元,用 CAD 技术自动完成布局和布线,从而使设计周期大大缩短。而芯片面积通常小于等效的门阵列,且不需要象门阵列那样预先确定扩散位置,不需要存放母片。采用这种技术不仅能提高电路性能,而且能有效地利用硅片面积,减少设计冒险。标准单元库中所存的单元可采用双层金属布线,密度可达一万个门以上。最近,标准单元已经发展到宏单元(大的功能块),例如 RAM、ROM 和 ALU 等都作为宏单元存入单元库中。Sperity Univac 公司的标准单元库中就存放有 5 种 LSI 单元:静态 RAM、ROM、PLA、16 位 ALU 和 16 位卷式移位器。随着技术的不断发展,8 位微处理器及其它更复杂的单元也将存入他们的标准单元库中。

(3) 可编程序逻辑阵列 (PLA) 法