

[日] 猪濑 博 加藤诚巳 著

# 数字电路

阎石 张志军 译



72  
39

# 数字电路

[日] 猪瀬 博 加藤誠巳 著  
阎 石 张志军 译

高等教育出版社

## 内 容 提 要

本书共七章。主要内容有:数字逻辑门、组合逻辑电路、触发器及时序逻辑电路、运算电路、存储器(包括新型器件 CCD 及 MBD)、模-数相互转换、数字电路的实际安装。内容较新颖,叙述简明,概念清楚,并联系实际,有利于读者在实际工作中应用这些知识。

可供高等工科院校计算机、自动化、无线电电子类等各专业师生及工程技术人员参考。

责任编辑 姚玉洁

デジタル回路

猪瀬 博 加藤誠巳 著

産業図書株式会社

1980

数字电路

[日] 猪瀬 博 加藤誠巳 著

阎 石 张志军 译

\*

高等教育出版社出版

新华书店北京发行所发行

人民邮电出版社印刷厂印装

\*

开本 850×1168 1/32 印张9.625 字数231,000

1982年12月第1版 1984年1月第1次印刷

印数 00,001—14,140

书号15010·0464 定价 1.45 元

## 序

随着晶体管发明以及随之而来的半导体元器件制造技术的惊人进步,以计算机为代表的数字装置,无论在提高性能方面还是在降低价格方面,都取得了十分引人注目的进展。与此同时,数字电路的概念也发生了很大的变化。

在可靠性、工作速度、体积、电能消耗等方面,由于出现了远比真空管优良的晶体管,数字电路开始进入了实用的阶段。在使用分立元件期间,元器件制造技术和电路设计技术是分开的,电路的概念和真空管时代没有多大差别。但是,随着集成电路的出现及集成度的迅速提高,金属-氧化物-半导体(MOS)器件的迅速普及,以及电荷耦合器件(CCD)、磁泡等新器件相继出现,数字电路不仅在概念上发生了很大变化,而且也在迅速变得多样化。从单片计算机的制作过程可以看出,元器件制造技术、电路设计技术以及系统构成技术等已迅速融合在一起,越来越难以把它们区别开来;另外,灵活地利用各种有源器件适应性的使用方法,特别是围绕着存储器的应用,正在取得明显的进展。

在积极进行研究开发以及不断增长的需要的推动下,这种趋势今后还要继续加强。与此同时,为了能紧紧地跟上丰富多采的技术革新,还是沿用通常的传统体系去掌握这些知识就显得越来越困难了。所以,尽管数字电路的应用在急剧地扩大,并已渗透到经济社会活动的各个方面,但是一般认为按照一个体系来学习是困难的。同时虽然对有关数字电路的教科书乃至各种参考书的需要量很大,但由于上述原因,执笔写书还是感到很不容易。

从我们分别在东京大学和上智大学以本科学生为对象讲授数字电路的过程中深切地体会到,不论对听讲者还是对讲授者来说,教科书的重要性都在逐年提高。因此,虽然深知前面讲到的各种困难,仍然决定出版本书,我们一方面加强相互间的联系,一方面不断调整所分写的内容。当执笔之时,参考各自的讲课经验,在避免产品罗列式叙述的同时,通过实例,力求通俗易懂地说明数字电路元器件及电路的各种原理是怎样有效地应用于实际系统中的。

虽然力图照顾读者的广泛性,并考虑到使内容能尽可能地适应教学单位中多种多样教学计划的需要,但叙述不确切或者深浅不得当的地方还是会有有的。切望各位读者批评斧正。如有再版机会时,作者准备将各位读者寄来的宝贵意见和本书出版后的技术成果一起逐一采纳补充进去。最后,在本书出版之际,谨向为本书出版给予大力帮助的产业图书公司以编辑部江面主任为首的各位编辑,以及在教学过程中提出有益意见的各位同学致以深深的谢意。

猪 瀬 博

加 藤 誠巳

1980年3月

# 目 录

序	1
<b>第一章 数字逻辑门</b>	<b>1</b>
1.1 基本逻辑运算	1
1.2 半导体有源元件及其特性	6
1.2.1 双极型三极管及其开关特性	6
1.2.2 MOS三极管及其开关特性	18
1.3 数字集成门电路	29
1.3.1 数字集成电路	29
1.3.2 饱和型数字门	33
1.3.3 非饱和型数字门	43
1.3.4 MOS数字门	46
1.3.5 MOS电路和双极型电路的接口	50
<b>第二章 组合逻辑电路</b>	<b>52</b>
2.1 组合逻辑电路的合成	52
2.1.1 利用与、或、非合成	52
2.1.2 用与非合成	56
2.1.3 用中值及非合成	60
2.2 多路调制器和多路解调器	63
2.3 编码器和译码器	67
2.3.1 优先编码器	68
2.3.2 BCD-十进制译码器	71
2.3.3 BCD-七段译码器	73
2.4 比较器	75
2.5 择多逻辑电路	78
2.6 代码转换电路	85
2.6.1 循环二进制代码和自然二进制代码的相互转换	85
2.6.2 余3代码和BCD代码的相互转换	87

2.6.3	自然二进制代码和BCD代码的相互转换	89
<b>第三章</b>	<b>触发器及时序逻辑电路</b>	<b>95</b>
3.1	触发器	95
3.1.1	触发器的各种形式	95
3.1.2	SR触发器	99
3.1.3	T触发器	101
3.1.4	JK触发器	108
3.1.5	D触发器	110
3.2	时序逻辑电路的合成	111
3.2.1	合成方法概要	111
3.2.2	用SR触发器或JK触发器合成	116
3.3	计数器	120
3.3.1	异步式计数器	120
3.3.2	同步式计数器	122
3.3.3	可逆计数器	126
3.4	移位寄存器及其应用电路	127
3.4.1	移位寄存器	127
3.4.2	环形计数器	130
3.4.3	约翰逊计数器	134
3.4.4	m序列发生器	136
3.4.5	字符发生器	138
<b>第四章</b>	<b>运算电路</b>	<b>141</b>
4.1	数字计算机的构成	141
4.2	二进制加、减运算电路	146
4.2.1	二进制加法器	146
4.2.2	负数的表示法	153
4.2.3	二进制数的减法运算	157
4.3	二进制乘法运算电路	161
4.4	二进制除法运算电路	166
4.5	浮点运算	171
4.6	十进制运算器	173
<b>第五章</b>	<b>存储器</b>	<b>176</b>
5.1	存储器的分类	176

5.2 磁心存储器	177
5.2.1 2D方式(字排列方式)	178
5.2.2 3D方式(位排列方式)	180
5.2.3 $2\frac{1}{2}$ D方式	181
5.3 半导体存储器	182
5.3.1 半导体存储器的工作速度	182
5.3.2 MOS顺序存取存储器	184
5.3.3 双极型RAM	193
5.3.4 MOS RAM	198
5.3.5 半导体ROM及PLA	204
5.4 电荷耦合器件(CCD)存储器	213
5.4.1 CCD的工作原理	213
5.4.2 CCD存储器的各种形式	218
5.5 磁泡存储器	220
5.5.1 磁泡存储器的工作原理	221
5.5.2 磁泡存储器的结构	222
<b>第六章 模拟-数字的相互转换</b>	<b>227</b>
6.1 采样定理与分时多重处理	227
6.1.1 采样定理	227
6.1.2 量化	228
6.1.3 分时多重处理	231
6.2 D/A转换器	231
6.2.1 权电阻型D/A转换器	232
6.2.2 梯型 $R-2R$ D/A转换器	235
6.2.3 D/A转换器使用的开关	238
6.2.4 表示为补码形式的数字信号的D/A转换	240
6.3 A/D转换器	242
6.3.1 并联比较型A/D转换器	242
6.3.2 逐次渐近型A/D转换器	243
6.3.3 计数型A/D转换器	245
6.3.4 双斜率型A/D转换器	247
6.3.5 利用电压/频率转换的A/D转换器	248
6.3.6 利用电压/时间转换的A/D转换器	249



6.3.7 非线性编码.....	250
6.3.8 差分编码.....	255
<b>第七章 数字电路的实地安装.....</b>	<b>264</b>
7.1 数字电路实地安装上的一些问题.....	264
7.2 传输线路的特性.....	265
7.2.1 传输线路的电气常数.....	265
7.2.2 因多重反射而引起的波形失真及其补偿.....	268
7.2.3 布线间的感应噪声.....	282
7.3 计算机辅助电路设计.....	291
<b>参考文献.....</b>	<b>294</b>

# 第一章 数字逻辑门

## 1.1 基本逻辑运算

取值为0或1两个值的逻辑变量  $A, B$  的组合, 即由  $A, B$  两个变量构成的基本逻辑运算有很多种, 其中主要使用的有: 或(OR)、与(AND)、非(NOT)、或非(NOR, negated OR)和与非(NAND, negated AND)等, 如表 1.1.1 所示。

表 1.1.1 基本逻辑运算

$A$	$B$	或	与	$A$ 的非	$B$ 的非	或非	与非
0	0	0	0	1	1	1	1
0	1	1	0	1	0	0	1
1	0	1	0	0	1	0	1
1	1	1	1	0	0	0	0

或、与、非分别用符号表示如下:

$$\left. \begin{array}{l} \text{或: } A+B \\ \text{与: } A \cdot B \textcircled{1} \\ \text{非: } \bar{A}, \bar{B} \end{array} \right\} \quad (1.1.1)$$

若用它们来表示或非和与非, 则比表 1.1.1 更加清楚, 它们分别为或和与的非, 表示为如下形式:

$$\left. \begin{array}{l} \text{或非: } \overline{A+B} \\ \text{与非: } \overline{AB} \end{array} \right\} \quad (1.1.2)$$

这些基本逻辑运算的符号有很多种, 图 1.1.1 所表示的是其中的一种。

① 在不致误解时, 乘号“ $\cdot$ ”可省略。——译者注

为了表示任一逻辑函数,并不需要使用所有的基本逻辑运算,用或、与、或非、与非中的任一种和非组合起来就可以表示。但是

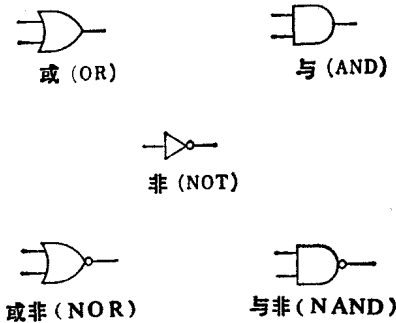


图 1.1.1 基本逻辑运算的符号

正如后面要讲到的那样,由于或非和与非本身就具有非的功能,所以实际上只要或非和与非中的一种,就可以表示任意的逻辑函数。

历来广泛使用的基本逻辑运算是或、与和非,它们之间有下面的基本关系:

$$A + 0 = A \quad A \cdot 0 = 0 \quad (1.1.3)$$

$$A + 1 = 1 \quad A \cdot 1 = A \quad (1.1.4)$$

$$A + \bar{A} = 1 \quad A\bar{A} = 0 \quad (1.1.5)$$

$$A + A = A \quad AA = A \quad (1.1.6)$$

$$A + B = B + A \quad AB = BA \quad (1.1.7)$$

$$(A + B) + C = A + (B + C) \quad (AB)C = A(BC) \quad (1.1.8)$$

$$A + BC = (A + B)(A + C) \quad A(B + C) = AB + AC \quad (1.1.9)$$

$$A + AB = A \quad A(A + B) = A \quad (1.1.10)$$

$$\overline{(\bar{A})} = A \quad (1.1.11)$$

图 1.1.2 中所示的二极管门电路是实现或、与逻辑的最简单的电路。输入有两个电平,当高电平(high level=H)相对于“1”、

低电平(Low level=L)相对于“0”时,叫做正逻辑(positive logic)。在作为目前数字电路代表的双极型集成电路中,基本的器件是 npn 型三极管,由于用的是正电源,所以一般都采用正逻辑。

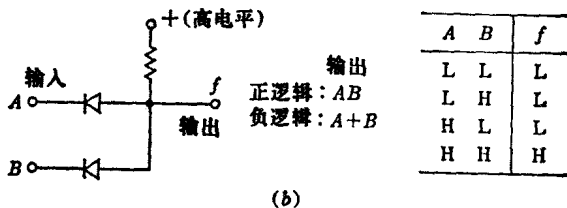
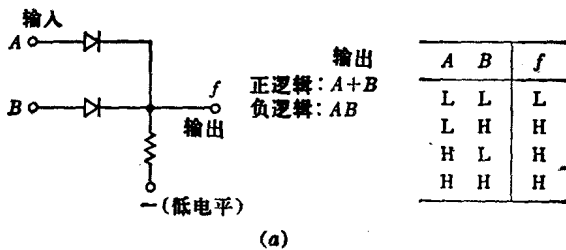


图 1.1.2 二极管门

在图 1.1.2(a)中,如果输入  $A$ 、 $B$  中任何一个或两个是高电平,则有一个或两个二极管导通,输出端就出现高电平。也就是说,由于输入  $A$ 、 $B$  中有一个或两个是“1”时,输出即为“1”,所以这是或门电路。在图 1.1.2(b)中,只有当  $A$ 、 $B$  都为高电平时,两个二极管都截止,输出才为高电平。也就是说,只有  $A$ 、 $B$  都为“1”时,输出才为“1”,所以这是与门电路。

对于低电平为“1”,高电平为“0”的负逻辑(negative logic)来说,希望注意,图 1.1.2(a)、(b)分别变为与门和或门电路。我们把这种关系叫做对偶性(duality)。这种负逻辑往往用于 pnp 型晶体管逻辑电路或 PMOS 逻辑电路中。

在实现逻辑非时,需要用图 1.1.3 所示的反相器。如果输入为高电平,三极管则导通,输出产生低电平;如果输入为低电平,则

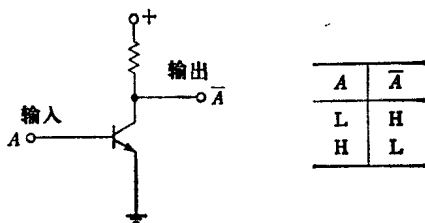


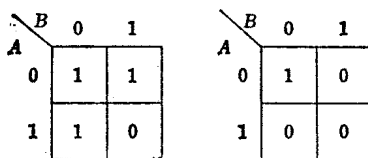
图 1.1.3 反相器

三极管截止, 输出产生高电平。所以很清楚, 它具有把“1”变为“0”、把“0”变为“1”的非门逻辑功能。

在本书以后的讲述中, 除非事先特别说明, 否则均采用正逻辑。

其次, 作为与非和或非, 如用卡诺图(Karnaugh map)表示, 则为图 1.1.4 的形式。关于卡诺图, 将在第二章中讲述。从这里也可以知道有下面的关系:

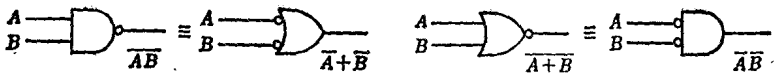
$$\left. \begin{array}{l} \text{与非} \\ \text{或非} \end{array} \right\} \begin{array}{l} \overline{AB} = \bar{A} + \bar{B} \\ \overline{A+B} = \bar{A}\bar{B} \end{array} \quad (1.1.12)$$



(a) 与非                      (b) 或非

图 1.1.4 与非门和或非门的卡诺图

上面的公式表示与的非就是非的或, 或非就是非的与, 这就叫做德·摩根(De Morgan)定理, 是一个很有用的关系式。如果我们在图中用 $\circ$ 表示非, 那么与非及或非也可表示为图 1.1.5 的形式。虽然我们不知道实现与非和或非功能的电路如后面所讲的有多种形式, 显然用图 1.1.2 所示的二极管门电路和图 1.1.3 所示的反相



(a) 与非 (b) 或非  
图 1.1.5 与非门和或非门的不同表示方法

器组合也能实现。我们把它叫做二极管-三极管逻辑电路 (diode transistor logic, DTL)。当把图 1.1.2(a) 的电路同反相器组合时, 就构成正逻辑的或非门或负逻辑的与非门。而把图 1.1.2 (b) 的电路同反相器组合时, 就构成正逻辑的与非门或负逻辑的或非门。就是说, 在与非和或非之间也具有对偶性。

除上面讲的以外, 经常使用的逻辑运算还有异或 (exclusive OR) 及异或非 (exclusive NOR) 逻辑。异或非逻辑也叫做符合逻辑 (coincidence)。两变量的异或逻辑表示为

$$A \oplus B \quad (1.1.13)$$

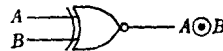
它表示以 2 为模的加法运算。即

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0



(a) 异或逻辑

A	B	$A \odot B$
0	0	1
0	1	0
1	0	0
1	1	1



(b) 异或非逻辑

表 1.1.2

(a)

A	B	AB	$A \oplus B \oplus AB$
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	1

(b)

A	$1 \oplus A$
0	1
1	0

图 1.1.6 异或及异或非逻辑

$$\left. \begin{aligned} 0 \oplus 0 &= 0 \\ 0 \oplus 1 &= 1 \\ 1 \oplus 0 &= 1 \\ 1 \oplus 1 &= 0 \end{aligned} \right\} \quad (1.1.14)$$

另一方面,异或非逻辑表示为

$$A \odot B \quad (1.1.15)$$

图 1.1.6 表示异或逻辑及异或非逻辑的真值表及符号。由表 1.1.2(a)可知,或可用与和异或表示,即

$$A + B = A \oplus B \oplus AB \quad (1.1.16)$$

同样,由表 1.1.2(b)亦可知,非可用 1 和异或实现。

$$\bar{A} = 1 \oplus A \quad (1.1.17)$$

## 1.2 半导体有源元件及其特性

### 1.2.1 双极型三极管及其开关特性

众所周知,对于双极型三极管来说,从发射极注入的少数载流子通过基区时,如果基区中杂质浓度一定,则少数载流子由于扩散而到达集电区。基区杂质浓度不定时,则在内部形成电场,流过基区的少数载流子因此被加速,但是由于扩散是主要的,所以双极型三极管的开关速度主要取决于扩散速度。如果在频域中说明它的话,则在图 1.2.1(a)所示的 npn 型三极管的小信号等效电路中,共基极电流增益  $\alpha$  具有频率特性。若用一单极点函数来近似这个频率特性,则  $\alpha$  可由下式给出:

$$\alpha = \frac{\alpha_0}{1 + j\omega/\omega_\alpha} \quad (1.2.1)$$

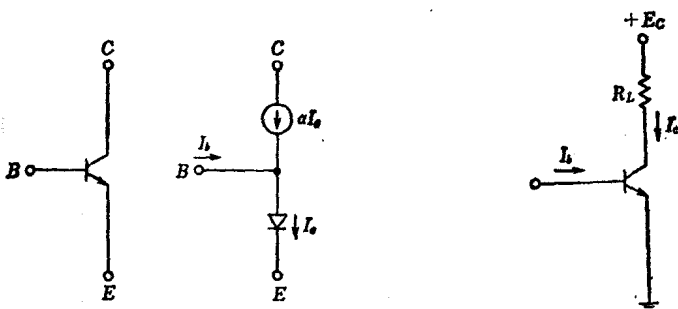
式中  $\alpha_0$  是低频时共基极电流增益,  $\omega_\alpha$  是  $\alpha$  的大小为  $\alpha_0/\sqrt{2}$  时的角频率,叫做截止角频率。因此,共发射极电流增益  $\beta$  为

$$\beta = \frac{\alpha}{1-\alpha} = \beta_0 \frac{1}{1+j\omega/\omega_\beta} \quad (1.2.2)$$

而

$$\left. \begin{aligned} \beta_0 &= \frac{\alpha_0}{1-\alpha_0} \\ \omega_\beta &= \omega_\alpha(1-\alpha_0) \end{aligned} \right\} \quad (1.2.3)$$

也就是说，共发射极电流增益  $\beta$  下降 3 分贝时的角频率为  $\omega_\alpha(1-\alpha_0)$ ，比  $\omega_\alpha$  小得多。



(a) 三极管小信号等效电路

(b) 共发射极三极管

图 1.2.1

### (a) 导通时间和正向过驱动

在图 1.2.1(b) 中，若假定负载电阻  $R_L$  比三极管的输出电阻小得多，可以忽略，则可以假定它具有输出短路的传输特性。因此，集电极电流  $I_c$  和基极电流  $I_b$  之间有下面的关系：

$$I_c(s) = \beta I_b(s) = \frac{\alpha_0 \omega_\alpha}{s + \omega_\alpha(1-\alpha_0)} I_b(s) \quad (1.2.4)$$

如果由此式求  $I_b(s) = I_b/s$  的阶跃响应(indicial response)，则

$$\begin{aligned} I_c(t) &= \mathcal{L}^{-1} \left[ \frac{\alpha_0 \omega_\alpha}{s + \omega_\alpha(1-\alpha_0)} \cdot \frac{I_b}{s} \right] \\ &= \frac{\alpha_0}{1-\alpha_0} I_b \left\{ 1 - e^{-\omega_\alpha(1-\alpha_0)t} \right\} \end{aligned} \quad (1.2.5)$$



也就是说,它是

$$\tau = \frac{1}{\omega_a(1-\alpha_0)} \quad (1.2.6)$$

作为时间常数的指数波形。因此,如果把输出幅度从 10% 上升到 90% 的时间定义为上升时间  $t_r$ , 则可用下式给出

$$t_r \approx 2.2\tau \quad (1.2.7)$$

当要求上升时间比式(1.2.7)所给出的更快时,可采用更大的基极电流以增大集电极电流的方法。这就叫做正向过驱动 (forward overdrive)。

当集电极电源电压为  $E_c$ , 负载电阻为  $R_L$  时,为使三极管在临界饱和情况下导通,可以选择导通时集电极稳态电流  $I_c^*$  的值大体上等于  $E_c/R_L$ 。此时的基极电流值为  $I_b^*$ 。现在假定不受外部电路的限制,流过的集电极电流为  $NI_c^*$ , 对应的基极电流  $I_b$  为  $I_b'$ , 这时的  $\beta_0$  将为  $\beta_0'$ 。若  $\beta_0 = \beta_0'$ , 则  $I_b' = NI_b^*$ 。再看用  $I_b'$  驱动基极的情况。实际的集电极电流如图 1.2.2 所示, 由于受外部电路

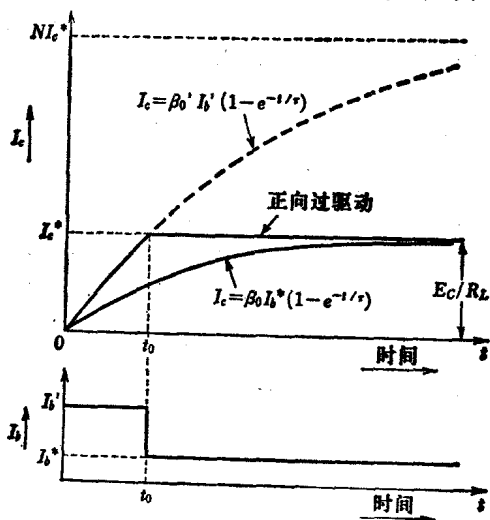


图 1.2.2 正向过驱动