

陈章龙
陈泽文 编著

IBM-PC JI
RUAN YING JIAN
JIE KOU
JI SHI YAN

IBM-PC 机 软硬件接口 及实验

人民邮电出版社



IBM—PC 机软硬件接口及实验

陈章龙 陈泽文 编著

人民邮电出版社

登记证号（京）143号

内 容 提 要

本书以汇编语言编程，DOS系统调用和BIOS调用三种方式来实现IBM PC机的软硬件接口。文中讲述了中断接口、键盘/显示器（图形和动画）接口、声音接口、通信接口、磁盘接口及其它（并行、DMA和打印机）接口，并都配有相应的实验。书后还提供了程序设计实例。

本书可作为大专院校的教科书或参考书，也可作为从事IBM-PC机接口的工程技术人员的参考书。

IBM—PC机软硬件接口及实验

陈章龙 陈泽文 编著

责任编辑 赵桂珍

*

人民邮电出版社出版发行

北京东长安街27号

北京密云春雷印刷厂印刷

新华书店总店科技发行所经销

*

开本：787×1092 1/16 1993年7月 第一版

印张：20 4/16 页数：162 1993年7月 北京第1次印刷

字数：507千字 印数：1—7 000册

ISBN7—115—04844—4/TP. 069

定价：13.20元

前 言

IBM—PC 机是我国目前个人计算机中拥有量最多的机型。而 IBM—PC 机软硬件接口又是 IBM—PC 机应用的关键技术，若不熟练掌握，就很难对微机进行充分开发。目前，大多数大专院校虽已设立了这门课，但缺少这方面的系统教材。根据这种情况，我们编写了这本书。

本书是从程序设计者的角度来讲述的。一开始先简单地叙述了 IBM—PC 机的系统结构、8086/8088 的指令及 80286 新增加的指令，然后再详细地介绍 IBM—PC 机的各种接口方法及相应实验。本书的 IBM—PC 机接口是用传统的汇编语言编程，DOS 系统调用和 BIOS 调用三种方法来实现的。

本书经过复旦大学计算机科学系三届本科和大专学生试用，效果很好。我们在此基础上作了较大的修改，增补了 IBM—PC/AT 等方面的有关内容。

本书共分九章。第一章简述了 IBM—PC 机系统结构。第二章为指令系统及汇编语言。第三章为 PC—DOS 及接口方法。第四章至第九章分别讲述了中断接口，键盘/显示器（图形和动画）接口、声音接口、通信接口、磁盘接口及其它（并行、DMA 和打印机）的接口。书后附有设计实例。自第四章起，每章都附有若干个实验。

此书既可以作为“接口与通信”和“微型计算机原理与应用”等课程的实验指导书，也可直接作为相应课程的教材。

在编写此书的过程中，得到了许多兄弟院校的支持。复旦大学高传善，郭健民和空军雷达学院的王长胤等同志提出了许多宝贵的意见，在此谨表感谢。书中的错误与不妥之处敬请批评指正。

作 者

目 录

第一章 IBM—PC 机系统结构	(1)
§ 1.1 IBM—PC 机系统结构	(1)
1.1.1 IBM—PC/XT 机结构	(1)
1.1.2 IBM—PC/XT 机的存储器	(3)
1.1.3 IBM—PC/XT 机的输入/输出及接口电路	(4)
1.1.4 IBM—PC/AT 机结构简介	(10)
§ 1.2 IBM—PC 机中断结构	(16)
1.2.1 8088/80286 微处理器中断向量	(16)
1.2.2 IBM—PC 机外部中断	(18)
1.2.3 IBM—PC 机的软中断	(20)
第二章 指令系统	(23)
§ 2.1 8088 指令系统	(23)
2.1.1 8088 的寻址方式	(23)
2.1.2 8088 的指令格式	(28)
2.1.3 数据传送指令	(32)
2.1.4 算术指令	(37)
2.1.5 逻辑指令	(46)
2.1.6 转移控制指令	(50)
2.1.7 串指令	(59)
2.1.8 中断指令	(66)
2.1.9 处理器控制指令	(68)
§ 2.2 80286 新增加的指令	(70)
2.2.1 过程及数组操作指令	(70)
2.2.2 输入/输出串指令	(71)
2.2.3 通用寄存器栈操作指令	(72)
§ 2.3 汇编语言	(72)
2.3.1 常用伪指令	(72)
2.3.2 宏指令	(76)
2.3.3 列表伪指令	(77)
2.3.4 操作符	(78)
§ 2.4 汇编源程序设计	(82)
2.4.1 汇编语言的过程	(82)
2.4.2 程序段前缀 PSP	(82)
2.4.3 EXE 文件汇编源程序的设计	(84)
2.4.4 COM 文件汇编源程序的设计	(86)

第三章 PC—DOS 及调用	(88)
§ 3.1 PC—DOS 的结构	(88)
3.1.1 PC—DOS 的组成	(88)
3.1.2 PC—DOS 的模块结构	(88)
3.1.3 PC—DOS 的用户接口	(91)
§ 3.2 BIOS 的接口	(91)
3.2.1 BIOS 的结构	(91)
3.2.2 BIOS 的功能	(92)
3.2.3 BIOS 的调用方法	(98)
§ 3.3 DOS 接口及系统功能调用	(99)
3.3.1 DOS 服务层的结构	(99)
3.3.2 DOS 系统功能调用	(100)
3.3.3 DOS 系统调用的方法	(105)
第四章 中断接口	(110)
§ 4.1 外部中断结构	(110)
4.1.1 可屏蔽中断 INT 和非屏蔽中断 NMI	(110)
4.1.2 可编程中断控制器 8259A	(111)
§ 4.2 中断接口方法	(118)
4.2.1 IBM—PC/XT 机中 8259A 的编程	(118)
4.2.2 系统中断接口方法	(122)
4.2.3 用户中断接口方法(A/D 接口例子)	(126)
§ 4.3 中断接口实验	(127)
4.3.1 8259A 中断接口扩充实验	(127)
4.3.2 A/D 转换接口实验	(128)
4.3.3 用户中断接口实验一——实时时钟	(128)
4.3.4 用户中断接口实验二——扩展定时器中断	(128)
第五章 键盘/显示器接口	(130)
§ 5.1 键盘结构及其接口	(130)
5.1.1 IBM—PC/XT 机键盘结构	(130)
5.1.2 IBM—PC/XT 机键盘接口方法	(130)
§ 5.2 IBM—PC/XT 机显示器及其接口方法	(133)
5.2.1 显示器适配器	(133)
5.2.2 显示器的 BIOS 调用	(141)
5.2.3 显示器的 DOS 调用	(143)
§ 5.3 图形显示方法	(143)
5.3.1 字符作图法	(143)
5.3.2 图形显示方式	(147)
5.3.3 显示存储器 VRAM 存取作图法	(148)
5.3.4 建立特殊字符作图法	(154)
§ 5.4 图形接口实验	(157)

5.4.1	“小人”走的实验	(157)
5.4.2	“小鸟”边飞边叫的实验	(157)
5.4.3	“狗”边跑边叫的实验(画点作图法)	(157)
5.4.4	“狗”边跑边叫的实验(用特殊字符作图法)	(158)
第六章	声音接口	(159)
§ 6.1	定时/计数器接口芯片 8253—5	(159)
6.1.1	8253—5 的结构	(159)
6.1.2	8253—5 的工作方式	(160)
6.1.3	8253—5 在 IBM—PC/XT 机中的应用	(161)
§ 6.2	IBM—PC/XT 机中 8253—5 接口方法	(162)
6.2.1	8253—5 端口的操作	(162)
6.2.2	8253—5 的 BIOS 调用	(164)
6.2.3	8253—5 的 DOS 调用	(165)
§ 6.3	声音接口	(167)
6.3.1	IBM—PC/XT 机发声原理	(167)
6.3.2	用程序控制发声	(167)
6.3.3	IBM—PC/XT 机奏乐的方法	(168)
§ 6.4	声音接口实验	(170)
6.4.1	用 IBM—PC/XT 机唱歌实验	(170)
6.4.2	电子琴的设计实验	(170)
第七章	通信接口	(172)
§ 7.1	IBM—PC/XT 机异步通信接口	(172)
7.1.1	UART—8250 结构	(173)
7.1.2	UART—8250 的编程	(177)
§ 7.2	通信接口方法	(181)
7.2.1	通信接口的 BIOS 调用和 DOS 系统调用	(181)
7.2.2	通信接口的查询方法	(182)
7.2.3	通信接口的中断方法	(186)
§ 7.3	通信接口实验	(191)
7.3.1	IBM—PC/XT 机接收与发送实验	(191)
7.3.2	IBM—PC 机间通信实验	(191)
第八章	磁盘接口	(192)
§ 8.1	磁盘接口简介	(192)
8.1.1	磁盘驱动器及接口	(192)
8.1.2	DOS 管理下的磁盘 I/O	(195)
§ 8.2	磁盘的 DOS 系统调用方法	(200)
8.2.1	使用文件控制块的方法	(201)
8.2.2	使用句柄(Handle)的方法	(205)
8.2.3	磁盘文件操作	(210)
§ 8.3	磁盘的 BIOS 调用	(225)

8.3.1	INT 13H 调用方法	(226)
8.3.2	INT 13H 调用举例	(227)
§ 8.4	磁盘接口实验	(229)
8.4.1	用 DOS 系统调用复制文件	(229)
8.4.2	用 BIOS 调用复制文件	(229)
8.4.3	自行编制 DIR/W 外部命令	(229)
第九章	IBM—PC 机的其它接口	(230)
§ 9.1	IBM—PC 机并行接口	(230)
9.1.1	并行接口芯片 8255	(230)
9.1.2	IBM—PC 机系统中并行输入输出接口	(236)
§ 9.2	IBM—PC 机 DMA 接口	(240)
9.2.1	8237A—5 DMA 控制器	(240)
9.2.2	8237A—5 在 IBM—PC 机的应用	(249)
9.2.3	8237A—5 的用户接口	(252)
§ 9.3	IBM—PC 机的打印机接口	(253)
9.3.1	打印机适配器	(253)
9.3.2	打印机的编程方法	(255)
9.3.3	打印机的 BIOS 调用和 DOS 系统调用	(260)
9.3.4	打印机接口作单向输出	(263)
§ 9.4	实验	(264)
9.4.1	8255 并行 I/O 接口实验	(264)
9.4.2	DMA 接口实验	(264)
9.4.3	汉字打印的实验	(266)
附录一:	电子游戏设计(蜘蛛移动)	(269)
附录二:	IBM—PC ASCII 码字符表	(286)
附录三:	8088 微处理器指令表	(287)
附录四:	80286 微处理器指令表	(304)
附录五:	IBM—PC 机有关接口芯片引脚图	(315)
附录六:	部分新旧逻辑符号对照表	(316)

第一章 IBM—PC 机系统结构

IBM—PC 机是 IBM 公司 80 年代初推出的个人计算机 PC(Personal Computer)系列。据统计和预测,1990 年 PC 机在各国已达 2500 万台,1994 年达 4000 万台。事实上 PC 机已是最流行的计算机。在我国流行的 PC 机系列主要有:IBM—PC、IBM—PC/XT 和 IBM—PC/AT 3 种机型。这 3 个机型的基本配置如表 1—1 所示:

表 1—1 3 种 PC 机的基本配置

配置性能	机型	基本型	扩展型	增强型
		IBM—PC	IBM—PC/XT	IBM—PC/AT
硬件配置	主 CPU	8088	8088/8086	80286
	协处理器	8087(选件)	8087(选件)	80287(选件)
	主 频	4.77MHz	4.77~8MHz	10MHz
	RAM	64~640KB	256~640KB	512KB~3MB
	ROM	40~256KB	40~256KB	64KB~512KB
	12.7cm(5 英寸)软盘	2×320KB	1×360KB	1×1.2MB
	12.7cm(5 英寸)硬盘	无	1×10MB	1×30MB
	I/O 槽	5 个	8 个	12 个
	其 它	可接彩色显示器、键盘、打印机、绘图仪、数模转换及通信设备		

IBM—PC 和 IBM—PC/XT 都是以 8088 为 CPU。IBM—PC/AT 是以 80286 为 CPU,其指令与 8086/8088 相兼容。IBM—PC 各机种的 DOS 主要都是 PC—DOS(MS—DOS)。本章以 IBM—PC/XT 为主来作介绍。

§ 1.1 IBM—PC 机系统结构

1.1.1 IBM—PC/XT 机结构

IBM—PC/XT 机的机箱内有一块大的印制电路板称为系统板,板上有中央处理机、存储器(RAM 及 ROM)和 I/O 接口电路。其组成的框图如图 1—1 所示。

一、8080 微处理器

中央处理机的核心是 INTEL8088 微处理器。8088 是 INTEL 公司继 16 位的微处理器 8086 之后研制的另一种准 16 位微处理器。8088 的外部数据总线是 8 位,而内部数据总线是 16 位。采用这种结构,既使 8088 保持有 16 位数的处理能力,又能与 8 位的外部设备配接工

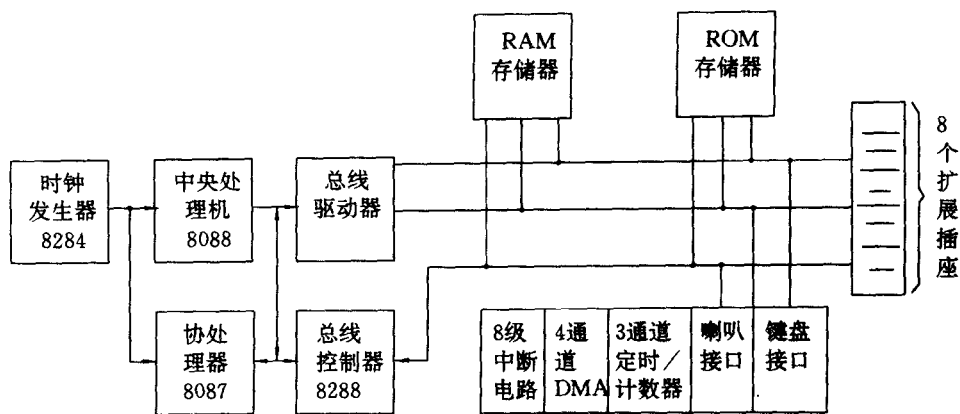


图 1-1 系统板组成框图

作,与用户原有的 8 位外设兼容,从而满足了广大用户的需要。这样做虽然在处理速度上比不上 8086,但价格低廉一些,应用范围也更广了。

二、协处理器 8087

IBM-PC/XT 机为了提高运算速度,在系统板上装有 8087 协处理器插座,供用户选择使用。

8087 是一个扩展运算器,它的任务是接受 8088 控制,用硬件电路完成浮点数的运算。接上 8087 以后,8088 的有些计算便可由 8087 来完成,这样就大大提高了 IBM-PC/XT 机的处理能力。接上 8087 以后,系统的运算速度大约提高 25 倍之多。

三、8288 总线控制器

因为系统板上可以接两个微处理器 8088 和 8087,所以 IBM-PC/XT 机实际上是一个多处理机系统。为了协调多机系统的工作,IBM-PC/XT 机接有一个总线控制器 8288。8288 在 IBM-PC/XT 机内负责管理总线的使用权,即由 8288 决定将总线分配给 8088 还是 8087 使用。同时它还负责提供存储器及外设工作所需的各种控制信号。

四、地址数据锁存驱动器

8088 的地址码是 20 位,而地址码的引线只有 16 根,为了解决地址码与地址引线数目的不一致,在传送地址码时,8088 借用 8 根数据线,这样就使得地址线与数据线重叠了。为了解决这个矛盾,8088 采用了分时传送的办法,即先送地址码,再传送数据码,使它们分开。在传送数据时,要保持地址码不消失,必须用锁存器将地址码锁存起来。负责地址码的锁存就是总线锁存驱动器的任务。这个电路同时还对进出 8088 的数据信息和地址信号进行放大,增强其负载能力。

五、时钟发生器

IBM-PC/XT 机的时钟发生器选用 8284 芯片。晶体振荡器的频率为 14.31818 MHz,它经 8284 三分频后得到 4.77MHz 脉冲信号,作为中央处理机和各种接口芯片的时钟信号。

8088、8087、8288、8284 和总线驱动器组合起来构成了 IBM-PC/XT 机的中央处理机及其支持电路。

1.1.2 IBM—PC/XT 机的存储器

IBM—PC/XT 机的存储器包括有 RAM 存储器和 ROM 存储器两大类。

一、随机读写存储器 RAM

RAM 存储器区在系统板上装有 4 排,每排有 9 个插座。每个插座内安装的 RAM 存储器器件不同,其存储容量不等。若选用 $64\text{K} \times 1$ 的动态存储器芯片,系统的内存容量就构成 $4 \times (64\text{K} \times 1) \times 9$,即为 $256\text{K} \times 9$,也就是说系统的内存容量为 256 个字节,每个字节应是 8 位,而 IBM—PC/XT 机选用 9 位,其最高位,第 9 位作为每个字节的奇偶校验使用,以便随时对读写数据进行检查。

IBM—PC/XT 机系统板上的最小容量为 128K,最大为 256K,若用户仍感容量不够,则可用扩展插座再外接 RAM 存储器进行扩充。

二、只读存储器 ROM

系统板上为 ROM 存储器留有两个插座,每个插座可选用 32K 字节 EPROM 或 8K 字节 EPROM 存储器。在 IBM—PC/XT 机上一个插座选用 8K 字节 EPROM,内装 BIOS 程序,另一个可选用 8K 字节 EPROM,内装 BASIC 固化解释程序,这样 ROM 存储器的总容量为 40K 字节。

三、存储器的组成

8088 微处理器的地址码为 20 位,因此其可以寻址的地址空间为 1MB,即 1048576 个字节。16 进制数地址码由 00000H~FFFFFH。

上面是 8088 最大允许访问的地址空间,而 IBM—PC/XT 机系统板上实际装有的 RAM 存储器区最大 256K,ROM 存储器为 40K,总计不到 300K,那么这 300K 存储区位在 1MB 地址空间的哪个地段上呢,这 1MB 地址空间又是怎样分配和使用的呢,这就是 IBM—PC/XT 机的存储区安排和组织问题。IBM—PC/XT 机地址空间的分配情况请见图 1—2。

IBM—PC/XT 机将 1MB 的地址空间分成两部分,从 00000H~BFFFFH 这 768K 空间作为 RAM 存储区,而把 C0000H~FFFFFH 这 256K 空间作为 ROM 存储区。在系统板上, RAM 存储区的地址从 00000H 向地址增加的方向排列,而 ROM 存储区则安排在地址码最高位。

四、RAM 存储器

系统板和扩展板上的内存存储器,其地址从 00000H 开始顺序向高位排列,这部分 RAM,是用户程序运行区。

内存空间 B0000H—B4000H 的 16K 存储器安装在单色显示器的接口适配器上,用来存放单色显示器显示的字符。

内存空间 B8000H—BC000H 的 16K 存储器装在彩色显示器的接口适配器上,用来存放彩色显示器显示的字符和图形。

在系统板上把 ROM 存储区安排在地址的最高位,其中 BIOS 区的 ROM 存放的是 IBM—PC/XT 机的基本输入输出程序系统(BIOS)。在 BIOS 区的低端是固化盒式磁带 BASIC 的解

00000H	BIOS中断向量区	1K	1K	系统 RAM区 256K~ 512K
00400H	BIOS数据区	0.5K	1.5K	
00500H	用户程序区	638.5K	640K	
A0000H	保留区	16K	656K	
A4000H		48K	704K	显示 缓冲 区 112K
B0000H	单色显示缓存区	16K	720K	
B4000H		16K	736K	
B8000H	彩色/图形缓存区	16K	752K	
BC000H		16K	768K	RAM区 768K
C0000H			800K	
C8000H	硬盘驱动程序	4K	804K	
B9000H		172K	978K	
E4000H	用户ROM区	8K	984K	
F6000H	盒带BASIC区	32K	1017K	
FE000H	BIOS区	8K	1024K	

图 1-2 IBM-PC/XT 机存储器分配图

释程序。在 ROM 存储区里还放有硬盘驱动程序。

1.1.3 IBM-PC/XT 机的输入/输出及接口电路

系统板上有 8 级中断控制电路、4 个通道 DMA 控制电路、3 个通道的定时/计数器电路及键盘和喇叭发声接口等。

一、8 级中断控制电路

8 级中断电路选用的是中断控制器 8259A。它可对 8 个输入输出设备提出的中断请求信号进行排队,按优先级高低,向中央处理机 8088 发出中断请求,要求中断服务。8 级中断中 0 级最高,7 级最低。这 8 个中断输入端分别接

到 8 个输入输出设备的中断请求信号线上。

1. 0 级中断—时钟中断

0 级中断请求信号是由 8253 定时/计数电路的通道 0 发出。它每秒钟发出 18.2 次中断,每中断一次,中央处理机就计一次数,把这个记数作为 IBM-PC/XT 机的时钟信号使用。

2. 1 级中断—键盘中断

键盘每向中央处理机发一个键码,便同时产生一中断信号,通知处理机来取走此键码。

其它 6 个中断信号都来自扩展插座的外设选件,常用的选件及其连接的中断信号如下:

3. 2 级中断——保留未用。

4. 3 级中断——同步通信(SDLC)中断。

5. 4 级中断——异步通信 RS-232)中断。

6. 5 级中断——硬盘中断。

7. 6 级中断——软磁盘中断。

8. 7 级中断——打印机中断。

二、4 通道 DMA 控制电路

4 通道 DMA 电路选用的是(DMA)8237 芯片。它有 4 个通道,可以接受 4 种外设发出的 DMA 请求,它按优先级的先后顺序向中央处理机 8088 发出总线请求,待得到响应后,控制进行 DMA 操作。所谓 DMA 操作,就是由 DMA 控制器(8237)控制在外设和存储器或存储器到存储器之间直接传送信息,而不需经 CPU 转递,这样可以大大提高传递速度。

IBM—PC/XT DMA 电路的 4 个通道连接情况如下。

1. 0 号通道——进行动态 RAM 刷新

0 通道的 DMA 请求信号由定时/计数电路的 1 通道输出的信号提供。定时/计数电路通道 1, 每隔 $15\mu\text{s}$, 就输出一脉冲到通道 0 请求一次直传, CPU 响应以后, 就由 DMA 控制器 8237 对动态 RAM 存储器进行一次读写操作。它的目的, 不在于进行数据传送, 而是对动态 RAM 进行一次刷新。每隔 $15\mu\text{s}$ 进行一次直传, 可以保证每 20ms 对全部动态 RAM 存储器刷新一遍。

2. 1 号通道——未使用

3. 2 号通道——进行软盘 DMA 操作

2 号通道 DMA 请求信号由软盘接口适配器发出, 经扩展接口接到 8237 DMA 控制器。它控制在内存存储器与软盘之间进行数据 DMA 操作, 即进行软磁盘读写操作。

4. 3 号通道——未使用

三、3 个通道定时/计数器电路

IBM—PC/XT 机选用 8253 芯片作为 3 个通道定时/计数电路的芯片, 8253 的 3 个通道的工作情况如下:

1. 0 号通道——作计时用

0 号通道工作于定时状态, 每秒钟发出 18.2 次脉冲信号。此脉冲信号加到 8259A 作为其 0 级中断请求信号, 控制中央处理机进行一次计数, 把此计数作为计时时钟用。

2. 1 号通道——对动态 RAM 进行刷新

1 号通道也工作于定时状态, 每 $15\mu\text{s}$ 发出一个脉冲, 接到 8237 的 0 号通道, 作 DMA 请求信号, 对动态 RAM 进行刷新。

3. 2 号通道——控制喇叭发声

2 号通道可以在程序控制下, 输出各种不同频率的信号, 此信号加到喇叭上, 喇叭便可以发出不同声音, 此声音可作执行程序程序的伴音, 也可作机器工作的报警信号。

四、其它 I/O 接口

1. 并行 I/O 接口

IBM—PC 的并行 I/O 接口芯片是 8255A—5(8255 的改进型), 有 PA、PB 和 PC 三个 8 位 I/O 端口。其中, PA 为输入端口, 主要用来输入键盘的扫描码; PB 可为输入也可为输出端口; PC 端口则用来输入系统的状态。该部分的内容可详见第九章的 § 9.1 IBM—PC 机并行接口。

2. 键盘接口

键盘控制器是由 8048 单片机来控制的。由 8048 单片机独立执行键盘扫描功能及其它键盘控制功能。

键盘字符的扫描码是 16 进制表示的字符位置码。

8048 单片机的电源和时钟均引自主机板。通过设定 8255 的 PB 口的第 6 位和第 7 位的值, 可以激活或抑制 8048 单片机的工作。在 PC 机中, 8255 的 PB 口是作为输出口定义的。其中第 6 位用于控制 8048 的时钟脉冲。若第 6 位为 0, 那么时钟不能送到 8048, 于是键盘不工作; 若第 6 位为 1, 则时钟送到 8048, 于是键盘工作。第 7 位是主机给键盘的回答信号。主机在接到扫描码或结束码后, 通过 PB 口的第 7 位向键盘控制逻辑送出这个低电平有效的认可回

答信号。因此为了使键盘工作,应当设置 PB 口的第 6 位=1,第 7 位=0。

键盘接口的内容将在第四章键盘/显示器接口中作进一步介绍。

五、I/O 通道

喇叭和键盘连在系统板上,而喇叭和键盘的接口电路和控制电路则安装在系统板上,它们使喇叭和键盘与中央处理机紧密地结合在一起。至于其它外设要另行连接。

IBM—PC/XT 机为扩充其功能,准备了 8 个共用的扩展接口,接在系统的总线上,任何要扩展的设备都可通过此扩展接口与系统耦合起来。

扩展接口为 62 根接线的插座,其引脚信号如图 1—3 所示。有人把此 62 根接线标准称为 IBM—PC 总线。

图 1—3 为 62 线扩充插座的各信号引脚名称,现对各信号的含义介绍如下(所有信号均与 TTL 兼容):

信 号	I/O	说 明
OSC	O	振荡信号:周期为 70ns (14. 31818MHz) 的高速时钟信号,占空比为 50%。
CLK	O	系统时钟:由振荡信号经 3 分频而得,周期为 210ns (4. 77MHz),占空比为 33%。
RESET DRV	O	在上电或掉电恢复时,该线用于复位或初始化系统逻辑。该信号在时钟信号的下降沿产生,高电平为有效。
$A_0 \sim A_{19}$	O	地址位 0 至 19:这些信号用来对系统中的存储器与 I/O 设备寻址。20 条地址线至多允许访问 1M 字节的存储器。 A_0 为最低有效位 (LSB), A_{19} 为最高有效位 (MSB)。这些信号可由处理机产生。也可由 DMA 控制器产生。它们均在高电平时有效。
$D_0 \sim D_7$	I/O	数据位 0 至 7:这些信号为处理机、存储器与 I/O 设备提供数据总线 0 至 7 位。 D_0 为最低有效位 (LSB), D_7 为最高有效位 (MSB)。均在高电平时有效。
ALE	O	允许地址锁存:这个信号由 8288 总线控制器提供,用于系统板上锁存来自处理机的有效地址。它作为有效的处理机地址的标志,用在 I/O 通道上(当和 AEN 一起使用时)。处理机地址用 ALE 信号的下降沿锁存。
$\overline{I/O\ CH\ CK}$	I	I/O 通道检验:该信号向处理机提供 I/O 通道上的设备或存储器的奇偶(错)信息。低电平时有效,表示有奇偶错。
I/O CH RDY	I	I/O 通道就绪:该信号通常为高电平(就绪状态),如果存储器或 I/O 设备将它拉低(未就绪),即可延长 I/O 或存储周期。这就可以将较低速的设备不费力地连到 I/O 通道上。任何使用这个信号的低速设备,均应在检测出一

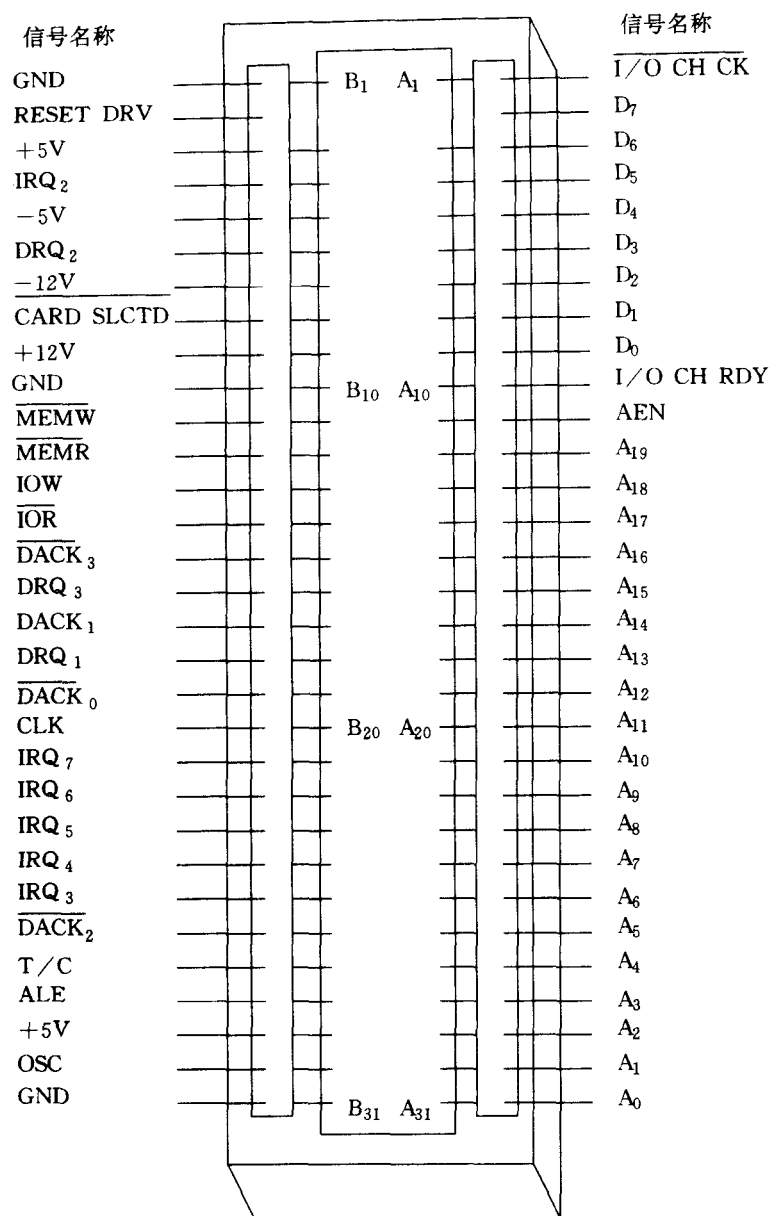


图 1-3 扩展接口插座引脚信号

个有效地址和一个读或写命令时,立即将它拉低。但该信号维持在低电平状态绝不能超过 10 个时钟周期。机器周期(I/O 或存储器)用 CLK 周期(210ns)的整数倍延长。

IRQ₂~IRQ₇

- I 中断请求 2 至 7:这些信号用来通知处理机,某 I/O 设备请求服务。它们是有优先次序的,IRQ₂ 优先级最高,IRQ₇最低。通过抬起一条 IRQ 线(由低变高)而产生一个中断请求,并且保持在高电平状态,直到被处理机(中断

	服务例程)确认时为止。
$\overline{\text{IOR}}$	O I/O 读命令:该命令信号指示某 I/O 设备将它的数 据发送到数据总线。该信号可由处理机或 DMA 控制 器产生。低电平时有效。
$\overline{\text{IOW}}$	O I/O 写命令:该命令信号指示某 I/O 设备读数据总 线上的数据。该信号可由处理机或 DMA 控制器产生。 低电平时有效。
$\overline{\text{MEMR}}$	O 存储器读命令:这个命令信号指示存储器将其数据发 送到数据总线。本信号由处理机或 DMA 控制器产生。 低电平时有效。
$\overline{\text{MEMW}}$	O 存储器写命令:这个命令信号指示存储器将数据总线 上的数据存储器起来。本信号可由处理机或 DMA 控制 器产生。低电平时有效。
$\text{DRQ}_1 \sim \text{DRQ}_3$	I DMA 请求 1 至 3:这些信号是外围设备使用的异步通 信请求,用来获得 DMA 服务。它们是有优先次序的, DRQ_3 为最低, DRQ_1 为最高。通过将某 DRQ 线变成有 效(高)电平而产生请求。DRQ 线必须保持在高电平直 至相应的 DACK 线变为有效。
$\overline{\text{DACK}}_0 \sim \overline{\text{DACK}}_3$	O DMA 确认 0 至 3:这些信号用来确认 DMA 请求(DRQ_1 $\sim \text{DRQ}_3$)和刷新系统动态存储器(DACK_0)。低电平有 效。
AEN	O 允许寻址:这个信号用于禁止处理机和 I/O 通道上的 其它设备开门,以便允许进行 DMA 传输。当这条线有 效(高)时,DMA 控制器控制着地址总线、数据总线、读 命令线(存储器与 I/O)和写命令线(存储器与 I/O)。
T/C	O 终结计数:当任一 DMA 通道的终结计数信号达到时, 便在这条线上给出一个脉冲。该信号高时有效。
$\overline{\text{CARD SLCTD}}$	I 插件板选中:该信号由扩展槽 J8 上的插件板建立。它 通知系统板:该插件板已被选中,并且应向系统板上相 应的驱动线路指明,或者从扩展槽 J8 读出,或者向该槽 写入。插座 J1 至 J8 的这个插脚被连在一起,但系统板 不使用它们的信号。这个信号应由 OC 门器件驱动。
GND	I/O 接地

下列电源均用在系统板的 I/O 通道上;

+5V $\pm 5\%$, 固定在 2 个插脚上;

+12V $\pm 50\%$, 固定在 1 个插脚上。

-5V $\pm 10\%$, 固定在 1 个插脚上;

-12V $\pm 10\%$, 固定在 1 个插脚上。

图 1—4 是 IBM—PC/XT 机的系统板结构框图。

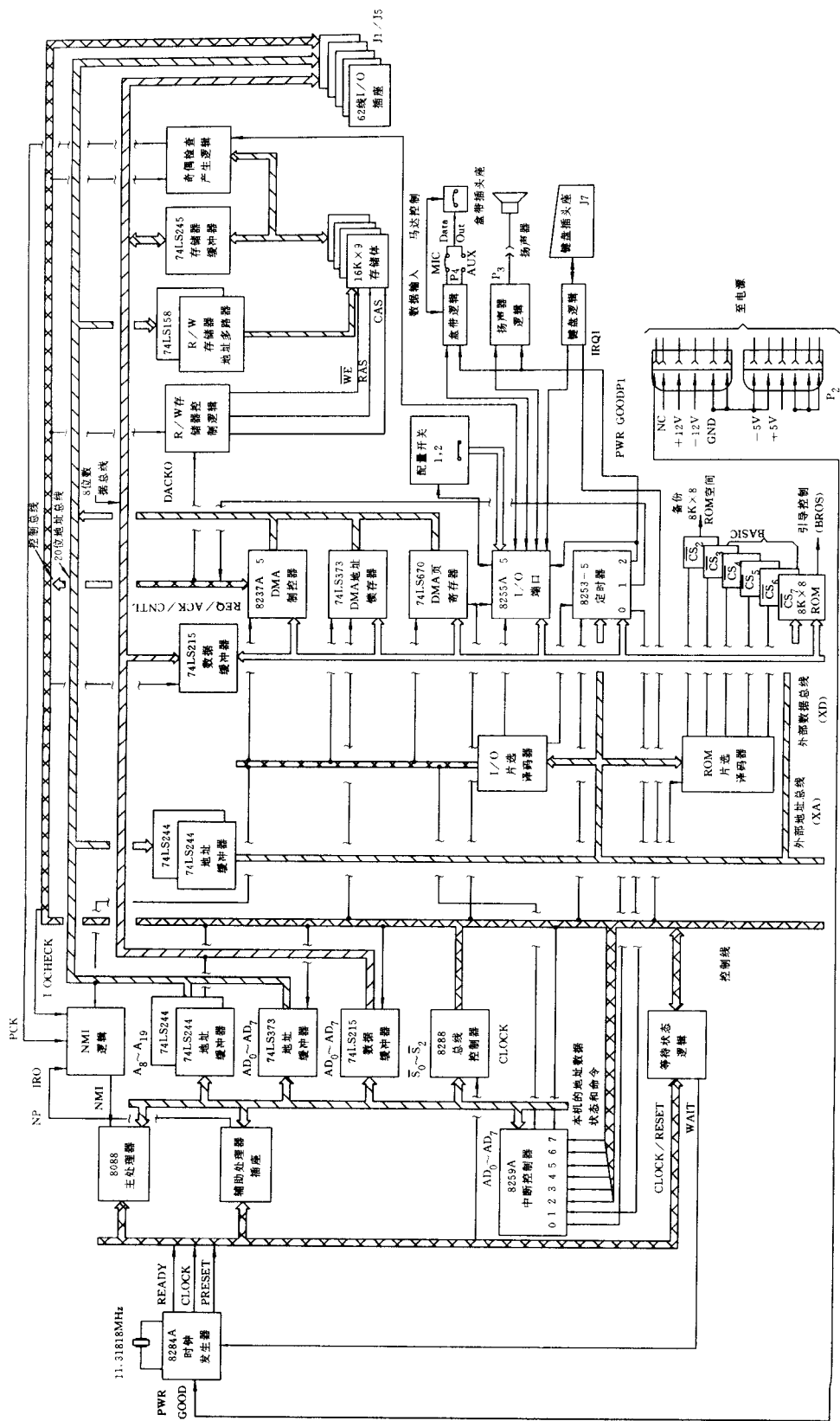


图 1-4 IBM PC/XT 机系统板结构框图