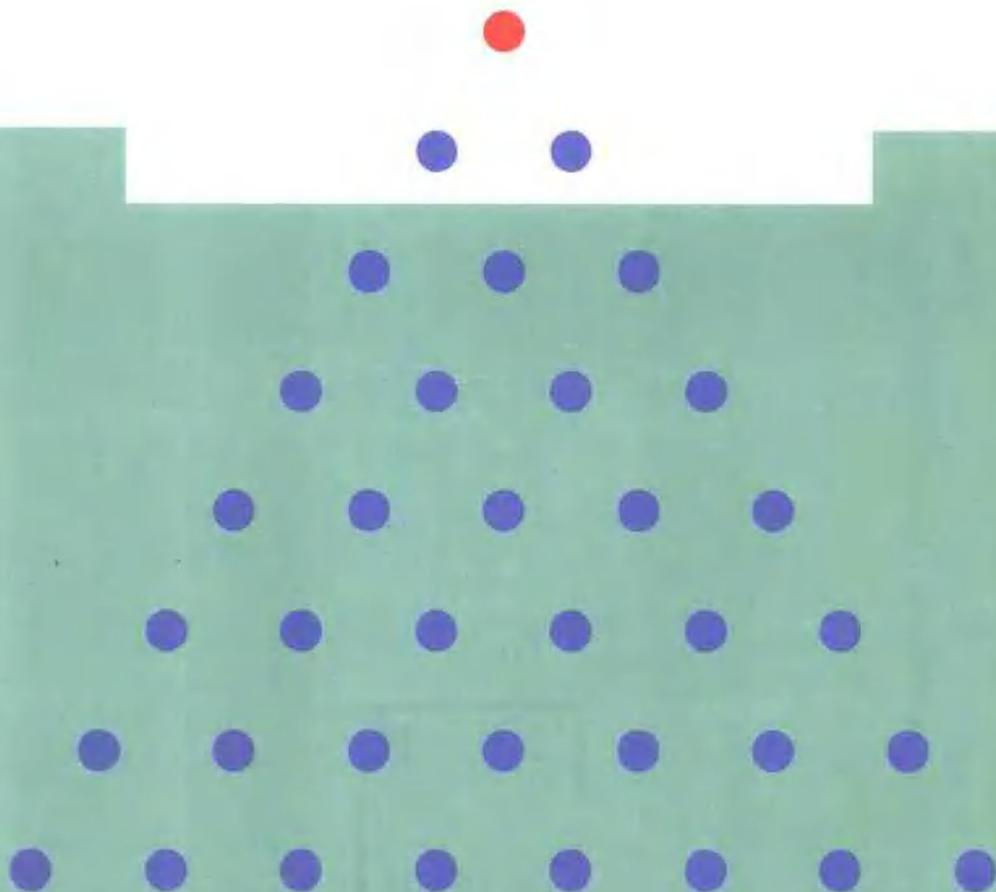


高等学校教材

# 数字逻辑

(第二版)

鲍家元 毛文林



高等教育出版社

高等学校教材

# 数 字 逻 辑

(第二版)

鲍家元 毛文林

高等教育出版社

## 内容提要

全书共分八章。第一章、第二章作为数字逻辑的理论基础,讨论了数制、编码和逻辑代数基础。第三章至第六章在小规模集成电路分析和设计的基础上,讨论组合逻辑和时序逻辑技术中的基本概念、基本方法以及工程实践中的文档和工程设计的问题,并以较大篇幅介绍了一些常用的、具有代表性的 MSI 器件原理、设计和应用。第七章讨论了可编程逻辑器件 PLD,以可编程阵列逻辑 PAL 为重点讨论其逻辑结构 and 应用特点。第八章对系统级逻辑设计的方法及描述工具 ASM 和 MDS 做了介绍,并以数字系统控制器设计为重点,讨论了系统设计思想及描述工具的应用。

本书可作为计算机、电子工程及应用数字技术的各类专业本科生的教材。

## 图书在版编目(CIP)数据

数字逻辑(第二版)/鲍家元,毛文林.—2版.—北京:  
高等教育出版社,2002.9  
本科计算机专业教材  
ISBN 7-04-010595-0

I. 数... II. ①鲍...②毛... III. 数字逻辑—高等  
学校—教材 IV. TP302.2

中国版本图书馆 CIP 数据核字(2002)第 021843 号

数字逻辑(第二版)

鲍家元 毛文林

出版发行 高等教育出版社  
社 址 北京市东城区沙滩后街 55 号  
邮政编码 100009  
传 真 010-64014048

购书热线 010-64054588  
免费咨询 800-810-0598  
网 址 <http://www.hep.edu.cn>  
<http://www.hep.com.cn>

经 销 新华书店北京发行所  
排 版 高等教育出版社照排中心  
印 刷 人民教育出版社印刷厂

开 本 787×1092 1/16  
印 张 24  
字 数 580 000

版 次 1997 年 7 月第 1 版  
2002 年 9 月第 2 版  
印 次 2002 年 9 月第 1 次印刷  
定 价 29.90 元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换

版权所有 侵权必究

## 第二版前言

本教材初版于1997年7月由高等教育出版社出版,因其突出的特点而受到高校师生普遍欢迎。通过四年来的试用,编者广泛听取意见,获得不少宝贵的修改建议;随着高等教育改革的深入开展,课程的设置和内容也发生了一些调整 and 变化;由于计算机相关课程教育扩大到高等院校的各专业,教材的适用范围也在发生变化。这些都要求对教材进行认真的修改,以适应新世纪对高等教育重点教材的要求。

这次修编工作有以下几点特色:

### 1. 精炼内容,突出教材特点。

高等教育改革发展迅猛,尤其对于计算机专业,相关的课程设置和课程内容在不断地调整。例如,许多院校开设了“大规模集成电路设计”、“数字系统设计”、“硬件描述语言”等选修课和“数字逻辑课程设计”实验课,在其教材和实验指导书中对课程内容都有详细的讲解。在本书中,则对相关内容进行了删节和浓缩,如初版第七章中有关ABEL语言的论述和第九章的“数字系统中CAD技术及其他设计技术”等。这就使本书的篇幅得到大幅度压缩。

### 2. 注重学生能力的培养。

在第二版中进一步突出了对学生能力的培养,不仅提出了问题及解答范例,而且分析其产生的规律和解决方法。例如,时序电路设计中的“电路挂起故障排除”是设计者无法回避的一个重要问题,也是学生学习的难点。本次增加了这一部分内容,希望学生在深入解剖典型电路的基础上掌握其设计规律,并鼓励学生寻找新的解决方法。书中内容不必全部在课堂上讲授,大量的应用例子和参考内容可由学生自己阅读,以提高学生的自学能力。

### 3. 扩大教材适用范围。

考虑到其他专业学生学习本课程的要求,对初版书中部分内容进行了补充和改写,以避免学生因某些前期知识的缺乏而产生学习困难。如增加了一些与数字电路相关的内容。

### 4. 对初版书中各类错误做了全而修订。

本书授课时数为64学时,配套实验或实验课另行安排。

本书第二版由毛文林执笔,鲍家元教授对本书修订提出了指导意见。限于修编者的水平,书中疏漏和不足之处在所难免,恳请读者批评指正。

毛文林

2001年12月

于西安交通大学

# 初版前言

本教材是由国家教育委员会高等学校理科计算机科学教学指导委员会计算机及应用教材建设组评选推荐出版。

本教材是按照 1992 年召开的全国数字逻辑教材详细大纲审定会制定的《数字逻辑教材详细大纲》，并参考美国《ACM/IEEE-CS 91 教程》中“数字逻辑”及“数字系统”知识单元所提出的专题及主要概念编写而成。

数字逻辑课程是计算机专业、电子工程类专业及主要应用数字技术的各类专业的技术基础课程。它的先修课程是“电子技术基础”及“程序设计语言”，后续课程有“计算机组成原理”、“微机原理与接口技术”等。

数字逻辑是数字技术实践的基础。它涉及数字技术中的基本原理、基本分析与设计方法，具有很强的工程实践性。因此，本教材是按照数字逻辑设计原理及实践的指导思想进行编写的。本教材与国内已出版的同类教材在编写上有以下三点差异：其一，在重点讨论数字逻辑的基本原理、基本分析和设计方法的基础上，辅以大量的工程实践举例（特别是中、大规模集成电路设计及应用举例），使读者更好地理解 and 掌握基本分析和设计方法并灵活应用，更好地培养工程实践能力；其二，强调硬件逻辑设计及软件逻辑设计的结合，这是近十年来数字逻辑设计的发展趋势；其三，在讨论基本原理之后，给出一些推演性问题及应用举例，而且教材中有些不做详细讨论，留给读者去思考、去完善，以培养学生独立分析问题和解决问题的能力。在编写本教材时，力求反映当代已在工程实践中应用的数字逻辑新技术。

全书共分九章。第一、二章作为数字逻辑的理论基础，讨论了数制、编码和逻辑代数基础。第三、四、五、六章在小规模集成电路分析和设计的基础上，讨论组合逻辑和时序逻辑技术中的基本概念、基本方法以及工程实践中文档和设计中的问题，并以较大篇幅介绍了一些常用的、具有代表性的 MSI 器件原理、设计和应用。第七章讨论了可编程逻辑器件 PLD，以可编程阵列逻辑 PAL 为重点讨论其逻辑结构，并较详细介绍了一种广为应用的编程语言 ABEL 及其编程应用。第八章对系统级逻辑设计的方法及描述工具 ASM 和 MDS 做了介绍，并以数字系统控制器设计为重点，讨论了系统设计思想及描述工具的应用。第九章是数字系统逻辑设计更高一级设计方法和专用集成电路 ASIC 的概述。在本书中，除突出讨论了数字逻辑中的一系列概念、原理和方法外，还在全书中反复强调了标准化，信号按时间排序，抽象模型，系统的模块化，大系统的复杂性、可靠性，次佳设计和折衷等概念。这些都是实际工程设计中必须建立的重要思想。

本书中逻辑符号采用国标(GB4728.12-85)及国外常用逻辑符号(MIL-STD-806 标准)两种表示方法，目的是使读者熟悉两种符号，便于查阅国内外技术文献。

本书是作者根据长期从事教学及工程实践的体会编写而成。本书力求保持数字逻辑在内容上的完整性、先进性及工程实践性。本书中至少有三分之一的内容(如大量的应用举例)不必在课堂上讲授而让学生自学，以培养学生的自学能力及独立钻研能力。全书的授课时数约为 70 学

时,对计算机软件专业,可将目录中打“\*”号的章、节删去,这样授课时间大约需要 45 学时。

本书第一章由毛文林提出初稿,第二至九章由李跃提出初稿,鲍家元对第二至六章和第八章的初稿进行了大幅度的修改、补充并统编全书。本书在编写指导思想和编写大纲上得到清华大学王尔乾教授的许多帮助;本书稿承北京理工大学刘明业教授审阅,刘教授以其深厚的理论造诣和丰富的实践经验对书稿提出了许多宝贵修改意见;在此一并表示衷心的感谢。

由于未能收集到更多的国内外最新教材和参考文献,加之限于作者水平,本书中错误及不妥之处难以避免,敬请读者和专家指正。

鲍家元

1996 年 5 月

丁西安交通大学

|      |     |
|------|-----|
| 责任编辑 | 康兆华 |
| 封面设计 | 王凌波 |
| 责任绘图 | 朱静  |
| 版式设计 | 胡志萍 |
| 责任校对 | 尤静  |
| 责任印制 | 杨明  |

## 郑重声明

高等教育出版社依法对本书享有专有出版权。任何未经许可的复制、销售行为均违反《中华人民共和国著作权法》。行为人将承担相应的民事责任和行政责任,构成犯罪的,将被依法追究刑事责任。社会各界人士如发现上述侵权行为,希望及时举报,本社将奖励举报有功人员。

现公布举报电话及通讯地址:

电 话: (010)84043279 13801081108

传 真: (010)64033424

E - mail: dd@hep.com.cn

地 址: 北京市东城区沙滩后街 55 号

邮 编: 100009

# 目 录

|                             |      |                              |      |
|-----------------------------|------|------------------------------|------|
| <b>第一章 数制和编码</b> .....      | (1)  | <b>2.3 逻辑代数的基本定理及</b>        |      |
| 1.1 进位计数制 .....             | (1)  | 规则 .....                     | (30) |
| 1.2 进位计数制的相互转换 .....        | (3)  | 2.3.1 逻辑代数的基本公理 .....        | (30) |
| 1.2.1 多项式替代法 .....          | (3)  | 2.3.2 逻辑代数的基本定理 .....        | (31) |
| 1.2.2 基数乘法 .....            | (4)  | 2.3.3 逻辑代数的基本规则 .....        | (32) |
| 1.2.3 任意两种进制之间的转换 .....     | (6)  | <b>2.4 逻辑函数的性质</b> .....     | (33) |
| 1.2.4 直接转换法 .....           | (7)  | 2.4.1 复合逻辑 .....             | (34) |
| 1.2.5 数制转换时小数位数的确定 .....    | (8)  | 2.4.2 逻辑函数的基本表达式 .....       | (37) |
| <b>1.3 带符号数的代码表示</b> .....  | (9)  | 2.4.3 逻辑函数的标准形式 .....        | (37) |
| 1.3.1 原码 .....              | (9)  | <b>2.5 逻辑函数的化简</b> .....     | (42) |
| 1.3.2 反码 .....              | (9)  | 2.5.1 代数法化简 .....            | (43) |
| 1.3.3 补码 .....              | (10) | 2.5.2 卡诺图法 .....             | (45) |
| 1.3.4 十进制数的补码 .....         | (11) | 2.5.3 利用无关项简化函数表达式 .....     | (56) |
| <b>1.4 带符号数的加、减运算</b> ..... | (12) | 2.5.4 输入无反变量的函数的化简 .....     | (57) |
| <b>1.5 十进制数的常用代码</b> .....  | (13) | 2.5.5 多输出函数的化简 .....         | (61) |
| 1.5.1 “8421”码 .....         | (13) | 2.5.6 Quine - McCluskey 法    |      |
| 1.5.2 “2421”码 .....         | (14) | (Q · M 法) .....              | (68) |
| 1.5.3 余 3 码 .....           | (14) | <b>习题</b> .....              | (74) |
| <b>1.6 可靠性编码</b> .....      | (15) | <b>第三章 组合逻辑电路的分析与</b>        |      |
| 1.6.1 格雷码 .....             | (15) | <b>设计</b> .....              | (78) |
| 1.6.2 奇偶校验码 .....           | (18) | <b>3.1 逻辑电路设计文档标准</b> .....  | (78) |
| 1.6.3 海明校验码 .....           | (18) | 3.1.1 框图 .....               | (79) |
| <b>1.7 数的定点及浮点表示</b> .....  | (21) | 3.1.2 门的符号标准 .....           | (80) |
| 1.7.1 数的定点表示法 .....         | (21) | 3.1.3 信号名和有效级 .....          | (83) |
| 1.7.2 数的浮点表示法 .....         | (22) | 3.1.4 引端的有效级 .....           | (84) |
| <b>习题</b> .....             | (23) | 3.1.5 引端有效级的变换 .....         | (84) |
| <b>第二章 逻辑代数基础</b> .....     | (26) | 3.1.6 图面布局及总线 .....          | (88) |
| 2.1 逻辑代数中的几个概念 .....        | (26) | 3.1.7 时间图 .....              | (90) |
| 2.2 逻辑代数的基本运算 .....         | (28) | <b>3.2 组合电路分析</b> .....      | (93) |
| 2.2.1 与运算(逻辑乘) .....        | (28) | 3.2.1 穷举法 .....              | (93) |
| 2.2.2 或运算(逻辑加) .....        | (29) | 3.2.2 逻辑代数法 .....            | (93) |
| 2.2.3 非运算(逻辑非) .....        | (30) | 3.2.3 利用摩根定律分析 .....         | (94) |
|                             |      | <b>3.3 组合电路设计的一般方法</b> ..... | (97) |

|                                  |       |  |       |
|----------------------------------|-------|--|-------|
| 3.3.1 根据逻辑问题的描述写出<br>逻辑表达式 ..... | (97)  | 4.4.5 预置位计数器 .....                     | (203) |
| 3.3.2 逻辑电路的变换 .....              | (101) | 4.4.6 修正式计数器 .....                     | (205) |
| 3.4 组合电路中的竞争与险象 .....            | (105) | 4.4.7 MSI 计数器及应用 .....                 | (206) |
| 3.4.1 竞争现象 .....                 | (105) | 4.5 寄存器 .....                          | (211) |
| 3.4.2 险象 .....                   | (106) | 4.5.1 并行寄存器 .....                      | (211) |
| 3.4.3 险象的判别 .....                | (108) | 4.5.2 移位寄存器 .....                      | (213) |
| 3.4.4 险象的消除 .....                | (111) | 4.5.3 MSI 寄存器应用举例——数<br>据串、并行的转换 ..... | (217) |
| 3.5 常用 MSI 组合逻辑器件及其<br>应用 .....  | (113) | 4.6 节拍分配器 .....                        | (221) |
| 3.5.1 译码器 .....                  | (113) | 4.6.1 计数型节拍分配器 .....                   | (221) |
| 3.5.2 编码器 .....                  | (123) | 4.6.2 移位型节拍分配器 .....                   | (223) |
| 3.5.3 三态缓冲器 .....                | (128) | 4.6.3 MSI 节拍分配器举例 .....                | (225) |
| 3.5.4 多路选择器 .....                | (133) | 习题 .....                               | (225) |
| 3.5.5 奇偶校验电路 .....               | (146) | <b>第五章 同步时序电路的设计</b> .....             | (230) |
| 3.5.6 比较器 .....                  | (151) | 5.1 建立原始状态表 .....                      | (231) |
| 3.5.7 加法器 .....                  | (157) | 5.2 状态化简 .....                         | (236) |
| 习题 .....                         | (166) | 5.2.1 完全给定同步时序电路状态<br>表的化简 .....       | (236) |
| <b>第四章 同步时序电路的分析</b> .....       | (170) | 5.2.2 不完全给定同步时序电路状态<br>表的化简 .....      | (240) |
| 4.1 时序电路概述 .....                 | (170) | 5.3 状态分配 .....                         | (245) |
| 4.1.1 时序电路的一般形式 .....            | (170) | 5.3.1 状态编码的一般问题 .....                  | (245) |
| 4.1.2 时序电路的分类 .....              | (171) | 5.3.2 相邻状态分配法 .....                    | (248) |
| 4.1.3 时序电路的描述方法 .....            | (172) | 5.4 触发器类型的选择及激励<br>函数和输出函数的确定 .....    | (252) |
| 4.2 双稳态元件 .....                  | (174) | 5.4.1 触发器类型的选择 .....                   | (252) |
| 4.2.1 S-R 锁存器 .....              | (175) | 5.4.2 激励函数和输出函数的确定 .....               | (252) |
| 4.2.2 /S-/R 锁存器 .....            | (176) | 5.5 设计举例 .....                         | (254) |
| 4.2.3 带使能端的 S-R 锁存器 .....        | (177) | 习题 .....                               | (263) |
| 4.2.4 D 锁存器 .....                | (177) | <b>第六章 异步时序电路的分析与<br/>设计</b> .....     | (266) |
| 4.2.5 边沿触发 D 触发器 .....           | (179) | 6.1 脉冲异步时序电路概述 .....                   | (266) |
| 4.2.6 主从 S-R 触发器 .....           | (179) | 6.2 脉冲异步时序电路的分析 .....                  | (268) |
| 4.2.7 主从 J-K 触发器 .....           | (182) | 6.3 脉冲异步时序电路的设计 .....                  | (271) |
| 4.2.8 边沿触发 J-K 触发器 .....         | (183) | 6.4 电平异步时序电路概述 .....                   | (274) |
| 4.2.9 T 触发器 .....                | (184) | 6.4.1 电平异步时序电路的模型及<br>稳态的判断 .....      | (275) |
| 4.3 同步时序电路的分析方法 .....            | (185) | 6.4.2 流程表及总态图 .....                    | (276) |
| 4.4 计数器 .....                    | (197) |  |       |
| 4.4.1 二进制串行计数器 .....             | (198) |  |       |
| 4.4.2 二进制同步计数器 .....             | (199) |  |       |
| 4.4.3 用跳越的方法实现任意模数的<br>计数器 ..... | (201) |  |       |
| 4.4.4 强置位计数器 .....               | (202) |  |       |

|                              |       |                                |       |
|------------------------------|-------|--------------------------------|-------|
| 6.5 电平异步时序电路的分析 .....        | (280) | 8.2.3 逻辑流程图 .....              | (328) |
| 习题 .....                     | (284) | 8.2.4 ASM图 .....               | (329) |
| <b>第七章 可编程逻辑器件 PLD</b> ..... | (287) | 8.2.5 MDS图 .....               | (335) |
| 7.1 PLD概述 .....              | (287) | <b>8.3 自顶向下的设计和自底向上</b>        |       |
| 7.1.1 PLD的电路结构及分类 .....      | (287) | 的集成 .....                      | (339) |
| 7.1.2 PLD的编程工艺及描述的           |       | 8.3.1 自顶向下的设计 .....            | (339) |
| 逻辑规则和符号 .....                | (288) | 8.3.2 自底向上的集成 .....            | (340) |
| 7.1.3 PLD的设计过程及主要优点 .....    | (290) | <b>8.4 逻辑设计技术及应用</b> .....     | (341) |
| <b>7.2 只读存储器</b> .....       | (291) | 8.4.1 定义设计要求 .....             | (342) |
| 7.2.1 ROM的内部结构 .....         | (293) | 8.4.2 确定系统方案及逻辑划分 .....        | (343) |
| 7.2.2 用ROM实现组合逻辑设计 .....     | (295) | 8.4.3 控制单元的设计及实现 .....         | (347) |
| 7.2.3 常用的LSI ROM器件 .....     | (297) | 8.4.4 定时单元的设计及实现 .....         | (348) |
| <b>7.3 可编程逻辑阵列</b> .....     | (299) | 8.4.5 信息处理单元的设计及实现 .....       | (349) |
| <b>7.4 可编程阵列逻辑</b> .....     | (300) | <b>8.5 异步信号输入和系统控制器</b>        |       |
| 7.4.1 组合PAL器件 .....          | (300) | 的结构 .....                      | (353) |
| 7.4.2 时序PAL器件 .....          | (306) | <b>8.6 以MSI时序器件为核心的控</b>       |       |
| <b>7.5 通用逻辑阵列概述</b> .....    | (313) | 制器设计 .....                     | (356) |
| 7.5.1 GAL器件的主要特点 .....       | (313) | 8.6.1 以多D触发器为核心的控制器            |       |
| 7.5.2 GAL器件的基本结构 .....       | (314) | 设计 .....                       | (356) |
| 7.5.3 GAL器件的命名及分类 .....      | (319) | 8.6.2 以移位寄存器为核心的控制器            |       |
| 习题 .....                     | (320) | 设计 .....                       | (358) |
| <b>第八章 数字系统设计</b> .....      | (322) | 习题 .....                       | (362) |
| 8.1 数字系统的基本模型 .....          | (322) | <b>附录一 TTL/SSI电路的型号</b> .....  | (364) |
| 8.1.1 信息处理单元的构成 .....        | (323) | <b>附录二 某些TTL/MSI集成电路</b>       |       |
| 8.1.2 控制单元的构成 .....          | (324) | 产品 .....                       | (367) |
| <b>8.2 数字系统设计的描述工具</b> ..... | (325) | <b>附录三 某些74LS系列器件引脚图</b> ..... | (369) |
| 8.2.1 方框图 .....              | (325) | <b>附录四 某些PLD、ROM、RAM器件</b>     |       |
| 8.2.2 定时图(时序图) .....         | (327) | 引脚图 .....                      | (372) |
|                              |       | <b>参考文献</b> .....              | (374) |

# 第一章 数制和编码

## 1.1 进位计数制

在各种进位计数制中,十进计数制(十进制)是人们最熟悉的。分析十进计数制,从中可以总结出以下特点:

(1) 必须具有 10 个有序的数字符号:0、1、2、3、4、5、6、7、8、9 和小数点符号“.”。

(2) 遵循“逢十进一”的计数规则。

十就是这种计数制的进位基数,或称基数。这样的若干符号并列在一起就可以表示一个十进制数。例如,378.65 共有 5 位数字,最左面为百位(3 代表 300),其后第二位为十位(7 代表 70),第三位为个位(8 在这里就代表 8),小数点右边的第一位为十分位(6 代表  $\frac{6}{10}$ ),小数点右边第二位为百分位(5 代表  $\frac{5}{100}$ )。可见,数字符号在不同的位置代表着不同的数值,即有着不同的“权”(weight)。378.65 实质上可以表示成下列形式:

$$378.65 = 3 \times 10^2 + 7 \times 10^1 + 8 \times 10^0 + 6 \times 10^{-1} + 5 \times 10^{-2} \quad (1.1)$$

上式左边的形式,通常称之为十进制数的位置记数法,也叫并列表示法。上式右边的形式,通常称之为十进制数的多项式表示法,也叫按权展开式。

一般来说,任何一个十进制数  $N$ ,可以表示成:

$$(N)_{10} = (K_{n-1} K_{n-2} \cdots K_1 K_0 \cdot K_{-1} K_{-2} \cdots K_{-m})_{10} \quad (1.2)$$

其中,  $n$  表示整数位数,  $m$  表示小数位数,  $K_i$  是十进制中十个数字中的任何一个,即

$$0 \leq K_i \leq 9$$

括号外的下标为进位制的基数,本例中“10”代表十进制。

同样,数  $N$  也可用多项式表示法写为:

$$\begin{aligned} (N)_{10} &= K_{n-1}(10)^{n-1} + K_{n-2}(10)^{n-2} + \cdots + K_1(10)^1 + K_0(10)^0 \\ &\quad + K_{-1}(10)^{-1} + K_{-2}(10)^{-2} + \cdots + K_{-m}(10)^{-m} \\ &= \sum_{i=n-m}^{n-1} K_i \cdot 10^i \end{aligned} \quad (1.3)$$

对其他进位计数制来说,也具有上述特点。如基数为  $R$  的进位计数制,必须满足:

(1) 具有  $R$  个有序的数字符号:0、1、2、 $\cdots$ 、 $R-1$  及小数点符号“.”。

(2) 遵循“逢  $R$  进一”的计数规则。

对  $R$  进制中的数  $N$ ,可用位置计数法表示为:

$$(N)_R = (A_{n-1} A_{n-2} \cdots A_1 A_0 . A_{-1} A_{-2} \cdots A_{-m})_R \quad (1.4)$$

该数  $N$  也可用多项式表示法写为

$$\begin{aligned} (N)_R &= (A_{n-1} R^{n-1} + A_{n-2} R^{n-2} + \cdots + A_1 R^1 + A_0 R^0 \\ &\quad + A_{-1} R^{-1} + A_{-2} R^{-2} + \cdots + A_{-m} R^{-m})_R \\ &= \left( \sum_{i=-m}^{n-1} A_i \cdot R^i \right)_R \end{aligned} \quad (1.5)$$

其中,  $n$  表示整数位数,  $m$  表示小数位数,  $A_i$  是  $R$  进制中的数字符号之一, 即

$$0 \leq A_i \leq R-1$$

因而, 式(1.5)中括号里的  $R$ , 在写成  $R$  进制的数字符号时, 已不能仅仅用一位数字符号来表示, 而应记做“10”。括号外的  $R$ , 是计数制的基数标志, 用十进制数字表示。如  $R=10$ , 则括号和记数标志均可省去。

表 1.1 列出几种进位制整数数列前面的一部分。从这个表上可以比较出这几种进位制数值的对应关系。例如:

$$(14)_{10} = (1110)_2 = (112)_3 = (32)_4 = (16)_8 = (E)_{16}$$

表 1.1 数制表(整数)

| $R=10$ | $R=2$  | $R=3$ | $R=4$ | $R=8$ | $R=16$ |
|--------|--------|-------|-------|-------|--------|
| 0      | 0      | 0     | 0     | 0     | 0      |
| 1      | 1      | 1     | 1     | 1     | 1      |
| 2      | 10     | 2     | 2     | 2     | 2      |
| 3      | 11     | 10    | 3     | 3     | 3      |
| 4      | 100    | 11    | 10    | 4     | 4      |
| 5      | 101    | 12    | 11    | 5     | 5      |
| 6      | 110    | 20    | 12    | 6     | 6      |
| 7      | 111    | 21    | 13    | 7     | 7      |
| 8      | 1 000  | 22    | 20    | 10    | 8      |
| 9      | 1 001  | 100   | 21    | 11    | 9      |
| 10     | 1 010  | 101   | 22    | 12    | A      |
| 11     | 1 011  | 102   | 23    | 13    | B      |
| 12     | 1 100  | 110   | 30    | 14    | C      |
| 13     | 1 101  | 111   | 31    | 15    | D      |
| 14     | 1 110  | 112   | 32    | 16    | E      |
| 15     | 1 111  | 120   | 33    | 17    | F      |
| 16     | 10 000 | 121   | 100   | 20    | 10     |
| 17     | 10 001 | 122   | 101   | 21    | 11     |
| ⋮      | ⋮      | ⋮     | ⋮     | ⋮     | ⋮      |

基数  $R=2$ , 是二进位计数制(二进制)。由于二进制中仅有两个数字符号 0 和 1, 所以很容易用电子元件特性来表示, 因而它是计算机运算的基础。在二进制中, 相应的运算规则有:

| 加法          |  | 乘法                      |  |
|-------------|--|-------------------------|--|
| $0+0=0$     |  | $0\times 0=0$           |  |
| $0+1=1+0=1$ |  | $0\times 1=1\times 0=0$ |  |
| $1+1=10$    |  | $1\times 1=1$           |  |

这种运算的简便性导致了完成运算的电路的简化和控制的简化。

掌握二进制数的一个基本要求,是熟悉二进制的权(2的幂),必须像熟悉10的幂那样熟悉2的幂。表1.2列出了部分常用的二进制的权。

表 1.2 二进制( $R=2$ )各位的权( $R^i$ )

| $i$ | $R^i$       | $i$ | $R^i$ | $i$ | $R^i$ |
|-----|-------------|-----|-------|-----|-------|
| -7  | 0.007 812 5 | 0   | 1     | 7   | 128   |
| -6  | 0.015 625   | 1   | 2     | 8   | 256   |
| -5  | 0.031 25    | 2   | 4     | 9   | 512   |
| -4  | 0.062 5     | 3   | 8     | 10  | 1 024 |
| -3  | 0.125       | 4   | 16    | 11  | 2 048 |
| -2  | 0.25        | 5   | 32    | 12  | 4 096 |
| -1  | 0.5         | 6   | 64    | 13  | 8 192 |

## 1.2 进位计数制的相互转换

将一个数从一种进位计数制表示法转换成另外一种进位计数制表示法,称为数制转换。除了基数为 $2^k$ 的进位制之间转换可用直接转换法外,其他进位制之间均需采用数学计算的方法来转换。通常用于数制转换的两种方法是多项式替代法和基数乘法,这两种方法有不同的适用范围。

### 1.2.1 多项式替代法

若将 $\alpha$ 进制(基数 $R=\alpha$ )的数 $(N)_\alpha$ 转换成 $\beta$ 进制(基数 $R=\beta$ )的数 $(N)_\beta$ ,即从 $(N)_\alpha$ 求得 $(N)_\beta$ ,可以先用公式(1.5)将 $(N)_\alpha$ 写成多项式:

$$(N)_\alpha = (A_{n-1}\alpha^{n-1} + A_{n-2}\alpha^{n-2} + \cdots + A_1\alpha^1 + A_0\alpha^0 + A_{-1}\alpha^{-1} + \cdots + A_{-m}\alpha^{-m})_\alpha \quad (1.6)$$

式中 $\alpha$ 即 $\alpha$ 进制中的基数 $\alpha$ 。将上式右边的所有数值符号 $A_i$  ( $0 \leq A_i \leq \alpha - 1$ )和 $\alpha$ 替换成 $\beta$ 进制中的相应值,并按 $\beta$ 进制的计算规则计算,所得结果就是 $(N)_\beta$ ,即:

$$(N)_\beta = (A_{n-1}\beta^{n-1} + A_{n-2}\beta^{n-2} + \cdots + A_1\beta^1 + A_0\beta^0 + A_{-1}\beta^{-1} + \cdots + A_{-m}\beta^{-m})_\beta \quad (1.7)$$

例 1 将 $(1CE8)_{16}$ 转换为十进制。

$$\begin{aligned}
 N &= (1 \times 10^3 + C \times 10^2 + E \times 10^1 + 8 \times 10^0)_{16} && \text{括号中 } 10 \text{ 为 } 16 \text{ 进制基数} \\
 &= (1 \times 16^3 + 12 \times 16^2 + 14 \times 16^1 + 8 \times 16^0)_{10} && \text{转换成十进制符号} \\
 &= (7\,400)_{10} && \text{十进制计算结果} \\
 &= 7\,400 && \text{十进制基数符号可省}
 \end{aligned}$$

例 2 将  $(121.2)_3$  转换为二进制。

$$\begin{aligned}
 N &= (1 \times 10^2 + 2 \times 10^1 + 1 \times 10^0 + 2 \times 10^{-1})_3 \\
 &= (1 \times 11^2 + 10 \times 11^1 + 1 \times 11^0 + 10 \times 11^{-1})_2 \\
 &= (1\,001 + 110 + 1 + 0.101010\cdots)_2 \\
 &= (10000.101010\cdots)_2
 \end{aligned}$$

其中的计算是按二进制计算规则进行的,如:

$$10 \times 11^{-1} = 10 \div 11 = 0.101010\cdots$$

是循环小数,故  $(121.2)_3 = (10000.101010\cdots)_2$

从上面两例可以看出,用多项式替代法实现  $(N)_\alpha$  转换为  $(N)_\beta$ , 计算是在  $\beta$  进制中进行的,因此读者必须熟悉  $\beta$  进制的运算。换句话说,把其他进制的数转换为十进制数时,采用多项式替代法就很方便。如要把十进制数转换为其他进制数时,可以采用基数乘法。

### 1.2.2 基数乘法

与多项式替代法相反,用基数乘法将  $(N)_\alpha$  转换成  $(N)_\beta$  时,计算是在  $\alpha$  进制中进行的。整数的转换和小数的转换方法不同,整数转换要用基数除法,而小数的转换要用基数乘法。若一个数包括整数和小数两部分,可以将它们分别转换,然后合并起来。

#### 1. 整数转换(基数除法)

假设  $\alpha$  进制表示的整数  $(N)_\alpha$  转换为  $\beta$  进制的整数  $(N)_\beta$  的并列记数法表示为:

$$(N)_\beta = (b_{n-1} \cdots b_1 b_0)_\beta$$

若用多项式表示法表示,应为:

$$(N)_\beta = (b_{n-1} \cdot 10^{n-1} + \cdots + b_1 \cdot 10^1 + b_0 \cdot 10^0)_\beta$$

如果把其中的  $b_i$  ( $0 \leq b_i \leq \beta - 1$ ) 和  $10$  都换成  $\alpha$  进制的相应值,则这个数在  $\alpha$  进制中可以表示为:

$$(N)_\alpha = (b_{n-1} \cdot \beta^{n-1} + \cdots + b_1 \cdot \beta^1 + b_0 \cdot \beta^0)_\alpha \quad (1.8)$$

上式左、右两边都表示是在  $\alpha$  进制中。如通过  $\alpha$  进制的计算,确定每个  $b_i$ ,再分别转换为  $\beta$  进制的相应值,就求出了在  $\beta$  进制中的  $(N)_\beta$ 。

为了方便起见,这里把式(1.8)表示为:

$$N = ((\cdots((b_{n-1}) \cdot \beta + b_{n-2}) \cdot \beta + \cdots) \cdot \beta + b_1) \cdot \beta + b_0 \quad (1.9)$$

将上式除以  $\beta$ , 可得  $((\cdots((b_{n-1}) \cdot \beta + b_{n-2}) \cdot \beta + \cdots) \cdot \beta + b_1)$  和余数  $b_0$ ; 若将所得商再除以  $\beta$ , 又可得余数  $b_1$ ; 重复以上过程,直至求得最后一个余数  $b_{n-1}$ 。

例 1 将十进制的 179 转换成二进制数。

$$179 \div 2 = 89 \quad \text{余 } 1 \rightarrow b_0$$

$$\begin{array}{ll}
 89 \div 2 = 44 & \text{余 } 1 \rightarrow b_1 \\
 44 \div 2 = 22 & \text{余 } 0 \rightarrow b_2 \\
 22 \div 2 = 11 & \text{余 } 0 \rightarrow b_3 \\
 11 \div 2 = 5 & \text{余 } 1 \rightarrow b_4 \\
 5 \div 2 = 2 & \text{余 } 1 \rightarrow b_5 \\
 2 \div 2 = 1 & \text{余 } 0 \rightarrow b_6 \\
 1 \div 2 = 0 & \text{余 } 1 \rightarrow b_7
 \end{array}$$

即  $(179)_{10} = (10110011)_2$

**例 2** 将  $(3\ 417)_{10}$  转换成十六进制数。

这里可将上例的除法表示简化为:

$$\begin{array}{ll}
 16 \overline{) 3\ 417} & \text{余 } 9 \rightarrow b_0 \\
 \underline{16 \ 213} & \text{余 } 5 \rightarrow b_1 \\
 16 \overline{) 13} & \text{余 } 13(\text{即 } D) \rightarrow b_2 \\
 \underline{0} &
 \end{array}$$

即  $(3\ 417)_{10} = (D59)_{16}$

## 2. 小数转换(基数乘法)

从一种进制转化到另一种进制时,小数的位数变化是很大的,有时甚至不可能用有限位数准确地实现转换。如  $\frac{1}{3}$  在三进制中仅一位小数,而在十进制中则是无限循环小数,即

$$(0.1)_3 = (0.3333\cdots)_{10}$$

当小数  $(N)_\alpha$  采用基数乘法转换为  $(N)_\beta$  时,  $(N)_\beta$  的小数位数到底应取多少呢? 这里有两种情况:

一是  $\beta$  进制的小数位数已确定,如人为规定或设备限定,则应根据要求转换。

二是要使  $(N)_\beta$  的精度不低于  $(N)_\alpha$  的精度,即要根据  $(N)_\alpha$  的位数来确定  $(N)_\beta$  的位数(见本节 1.2.5)。

现设小数  $(N)_\alpha$  转换为  $\beta$  进制后记做  $(N)_\beta$ , 并取  $m$  位,用位置记数法和多项式表示法记为:

$$(N)_\beta = (0.C_{-1}C_{-2}\cdots C_{-m})_\beta$$

和

$$(N)_\beta = (C_{-1} \cdot 10^{-1} + C_{-2} \cdot 10^{-2} + \cdots + C_{-m} \cdot 10^{-m})_\beta \quad (1.10)$$

如将式(1.10)中的  $C_{-i} (1 \leq i \leq m, 0 \leq C_{-i} \leq \beta - 1)$  和 10 转换成  $\alpha$  进制中的相应值  $C_{-i}$  和  $\beta$ , 则  $(N)_\beta$  在  $\alpha$  进制中可表示为:

$$(N)_\alpha = (C_{-1} \cdot \beta^{-1} + C_{-2} \cdot \beta^{-2} + \cdots + C_{-m} \cdot \beta^{-m})_\alpha \quad (1.11)$$

由于式(1.11)左、右两边均以  $\alpha$  进制表示,所以可通过  $\alpha$  进制的计算,求出每个  $C_{-i}$ , 再把它们分别转换成  $\beta$  进制的相应值,也就求出了  $(N)_\beta$ 。下面在确定  $C_{-i}$  的过程中,为了方便起见,省略进制的下标,并把原数称为  $N_0$ 。

用  $\beta$  乘式(1.11)两边,得

$$\beta \cdot N_0 = C_{-1} + C_{-2} \cdot \beta^{-1} + \cdots + C_{-m} \cdot \beta^{-m+1}$$

可知上式的整数部分即是  $C_{-1}$ , 再令小数部分为  $N_1$ :

$$N_1 = C_{-2} \cdot \beta^{-1} + C_{-3} \cdot \beta^{-2} + \cdots + C_{-m} \cdot \beta^{-m+1} \quad (1.12)$$

再用  $\beta$  乘式(1.12)两边, 得

$$\beta \cdot N_1 = C_{-2} + C_{-3} \cdot \beta^{-1} + \cdots + C_{-m} \cdot \beta^{-m+2}$$

上式右边的整数部分即是  $C_{-2}$ 。

重复上述乘法运算, 即可依次求得  $C_{-1}$ , 直至  $C_{-m}$ , 再将所有的  $C_{-i}$  转换成  $\beta$  进制的相应值, 并用位置记数法列出, 即是所求的  $(N)_{\beta}$ 。

上述计算过程中, 如还未求到  $C_{-m}$ , 小数部分已为零。表示此数已精确转换, 余下位数均为零; 如求到  $C_{-m}$  时, 小数部分仍不为零, 这表示  $(N)_{\beta}$  为  $(N)_{\alpha}$  的近似值, 即转换有误差。

**例 3** 将  $(0.4321)_{10}$  转换为十六进制(取小数四位), 即

$$\begin{aligned} N_0 &= 0.4321 & \beta &= 16 \\ \beta \cdot N_0 &= 16 \times 0.4321 = 6.9136; & N_1 &= 0.9136, \quad C_{-1} = 6 \\ \beta \cdot N_1 &= 16 \times 0.9136 = 14.6176; & N_2 &= 0.6176, \quad C_{-2} = 14 (\text{即 E}) \\ \beta \cdot N_2 &= 16 \times 0.6176 = 9.8816; & N_3 &= 0.8816, \quad C_{-3} = 9 \\ \beta \cdot N_3 &= 16 \times 0.8816 = 14.1056; & N_4 &= 0.1056, \quad C_{-4} = 14 (\text{即 E}) \end{aligned}$$

即  $(0.4321)_{10} \approx (0.6E9E)_{16}$

**例 4** 将  $(0.375)_{10}$  转换成二进制数。

计算过程可用下列算式表示:

$$\begin{array}{r} 0.375 \\ \times 2 \\ \hline [0].750 \quad \longrightarrow C_{-1} = 0 \\ \times 2 \\ \hline [1].500 \quad \longrightarrow C_{-2} = 1 \\ \times 2 \\ \hline [1].000 \quad \longrightarrow C_{-3} = 1 \end{array}$$

即  $(0.375)_{10} = (0.011)_2$

### 1.2.3 任意两种进制之间的转换

通过上面两节的介绍可以知道: 将  $(N)_{\alpha}$  转换成  $(N)_{\beta}$  时, 如果熟悉  $\alpha$  进制的运算规则就采用基数乘法; 如果熟悉  $\beta$  进制的运算规则就采用多项式替代法。

如果对  $\alpha$  进制和  $\beta$  进制的运算规则均不熟悉, 则可利用十进制作为桥梁。

一般说来, 若需将  $\alpha$  进制的数转换成  $\beta$  进制的数, 可先用多项式替代法将  $(N)_{\alpha}$  转换成  $(N)_{10}$ , 再用基数乘法将  $(N)_{10}$  转换成  $(N)_{\beta}$ 。这样, 所有的计算均在十进制中进行。

**例** 把  $(1023.231)_4$  转换成五进制数。

第一步: 采用多项式替代法将该数转换成十进制数。