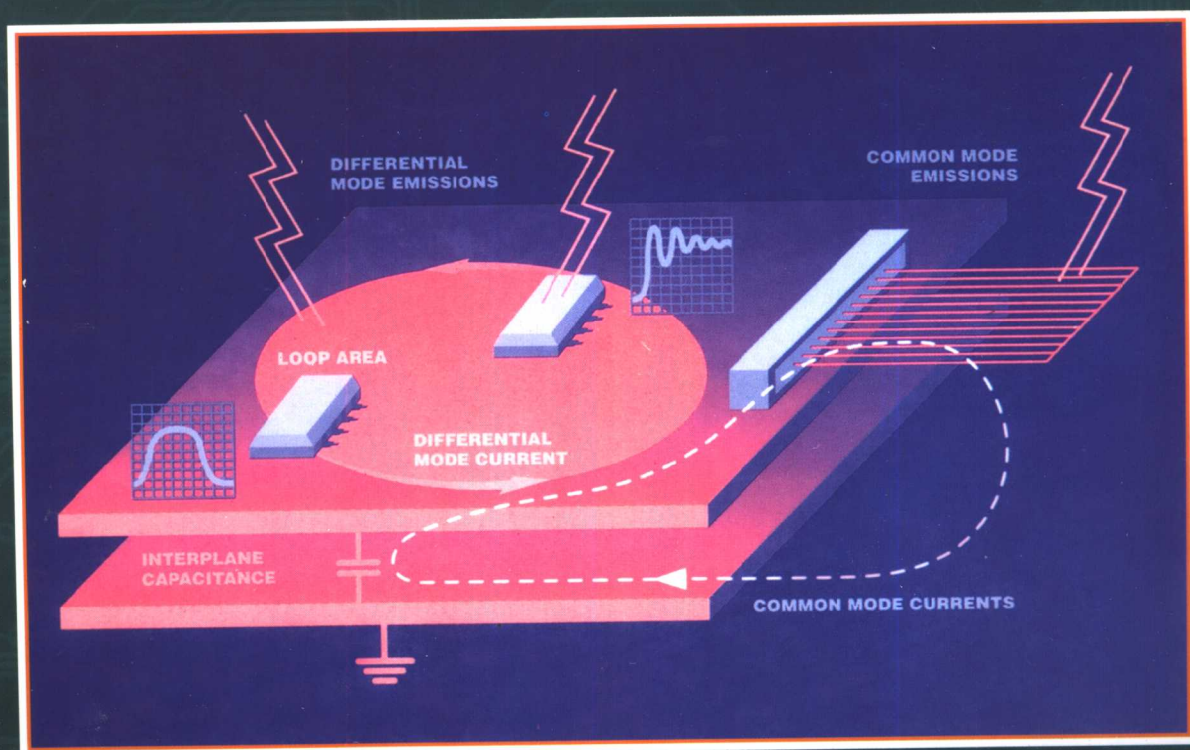


电磁兼容 和印刷电路板

理论、设计和布线

- Mark I. Montrose 著
- 刘元安 李书芳 高攸纲 译
- 刘元安 审校



人民邮电出版社
POSTS & TELECOMMUNICATIONS PRESS

电磁兼容和印刷电路板

理论、设计和布线

Mark I. Montrose 著

刘元安 李书芳 高攸纲 译

刘元安 审校

人民邮电出版社

图书在版编目(CIP)数据

电磁兼容和印刷电路板 理论、设计和布线/(美)蒙切斯(Montrose, M.I.)著;刘元安译.
—北京:人民邮电出版社,2002.12
ISBN 7-115-10674-6

I. 电... II. ①蒙...②M...③刘... III. 印刷电路-电磁兼容性 IV. TN41

中国版本图书馆 CIP 数据核字(2002)第 076575 号

内 容 提 要

本书从理论、设计和布线的角度分析研究了电磁兼容(EMC)和印刷电路板(PCB)所涉及的问题,全书内容共有9章。第1~3章介绍了EMC的基本原理、PCB中的EMC以及元件设计中的EMC,第4章论述了PCB中镜像面的原理与特性,第5章和第6章详尽地阐述了PCB中的旁路与去耦以及传输线的设计原理。第7~9章就信号的完整性与串扰、PCB走线终端以及PCB布线中的接地原理进行了论述。

本书集理论和实践于一体,适合于那些涉及逻辑设计和PCB布局设计的工程技术人员,测试工程师和技师,从事机械、加工、制造和兼容调试工作的人员,EMC顾问以及负责对硬件工程设计进行监察的人员阅读参考。

电磁兼容和印刷电路板 理论、设计和布线

- ◆ 著 Mark I. Montrose
译 刘元安 李书芳 高攸纲
审 校 刘元安
责任编辑 徐享华
- ◆ 人民邮电出版社出版发行 北京市崇文区夕照寺街14号
邮编 100061 电子函件 315@ptpress.com.cn
网址 <http://www.ptpress.com.cn>
读者热线 010-67129258
北京汉魂图文设计有限公司制作
北京隆昌伟业印刷有限公司印刷
新华书店总店北京发行所经销
- ◆ 开本: 787×1092 1/16
印张: 15.25
字数: 360千字 2002年12月第1版
印数: 1-5 000册 2002年12月北京第1次印刷

ISBN 7-115-10674-6/TN · 1929

定价: 27.00 元

本书如有印装质量问题,请与本社联系 电话:(010)67129223

版权声明

EMC and the Printed Circuit Board: Design, Theory, and Layout Made Simple

© 1999 by the Institute of Electrical and Electronics Engineers, Inc, 345 East 47th Street, New York, NY 10017 – 2394

All rights reserved No part of this book may be reproduced in any form, nor may it be stored in a retrieval system or transmitted in any form, without written permission from the publisher.

前 言

本书是一本与《Printed Circuit Board Design Techniques for EMC Compliance》相配套的书。当这两本书一起使用时,将同时涉及到时域和频域的问题,可以说覆盖了 PCB 设计的各个方面。必须认识到,如果 PCB 在时域内不能达到预期的要求,那么频域相关性也就不可能获得,特别是应该注意到要与国际 EMC 要求相一致。时域和频域两方面的问题应同时考虑到。

这本书适用的读者应该和《Printed Circuit Board Design Techniques for EMC Compliance》一样:即那些涉及逻辑设计和 PCB 布局的工程技术人员,测试工程师和技师,从事机械、加工、制造和兼容调试工作的人员,EMC 顾问以及负责对硬件工程设计进行监察的人员。

不管是哪类工程人员,一个工程设计组在进行设计时,不能只是考虑产品可以在合适的时间内制造出来就行了,还要考虑到在设计、测试、集成安装以及生产过程中费用应该最小。最常见的是,过分强调功能性上要满足市场的特殊需要,而忽视了对产品 EMC 标准的法律性要求以及产品的安全要求。如果产品经不起 EMC 标准的测试,就必须进行重新设计。这种重新设计过程极大地增加了费用,这些费用不仅是增加投入工程设计的人力(还有行政上司在内),还包括新线路板的布局与工艺、新样品的制作材料、系统集成组装测试、为尽快出新产品而购买新的元件(很昂贵)、新测试装置以及制作新产品的相关文件。重新设计的代价还有产品市场份额的减少、产品供货慢、消费者对公司的信誉(满意度)降低、股票价格降低、惊恐的加剧以及其他方面。作为一个顾问,个人经历使得我有数次机会目睹一些启动资金少的小公司发生过的这种情况。

我主要关心的是,支持并建议以很小的花费就能设计出高技术含量的产品。在 PCB 设计中执行严格的技术方案的办法可以节省开支,增强产品性能,增加产品的可靠度,实现第一次出厂就可达到辐射与抗干扰要求,而且产品性能达到预期的效果。

工作于这个工业行业,使我有机会参与这种“艺术”的设计过程。虽然我的关注点是将来产品的技术,但请不要忘记这样一个事实,即简单且低技术含量的电子产品正越来越多地被生产出来。尽管这本书的切入点是为了高标准的产品,但理解 EMC 高要求的基本概念就可以使任何正在设计中的 PCB 通过 EMC 标准测试。注意这里的关键词是“基本概念”。当设计者不理解这个基本概念的含义时,那么产品在兼容性和功能性方面将发生的灾难就正等着他了。

当管理者发现产品生产出来之后没有通过 EMC 标准的测试,已经开始导致产品不能销售出去,这个时候才想起请一个 EMC 顾问来,这时寻求高效已为时晚矣。通常的情况是不到出现大的问题的时候就不提前做准备。我看到过一些小的公司为了尽快地生产出某种产品而把所有的资本都投入到该产品上,然而因产品生产出来之后不合乎 EMC 标准的要求而不得不再从零开始的情况,最后公司被迫倒闭。那些受托把资金投入产品的 EMC 方面的掌管公司财务的人员每年都会被不同的公司雇佣。而一个财会人员如果不懂得作为一个硬件设计师或 PCB 设计者应该在哪方面需要资金投入,那他就会毁掉这个公司。

有的时候,公司的决策者会认为对一个价值 1000 美元的产品再增加一个价值 0.5 美元的器件(如滤波器)花费太多。那么工程人员就可能为了避免用这个成本不昂贵的滤波器而被迫对产品进行重新设计。对一个包含数百个电路单元的产品,重新设计过程可能会花费公司数万美元(包括新的电磁兼容的测试过程)。虽然财务人员会因为降低了设计出的 PCB 的价格而获得红利,但回报与投资的高比率却无法达到。如果不是不得已,我不赞成增加过多的设计花费。高技术的 PCB 产品现在需要使用附加的电源与接地面、滤波元件等等,这些在功能性和电磁兼容性方面都是开销。

在这本书的特定章节出现了各种不同术语的详细定义。在我们进行讨论之前,遵循的一个重要程序是按次序。EMC 代表电磁兼容性。这意味着电器必须能在设定的环境中正常工作。我们可能存在着因为仪器之间不能相互兼容而发生电磁干扰(EMI)的问题。仪器的电磁兼容问题解决了,但它又产生了 EMI。按照通常的使用方法,EMC 指为获得在电磁场方面能兼容的仪器或系统而涉及的所有方面。而 EMI 表示这种情况或事件,即仪器之间不能共容、有干扰、不满足 EMC 要求。EMI 指涉及到频谱的各种情况。无线电频率干扰(RFI)最初是指无线电仪器之间引起的不能共同兼容工作问题。在 20 世纪 70 年代至 80 年代 RFI 术语不再使用,因为它不能代表像电磁脉冲(EMP)、闪电、静电放电(ESD)等现象。然而过去的几年里,无线电频率干扰(RFI)已经又出现在我们的词汇之中。但应该注意这个取自单词字头的词 RFI,因为它在 EMC 领域的意义是不明确的。

我的两本关于 EMC 和 PCB 的书的主要不同点如下:

《Printed Circuit Board Design Techniques for EMC Compliance》是为那些必须在设定的预算费用和合理的时间表内设计出产品并装载销售出去的人员编写的。这本书说明了 PCB 中存在着电磁干扰问题,书中简要地解释了为什么会发生 EMI 问题,并指出了怎样在 PCB 布线过程中解决设计中存在的缺陷。本书不对怎样引起 EMI 以及为什么会引起 EMI 问题进行详细的理论探讨。

已经有一些涉及与 EMC 相关各个方面的大学课本(列在参考书部分)。更多的出版物是以简要的方式给出 EMC 的相关概念,让读者详细地了解 EMC 理论,而这些理论只涉及极少的数学分析。因为很多主管人员和一些工程技术人员不关心为什么会发生这样一些事情。《Printed Circuit Board Design Techniques for EMC Compliance》一书中已经编排了一些成功事例。

本书是《Printed Circuit Board Design Techniques for EMC Compliance》的姊妹篇,本书的适用者是那些要了解 PCB 设计过程中怎样会发生以及为什么会存在 EMI 现象的设计人员。这些设计师可能并不直接负责实际线路板的布线问题,但他们可能要对最终的产品质量进行检查。工程师们总是要理解技术上的概念。这本书的完成可以使得读者以最少的数学知识,来很容易地理解这样一个通常并不出现在大学或其他的教学环境中的教学课题。

在这本书中我们对时域(信号的性能和质量)和频域方面的 EMC 问题都进行了考虑。PCB 中存在的信号可以从两个方面进行观察研究。在这两个不同域中得到的结果的正确性没有什么不同,而且我们只能从这两个域中来研究信号。当然,在不同域中使用的测试仪器是不同的。在第 2 章中,用简化的物理知识和最少量的数学分析解释了为什么会同时存在两个不同的域的问题。本书的理论以一种让人非常容易理解的形式给出,使得读者能只用有限的时间就可以阅读这样一本关于 EMC 和 PCB 的书,并对其内容进行研究。尤其是对读者在办公室有工作要做的时候,这本书最为适用。

本书的关注点严格限定在 PCB 方面。对于像外壳防护技术(箱式屏蔽)、电缆的内部与外部连接方法、供电电源的设计以及利用 PCB 做子部件的系统级的部件组装技术等问题在本书中不做深入讨论。再次指出,对于系统级的设计,其 EMC 方面的一些非常好的参考资料在本书的参考文献部分中已经列出。

这本书的动机是源于我参加的大量的研讨会以及我在美国、欧洲、亚洲的一些学生。这些学生问:“在 PCB 内是怎样发生电磁干扰的,又为什么会发生电磁干扰的呢?”。认识到有必要填补目前在世界范围内的公开出版的文献中还没有一本这方面书(在本书的写作过程中)这个空缺,我要把读者引入到一个被认为是黑色魔幻艺术的工程领域。那些不认真对待电磁兼容问题的人把电磁安全问题交给 EMC 工程师来做。对于怎样申请 PCB 的重新设计制作,以及怎样快速地找出 PCB 的缺点而顺利通过特定的电磁兼容测试,只有 EMC 工程师知道这些方面的各种诀窍。在 EMC 测试过程中,在外界压力之下不得不执行 EMC 标准的做法是一种权宜之计。工程师从一开始就应该考虑到这些 PCB 设计合理性。高明的理念应该是,在 PCB 设计周期中改变过去的设计习惯,对于 PCB 的设计不能只是考虑权宜性的做法,而应该考虑降低成本条件下的布线技术。

目 录

第 1 章 电磁兼容基本原理	1
1.1 基本定义	2
1.2 设计工程师常见的一些电磁兼容问题	3
1.2.1 规范	3
1.2.2 射频干扰	3
1.2.3 静电放电(ESD)	4
1.2.4 电力干扰	4
1.2.5 自兼容性	4
1.3 电磁环境	4
1.4 遵守规范的必要性(EMI 简史)	8
1.5 对于无保护产品的潜在 EMI/RFI 辐射等级	9
1.6 噪声耦合法	10
1.7 干扰的本质	12
1.7.1 频率和时间(傅里叶变换:时域 $\Leftrightarrow$ 频域)	13
1.7.2 幅度	13
1.7.3 阻抗	14
1.7.4 尺寸	14
1.8 PCB 和天线	14
1.9 系统级 EMI 产生原因	15
1.10 对电磁辐射控制的总结	16
第 2 章 PCB 中的 EMC	17
2.1 EMC 和 PCB	17
2.1.1 导线和 PCB 走线	18
2.1.2 电阻	19
2.1.3 电容器	19
2.1.4 电感	19
2.1.5 变压器	20
2.2 电磁理论	20
2.3 电场源与磁场源之间的联系	22
2.4 麦克斯韦方程的简化——进一步说明	25
2.5 通量消除的概念(通量最小化)	27
2.6 趋肤效应和引线自感	28

2.7	共模和差模电流	30
2.7.1	差模电流	31
2.7.2	差模辐射	31
2.7.3	共模电流	32
2.7.4	共模辐射	34
2.7.5	差模和共模的转变	34
2.8	传播速度	35
2.9	临界频率($\lambda/20$)	36
2.10	抑制 RF 能量的基本原理和概念	37
2.10.1	基本原理	37
2.10.2	基本概念	37
2.11	总结	38
第 3 章	元件与电磁兼容	40
3.1	边沿速率	40
3.2	输入能量消耗	43
3.3	时钟偏移	44
3.3.1	工作周期偏移	45
3.3.2	输出到输出的偏移	45
3.3.3	部件到部件的偏移	45
3.4	元件封装	46
3.5	地电位跳跃	50
3.6	引线到引线的电容	53
3.7	接地散热器	53
3.8	时钟源的电源滤波	56
3.9	集成电路中的辐射考虑	58
3.10	总结	60
第 4 章	镜像面	61
4.1	概述	61
4.2	5/5 规则	63
4.3	镜像层怎样工作	63
4.3.1	电感	63
4.3.2	局部电感	63
4.3.3	局部互感	64
4.3.4	镜像层的实现和概念	66
4.4	接地和信号回路(没有涡流)	68
4.4.1	回路区域控制	69
4.5	纵横比——接地连接之间的距离	71
4.6	镜像层	73
4.7	镜像层损坏	74

4.8	层间跳转—通路应用	76
4.9	层分裂	78
4.10	分区法	79
4.10.1	功能子系统	79
4.10.2	静态区域	80
4.11	隔离和分区(壕)	80
4.11.1	方法一:隔离	81
4.11.2	方法二:搭桥	81
4.12	互连和 RF 返回电流	84
4.13	单面和双面板布线要点	85
4.14	网格接地系统	88
4.15	局部化的接地层	90
4.16	小结	92
第 5 章	旁路和去耦	94
5.1	谐振概述	94
5.1.1	串联谐振	95
5.1.2	并联谐振	95
5.1.3	并联 C—串联 RL 谐振(反谐振电路)	95
5.2	物理特性	96
5.2.1	阻抗	96
5.2.2	能量储存	98
5.2.3	谐振	98
5.2.4	电源和接地层的好处	100
5.3	并联电容器	102
5.4	电源层和接地层电容	103
5.4.1	隐藏电容	106
5.4.2	电源和接地层电容值的计算	106
5.5	引线长度电感	107
5.6	安装	107
5.6.1	电源板	107
5.6.2	去耦电容器	108
5.7	去耦电容的选择	111
5.8	大电容的选择	114
5.9	组件内电容的设计	116
5.10	实心电压板的通路及通路效应	117
第 6 章	传输线	119
6.1	传输线概述	119
6.2	传输线基础	121
6.3	传输线效应	122

6.4	多层 PCB 中传输线的形成	123
6.5	相对介电常数	124
6.6	布线	127
6.6.1	微带线结构	127
6.6.2	嵌入式微带线	128
6.6.3	单带状线结构	129
6.6.4	双带状线	130
6.6.5	差动微带线和带状线	131
6.7	布线考虑	132
6.8	容性负载	134
第 7 章	信号完整性与串扰	137
7.1	信号完整性的要求	137
7.2	反射和衰减振荡	139
7.2.1	信号失真的鉴定	141
7.2.2	产生衰减振荡的条件	142
7.3	计算走线长(电长走线)	144
7.4	由于不连续引起的负载	148
7.5	RF 电流分布	149
7.6	串扰	150
7.6.1	串扰的测量单位	153
7.6.2	避免串扰的设计技术	153
7.7	3-W 原则	155
第 8 章	PCB 走线终端	159
8.1	传输线效应	159
8.2	终端匹配方法	160
8.2.1	源终端	162
8.2.2	串联终端	162
8.2.3	末端终端匹配	167
8.2.4	并联终端	168
8.2.5	戴维宁网络	171
8.2.6	RC 网络	174
8.2.7	二极管网络	176
8.3	终端噪声与串扰	176
8.4	多终端效应	177
8.5	布线	180
8.6	分叉线路	181
8.7	小结——终端匹配方法	181
第 9 章	接地	183
9.1	接地的原因——概述	183

9.2	定义	183
9.3	基本接地概念	184
9.4	安全地	187
9.5	信号电压参考地	188
9.6	接地方法	189
9.6.1	单点接地技术	189
9.6.2	多点接地技术	191
9.6.3	混和或选择接地	192
9.6.4	模拟电路接地	193
9.6.5	数字电路接地	193
9.7	控制走线间的共阻抗耦合	194
9.7.1	降低共用阻抗路径的长度	194
9.7.2	避免共阻抗路径	195
9.8	电源和接地结构中的共阻抗耦合的控制	196
9.9	接地环路	197
9.10	多点接地中的谐振	199
9.11	子卡与卡架之间的场耦合	201
9.12	接地(输入/输出连接器)	203
术语表		205
附录 A		210
附录 B		212
附录 C		215
附录 D		219

第1章 电磁兼容基本原理

本书主要是帮助工程师最大程度地减小元件、电路和系统之间的有害干扰。这些干扰不仅包括辐射和传导的射频(RF)发射,还包括静电放电(ESD)、电气过载(EOS)以及辐射和传导敏感度(抗扰性)的影响。满足这些要求将符合法律上所要求的国际国内的管理规范以及政府规章。与本书配套的一本书——《Printed Circuit Board Design Techniques for EMC Compliance》,介绍了一些设计规则并给出了一些布线概念,这些规则和概念可以帮助设计人员使用抑制技术来完成一个符合电磁兼容性的产品的设计。

工程师的一个目标就是要达到一定的设计要求,以满足一些与电磁兼容有关的国际国内的规范以及非官方的工业标准(非强制)。

本书的内容主要推荐给以下人员:

- (1) 设计和布置印刷电路板(PCB)的非电磁兼容工程师。
- (2) 必须在印刷电路板级别上解决设计中的电磁兼容问题的工程师和顾问。
- (3) 想要了解有关电磁干扰(EMI)如何在印刷电路板中存在的基本原理的设计工程师。
- (4) 希望全面了解如何将印刷电路板的设计和布置技术应用于印刷电路板的人。

这本书作为参考文献适用于任何设计工程的全过程。

有了这些考虑,读者应该了解本书是为那些在学校中从未学过应用电磁学、需要完成一个进修课程的工程师和对高速、高工艺的产品设计的实践经验很有限的工程师们所写的。众所周知,技术工艺正飞速发展着,几年前的设计技术面对当今的高速的数字化的产品设计要求已经不再有效。由于工科院校中电磁兼容方面的知识可能涉及得不够,因此国内和国际上都举办了很多的培训课和研讨会以提供这方面的信息。

由于本书的目的只是对印刷电路板如何产生 RF 能量,以及对射频能量的传播方式进行基本的介绍和分析,因此本书只进行了很少的数学分析,而相关内容也是以容易理解和运用的方式进行介绍的。

第二次世界大战以来,为了使民用和军用环境下的电子设备的性能达到可以接受的程度,控制产品的辐射变得十分必要。设计一个从原理上抑制辐射的产品比给原产品加上一个比较好的“盒子”要经济划算。密封的方案从经济上来说并不总是合适的,并且当产品的使用期超过最初的设计规格时还有可能恶化。比如,终端用户经常将设备外壳的封盖去掉以便对设备进行修理和升级。在很多情况下,金属片封套是从不变动的,尤其是那些起到隔离屏蔽作用的内部隔板。装配有底盘或底板的系统前面的金属板或面板也是如此。因此,密封措施就只是一个中间方案了。应用抑制技术对印刷电路板做恰当的布置能够提高使用电缆和内部连接器时的电磁兼容性,而屏蔽装置则不能够。除了考虑电磁兼容性之外,信号的功能关系也要考虑。如果一个产品通过了电磁兼容测试却不能按设计的那样工作,它对我们是毫无用处的。

本书就为何很多设计技术在大多数印刷电路板的设计布置中都适用这一问题给出了详细说明。希望这些技术适用于每个可能的应用或设计则是不可能的。这里介绍的概念都是基本的,并且适用于所有电子产品。当设计不同时,产品设计的基础变化是很少的,除非应用了新的元件或材料。

本书讨论的高技术、高速度的设计要求在印刷电路板级别上对电磁抑制有新的考虑。很多传统的印刷电路板设计技术对适当的信号功能性和兼容性没有作用。元器件的处理速度已经变得越来越快,其结构越来越复杂。门阵列逻辑电路和专用集成电路(ASIC)的使用代表着新的具有挑战性的机会。在保持系统功能的基础上,通过 PCB 设计和布置从根源上消除电磁干扰是可能的。

为什么要担心电磁兼容问题呢?毕竟速度才是最重要的设计参数。法律上规定了数字化产品的最大可允许的干扰电压。这些要求是基于和发射、抗扰性有关的市场经验而得出的。一般而言,印刷电路板的抑制技术能够提高信号质量和信噪比。

1.1 基本定义

下面是本书用到的基本术语:

电磁兼容性(EMC),电气和电子系统、设备和装置,在设定的电磁环境中,在规定的安全界限内以设计的等级或性能运行,而不会由于电磁干扰引起损坏或不可接受的性能恶化的能力(ANSI C64.14 - 1992)。

电磁干扰(EMI),即电磁兼容性不足,干扰的本质就是缺乏兼容性。电磁干扰是破坏性电磁能从一个电子设备通过辐射或传导传到另一个电子设备的过程。一般来说,这个术语特指射频信号,但电磁干扰可以在所有的频率范围内发生,从“直流到阳光”。

射频(RF),一个用于通信目的的连续电磁辐射的频率范围——一般来说就是从 10kHz 到 100GHz。这个能量可能是电子设备运行时的副产物。射频主要通过两种模式传送:

- **辐射发射(Radiated Emissions)**,射频能量通过电磁场媒介传播。尽管射频能量经常通过自由空间传播,也可以通过其它形式来传播。

- **传导发射(Conducted Emissions)**,射频能量通过发射形成传播波,一般通过电线或内部连接电缆。LCI(线路传导干扰)指的是在电流或交流干线的输入电缆中的射频能量。传导信号以传导波而不是以场的形式传播。

敏感度(Susceptibility),设备或系统受电磁干扰而被中断或破坏的趋势的估量。它是抗扰性不足引起的。

抗扰性(Immunity),设备或系统在保持预先设定的运行等级时抵抗电磁干扰能力的估量。

静电放电(ESD),有着不同静电电压的物体在靠近或直接接触时引发的静电荷转移。这个现象可视为可能导致敏感设备被破坏或功能受损的高电压脉冲。尽管闪电也是高电压脉冲,但术语静电放电 ESD 一般指安培数比较小的,特别是人为引起的事件。为了讨论方便,闪电也被包含在静电放电的种类中,因为尽管它们量级不同,它们的防护措施却非常相似。

抗辐射干扰性(Radiated Immunity),产品抵抗来自自由空间电磁能的相对能力。

抗传导干扰性(Conducted Immunity),产品抵抗来自外部电缆、输电线和 I/O 连接器的电磁

能量的相对能力。

密封(Containment),即通过将产品用金属封套屏蔽(如法拉第笼或高斯结构),或者用一个涂有射频导电漆的塑料外壳屏蔽,从而阻止射频能量漏出封壳的处理方法。反过来,我们也可以说密封就是阻止射频能量进入封壳的过程。

抑制(Suppression),不依靠其它方法,如金属外壳或底盘而减少或消除存在的射频能量的过程。抑制也可以包含屏蔽和过滤。

1.2 设计工程师常见的一些电磁兼容问题

在 EMC 的领域存在多种设计方案。这里列举的大多数方案不是显而易见的。但已有的经验表明,解决这些与信号功能性有关的电磁兼容问题需付出巨大的努力。要理解电磁兼容的必要性,必需要了解五个关键领域。理解了这五个领域我们可以将难题简化为设计技术及实现的简单运用。我们遇到的电磁兼容问题约 95%都和以下内容有关,它们将被分别讨论:控制(规范)、射频干扰、静电放电、电力干扰、自兼容性。

1.2.1 规范

规范的必要性一方面来自对用于民用和商用的电子产品的干扰的抱怨,另一方面来自对重要通信服务的保护的要求。如果没有规范,我们生活所处的电磁环境将充满干扰,而且将只有很少一部分电子设备能够继续工作。

规范保护无线电频谱并且限制来自有意发射源(如发射机)和无意发射源(大部分电子设备)产生的“寄生”辐射。大量的消费者对电视和收音机的干扰的抱怨正在增长。另外航空通信系统开始受到干扰,警察和消防单位无法使用他们的紧急无线电通信系统,商用和民用电子产品处于其他的与其邻近的电子设备的场中就会出现故障。因为这些抱怨,美国通信委员会(FCC)建立了一系列电子设备的规范,以限制污染电磁环境的干扰的数量。FCC 的做法是受了德国 Verband Deutscher Electrotechniker(VDE)的推动,该组织从第二次世界大战后不久就开始颁布一些强制性的规范。世界上的其他国家也都已经效法 VDE 和 FCC 为数字产品开发规范。

规范不仅控制发射也控制敏感性和抗干扰性。欧洲在抗干扰性测试上处于领先地位。而在北美,在写本书的同时,进行同样的测试也还仅仅是出于自愿的。

1.2.2 射频干扰

由于现有的无线电发射机的激增,射频干扰给电子系统造成了威胁。蜂窝电话、手持无线电、无线电遥控单元、寻呼机和其他类似设备现在非常普遍。造成有害的干扰并不需要很大的发射功率。典型的设备故障出现在场强为 $1 \sim 10\text{V/m}$ 的范围内。例如,一个功率为 1W 的无线电发射机在距一个电子设备 1m 远的地方有大约 5V/m 的场强,该场强的大小因测量用的频率和天线的不同而不同。在欧洲、北美和很多亚洲国家,避免射频干扰损坏其他设备已经成为对所有产品在法律上的强制性规定。

1.2.3 静电放电(ESD)

ESD 工艺已经有了很大进步,在很小的几何尺寸($0.18\mu\text{m}$)上元件已经变得非常密集。这些高速的、数以百万计的晶体管微处理器的灵敏性很高,很容易受到外界静电放电影响而损坏。放电可以由直接或辐射的方式引起。直接接触的静电放电一般引起设备永久性的损坏,或者造成潜在的隐患从而在以后的某个时刻引发永久性的损坏。辐射引起的静电放电(比如由于房屋中家具的移动、建筑反射的静电放电能量或者是有人走过一块地毯)可能引起设备紊乱,导致工作不正常,但不会引起系统的永久性损坏。

静电放电被认为是一般边缘变化率小于十亿分之一秒一次的宽带高频问题,转换成频谱带宽可达到 1GHz。在低于十亿分之一秒的时间内观察到静电放电现象也并不罕见。这个更快的边缘速率开始成为吉赫兹频谱带宽的问题。

为了符合欧盟的电磁兼容标准,要在抗干扰性的要求下处理静电放电问题。世界上大多数制造商认识到了这个问题,这些制造商必须将抑制和规划技术应用到产品中以确保在这一领域不会出现问题。

1.2.4 电力干扰

随着越来越多的电子设备接入电力主干网,潜在的干扰出现了。这些问题包括电力线干扰、电快速瞬变(EFT)、电涌、电压变化(高/低电平)、闪电瞬变和电力线谐波。老的产品和供电系统一般不受这些干扰的影响,而对于新的高频开关电源来说,这些干扰变得显著起来。因为开关元件一般在电压波形的波峰消耗能量,而不是整个波形。

模拟和数字设备对电力线干扰的反应不尽相同。数字电路被电力系统的尖峰信号(EFT 和闪电)所影响,就像过高或过低的电压导致的故障一样。模拟器件需工作在一定的电平上,当干扰引起系统电源参考电平发生变化时,该器件正常工作所需要的电平可能受到影响。

电力线谐波已经成为一个主要的问题,特别是在欧洲。非线性负载(开关电源)在周期的峰值处而不是整个正弦波期间消耗交流电源的能量。这个变化的负载产生谐波和波形失真,从而影响电力配送网。例如,对于 230V、50Hz 的交流电系统,经常可以发现 150Hz 的三次谐波、250Hz 的五次谐波,并在这些高频上消耗不同的输入电流值。

1.2.5 自兼容性

自兼容性是一个经常被忽视的问题。数字部分或电路可能干扰模拟设备,在导线之间产生串话,或者一个风扇马达可以引起数字电路的紊乱。当系统设计者了解了大部分这些问题之后,在 EMI 出现时,就不会产生故障了。增强对这个问题的认识,加上设计实现,从而避免内部系统故障的发生,将减少成本并使系统更加可靠。

1.3 电磁环境

一个产品必须在一个和其他电子设备兼容的特定环境中运行。为了解产品在运行的环境中兼容的必要性,我们现在来研究一下这个环境。

从频域上看,任何周期信号(时钟)都产生一个射频能量的宽频谱。图 1.1 画出了一个频

率范围在 30~200MHz 的非正弦振荡器的频谱图。在研究这个图的时候,我们不仅观察到振荡器的基频(1.8432MHz),还有产生的所有通过 170MHz 窗口的谐波。可选一个低频振荡器来显示这个宽谐波频谱。这个振荡器的频谱带宽由振荡器的“边缘速率”决定,而不是由“时钟速率”决定。为什么数字脉冲信号的“边缘速率”比运行“频率”更值得关注,这将在第 3 章作详细讨论。

使用同样的振荡波形,我们研究一个很窄的频率范围。图 1.2 给出了在 88~108MHz 的频率范围内的奇次谐波和偶次谐波。

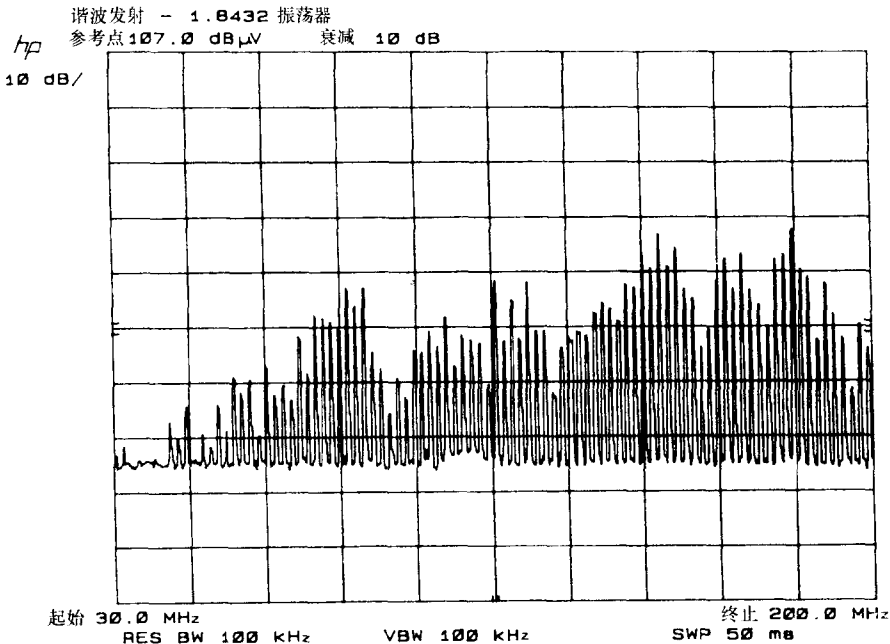


图 1.1 振荡器及相关谐波(30~200MHz)

FM 无线电频段(88~108MHz)被配置在一个预先分配的特定频率范围内。许多数字产品在这个频谱范围内产生无意的射频能量辐射,特别是低次谐波。在图 1.3 中,我们看到两条走线。上面一条表示 FM 无线电信号。在这个例子中,FM 无线电信号看起来和我们的时钟信号的特征很相似。为了帮助区分时钟谐波和 FM 无线电信号,在图 1.3 中可以看到有 10dB 的偏移,即 FM 信号比振荡波高 10dB。下面的曲线是振荡器在同样的频率范围内的结果。注意到被测量的信号是从 1.8432MHz 振荡器产生的谐波。在这种情况下,振荡器和 FM 信号之间可能存在潜在的干扰。这个情况可应用到任何通信系统,例如在非有意的辐射器(数字设备)和航空通信或者一个应急服务广播之间。

为了说明改变设计而带来的影响,图 1.4 中下面的走线代表了一个兼容的产品。仅改变一个元件,移动一条走线,或者采用不同制造商而功能相同的逻辑元件进行替换(74Fxx 替换 74LSxx),就使这个兼容产品变得不兼容了。这个结果启发那些持怀疑态度的人,他们相信如果替代设备在形式、装配和功能上相同,就可以简单地进行替换。尽管元件的功能可能是 100%的一致,却可能会从根本上改变系统整体的电磁兼容特征。尽管功能保持一致,源驱动的边缘速率却会因制造商的不同而不同。考虑到电磁干扰,不是所有的元件都相同的。第 3