

# 多微机系统 与并行处理

区益善 编

华南工学院出版社

# **多微机系统与并行处理**

**区益善 编**

**华南工学院出版社**

## 内 容 简 介

本书是系统介绍多微计算机系统及并行处理的入门书。全书共分四章，主要内容包括：多微计算机系统的基本概念；多微计算机系统的互连结构；微型计算机局部网；并行处理基本知识。书内附有中英技术名词对照。

本书理论联系实际，深入浅出，系统性强，适合具有一定计算机基础知识的工程技术人员、科学工作者、高等院校师生、广大计算机用户阅读参考，也可作为高等院校计算机专业选修课程参考教材。

## 多微机系统与并行处理

区益善 编

责任编辑 林素华

\*

华南工学院出版社出版发行

广东省新华书店经销 广发印务有限公司印

开本787×1092 1/32 印张13·16 字数282千

1987年2月第1版 1987年2月第1次印刷

印数1—5000

书号 15410·027 定价2.00元  
(本书电脑排版)

2.25元

## 前　　言

多微计算机系统及并行处理，是当前计算机发展的一个重要方向。研究并行处理技术，发展多微计算机系统有着重要的实用意义和学术价值。

研究多微计算机系统的一个目的，就是利用现有的、价格低廉而功能有限的微处理器和微计算机，组成高性能低成本的计算机系统，扩大微型计算机的应用范围；另一目的，是开拓计算机的新系统、新结构，促进计算机的更新换代。现在，多微机结构、并行处理、人工智能，已被公认为是第五代计算机的主要特征。日本及欧美诸国，比较早就投入大量的人力物力开展研究，无论在理论上或实践上都取得了不少成果，一些多微计算机系统已陆续投入使用。在我国，多微机系统的研究、应用和技术引进也开始受到重视，愈来愈多的人正在这一园地努力耕耘，取得可喜的成果。

本书是在分析这一领域的主要成果和发展动向的基础上，参考国内外有关文献资料编写而成的。希望能给对多微机系统及并行处理感兴趣的读者提供一本较为系统的入门书。在编写中，力求理论联系实际，软硬件并重，深入浅出，使具有一定计算机基础知识的科研工作者、工程技术人员、大专院校师生、技术管理干部、广大计算机使用者都能阅读参考。本书也可作为高等院校选修课程的参考教材。

本书初稿是作者在香港中文大学访问研究期间写成。主要内容在该校作过专题讲演。在书稿编写过程中，得到香港中文大学陈天机教授、李冠南先生、徐孔达博士，以及香港理工学院刘伟成博士的帮助和指导。陈天机教授还在百忙中审阅了初稿。作者在这里致以衷心的感谢！

编者  
一九八六年六月

# 目 录

## 第一章 概论

§1 计算机系统结构的变革及分类 .....	(1)
1-1 计算机系统结构的变革.....	(1)
1-2 按指令流和数据流的计算机系统分类.....	(5)
§2 多机系统的可靠性及有效率分析 .....	(9)
2-1 计算机的可靠性、可维修性、可用性.....	(9)
2-2 多机系统的可靠性及有效率的估算.....	(13)
2-3 系统有效率在分析和设计多机系统中的应用	(29)
§3 多微计算机系统 .....	(32)
3-1 微处理机与微计算机.....	(32)
3-2 多微计算机系统的分类.....	(46)
3-3 多微计算机系统对微处理机芯片的要求.....	(60)
3-4 研究多微计算机系统的意义及开发多微计算机 系统应注意的问题.....	(67)

## 第二章 多微计算机系统的互连结构

§1 单总线结构 .....	(76)
1-1 单总线结构的特点.....	(76)
1-2 单总线的控制方式.....	(81)
§2 多总线结构 .....	(85)
2-1 多总线结构的类型.....	(85)
2-2 多总线的控制方式.....	(100)
2-3 访存方式及寻址方式.....	(107)

§3 存贮器互连结构 .....	(121)
3-1 多端口存贮器.....	(121)
3-2 多端口存贮器互连结构.....	(123)
3-3 用 RAM 组成的互连结构.....	(130)
§4 树形互连结构 .....	(143)
4-1 树形结构的特点及类型.....	(143)
4-2 树形结构的路径算法.....	(155)
§5 互连网络 .....	(164)
5-1 单级互连网络.....	(164)
5-2 多级互连网络.....	(179)
5-3 互连网络的等价性.....	(201)
§6 环路结构与星结构 .....	(204)
6-1 环路结构.....	(204)
6-2 星结构.....	(210)

### **第三章 微机局部网**

§1 局部网概述 .....	(213)
1-1 局域网的特点.....	(213)
1-2 局域网的传输方式及传输介质.....	(215)
1-3 局域网的通讯协议及文件传递系统.....	(217)
1-4 局域网的选取控制方法.....	(231)
1-5 局域网的应用与发展.....	(242)
§2 公共总线局部网 .....	(246)
2-1 组成原理.....	(246)
2-2 接口硬件.....	(257)
2-3 通信控制软件.....	(266)
2-4 传输效率和延迟时间.....	(271)

<b>§3 环形局部网</b>	.....	(277)
3-1 环形通信子网的硬件结构	.....	(277)
3-2 环形通信子网的软件结构	.....	(282)
3-3 提高环形网络可靠性的方法	.....	(288)
<b>第四章 并行处理</b>		
<b>§1 并行处理的基本概念</b>	.....	(296)
1-1 并行处理的含义及实现途径	.....	(296)
1-2 并行处理的等级	.....	(301)
<b>§2 并行算法</b>	.....	(309)
2-1 并行算法的评价	.....	(309)
2-2 二叉计算树	.....	(316)
2-3 一般算术表达式的并行计算	.....	(323)
2-4 多项式的并行计算	.....	(331)
2-5 线性递推的并行计算	.....	(336)
2-6 求根并行计算	.....	(341)
<b>§3 并行程序语言与程序的并行性</b>	.....	(344)
3-1 并行程序语言	.....	(344)
3-2 数据相关及其对程序并行性的影响	.....	(349)
3-3 发掘程序并行性的基本方法	.....	(358)
<b>§4 分布式操作系统</b>	.....	(364)
4-1 基本特点及实现途径	.....	(364)
4-2 资源管理方式	.....	(370)
4-3 进程管理	.....	(372)
4-4 处理机管理	.....	(389)
<b>主要参考文献</b>	.....	(397)
<b>英汉名词对照</b>	.....	(401)

# 第一章 概 论

## § 1 计算机系统结构的变革及分类

### 1-1 计算机系统结构的变革

在器件及应用的推动下，电子计算机发展十分迅速，自问世以来的短短三十多年中，先后经历了“四代”的历程，目前正向第五代过渡。为了改进计算机系统的性能，计算机系统结构（computer architecture）已发生了几次重大的变革。

#### 1、以 CPU 为中心的结构

早期的计算机，采用典型的冯·诺依曼（Von · Neuman）结构，由运算器、控制器、存贮器和输入/输出设备（I / O）组成。其中运算器和控制器合起来称为中央处理器（Central Processing Unit），简称 CPU，如图1-1-1所示。

在以 CPU 为中心的结构中，I / O 设备与主存贮器之间的信息联系要通过运算器。全部操作受控制器集中控制，而且是由 I / O 指令所组成的 I / O 程序执行。由于 I / O 设备的速度比运算器、控制器，甚至存贮器的速度慢几个数量级，使得当 I / O 设备工作时，其它部分的时间利用率极低。I / O 便成为影响系统性能的“瓶颈”（bottleneck）。

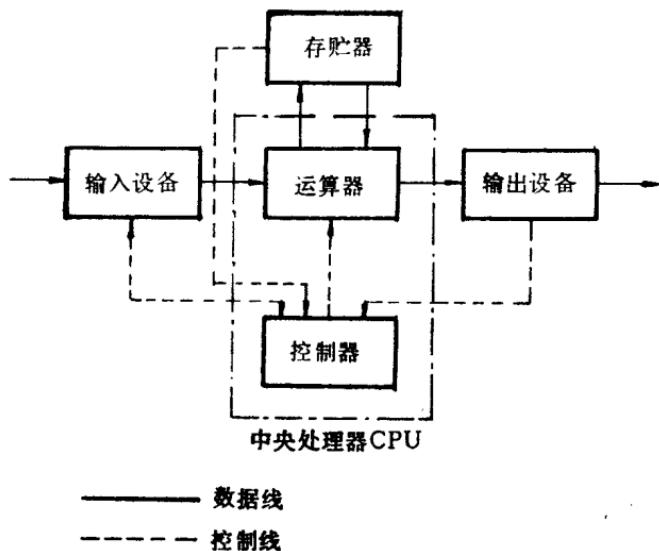


图1-1-1 以 CPU 为中心的结构

## 2、以主存为中心的结构

为了克服 I/O “瓶颈”，发展了外围处理机（peripheral processor）或通道（channel），使 CPU 与 I/O 设备同时工作。机器的系统结构由以运算器为中心变成以主存贮器为中心，如图1-1-2所示。

由于 I/O 设备与主存贮器之间设置了直接数据通路，并且把对 I/O 和存贮器的集中控制改成分散于 I/O 和存贮器中的分布控制，使 CPU 与外围设备的关系疏远了，进而达到两者同时重叠运行的目的，较好地解决了慢速的 I/O 设备与快速的 CPU 之间的矛盾，使机器的效率大大提高。同时也为多道程序、分时处理等系统软件的建立提供了条件。

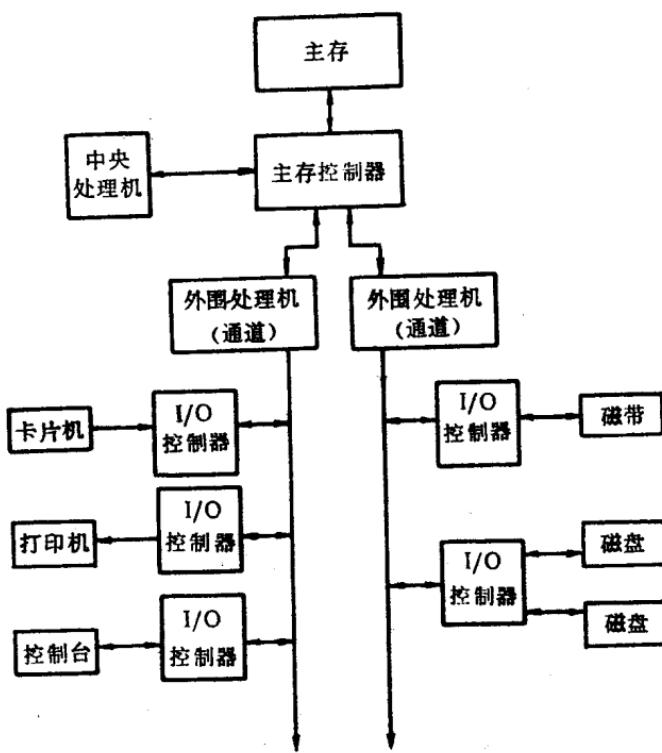


图1-1-2 以主存为中心的结构

以主存为中心，采用分散式控制，是计算机结构学的一大进展。其设计思想，至今仍被采用。这种结构的问题是，若CPU和I/O同时要求访问主存，仍需排队等待。这是以主存为中心的计算机结构的“瓶颈”所在。

### 3、以互连网络为中心的结构

为了进一步提高计算机系统的性能，发展了并行处理技术。在计算机系统中含有多个处理机，各处理机通过互连部

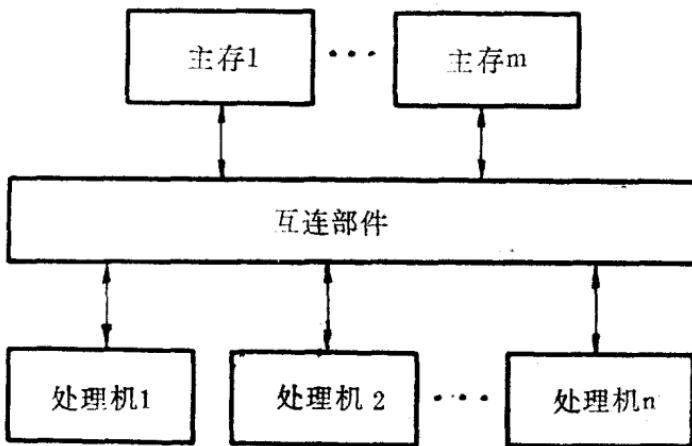


图1-1-3 以互连部件为中心的结构

件（conniton unit）与共享的主存相连，构成所谓多处理器系统（multiple processor system），如图1-1-3所示。

互连部件有总线（单总线或多总线）、多端口存储器、纵横开关、枢纽开关、特殊网络……等多种形式。多处理器系统是按多指令流多数据流（MIMD）方式工作的计算机系统，追求高度的并行性。但随着处理器和主存模块数目的增大，互连结构趋于复杂，成本显著增加，甚至可能占系统费用的一半。此外，大量处理器共享主存会引起严重的存取冲突。这时，互连部件便成为影响系统性能的“瓶颈”。因此，选择和设计合适的互连结构，是设计多处理器系统的必须解决的关键问题之一。

#### 4、以通信网络为中心的结构

这是七十年代初才兴起的计算机系统结构。由于微处理机性能的迅速提高和成本的急剧下降，以及多年来计算机网络的成功经验，导致利用微处理机和计算机网络技术来实现并行处理。在计算机系统中采用大量的微处理机，并且用通信网络代替一般的互连部件（如图1-1-4所示），在系统中采用协议通信、分布控制、分布处理，从而形成了一类新的计算机系统结构——分布式计算机系统（distributed computer system）

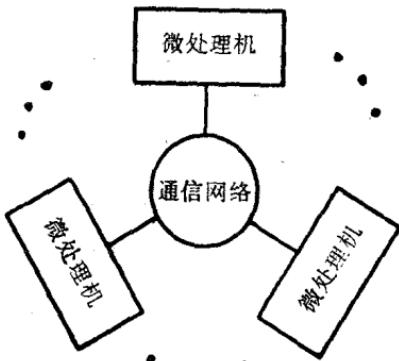


图1-1-4 以通信网络为中心的结构

分布式计算机系统，集合了并行处理技术、LSI技术  
和通信技术的新成就，具有资源共享、模块化结构、使用方便、可靠性高和功能强等优点，因而十分引人注目，成为当前计算机研究的热门课题，具有广阔的发展前景。

#### 1-2 按指令流和数据流的计算机系统分类

计算机是执行指令和处理数据的系统，因此，用指令流和数据流来区分计算机系统是很自然的。这也是目前最常用

的计算机系统分类方法之一。

指令流 (instruction stream) 是机器执行指令的序列，数据流 (data stream) 是由指令调用的数据 (包括输入数据和中间结果) 的序列。根据运行时系统中指令流和数据流的数目，计算机系统可分为：

### 1、单指令流单数据流 (SISD) 系统

系统每次只执行一条指令，并只对一个数据实行操作。传统的顺序计算机 (图1-1-5 a) 就是属于这种系统。在顺序计算机中，有时也可能设置多个并行的存贮体和多个操作部件。不过，只要它的指令部件一次只对一条指令译码，同时只对一个操作部件分配数据，这样的系统仍属 SISD 系统 (见图1-1-5 b)。

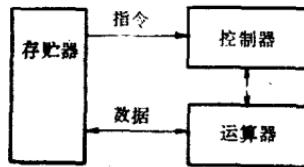


图1-1-5 a SISD 系统

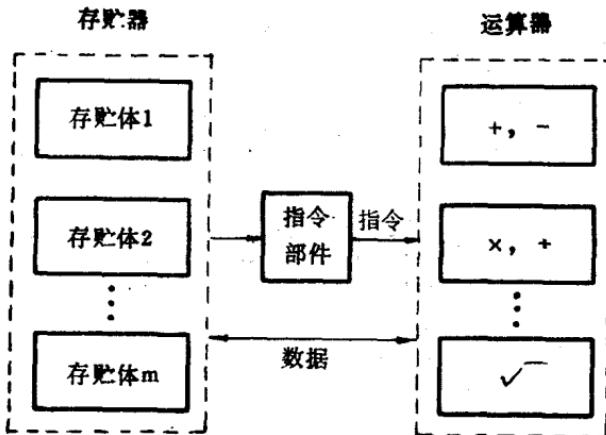


图1-1-5 b SISD 系统

## 2、单指令流多数据流（SIMD）系统

系统每次只执行一条指令，但对多个数据实行操作，如图1-1-6 a 所示。在 SIMD 系统中，指令存贮器和数据存贮器可以分开，如图1-1-6 b 所示。阵列处理器（array processor）是单指令流多数据流系统的典型代表。

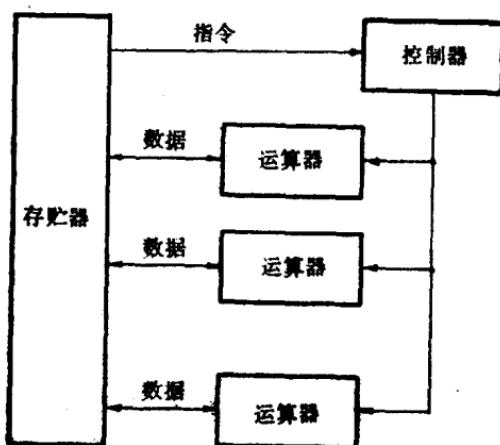


图1-1-6 a SIMD 系统

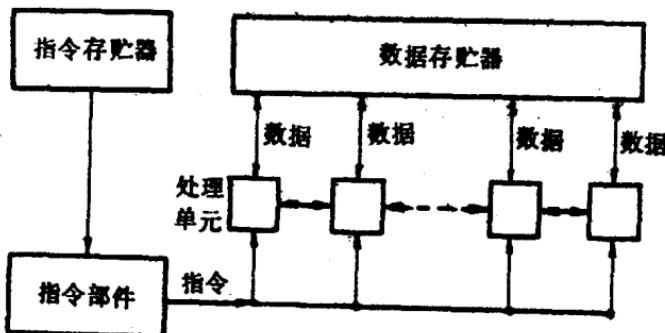


图1-1-6 b SIMD 系统

### 3、多指令流多数据流（MIMD）系统

系统包含多个处理机，同时执行多条指令及对多个数据实行操作（见图1-1-7）。MIMD系统是实现作业、任务、指令、数组各个级别全面并行的理想结构。同时也是多微计算机系统所追求的主要目标。为了充分发挥MIMD系统的潜力，人们在硬件（系统结构、互连网络、多处理器VLSI，等）和软件（并行算法、并行程序、并行操作系统、分布式数据库等）方面都在进行积极的研究，是当前计算机科学技术最活跃的领域之一。多处理机系统，局部地区网络，分布式系统，都是属于MIMD系统的范畴。

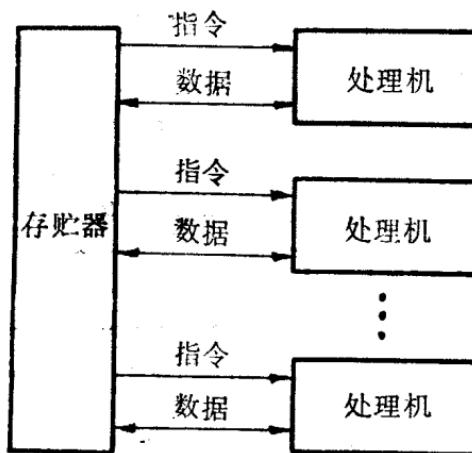


图1-1-7 MIMD系统

## §2 多机系统的可靠性及有效率的分析

### 2-1 计算机的可靠性、可维修性及可用性

计算机系统的可靠性、可维修性及可用性的涵义，分述于下：

#### 1、可靠性

一台计算机的可靠性，是指在给定的条件（时间和环境）下，系统能够保持正常工作的能力。通常用可靠度来描述。从数理统计得知，计算机的可靠度符合指数分布规律，可以表示为，

$$R(t) = e^{-\lambda t} \quad (1 \cdot 2 \cdot 1)$$

式中  $\lambda$  是故障率。

在实际工作中，常常采用测量计算机的平均故障间隔时间MTBF (Mean Time Between Failures) 来定量表征其可靠性。所谓平均故障间隔时间，是指在规定的时间内两次故障平均时间。即，

$$MTBF = \frac{\sum_{i=1}^n t_{wi}}{n} \quad (1 \cdot 2 \cdot 2)$$

式中， $t_{wi}$ ：故障间隔时间，即正确工作时间，见图1-2-1。

n：故障次数。

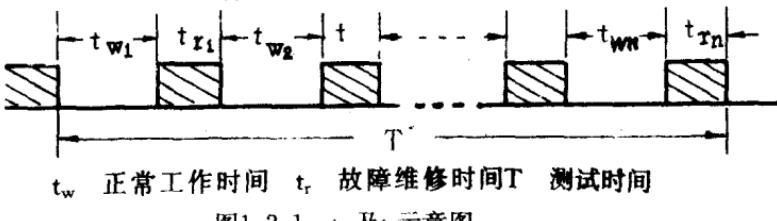


图1-2-1  $t_w$  及  $t_r$  示意图