

汪安民 主编

TMS320C54xx DSP 实用技术

1.72



清华大学出版社

TMS320C54xx DSP 实用技术

汪安民 主编



A1004368

清华大学出版社

(京)新登字 158 号

内 容 简 介

本书以美国 TI 公司 TMS320C54xx 系列 DSP(数字信号处理器)为描述对象,详细介绍了 DSP 的硬件结构,DSP 最小系统的设计,DSP 的中断和定时器操作,DSP 与外围器件 A/D、D/A、EPROM 的连接,DSP 缓冲串口的操作,DSP 对语音信号的处理,DSP 的软件设计,DSP 的指令系统;描述了各条指令与伪指令的功能和应用,DSP 的集成仿真环境 CCS 与 Emulator 的操作和应用;最后给出 5 个具体的实验。

本书的特点是围绕 DSP 的具体应用,详细介绍了 DSP 应用系统的方案规划、软硬件设计、系统调试和 DSP 的仿真集成环境 CCS 的使用,尽量做到给 DSP 应用开发以实际的帮助。为了方便初学者,附录中给出各条指令详细的中文解释。本书中的所有程序均实际调试通过,并给予注释。

本书可供从事 DSP 应用系统开发的技术人员、高校电子类专业师生等参考。

版权所有,翻印必究。

本书封面贴有清华大学出版社激光防伪标签,无标签者不得销售。

图书在版编目(CIP)数据

TMS320C54xx DSP 实用技术/汪安民主编. 北京:清华大学出版社,2002
ISBN 7-302-05511-4

I. T… II. 汪… III. 数字信号—信号处理—数字通信系统,TMS320C54xx DSP
IV. TN914.3

中国版本图书馆 CIP 数据核字(2002)第 034209 号

出 版 者: 清华大学出版社(北京清华大学学研大厦,邮编 100084)

<http://www.tup.tsinghua.edu.cn>

责任编辑: 陈国新

封面设计: 郑勉

版式设计: 刘路

印 刷 者: 北京四季青印刷厂

发 行 者: 新华书店总店北京发行所

开 本: 787×1092 1/16 **印张:** 20.25 **字数:** 463 千字

版 次: 2002 年 7 月第 1 版 2002 年 7 月第 1 次印刷

书 号: ISBN 7-302-05511-4/TN·127

印 数: 0001~5000

定 价: 29.00 元

前言

数字信号处理的理论发展到今天,迫切需要相应的设备将这些理论应用到工农业和人们的生活中去,尤其是现代数字信号理论的发展,模糊理论、神经元理论、小波理论的发展,更加依赖高速的处理器,这些需求直接导致数字信号处理器(DSP)的产生。近十几年来,数字信号处理器飞速发展,已广泛应用在语音、图像等各个领域。

本书介绍 TMS320C54xx 系列的 DSP,着重介绍其应用。第 1 章介绍 DSP 的基本概念、发展历史以及应用方向;第 2 章介绍 DSP 的硬件结构,分别介绍 DSP 最小系统的设计,DSP 的中断和定时器操作,DSP 与 A/D、D/A、EPROM 的连接,DSP 的缓冲串口,应用 DSP 对语音信号的采集和处理以及输出;第 3 章介绍 TMS320C54xx 系列的指令系统,介绍了指令和伪指令;第 4 章介绍 DSP 的软件设计;第 5 章介绍 DSP 仿真软件的操作,分别介绍 Emulator 以及 CCS 的操作和应用;第 6 章介绍 DSP 应用的 6 个实验,包括信号产生和 FFT 变换等;附录给出指令的中文解释以及相关硬件接线图。

本书的第 1 章、第 2 章、第 3 章、第 6 章、附录以及原理图由汪安民博士执笔完成,第 4 章、第 5 章由李顶根博士执笔完成,全书由汪安民博士统编。全书由华中科技大学电子与信息工程系王殊教授审阅。

本书是在作者多年 DSP 开发和教学的基础上完成的,可作为高校电子类专业学生学习 DSP 技术的教材,也可供从事 DSP 应用系统开发的技术人员参考。

本书在编写过程中得到了华中科技大学电子与信息工程系严国萍教授的帮助和支持,还得到了蔡湘平、钱亚东、占腊民、刘静、田立平、张莉、黄新民、盛哲以及付水等老师和同学的大力协助,在此一并表示衷心的感谢。

本书的出版得到清华大学出版社陈国新编辑和邹开颜编辑的大力支持和帮助,本书的出版得到 TI 公司的许可,在此一并表示衷心的感谢。

由于作者的水平有限,书中难免会有错误和不妥之处,恳请广大读者批评指正!

编 者

2002 年 1 月于喻家山

目 录

第 1 章 DSP 概述	1
1.1 DSP 芯片基础知识	1
1.2 主要 DSP 芯片简介	8
1.3 DSP 发展现状及其应用	13
第 2 章 TMS320C54xx 硬件系统	17
2.1 TMS320C54xx 硬件结构简介	17
2.2 C54xx 引脚和信号说明	25
2.3 DSP 最小系统电路设计	32
2.4 中断和定时	39
2.5 D/A 与 DSP 的连接	48
2.6 A/D 与 DSP 的连接	53
2.7 串口	64
2.8 EPROM 与 DSP 的连接	81
第 3 章 TMS320C54xx 指令系统	86
3.1 存储器寻址方式	86
3.2 汇编语言指令系统	96
3.3 汇编伪指令	115
第 4 章 TMS320C54xx 软件系统	126
4.1 软件设计	126
4.2 汇编和连接	128
4.3 程序设计	137
第 5 章 TMS320C54xx 调试器	149
5.1 Emulator	149
5.2 CCS	157

第 6 章 实验	186
实验 6.1 安装和调试	186
实验 6.2 调试 AD/DA	193
实验 6.3 调试 EPROM	194
实验 6.4 信号产生	195
实验 6.5 FFT	199
 附录 A 指令详解	 222
 附录 B 接线图	 310
 参考文献	 314
 后记	 315

第 1 章 DSP 概述

步入 21 世纪之后,社会也进入数字化的时代,而数字信号处理器 (digital signal processor, DSP)正是这场数字化革命的核心。从 20 世纪 60 年代数字信号处理理论的崛起,到 80 年代数字信号处理器产生以来,数字信号处理器的发展迅猛异常。今天数字信号处理器已广泛应用在社会的各个领域,也渗透到我们的生活中,正改变着我们的生活方式。数字产品必将代替模拟产品,其中数字信号处理器将发挥十分关键的作用,决定着数字信号处理的未来。

1.1 DSP 芯片基础知识

1. DSP 芯片的概念

DSP 有两种解释:一种是 digital signal processing,指的是数字信号处理技术;一种是 digital signal processor,指的是数字信号处理器。数字信号处理器,也称 DSP 芯片,是一种专门用于数字信号处理的微处理器。DSP 芯片的内部采用程序和数据分开的哈佛结构,具有专门的硬件乘法器,采用流水线操作,提供特殊的 DSP 指令,可以用来快速地实现各种数字信号处理算法。根据数字信号处理的要求,DSP 芯片一般具有如下的一些主要特点。

- (1) 在一个指令周期内可完成一次乘法和一次加法;
- (2) 程序和数据空间分开,可以同时访问数据空间和程序空间;
- (3) 片内具有快速 RAM,通常可通过独立的数据总线同时访问两块芯片;
- (4) 具有低开销或零开销循环及跳转的硬件支持;
- (5) 快速的中断处理和硬件 I/O 支持;
- (6) 具有在单周期内操作的多个硬件地址产生器;
- (7) 可以并行执行多个操作;
- (8) 支持流水线操作,取指、译码和执行等操作可以流水执行。

所谓哈佛结构,是将程序与数据的存储空间分开,各有各的地址总线和数据总线。这样同一条指令可以同时不同的数据空间进行读操作或写操作,从而提高处理速度。和哈佛结构相配合使用的就是流水线操作。如果一条指令仅仅对一个数据空间操作,哈佛结构必然失去其存在的意义,而 DSP 指令又不可避免地需要一些单操作指令(仅仅对一个数据空间操作)。为了解决这个问题,DSP 采用流水线操作。DSP 执行一条指令,需要

经过取指、译码、访问、执行等几个步骤。所谓流水线操作,就是将各条指令的执行时间重叠,执行完第一条指令第一步后,紧接执行该指令的第二步,同时执行下一条指令的第一步,使得指令执行加快,使大多数指令都可以在单个指令周期完成。

DSP 是一种特殊的微处理器,不仅具有可编程性,而且其实时运行速度远远超过通用微处理器。其特殊的内部结构、强大的信息处理能力以及较高的运行速度,是 DSP 最重要的特点。

DSP 芯片是一种专用微处理器,是高性能系统的核心。它接收模拟信号,如光和声,将它们转化成为数字信号,实时地对大量数据进行数字技术处理。这种实时能力使 DSP 在像声音处理、图像处理等不允许时延领域的应用十分理想,成了全球百分之七十数字电话的“心脏”,同时 DSP 在网络领域也有广泛的应用。

2. DSP 芯片的发展

1978 年微系统(Microsystems)公司的 AMI 子公司宣布了世界上第一块单片 DSP 芯片 S2811。1979 年美国 Intel 公司发布了商用可编程器件 2920,它是 DSP 芯片的一个主要里程碑。这两种芯片内部都没有现代 DSP 芯片所必需的单周期芯片。1980 年日本 NEC 公司推出的 μ PD7720 是第一个具有乘法器的商用 DSP 芯片。第一个采用 CMOS 工艺生产浮点 DSP 芯片的是日本的 Hitachi 公司,它于 1982 年推出了浮点 DSP 芯片。1983 年,日本的 Fujitsu 公司推出了 MB8764,其指令周期为 120ns,双内部总线,从而使处理的吞吐量有了一个大的飞跃。第一个高性能的浮点 DSP 芯片应是 AT&T 公司于 1984 年推出的 DSP32。TI 公司 1982 年成功推出第一代 DSP 芯片 TMS32010 及其系列产品 TMS32011、TMS32C10/C14/C15/C16/C17 等,之后相继推出了第二代 DSP 芯片 TMS32020、TMS320C25/C26/C28,第三代 DSP 芯片 TMS32C30/C31/C32,第四代 DSP 芯片 TMS32C40/C44,第五代 DSP 芯片 TMS32C50/C51/C52/C53 以及集多个 DSP 于一体的高性能 DSP 芯片 TMS32C80/C82 等。

自 1980 年以来,DSP 芯片得到了突飞猛进的发展,DSP 芯片的应用也越来越广泛。从运算速度来看,MAC(一次乘法和一次加法)时间已经从 80 年代初的 400ns(如 TMS32010)降低到 40ns(如 TMS32C40),处理能力提高了 10 多倍。DSP 芯片内部关键的乘法器部件从 1980 年的占模区的 40 左右下降到 5 以下,片内 RAM 增加一个数量级以上。从制造工艺来看,1980 年采用 4μ 的 NMOS 工艺,而现在则普遍采用微米 CMOS 工艺。DSP 芯片的引脚数量从 1980 年的最多 64 个增加到现在的 200 个以上,引脚数量的增加,意味着结构灵活性的增加。此外,随着 DSP 芯片的发展,DSP 系统的成本、体积、重量和功耗有很大程度的下降。

现在,世界上的 DSP 有 300 多种,其中定点 DSP 有 200 多种。迄今为止,生产 DSP 的公司有 80 多家,主要厂家有 TI 公司、AD 公司、Lucent 公司、Motorola 公司和 LSI Logic 公司。TI 公司作为 DSP 生产商的代表,生产的品种很多,定点和浮点 DSP 大约都占市场份额的 60%;AD 公司的定点和浮点 DSP 大约分别占 16%和 13%;Motorola 公司的定点和浮点 DSP 大约分别占 7%和 14%;而 Lucent 公司则主要生产定点 DSP,约占 5%。根据 1998 年统计,占市场主导地位的产品是 AD 公司的 ADSP-21xx(16 位定点)、

ADSP-21xxx(32 位定点和浮点),Lucent 公司的 DSP16xxx(16 位定点);DSP32xx(32 位浮点),Motorola 公司的 DSP561xx(16 位定点);DSP560xx(24 位定点);DSP96002(32 位浮点)和 TI 公司的 TMS320Cxx(16 位定点);TMS320Cxx(32 位浮点)等。

可喜的是,有我国自主知识产权的 DSP 也已经研发成功,并已经推向市场。相信在不久的将来,我们可以使用自己的 DSP 开发自己的产品。

3. DSP 芯片的分类

DSP 芯片可以按照以下 3 种方式进行分类。

(1) 按基础特性分类

这是根据 DSP 芯片的工作时钟和指令类型来分类的。如果 DSP 芯片在某时钟频率范围内以任何频率都能正常工作,除计算速度有变化外,性能没有下降,这类 DSP 芯片一般称为静态 DSP 芯片。如果有两种或两种以上的 DSP 芯片,它们的指令集和相应的机器代码机管脚结构相互兼容,则这类 DSP 芯片称为具有一致性的 DSP 芯片。

(2) 按数据格式分类

根据 DSP 芯片工作的数据格式,DSP 芯片可分为定点 DSP 芯片和浮点 DSP 芯片。数据以定点格式工作的 DSP 芯片称为定点 DSP 芯片,以浮点格式工作的称为浮点 DSP 芯片。不同的浮点 DSP 芯片所采用的浮点格式不完全一样,有的 DSP 芯片采用自定义的浮点格式,有的 DSP 芯片则采用 IEEE 的标准浮点格式。

(3) 按用途分类

根据 DSP 芯片的用途,DSP 芯片可分为通用型 DSP 芯片和专用型 DSP 芯片。通用型 DSP 芯片适合普通的 DSP 应用,如 TI 公司的一系列 DSP 芯片。专用型 DSP 芯片专为特定的 DSP 运算而设计,更适合特殊的运算,如数字滤波、卷积和傅里叶变换等。

4. DSP 芯片的选择

设计 DSP 应用系统,选择 DSP 芯片是非常重要的一个环节。只有选定了 DSP 芯片才能进一步设计外围电路系统的其他电路。总的来说,DSP 芯片的选择应根据实际的应用系统需要来确定。一般来说,选择 DSP 芯片时应考虑如下诸多因素。

(1) DSP 芯片的运算速度

运算速度是 DSP 芯片最重要的性能指标,也是选择 DSP 芯片时需要考虑的一个主要因素。DSP 芯片的运算速度可以用以下几种性能指标来衡量:

- ① 指令周期:就是执行一条指令所需要的时间,通常以 ns 为单位。
- ② MAC 时间:即一次乘法加上一次加法的时间。
- ③ FFT 执行时间:即运行一个 N 点 FFT 程序所需的时间。
- ④ MIPS:即每秒执行百万条指令。
- ⑤ MOPS:即每秒执行百万次操作。
- ⑥ MFLOPS:即每秒执行百万次浮点操作。
- ⑦ BOPS:即每秒执行十亿次操作。

(2) DSP 芯片的价格

根据实际应用情况,确定一个价格适中的 DSP 芯片。一般来说,芯片制造商的主流芯片价格都比较便宜。

(3) DSP 芯片的硬件资源

这是指总线结构、直接存储器存取(DMA)、I/O 总线结构是否便于连接,片内、外存储器容量大小等。

(4) DSP 芯片的开发工具

目前 TI 公司 DSP 芯片约占国内 DSP 市场份额的 90%。国内从 20 世纪 90 年代初开始有一批专业公司从事 DSP 的开发与推广,现已有完善的 DSP 开发工具。

(5) 其他因素

这些因素指芯片的功耗、供货周期、封装的形式、质量标准、使用寿命等。

DSP 应用系统的运算量是确定选用多大处理能力的 DSP 芯片的基础,那么如何根据 DSP 应用系统的运算量来选择 DSP 芯片呢?

(1) 按样点处理

按样点处理就是 DSP 算法对每一个输入样点循环一次。例如,一个采用 LMS 算法的 256 抽头的自适应 FIR 滤波器,假定每个抽头的计算需要 3 个 MAC 周期,则 256 抽头计算需要 $256 \times 3 = 768$ 个 MAC 周期。如果采样频率为 8kHz,即样点之间的间隔为 $125\mu\text{s}$,DSP 芯片的 MAC 周期为 200ns,则 768 个周期需要 $153.6\mu\text{s}$,显然无法实时处理,需要选用速度更快的芯片。

(2) 按帧处理

有些数字信号处理算法不是每个输入样点循环一次,而是每隔一定的时间间隔(通常称为帧)循环一次。所以选择 DSP 芯片应该比较一帧内 DSP 芯片的处理能力和 DSP 算法的运算量。假设 DSP 芯片的指令周期为 P ,一帧的时间为 $\Delta\tau$,则该 DSP 芯片在一帧内所提供的最大运算量为 $\Delta\tau/P$ 条指令。

在上述这些重要因素中,可根据自己的需要进行选择。定点运算的 DSP 芯片的最主要优点是功耗低,价格便宜,体积小,但运算精度不太高,一般是 16 位,片内也只有 32 位。由于它有以上突出的优点,所以在数字通信、侦察干扰、家电及便携式小仪表等方面发展得很快。而浮点运算的 DSP 芯片,功耗大,价格高,体积也稍大,但运算精度高,一般是 32 位,片内可达到 40 位。在实际使用中,TI 公司和 AD 公司的产品比较适合自行研制产品的需要,电路可根据需要设计,外围电路芯片也可根据需要进行选择,且芯片在市场较多,但编程相对复杂,电路设计搭配也较复杂。而其他公司的产品相对专用性较强,大多为其产品配套设计,价格较高,外围电路芯片专用性较强,DSP 芯片及配套芯片市场上较少,但其电路设计及程序设计较简单,效果也较好,设计产品周期较短。另外,大多数公司配有 C 语言辅助开发软件,但在实际使用中,用 C 语言编的开发程序都对芯片的运行速度有较大影响,使处理速度变慢,不能正常发挥芯片的速度。在选择芯片时应尽量选择较新的产品,以防止因芯片的停产而造成不必要的损失。

5. DSP 芯片的组成结构

DSP 芯片的组成结构主要包括:

(1) 总线结构

总线结构采用改进的哈佛结构,具有 1 组程序存储器总线、3 组数据存储器总线和 4 组地址数据总线。

(2) 中央处理单元

中央处理单元包括算术逻辑单元、累加器、桶形移位器、乘法器、比较、选择和存储单元(CSSU)、指数编码器、状态和控制寄存器等。

(3) 存储器组织单元

存储器组织单元由片内 ROM 和片内 RAM 组成。有些型号的 DSP 内部还有片内闪速存储器。

(4) 存储器映射寄存器

存储器映射寄存器包括辅助寄存器、堆栈指针、中断寄存器等一些常用的寄存器。不同型号的 DSP,其映射寄存器的地址可能不一样。一些专用的 DSP 还自带一些专用的映射寄存器。

(5) 片内外围设备

片内外围设备包括通用的 I/O 引脚、主机接口、各种串口、时钟发生器等。有些型号的 DSP 还带有 CAN 接口、PCI 接口、USB 接口等外围设备。

(6) 外部总线接口

外部总线接口包括一些外扩设备所需要的引脚:设备选择信号、设备准备信号、设备等待信号等。

(7) 扫描逻辑接口

扫描逻辑接口就是仿真测试接口,是一个 IEEE 1149.1 标准接口。所有 TMS320C54xx 系列的 DSP 都有一样的扫描逻辑接口。

6. DSP 处理器与微控制器(MCU)的比较

微控制器通俗的称呼是单片机,是从早期的 Z80 微处理器发展来的。将微控制器的外围设备如 ROM、RAM 及外部串口集成在一个片子上,就构成了微型计算机。微控制器 MCU 与微处理器 MPU 是微型计算机技术的两大分支。MPU 的发展动力是人类对无止境的海量数值运算的需求,要求速度越来越快。MCU 的发展是为了满足被控制对象的要求,向高可靠性、低功耗、低成本方向发展。一般 MCU 的引脚数在 60 以下,以 8 位机为主,32 位机为辅。将 DSP 集成到 MCU 中可提高 MCU 的运算功能,比如 32 位的 MC68356 集成了 Motorola 的 DSP56002。

有限冲击响应滤波器(FIR)就是一个数字信号处理的实例。用数学语言来说,FIR 滤波器是做一系列数的加和乘操作,取一些输入量和相应的系数,在系数和输入量间作乘法,然后将所有的乘积加起来,形成一个输出量。

类似的运算在数字信号处理过程中大量地重复发生,使得为此设计的器件必须提供

专门的支持,促成了 DSP 器件与 MCU 的分流。可通过如下几个方面对 DSP 与 MCU 作一比较。

(1) 对密集的乘法运算的支持

MCU 不是用来做密集乘法任务的,即使是一些现代的 MCU,也要求多个指令周期来做一次乘法。而 DSP 处理器使用专门的硬件乘法电路来实现单周期乘法。DSP 处理器还增加了累加器寄存器来处理多个乘积的和。累加器寄存器通常比其他寄存器的位数多,C54xx 中的寄存器为 16 位,而累加器为 40 位。40 位的累加器可以用来存储多个数累加所得的和,从而避免溢出。同时,为了充分体现专门的乘法-累加硬件的好处,几乎所有的 DSP 的指令集都包含有特殊的 MAC 指令。

(2) 存储器结构

MCU 一直存在两种基本结构:哈佛结构和冯·诺依曼结构,即对应成复杂指令集计算机 CISC 和精简指令计算机 RISC。所谓冯·诺依曼结构,就是指程序指令和数据共用一个存储空间,只有单一的地址和数据总线,其单一总线 PRAM 或 DRAM 都映射到同一地址空间,总线宽度与 CPU 类型匹配。哈佛结构具有独立的程序总线 and 数据总线,CISC 的指令一般是微码(microcode),每条指令由 CPU 解码为许多基本指令,基于 CISC 的 MCU 一般很复杂,都采用冯·诺依曼结构,所需要的程序存储器比 RISC 产品少,微码在 CPU 产生而限制了 CISC 器件的带宽,其指令集也比 RISC 器件大。

传统上,MCU 使用冯·诺依曼存储器结构。这种结构中,只有一个存储器空间通过一组总线(一个地址总线和一个数据总线)连接到处理器核。通常做一次乘法会访问 4 次存储器,至少需要 4 个指令周期。大多数 DSP 采用了哈佛结构,将存储器空间划分成两个,分别存储程序和数据。它们有两组总线连接到处理器核,允许同时对它们进行访问。这种安排将处理器存储器的带宽加倍,更重要的是可以同时为处理器核提供数据与指令。在这种体系结构下,DSP 得以实现单周期的 MAC 指令。现在典型的高性能 MCU 实际上已包含两个片内高速缓存,一个是数据片内高速缓存,一个是指令片内高速缓存,它们直接连接到处理器核,以加快运行时的访问速度。从物理意义上说,这种片内的双存储器和总线的结构几乎与哈佛结构一样了。然而从逻辑上说,两者还是有重要的区别。

MCU 使用控制逻辑来决定哪些数据和指令字存储在片内的高速缓存里,程序员并不加以指定(也可能根本不知道)。与此相反,DSP 使用多个片内存储器和多组总线来保证在每个指令周期内存储器的多次访问。在使用 DSP 时,程序员必须指明哪些数据和指令要存储在片内存储器中。程序员在写程序时,必须保证处理器能够有效地使用其双总线。

此外,DSP 处理器几乎都不具备数据高速缓存。这是因为 DSP 的典型数据是数据流。也就是说,DSP 处理器对每个数据样本做计算后就丢弃了,几乎不再重复使用。

(3) 零开销循环

所谓零开销循环是指处理器在执行循环时,不用花时间去检查循环计数器的值,条件转移到循环的顶部,将循环计数器减 1。如果了解到 DSP 算法的这一个共同特点,即大多数的处理时间是花在执行较小的循环上,也就容易理解为什么大多数的 DSP 都有专门的硬件用于零开销循环。与此相反,MCU 的循环使用软件来实现。某些高性能的 MCU 使

用转移预报硬件,几乎达到与硬件支持的零开销循环同样的效果。

(4) 定点计算

大多数 DSP 使用定点计算,而不是浮点计算。虽然为了保证数字的精确,应该用浮点,但是对 DSP 来说,价格便宜也是非常重要的。定点机器比相应的浮点机器要便宜(而且更快)。为了不使用浮点机器而又保证数字的准确,DSP 处理器在指令集和硬件方面都支持饱和计算、舍入和移位。

(5) 专门的寻址方式

DSP 处理器往往都支持专门的寻址模式,它们对于通常的信号处理操作和算法是很有用的。例如,模块(循环)寻址(对实现数字滤波器延时很有用)、位倒序寻址(对 FFT 很有用)。这些非常专门的寻址模式在 MCU 中是不常使用的,只有用软件来实现。

(6) 执行时间的预测

大多数的 DSP 应用(如蜂窝电话和调制解调器)都是严格的实时应用,所有的处理必须在指定的时间内完成。这就要求程序员必须准确地确定每个样本需要多少处理时间,或者至少要知道,在最坏的情况下,需要多少时间。如果打算用低成本的 MCU 去完成实时信号处理任务,预测执行时间大概不会成为问题,因为低成本的 MCU 具有相对直接的结构,预测执行时间比较容易。然而,大多数实时 DSP 应用所要求的处理能力是低成本的 MCU 所不能提供的,而且,DSP 对高性能 MCU 的优势在于:即便是使用了高速缓存的 DSP,哪些指令要放进去也是由程序员(而不是处理器)来决定的,因此很容易判断指令是从高速缓存还是从存储器中读取。DSP 一般不使用动态特性,如转移预测和推理执行等。因此,可直接由一段给定的代码来预测所要求的执行时间,从而使程序员得以确定芯片的性能限制。

(7) 定点 DSP 指令集

定点 DSP 指令集是按两个目标来设计的,一是使处理器能够在每个指令周期内完成多个操作,从而提高每个指令周期的计算效率;二是将存储 DSP 程序的存储器空间减到最小(由于存储器对整个系统的成本影响甚大,该问题在对成本敏感的 DSP 应用中尤为重要)。为了实现这两个目标,DSP 处理器的指令集通常都允许程序员在一个指令内执行若干个并行的操作。例如,在一条指令中包含了 MAC 操作,即一个或两个数据同时移动。在典型的例子里,一条指令就包含了计算 FIR 滤波器的一个新的输出数据所需要的所有操作。这种高效率付出的代价是,这些指令集既不直观,也不容易使用(与 MCU 的指令相比)。

MCU 的程序通常并不关心处理器的指令集是否容易使用,因为它们一般使用 C 或 C++ 等高级语言。而对于 DSP 的程序员来说,不幸的是核心 DSP 应用程序都是用汇编语言写的(至少部分是汇编语言优化的)。这里有两个理由:首先,大多数广泛使用的高级语言,例如 C 语言,并不适合于描述典型的 DSP 算法;其次,DSP 结构的复杂性,如多存储器空间、多总线、不规则的指令集、高度专门化的硬件等,使得难于为 DSP 编写高效率的编译器。

即使用编译器将 C 源代码编译成为 DSP 的汇编代码,优化的任务仍然很重。典型的 DSP 应用都具有大量计算的要求,并有严格的开销限制,使得程序的优化必不可少(至少

是对程序的最关键部分)。但值得一提的是,2001年6月,TI 授权代理商已开始销售 Code Composer Studio v2,其运行平台为 Windows 98、NT 和 2000。新版比旧版编译程序的编译速度快两倍,且能支持 C++。

(8) 开发工具的要求

因为 DSP 应用要求高度优化的代码,大多数 DSP 厂商都提供一些开发工具,以帮助程序员完成其优化工作。大多数厂商都提供处理器的仿真工具,以准确地仿真每个指令周期内处理器的活动。无论对于确保实时操作还是代码的优化,这些都是很有用的工具。MCU 厂商通常并不提供这样的工具,主要是因为 MCU 程序员通常并不需要这一层的详细信息。MCU 缺乏精确到指令周期的仿真工具,是 DSP 应用开发者所面临的大问题,由于几乎不可能预测高性能 MCU 对于给定任务所需要的周期数,从而无法说明如何去改善代码的性能。

7. DSP 系统的特点

DSP 系统以数字信号处理为基础,因此具有数字处理的全部特点:

- (1) 高速性: DSP 系统的运行速度较高,最新的 DSP 运行速度高达 10GMIPS 以上。
- (2) 编程方便: 可编程 DSP 可使设计人员在开发过程中灵活方便地对软件进行修改和升级。
- (3) 稳定性好: DSP 系统以数字处理为基础,受环境温度以及噪声的影响较小,可靠性高。
- (4) 可重复性好: 模拟系统的性能受元器件参数性能的影响比较大,而数字系统基本上不受影响,因此数字系统便于测试、调试和大规模生产。
- (5) 集成方便: DSP 系统中的数字部件有高度的规范性,便于大规模集成。
- (6) 性价比高: 常用的 DSP 的价格在 5 美元以下。

1.2 主要 DSP 芯片简介

1. TI 公司及其 DSP 芯片

美国 TI 公司在 1982 年推出第一个 DSP 芯片。TI 是 1930 年成立于 Texas 州的一家从事石油勘探的公司,1951 年改名为 TI 公司,经营重点转向电子技术。

TI 公司发展了三种新的 DSP 系列,它们是 TMS320C2000、TMS320C5000、TMS320C6000 系列,成为当前 TI 公司 DSP 的主流产品。

(1) TMS320C2000 系列

TMS320C2000 是作控制用的 DSP,可以替代老的 C1X(即 TMS320C1X,以下类同)和 C2X。现在趋势集中在以下两个方向上。

① C20x 16 位定点 DSP,速度为 20MIPS,主要用途是电话、数字相机、售货机等。其中 C20x 系列的 DSP 片内的 RAM 一般都比较少,C204 片内有 512B 的 DARAM,但以 F 开头的 DSP 型号中都带有闪速存储器(flash memory),F206 带有 32k×16bit 的闪速存

储器。

② C24x 16 位定点 DSP, 速度为 20MIPS, 用作数字马达控制、工业自动化、电力转换系统、空调等。为了在空间有限的数字控制设备中实现更高档次的性能, TI 公司目前推出三款新型 24xxDSP, 分别为 TMS320LF2401A/LF2403A/LC2402A。这些新器件能使消费类和业界的原始设备生产商(OEM)在降低系统成本的同时, 实现更加小型化、更具智能性和更加完善的产品设计。

TI 公司的可编程 TMS320LF2410A DSP 处理器, 主要针对那些对节省空间和实时性能有严格要求的设计应用。高层次的系统集成和业界体积最小的 DSP 处理器封装结合了 LF2401A 的优异性能和合理价格, 有助于 OEM 厂商更快地将控制产品推向市场。TI 公司已经成功地把一个速度为 40MIPS 的 DSP 内核、闪存以及一套控制优化的外围设备集成到体积最小的 DSP 处理器中, 其封装尺寸不超过一个隐形眼镜片的尺寸。

除了 LF2401A 之外, TI 公司还推出了其他两款新型 DSP 处理器, 主要针对具有更大需求、空间受到限制的应用。TMS320LF2403A DSP 处理器能提供 $16k \times 16\text{bit}$ 闪存, 具有代码保密、 $1k \times 16\text{bit}$ RAM、8 个输入通道的 10 位 ADC 以及事件管理器、适合 CAN2.0B 协议的 CAN 总线控制器、SPI、21 个 GPIO, 它们全部装入一只 64 脚 $10\text{mm} \times 10\text{mm}$ TQFP 封装中。而 TMS320LC2402A DSP 处理器与 LF2403A DSP 处理器引脚兼容, 并能提供 $6k \times 16\text{bit}$ ROM 存储器替代闪存, 以便降低大批量生产时的成本。所有这几种新器件都是基于 TI 公司业界领先的 TMS320C2x DSP 内核, 从而使已在高性能控制产品市场上地位稳固的 TI DSP 系列产品, 在宽应用范围和多种类方面实现了进一步的拓展。

(2) TMS320C5000 系列

TMS320C5000 是一种低功耗高性能 DSP, 16 位定点, 速度为 40MIPS~200MIPS。主要用途是有线和无线通信、IP、便携式信息系统、寻呼机、助听器等。价格为 5 美元~75 美元。

目前 C5000 系列中有三种常用的有代表性的芯片。第一种是 C5402, 这是廉价型的 DSP, 目标价格是每片不超过 5 美元, 国内价格为 40 元, 速度为 100MIPS, 片内存储空间稍小一些, RAM 为 $16k \times 16\text{bit}$, ROM 为 $4k \times 16\text{bit}$ 。主要应用对象是无线 Modem、新一代 PDA、网络电话和其他电话系统以及消费类电子产品。第二种是 C5420, 它拥有两个 DSP 核, 速度达到 200MIPS, $200k \times 16\text{bit}$ 片内 RAM, 功耗 0.32mA/MIPS , 200MIPS 全速工作时不超过 120mW , 为业内功耗最低的 DSP。C5420 是当今集成度较高的定点 DSP, 适合于做多通道基站、服务器、Modem 和电话系统等要求高性能、低功耗、小尺寸的场合。第三种是 C5416, 它是 TI 公司 $0.15\mu\text{m}$ 器件中的第一款, 速度为 160MIPS, 有三个多通道缓冲串行口(MCBSP), 能够直接与 T1 或 E1 线路连接, 不需要外部逻辑电路, 有 $128k \times 16\text{bit}$ 片内 RAM。应用对象是 VOIP、通信服务器、PBX(专用小交换机)和计算机电话系统等。

TI 公司发布了另外一种与 TMS320C54xx 代码兼容的 TMS320C5500™, 这种新产品将促进数以千计对性能、尺寸、价格和功率预算有严格要求的应用, 例如未来一代的手持式和因特网多媒体设备。下面简单介绍两种值得关注的 C5500 系列芯片。

一种是 C5509。它是目前集成度很高的通用 DSP,能实现新一代因特网多媒体娱乐终端、个人医疗、个人识别、保密技术、数码相机、个人摄像机或由这些应用任意组合的综合应用。

C5509 可以最广泛地支持任何 DSP 的板上外围器件,包括用于直接连接 PC 机或其他 USB 主机设备的 USB 1.1 端口。其无与伦比的功能集成可使设计者在设计电池供电产品和连接 PC 机产品时,将主板空间和功率降低三倍,且支持大多数流行的可移动存储标准和多媒体格式。

C5509 提供了一个完备的系统解决方案,具有 $96\text{k}\times 16\text{bit}$ 的单口 SRAM、 $32\times 16\text{bit}$ 字的双口 SRAM、 $32\text{k}\times 16\text{bit}$ 的 ROM 和 6 通道的 DMA(直接存储器存储)。它还能提供外围器件设计需求的最广泛选择,包括板上 USB 1.1 端口、用于全双工通信的三个多声道缓冲串行端口(MCBSP)、Watchdog 定时器、具有 32kHz 频率的晶振信号输入和单电源的实时时钟、可实现电池监控和按钮接口的片上 10bit ADC、连接微控制器的 $I^2\text{C}$ 通道接口,以及用于芯片内通信的编解码器、支持外部传输的 6 通道的 DMA、SDRAM、SB-SRAM 和异步增强型存储器接口、增强型 16bit 主机端口接口、两个 16bit 通用定时器、内存条接口和 MMC/SDDENG 等。

C5509 支持大多数流行的存储形式,包括记忆棒、多媒体卡(MMC)和 SD(secure digital)卡。对于未来的手持式多媒体应用,TI 公司庞大的第三方网络提供了大量现成的算法,包括 MPEG4 和 JPEG 视频编码和解码、MP3、WMA、其他音频编码和解码、语音识别、文本语音转换和生物统计学等。

另一种是 C5502。它作为 TI 公司 TMS320C5000 DSP 平台上新型的性能/价格比最佳的产品,可满足当今个人系统对价格和功率预算的要求,可实现每秒执行 4 亿条指令。C5502 能提供 400MB/s 的全 32 位外部存储接口,并支持低价 SDRAM。它具有 $32\text{k}\times 16\text{bit}$ 的片上双口随机存储器、一个主机端口接口、通用外围设备(如 3 个多通道缓冲串行端口)1 个硬件 UART, $I^2\text{C}$ 主/从站端口和 76 针专用和复用 GPIO。

TMS320C55x 是 TI 公司 DSP 产品 TMS320C5000 系列中最新的一种。它极大地降低了功耗,每个 MIPS 只需要 0.05mW ,与目前市场上的主流产品 TMS320C54xx 相比,TMS320C55x 的功耗降低了 60%。由于 TMS320C5000 系列具有可编程、低功耗特性,全世界有 70% 的移动电话使用了这个系列的元件,而 TMS320C55x 则通过其强大的电源管理功能使省电特性进一步增强。例如,TMS320C55x 可使网络音频播放器用两节 AA 电池工作 200h,是目前播放器的工作时间的 10 倍;而且它还可以支持所有的因特网音频标准。芯片中的可编程内核与主流 TMS320C54xx 软件相兼容。

(3) TMS320C6000 系列

这是 TI 公司 1997 年 2 月推向市场的高性能 DSP,它综合了目前 DSP 的所有优点,具有最佳的性价比和低功耗。C6000 系列中又分成定点和浮点两类。

① C62xx 16 位定点 DSP,速度为 $1200\text{MIPS}\sim 2000\text{MIPS}$,用于无线基站、ADSL、Modem、网络系统、中心局交换机、数字音频广播设备等,价格为 21~224 美元。

② C67xx 32 位浮点 DSP,速度为 1GFLOPS ,用于基站数字波束形成、医学图像处理、语音识别、3D 图形等,价格 109~233 美元。

C6000 在向两个方向发展,一是追求更高的性能;二是在保持高性能的同时向廉价型发展。前者如定点 C6202 可以达到 2000MIPS 的速度,后者如定点 C6211(只有 25 美元)、浮点的 C6711。

TI 公司的三款最新器件 TMS320C6414、TMS320C6415 和 TMS320C6416,其性能大为提高,工作频率高达 600MHz,计算速度接近每秒 50 亿次指令,而功耗仅为现有器件的三分之一。它们可通过一条单独接入家庭的宽带线路传输大量的个性化数据、视频和语音,并可通过第三代无线基站向无线手机发送多媒体信息。

目前先进的 C64x,除了在时钟上的提高外,在内部结构上也进行了新的优化,体现在以下几个方面:

- ① 在 C62x 的基础上寄存器增大了一倍,从原来的 16 个变成了 32 个。
- ② 对于乘法器、累加器、桶式卷积和运算器等特殊硬件运算器,数量比原来增加了 1 到 3 倍。
- ③ CPU 通过 L1 Program Cache 和 L1 Data Cache 执行指令和处理数据,并通过 L2 Cache 与 EDMAC(enhanced DMA controller)相连,控制外围设备,使得 Cache 空间增大了。
- ④ 外部总线变成了 64bit,是 C62x 的 2 倍。
- ⑤ 在数据结构上支持 8bit 的运算操作。大家知道在图像应用中大量的数据流是 8bit 的,所以 C64x 能大大提高图像处理的速度。如果内部有 4 个乘法器,就可以在一个时钟周期中连续执行 8 次乘法运算。
- ⑥ 在指令上也做了些优化,加了不少新的指令集。

2. 其他公司的 DSP 芯片

面对 DSP 技术的迅速发展,AD、Motorola 和 Lucent 这几家公司联合开发了高性能低功耗的 DSP 内核 SC140。Motorola 公司用 SC140 开发出多用途的 MSC8101。它主要应用在需要高性能、超大容量片内存储器的网络设备上,如第三代宽带无线设备、IP 电话系统、多通道调制解调器、多通道 XDSL 等。AD 公司也是现在世界上主要的 DSP 芯片生产商,其产品主要以 ADSP-218x 为主。较老的型号,如 2101,2105 等,速度很慢,而且采用的是 5V 电压,没有片内的 RAM;而对于 218x,速度有很大的提高,为 40MIPS~75MIPS,而且大多采用了 2.5V 和 3.3V 电压,带有片内的 RAM。ADSP-218x 系列主要是整数的 DSP,可以用于控制和信号处理。

AD 公司的 DSP 在国内使用比较广泛,主要有定点和浮点两系列。定点 DSP 包括 ADSP-2101/2103/2105、ADSP-2111/2115、ADSP-2161/2162/2164、ADSP-2171/2181,浮点 DSP 包括 ADSP-21000/21020、ADSP-21060/21062。其中,定点 ADSP-2181 是使用相当多的一种型号,其主要性能有 25ns 的指令周期、 $16 \times 16\text{bit}$ 的程序储存区、 $16 \times 16\text{bit}$ 的数据储存区、 $4\text{M} \times 16\text{bit}$ 的寻址能力、6 个外部中断、CMOS 工艺。总之,AD-2181 是 AD 公司 21xx 系列中的代表,在 TI 公司的 54xx 系列出现之前,AD-2181 是许多用户的首选。