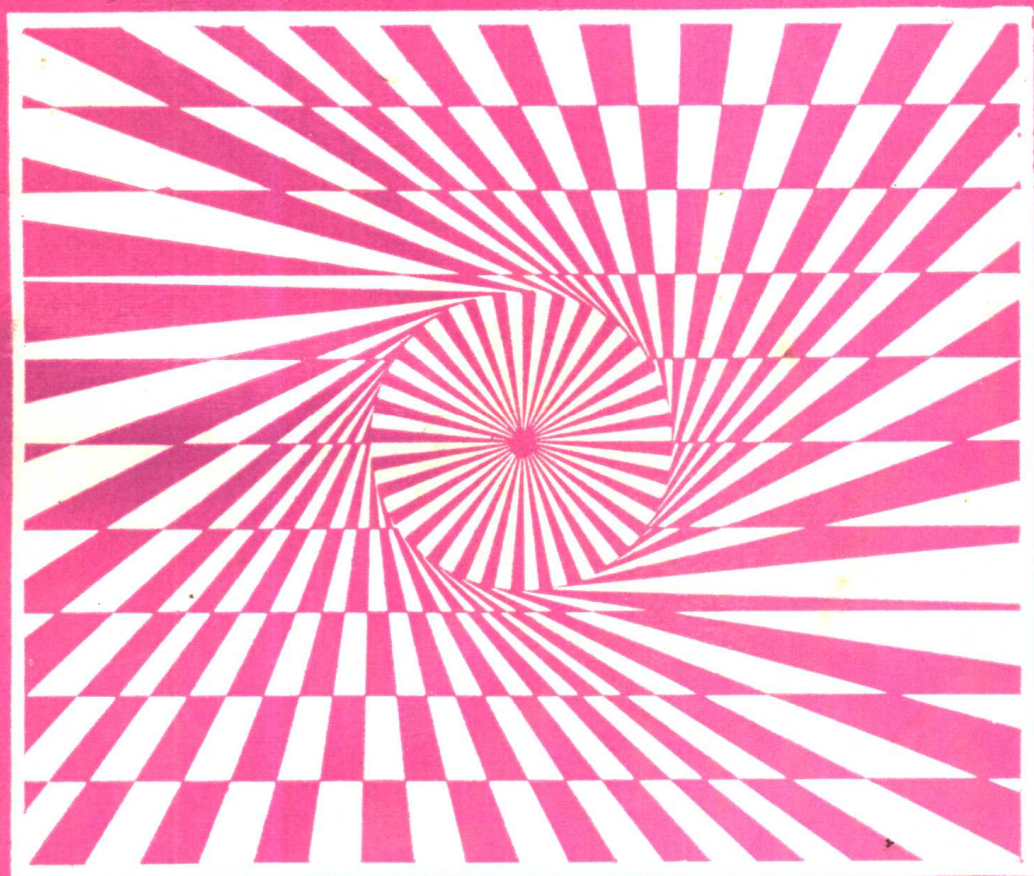


90年代

计算机技术热点

——RISC 计算机

李彭城 编



北京理工大学出版社

90年代计算机技术热点

——RISC 计算机

李彭城 编

北京理工大学出版社

(京)新登字 149 号

内 容 简 介

80 年代中期 RISC 崭露头角。RISC 技术使得微型计算机速度几乎每年都在成倍地提高,引起世人瞩目。进入 90 年代,这股势头愈加凶猛,已成为计算机领域的主要潮流和热点。

本书从概述 RISC 发展背景、RISC 基本技术特征和 RISC 设计思想入手,按 RISC 技术自然形成过程中产生的 Berkeley 和 Stanford 两大风格,引深介绍了当前 RISC 的各大流派。结合 MIPS R4000;Sun SPARCstation 10;IBM RS/6000;DEC 的 Alpha;HPPA-RISC 等产品介绍最新 RISC 技术成就。全书除了谈 RISC 芯片的体系结构、组成和实现外,还介绍计算机性能的评估方法、RISC 机编译器应用的原理方法等。

全书内容较新。透过 RISC 的发展和展望开扩广大计算机工作者、用户和爱好者的视野、思路。既可作为教材参考读物,也可在实用设计时给人以启迪和借鉴。

90 年代计算机技术热点

——RISC 计算机

李彭斌 编

北京理工大学出版社出版发行

各地新华书店经售

兴隆县印刷厂印刷

787×1092 毫米 16 开本 18 印张 433.7 千字

1994 年 8 月第一版 1994 年 8 月第一次印刷

ISBN 7-81013-031-5/TP·5

印数:1~6000 册 定价:12.90 元

前 言

今天计算机世界出现的 RISC 技术热是历史发展的必然和自然选择的结果。

RISC 思想最早出现在 70 年代,并以 IBM801 机作为它的最早原型。由 RISC 的缩写含义——“精简指令集计算机”的直译提法来看,它是人类对计算机系统设计认识的从简到繁、从易到难,一种螺旋式的上升,一种“返朴归真”。RISC 的走红是在 80 年代中期以后,随着工作站这种计算机的新的商品化形式迎合了图形、图像的辅助设计方面的市场需求,RISC 终于开辟出一条光明大道。

进入 90 年代,计算机性能的提高有了明显的加速趋势,其主动力得益于 RISC 技术。这种务实的做法,一方面是与第五代计算机研制过程遇到较大障碍有关,因为从理论和技术上没能取得突破,尚需酝酿和积累,等待时机成熟。另一方面,当“理想主义”碰回头后,“现实主义”会很自然地从现在的理论和武器库中选取已有的利器,展开新一轮新的攻势,开创出一种新的局面。仅仅花了短短十年左右的光景,RISC 技术已被众多的厂家竞相采用:像 IBM、DEC、HP、Sun、SGI、Intel、Motorola、Intergraph、INMOS、AMD、Siemens、NEC 和富士通等。相应推出一大批知名的 RISC 芯片:如 IBM RS/6000、MIPS R4000、DEC 的 Alpha、i860、i960、M88000、Am29000 等相继上市且产生出可观的效益,这一切就充分地证明了 RISC 不仅是一种狭义的热点,而且已成为当今计算机世界的主流。

在 80 年代末开始的世界性经济衰退中,各行各业所承受的冲击可谓不小。唯独计算机界出现一种不畏风浪、急流勇进的凶猛势头。在激烈的竞争中,新产品层出不穷;质量技术、性能高速发展;价格不断降低。近两年来,计算机世界动荡、分化剧变令人瞩目:空前残酷的价格战一轮接一轮;蓝色巨人 IBM 在 1992 年首次出现巨额亏损,宣布更换总裁和大批裁员;50 年代辉煌的王安公司被迫申请破产保护;历来是竞争对手的 IBM 和 Apple 结盟,共同合作开发新产品;Appollo 被 Hp 收购;MIPS 被 SGI 合并等等。这一切均是闻所未闻,叫人眼花缭乱。人们还注意到:像 80 年代初 Apple 崛起那样,又一颗耀眼的新星 Sun 在“爆发”中形成。这在当今钢铁、石油、船舶、化工等老行业中,实属是罕见的怪事。在上述一系列现象的后面,存在着什么内在原因?众说纷云莫衷一是。然而科技是第一生产力的论点却是最具有说服力的。自 RISC 技术诞生以来,它对计算机硬件与软件,以至于对计算机产业结构都产生了深刻的影响。各大计算机公司都在全力追求使自己的 RISC 产品成为 90 年代的标准。目前,计算机世界的动荡,分化和重新改组,目的无非在于建立新的标准平台 RISC/UNIX,虽然这样要投入比 80 年代的 80×86/MS-DOS 平台所需更巨额的费用。新推出的处理器芯片和未来的处理芯片都在采用 RISC 设计概念或在向它靠拢,未来的操作系统则将向 UNIX 概念靠拢和发展。

RISC 技术的发展潜力,使人们有理由对它抱有较高的期望。Sun 公司的权威提出依靠 RISC,将使计算机 MIPS 性能每年提高一倍。而有的公司权威认为每三年提高四倍。不言而喻,这里主要是依赖于 RISC 的设计思想的优越性:从芯片技术和体系结构等方面着手提高改善性能;另外,强调 RISC 的编译优化技术。据国外专家估计,RISC 技术的潜力将使处理器芯片性能在 2000 年达到 2000~4000MIPS。届时的便携式微机体积仅为一个笔记本大小,重量轻于 1kg,功耗低于 250mw,将通讯控制、信息处理和家用电器融合为一体。无疑这这将意味着进

250/07

入普及计算机的新阶段,信息革命进入一个新时期。新的一场人类历史变革的序曲已经奏响。为了更好的科技工作者和计算机用户了解这方面进程和动向,编写了这本科技参考书。它主要参照美国乔治梅生大学电子和计算机工程教授丹尼尔·特巴克所著的“RISC 系统”一书,在该书框架影响下作了些编排,主要是补充进许多新 RISC 技术和产品。囿于时间和篇幅,“新”总是有限度的。正如一位教授打趣地说道:“新的 RISC 追踪下去,……怕是无底洞吧!”。在全书定稿时,又读到 Intel 公司推出的 Pentium 芯片较新的文章,介绍 P5(即 Pentium)芯片采用了“RISC 式”的 CISC 技术,或称两种技术的混合体。它采取超标量体系结构,有两个超标量执行部件,每个时钟周期可执行两条 486 指令,两条指令须相互独立,不能有同一目的地,互不依赖。它的深度流水线对指令有很大依赖性等等。这表明 RISC 又面临一场新的挑战。

本书原拟作为能够较快较全面地反映 RISC 技术的新参考书,提供给研究生专题讲座之用。在北京理工大学人工智能所王遇科教授鼓励和支持下,将一份简单仅有七章内容的油印讲义编译成十四章的规模。在突出介绍 RISC 计算机体系结构的同时,分别具体介绍了当前著名的各种 RISC 芯片和 RISC 计算机。由于技术进步很快,又缺乏这种技术书籍,我们只能较多地参考一些国外或国内计算机公司的资料,一些报刊杂志的文章和一些讨论讲座的记录材料。编写材料涉及面较宽,但是缺少系统和深度。由于编写者水平有限,虽然请专家审阅,错误缺点仍然很多,衷心期盼各位专家读者批评指正。

在此,谨向一直关心此书编写工作的王遇科教授表示衷心感谢。没有他的支持和帮助,很难想象会产生编写本书的愿望。还要向北京理工大学人工智能所曹元大副教授致以深深的谢意。他对全书做了全面细致地审阅,对许多技术关键叙述、用语和表达方式给予指导和帮助,多次进行过讨论和提出宝贵意见,他的热情诚挚令人感动。在编写过程中还得到过华北计算机研究所黄萍芳主任、SGI 公司驻京办事处黄邦宁高级工程师、Sun 公司驻京办事处罗先生、DEC 公司驻京办事处李立江先生、机电部密云机床研究所李虎城高级工程师、太原工业大学计算机系余雪丽教授的慷慨相助,从而获得有价值的资料,同他们的交谈,深受教益。最后,编者真诚地感谢中国兵器工业总公司教材编审室陈永胜、夏咸松先生和北京理工大学智能研究所的全体老师同学,没有他们给予的机会和各方面创造的良好条件,编者个人是无力胜利完成这一艰巨任务的。

RISC 绝不仅因它的“返朴归真”而兴盛。它所揭示的由传统的经验设计而走上自觉运用发现规律的方法,对广大计算机工作者和读者都颇有启发和借鉴作用。

谨向为本书出版付出艰辛劳动的同志们致以诚挚地敬意!

编 者

1993 年 12 月

目 录

第一章 RISC 技术产生的背景

§ 1.1 问题的提出	(1)
§ 1.2 RISC 的背景介绍	(1)
§ 1.3 80 — 20 规律	(2)
§ 1.4 RISC 的发展过程	(3)
§ 1.5 RISC 的历史	(6)
§ 1.6 RISC 技术发展的几个阶段	(6)

第二章 RISC 技术概述

§ 2.1 CISC 机指令格式、寻址方式	(10)
§ 2.2 RISC 的指令系统	(13)
§ 2.3 RISC 的定义	(14)
§ 2.4 RISC 导论	(15)
2.4.1 每条指令周期数(C)	(17)
2.4.2 每个周期时间(T)	(20)
2.4.3 任务所需的指令数(I)	(21)

第三章 RISC 的优点和缺点

§ 3.1 引言	(23)
§ 3.2 RISC 和 VLSI 实现	(23)
§ 3.3 计算机速度	(24)
§ 3.4 设计费用和可靠性观点	(24)
§ 3.5 高级语言 HLL 支持	(25)
§ 3.6 RISC 的缺点	(25)
§ 3.7 最初的评注	(28)

第四章 BerKeley RISC I、II

§ 4.1 引言	(30)
§ 4.2 RISC 体系结构	(30)
4.2.1 一般描述	(30)
4.2.2 指令格式	(31)
4.2.3 寻址方式	(32)
4.2.4 指令集	(32)
4.2.5 CPU 寄存器	(35)
4.2.6 RISC 流水线	(37)
4.2.7 RISC CPU —— 存储器数据接口	(38)
4.2.8 中断	(39)

§ 4.3 RISC I、II 的组织	(40)
§ 4.4 RISC I、II 的实现	(42)
第五章 Stanford 和商用 MIPS	
§ 5.1 引言	(44)
§ 5.2 Stanford MIPS	(44)
§ 5.3 MIPS R2000 及 R3000	(48)
5.3.1 R2000 CPU 通用寄存器	(49)
5.3.2 数据格式, 寻址	(50)
5.3.3 R2000 指令集格式	(51)
5.3.4 R2000 指令流水线结构	(55)
5.3.5 特权状态下两种虚拟寻址	(57)
5.3.6 R2000 系统控制协处理器 CPO	(59)
5.3.7 TLB 表项	(60)
5.3.8 R2010 浮点加速器	(63)
§ 5.4 MIPS R4000 微处理器	(66)
5.4.1 MIPS R4000 的设计思想特点	(67)
5.4.2 R4000 体系结构特点	(71)
5.4.3 系统接口和多处理器支持	(75)
5.4.4 R4000 系统配置	(75)
5.4.5 R4000 的实现和性能测试	(75)
§ 5.5 采用 MIPS R4400 的巨型机 POWER CHALLENGE	(76)
第六章 IBM 的 RISC 技术及产品	
§ 6.1 IBM 801	(82)
§ 6.2 IBM RS/6000 简介	(83)
6.2.1 体系结构	(84)
6.2.2 转移部件	(85)
6.2.3 定点部件	(86)
6.2.4 浮点处理器(FP)	(88)
6.2.5 高速缓冲体系结构	(90)
6.2.6 只读存储器(ROM)	(90)
6.2.7 同步(Synchronization)	(90)
6.2.8 中断	(91)
6.2.9 小结	(91)
§ 6.3 RS/6000 系列机性能、标准	(92)
6.3.1 标准化	(92)
6.3.2 硬件特点	(92)
6.3.3 软件特点	(93)
§ 6.4 IBM RS/6000 成功的关键	(94)
第七章 Sun 的 SPARC 系列	

§ 7.1	概述	(95)
§ 7.2	SPARC 体系结构	(96)
§ 7.3	SPARC 的实现	(105)
7.3.1	芯片简介	(106)
7.3.2	设计实例	(110)
§ 7.4	新一代的 RISC 机——SPARC station10	(112)
7.4.1	概述	(113)
7.4.2	体系结构简介	(114)
7.4.3	设计和实现	(119)
§ 7.5	SPARC 和 Sun 微系统公司	(121)
7.5.1	Sun 开创的方向	(121)
7.5.2	准确的结合	(123)
7.5.3	富于挑战	(123)
7.5.4	见实效	(124)
7.5.5	平衡战术	(124)
第八章 Intel 80860 和 80960		
§ 8.1	Intel 80960 体系结构	(126)
§ 8.2	80960 接口	(132)
§ 8.3	80860 结构	(136)
§ 8.4	8960 CA 超标量处理器技术	(141)
8.4.1	i960 CA 体系结构	(142)
8.4.2	i960 CA 性能	(144)
第九章 Motorola M88000 系统		
§ 9.1	概述	(146)
§ 9.2	系统体系结构	(148)
§ 9.3	MC 88100 总线互连和流水线	(152)
§ 9.4	处理器异常	(156)
§ 9.5	MC 88200 CMMU	(159)
§ 9.6	诊断和多处理配置	(163)
§ 9.7	Motorola 88110	(165)
第十章 AMD29000 的 RISC 技术		
§ 10.1	AMD 29000 体系结构	(170)
§ 10.2	AMD 29000 指令、数据格式	(172)
§ 10.3	AMD 29000 专用寄存器中断和自陷	(177)
§ 10.4	AMD 29000 转移目标 cache	(179)
§ 10.5	AMD 29000 系列和应用举例	(181)
第十一章 RISC 系统的性能测试评估		
§ 11.1	RISC 系统的评估简介	(184)
11.1.1	Berkeley RISC 的性能评估方法	(184)

11.1.2	测试情况	(185)
11.1.3	利用测试作性能分析	(189)
11.1.4	性能评价报告(Dhrystone benchmark)	(190)
§ 11.2	IBM 性能测试方法介绍	(195)
11.2.1	基准程序细述	(195)
11.2.2	Li 基准程序(Li benchmark)	(195)
11.2.3	Matrix 300 benchmark	(198)
11.2.4	TOMCATV 基准程序	(199)
§ 11.3	计算机系统性能的评估和测试综述	(201)
§ 11.4	性能测试策略	(209)
§ 11.5	小结	(210)
第十二章 优化编译器		
§ 12.1	RS/6000 中 XL 编译器中的优化技术	(212)
12.1.1	优化概述	(212)
12.1.2	XL 编译器	(213)
§ 12.2	MIPS 的过程间寄存器分配优化技术	(221)
12.2.1	图形着色算法概念	(221)
12.2.2	寄存器调用分配	(222)
12.2.3	小结	(223)
§ 12.3	编译器简介	(224)
第十三章 其他商品化的 RISC 系统		
§ 13.1	Alpha 处理器	(227)
13.1.1	Alpha 的体系结构	(228)
13.1.2	数据格式	(228)
13.1.3	指令概述	(229)
13.1.4	优化编译和软件环境	(232)
13.1.5	Alpha 的发展和未来	(233)
§ 13.2	Hewlett-Packard 精确体系结构	(234)
§ 13.3	HP PA-RISC 7100 处理器	(236)
13.3.1	处理器和 CPU	(237)
13.3.2	D-cache 优化	(239)
13.3.3	I-cache 优化	(240)
13.3.4	关于多处理配置、图形支持	(241)
13.3.5	小结	(241)
§ 13.4	Pyramid	(242)
第十四章 RISC 技术的发展		
§ 14.1	关于 RISC 定义的讨论	(245)
§ 14.2	RISC 技术发展动向	(246)
14.2.1	研究动向	(246)

14.2.2 RISC 技术发展动向	(246)
14.2.3 学术思想发展动向.....	(246)
14.2.4 RISC 技术国内现状	(248)
§ 14.3 RISC 的未来	(249)
14.3.1 经济.....	(249)
14.3.2 技术.....	(250)
§ 14.4 RISC 新技术——砷化镓计算机	(256)
14.4.1 GaAs 半导体技术和计算机概述	(257)
14.4.2 GaAs 计算机设计问题	(257)
14.4.3 GaAs 技术和计算机发展	(259)
§ 14.5 纵横流水线 RISC 结构	(259)
§ 14.6 新型 RISC 微处理器	(261)
§ 14.7 一种先进 RISC 机器结构—— ARM6	(265)
§ 14.8 RISC 技术开发的特殊芯片	(266)
附 录: 英文缩写说明	(269)
参考文献.....	(277)

第一章 RISC 技术产生的背景

§ 1.1 问题的提出

基于 RISC 技术研究而推出的 RISC 技术产品已充斥当今国际计算机市场, RISC 技术所出现的迅猛发展势头, 使它和 workstation 一起成为当代计算机界的两大热门话题。尽管历史表明 RISC 技术思想形成过程可追溯至 70 年代, 但首先明确提出 RISC 是英文 Reduced Instruction Set Computer 缩写的, 却是美国加州大学伯克利分校 David patterson 教授等人。他们所起的名字, 意谓“精简指令集计算机技术”。当时 Patterson 所负责的 RISC 课题组搞的 RISC 计算机拥有非常精简的指令集, 名字又好记, 然而这时已是 80 年代初的事。80 年代中期, 以 RISC 技术为基础的计算机产品纷纷进入市场, 如 IBM/PC、HP9000 系列、CLIPPER、PYRAMID、SUN4 等。这时 RISC 技术开始扮演计算机领域中的新宠儿, 即便传统的 CISC 系列计算机 (Complex Instruction Set Computer) 在设计新机型时, 也融合了 RISC 思想。MOTOROLA 公司的 MC68030 是个明显实例。不少通用或专用的微处理机芯片: MOTOROLA 公司的 M88000 系列; SUN 公司的 SPARC; T414、T424、T800 等相继推出, 并已经或将要应用于新型计算机的设计制造中。从而对 90 年代的计算机体系结构网络, 产生深远的影响。90 年代初 Mips 公司在过去 R2000、R3000 等基础上发展出的 R6000、R4000, IBM 公司推出的著名 RS/6000 芯片, 以及 Intel 公司在开发 i960 体系结构中所出现的 i960 C 超标量处理器, 突出表明 RISC 产品的更新换代周期之短、工艺之新、质量之高、性能之优、价格之合理。据有关专家介绍, “RISC 技术会对 90 年代的工作站以至其它计算机的系统设计产生深刻影响”。从大处讲, 计算机作为一项综合性有大规模生产的产业, 正面临着标准化和公开化 (开放性) 的追逐竞争。这些竞争对我国的计算机界既是挑战, 也是一种机遇。如果我们能把握好方向, 将会缩短我国计算机与发达国家的差距, 促进高科技发展, 促进整个国民经济增长。从小处讲, 对 RISC 技术的了解和掌握, 无疑将扩大计算机应用者的视野和思路。从计算机的环境构成, 软硬件的功能配置, 技术、方法和手段的选取, 性能效益的估价等, 都充分体现了对于技术科学性、先进性、实用性等诸多方面的追求, 充分突出更新、更高的高度, 更快更好的质量。“工欲善其事, 必先利其器”, 这句话简单地理解是对一种工具重要性的认识, 今天这种工具既可是物质的硬件, 也可是软件, 更可能是一种综合的产物。RISC 的思想是一种财富, 不仅因为它的技术力量, 更多的是它对人的启迪。

§ 1.2 RISC 的背景介绍

人们已经熟知计算机发展史分为四代的简单模式。其中由于元器件的技术进步、结构改进是形成这种更新换代的最根本的动力。随着 VLSI 迅速发展的影响, 计算机产品朝着高性能、低价格方向发展。提高运算速度一直是扩展计算机性能的一个重要方面, 然而单纯依靠提高器件速度的潜力毕竟有限, 因而需要从发展计算机系统结构技术方面挖掘更多的潜力。从系统结

构上提高计算机系统功能主要采用并行处理技术。80 年代以后,计算机系统结构技术的发展更是日新月异。

正确回顾这种变化是必要的。1945 年冯·诺依曼提出 IAS 计算机方案,随后以此方案为基础开发的计算机均称谓冯·诺依曼机。传统的冯·诺依曼机的机器语言同人工产生的高级语言差别悬殊,这种差别称为冯·诺依曼语义差距。要克服这种差距主要依赖于做语言间的变换,或是通过编译或是通过解释,这就增加了很多工作量,其中大部分工作均由编译程序所承担。40 多年计算机技术的发展史表明,人们所做的一切努力都包括在“缩短语义差距”这句话中。

不同类型的计算机,语义差距是不等的,为支持高级语言的有效执行,可采用两类途径,即间接执行和直接执行,并由此划分为两种系统结构类型,如表 1.1 所示。

表 1.1 语言导向系统结构划分

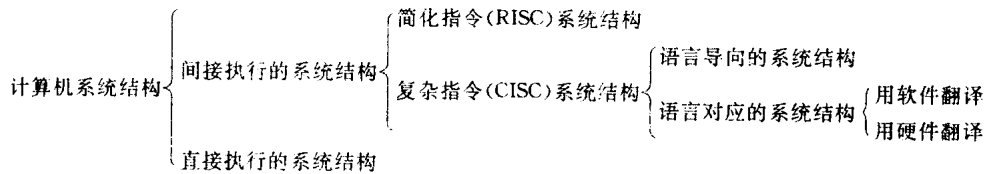


表 1.1 中所列语言导向系统结构的特点是:为了缩短语义差距,增添了越来越多的复杂指令、指令格式、寻址方式和数据格式,指令系统功能强了,但却复杂化了。语言对应的系统结构力求机器语言同高级语言相似,基本为一一对应关系,语义差距缩短。用软件编译器执行翻译高级语言的称为软件翻译的语言对应系统结构,用硬件编译器翻译高级语言的称硬件翻译的语言对应系统结构。后者优点为翻译速度快,可不经中间软件表达方式,但编译器设计难度大,费时,且难改动、难扩充。上述两种系统结构机器,为一种 CISC 机。

直接执行的系统结构能直接执行高级语言源码,不需要编译时间。但硬件不灵活、太复杂,只能执行一种高级语言。语法检错插在执行程序过程中进行,发现错误较晚。

以上三类均属研究探索性的高级语言计算机型,在 80 年代后期研究势头已明显减弱。代之以简化指令的系统结构的探求,它并不以缩短语义差距为目标,而是换了一个角度去提供对高级语言的支持。说来很有趣,正是在缩短语义的差距的努力中,产生了这种新思路。

为缩短语义差距,新设计的指令系统增添更丰富的新功能。由于系统系列机的向上兼容、向后兼容要求,指令种类更有增无减,指令系统复杂庞大。例如:PDP-11/20 机仅有 70 多种指令;VAX-11 具有 16 种寻址方式、9 种数据格式、330 种指令;而 32 位的 68020 机,寻址方式有 18 种,指令长度从一个字(16 位)到 16 个字,指令数比 6800 机增加 2 倍。复杂的指令系统需要复杂的控制线路,而复杂指令的使用频度却很低。占用了 4/5 控制存储器容量的复杂指令,执行时间只占 1/5,频度高的简单指令执行速度随之降低。付出这种沉重代价是否值得,令人深思。

§ 1.3 80 — 20 规律

用传统的 CISC(Complex Instruction Set Computer)结构制造高性能计算机,指令集和硬件结构复杂,使工程难以实现。1975 年 IBM 公司投资 10 亿美元研制的 FS 机项目,因难以实

现高性能和具有强竞争力的性能/价格比宣告失败。得到的结论是:复杂结构不宜构成高速计算机。INTEL 公司在试制非常复杂的微处理器 INTEL 432 时,曾期望它具有许多高级计算机系统的功能,结果芯片只达到小部分性能指标,忍痛放弃。这都不是偶然的事件。

Richard J Church 认为对于复杂结构的追求,忽视了存在的两个主要问题:对复杂性本身的认识不够;软、硬件界面或功能和资源划分不够合理。

1. 复杂性认识:任何复杂程度的增加势必影响计算机的逻辑、数据通路、电源供电、时序延迟等因素。这些因素不仅增加了程序运动的开销和开发工作量,也导致基本时钟频率的降低,并影响每条指令的执行。增加指令又会有副作用。例如:希望增加一条指令替换一个使用频度较高的子程序,从而提高速度 10 倍。子程序使用频度不超过 1%,替换后的效率就不超过 0.9%,但其它作用则可以使基本时钟频率下降 3%。这种替换的结果总效率为 2.1%。

2. 软硬件界面:软硬件分工不合理,使相关的硬件做不必要的工作,会降低流水线的速度。例如:大多数的条件码检验,可由优化编译承担,而不必将负担分摊在每条指令的执行逻辑上。研究表明,典型程序中 80% 的指令仅用到处理机 20% 的指令。换言之,处理机另外的 80% 指令仅有 20% 的利用机会,而这 80% 的指令往往是功能强、执行时间长、占用芯片面积较大的指令。80—20 规律^①,产生一种新的思想,用这 20% 的指令组合来实现不常使用的 80% 的指令功能。用精简指令加速常用指令的执行,这就是 RISC 技术。RISC 技术可以看作是哈夫曼管理思想的体现,即:最常用的动作,以最快速度完成。

下述指令使用频率表 1.2,它是 HP 公司研究 IBM370 高级语言程序所得的统计数据,同样验证了这一结论。

表 1.2 IBM370 机指令的使用频率

指 令 类 别	COBOL	FORTTRAN	PASCAL
转 移	24.2%	18.0%	18.4%
逻辑操作	14.6%	8.1%	9.9%
存数取数	40.2%	48.7%	54.0%
存储器与存储器间的传送	12.4%	2.1%	3.8%
整数运算	6.1%	11.0%	7.0%
浮点运算	0.0%	11.9%	6.8
十进制运算	1.6%	0.0%	0.0%
其 它	0.6%	0.2%	0.1%

§ 1.4 RISC 的发展过程

RISC 意义下的设计风格,追求的是简单和高效率。设计是从一组必要和充分的指令集开始。运用几种常见的运算去高速地完成几乎所有的计算工作。其优点:设计简单、速度快、易实现、调试方便。在成本相等的条件下,RISC 机较之传统的机器快 2~3 倍。因为设计容易,设计

^① 80—20 规律最早是 Patterson 等人进行测试时发现的。

周期相应缩短许多。

RISC 是相对于 CISC 而言的,对它的认识是有个过程的。起初,人们曾把 CISC 当作减小程序大小的最好办法。强调增加指令功能和减少指令的长短,企图用复杂指令集来简化编译器设计和改善计算机结构。可是技术的发展却渐渐偏离了这种假设。与此同时,存储技术和相应的控制方式的发展,有力地促使新思想的实现。

回顾第一代冯·诺依曼机(见图 1.1),它的硬件功能比较简单,程序、数据均存放在同一存储器中,控制器由逻辑电路实现,运算器、控制器的速度与存储器速度匹配。所以解题能力、速度均较低。

1964 年 IBM System/360 被推出,实现了结构与硬件的分开,由此构思派生出许多机型,这种结构至今仍在使用着。它的特点:指令有时在硬件中执行;有时是靠固化的微码执行。由低级硬件指令组成的微码,去实现结构所要求的高级指令。LSI 工业的发达,使微码储存更便宜、更快速,促进了微程序设计技术发展。IBM 370/168 和 VAX 11/780 每一台机器具有 40 万位以上的微码(见图 1.2)。70 年代初 CPU 速度高于存储器一个数量级,为提高软件处理能力,增加了复杂指令,为避免逻辑电路控制复杂和易错的弊病,而采用微码存储器,达到规整化、易设计、易修改、易扩充和高速度,在大、中、小微机中获广泛应用。最初,采取微码编程后固化在 ROM 中的方法。70 年代中,微码置入 RAM,

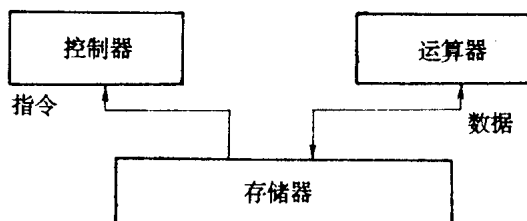


图 1.1 第一代冯·诺依曼机硬件控制逻辑

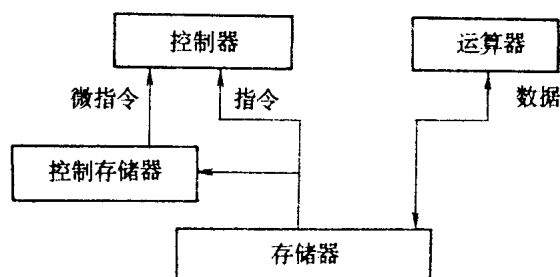


图 1.2 利用 ROM 实现微程序控制的控制器

价格虽然贵些,速度却更快。到了 70 年代末和 80 年代初,微程序技术发展得相当快,当时微程序存储器速度比主存快出 10 倍。微指令较机器指令快了许多。而微码存储器容量大,对于价格无甚影响。表 1.3 列出三种 CISC 机结构的指标。

表 1.3 三种 CISC 机结构指标

项目 \ 机型	IBM370/168	VAX11/780	IAPX432
年代	1973	1978	1982
指令数	208	306	222
微程序存储量	420KB	480KB	64KB
高速缓存容量	64KB	64KB	0
工艺	ECL, MSI	TTL, MSI	NMOS VLSI

Cache 高速缓存出现,促进解决逻辑电路与存储器之间速度的不匹配。Cache 位于运算控制部件与存储器之间,见图 1.3。

由图 1.3 Cache 位于控制器、运算器和存储器之间的结构,进而产生将指令、数据分开在两个 Cache 的 Harvard 结构等。甚至可以无需微码控制,而解决这种速度的不匹配(图 1.4、图 1.5)。高速缓存(Cache)决定性地改善了无微码程序的速度。编译技术迅速发展,编译器优化产生的代码,仅仅是使作指令集的一个很小子集。于是出现指令集功能重新划分的

观点。Seymour Cray 认为复杂指令并不好,他用简单的面向寄存器的指令集连续设计制造新的高速计算机。Cray 的这种观点,最终为 CDC6600 和 Cray-1 巨型机等所证实,而这些都是现代 RISC 结构机器的鼻祖和雏型。

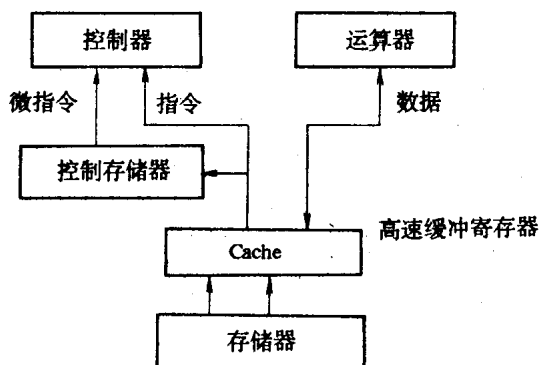


图 1.3 Cache 位于运算器、控制器和存储器之间

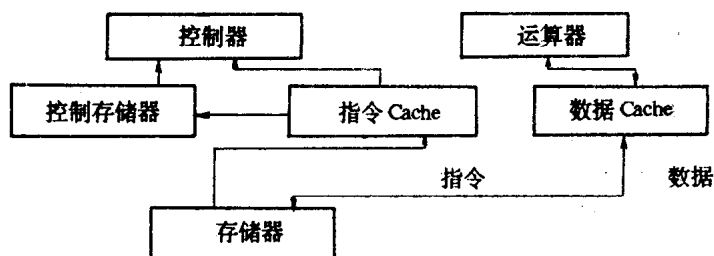


图 1.4 指令、数据分放两个 Cache 后的结构

在研究探索中,最可贵的是得出 RISC 的设计思想应遵循的一些原则。例如:指令应简单,若一个周期时间增加 10% 的新指令,则必须至少减少执行 10% 的周期数;又如:微码技术应用不比硬件执行的指令序列快,而且难修改,不宜大量采用;再如:固定格式的指令和流水线操作,比程序的大小更为重要。因为,存储器日趋价廉、高速,时空转换的折衷应少计较空间容量,而突出时间概念在衡量计算机性能方面更具有重要性;最后是:编译器技术需要的是简化、实用的指令集,而不是相反。优化编译器能组成一系列简单、快速、有效的指令,操作数则力争保存在寄存器中,使运行速度大大加快。

新思想由萌芽孕育到逐渐形成,终于宣告进入了 RISC 技术、RISC 结构、RISC 计算机的历史新时期。

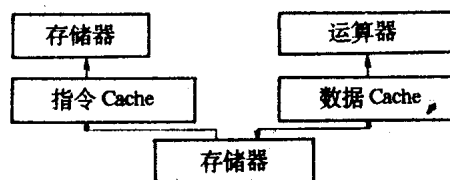


图 1.5 无需微码控制的指令/数据-Cache

§ 1.5 RISC 的历史

RISC 的研制要追溯到 1975 年。当时 IBM 公司的 Thoms J Watson 研究中心的 John Coke 领导研制一个大型电话机交换系统,后来该项目被放弃。John Coke 考虑到该系统的高速控制器加以改造可以利用在制造计算机上。根据对每一条机器指令使用次数的统计分析,Coke 决定去掉不常用的复杂指令而由简单指令组合代替之,这些简单指令为单时钟周期,格式固定,使用高速存储器。其结果精简了计算机结构,提高了性能。经过 Coke 小组的努力,用 ECL 制成的 32 位小型 IBM801 在 1979 年问世。它采用单周期指令,有 32 个寄存器,使用指令和数据分开的 Cache 存储器,并具延迟转移指令的能力。这是世界上第一台 RISC 机,虽未形成商品,但却为以后的 RISC 技术研究奠定了基础。

进入 80 年代,许多美国著名大学、公司先后投身 RISC 技术研制开发行列。加利福尼亚大学伯克利分校 David Patterson 教授领导研制的 RISC I 和 RISC II 芯片分别在 1982 年和 1984 年完成。RISC II 为 32 位微处理器,有 138 个寄存器,周期时间 330ns(3Micron 技术),在没有高级编译器技术辅助的情况下,它在整数算术运算方面达到 VAX11/780 的水平。几乎与此同时,斯坦福大学的 John Hennessy 教授领导的研制小组,制成了 MIPS 机(Micro-processor Without Interlocked Pipe Stages)。这是一种具有 16 个寄存器周期时间 500ns 的 32 位微处理器,它进一步发展了 RISC 技术。Patterson 和 Hennessy 均认为 MIPS 机是 RISC 思想最为典型的商用产品。而 MIPS 技术后来商品化,即商用 MIPS(R2000、R3000 等)。此后,各公司研制的 RISC 机和工作站争相涌入市场。1985 年 IBM3090 I/O 处理机中,采用了 RISC 技术。HP 公司自 1981 年开始执行 Spectrum 发展计划;Sun Microsystem 公司在 RISC 结构基础上建立一个 SPARC 产品体系,这两大系统的芯片,在工作站和小型机上采用。

此外英国 Acron 公司研制了采用 RISC 技术的 ARM(Acron RISC Machine)芯片,该公司希望此种芯片,将用于英国第五代计算机 Alvey 计划的人工智能领域。Celerity 公司的 C1260 与 C1230 32 位超小型机,美国硅谷的 Ridge 公司的 Ridge 32 工作站,Pyramid 的 90X 机,纷纷进入市场,一个百花齐放的局面正在呈现。

§ 1.6 RISC 技术发展的几个阶段

到目前为止,RISC 芯片(或称 RISC 技术)已经经历了三代。初期的芯片,一般为 32 位数据通路,支持 Cache,软件支持较少,性能与 CISC 相当。用它制成第一代 RISC 机器,以 IBM 公司研制的 801 机及斯坦福大学和加州大学伯克利分校等单位研制的 802 机为代表(由 IBM 的 801,斯坦福的 MIPS 和伯克利的 SPARC 等成果分别转化成 IBM、MIPS 公司、SUN 公司的产品),这时的技术还较原始。第二代的芯片,提高了集成度,增加了对多处理机的支持,提高了时钟频率,建立了完善的 Cache 分级存储管理体系。它们具有单指令流水线,每次顺序执行多条指令。虽然每个周期发出一条指令,但由于数据相关、寄存器冲突、高速缓存不命中的转移等妨碍流水线正常运行因素的影响,平均完成一条指令约需 1.2~1.6 个周期。它们的性能处于 25~60VAX MIPS 之间。它们的软件也完善起来。各大半导体厂家纷纷参与开发,性能已超过 CISC 很多。当前市场上出售的 RISC 芯片,属第二代,它们在 80 年代中出现,主要缺点是芯片

上的功能不完善。第三代则为 64 位芯片制成的微处理机,性能已大大超过了 CISC。第三代 RISC 处理器的最大特点是将源于大型机、巨型机的设计技术超级流水线技术和超标量技术 (Superpipelining and Superscalar) 融汇进来,极大提高了指令级并行处理能力,整体性能也获得质的改善。为了清楚说明各主要 RISC 芯片之间的继承关系,可见图 1.6。其中 MIPS 公司和 SUN 微系统公司本身并不生产芯片,而是授权半导体厂家生产。它们各有五、六个伙伴。

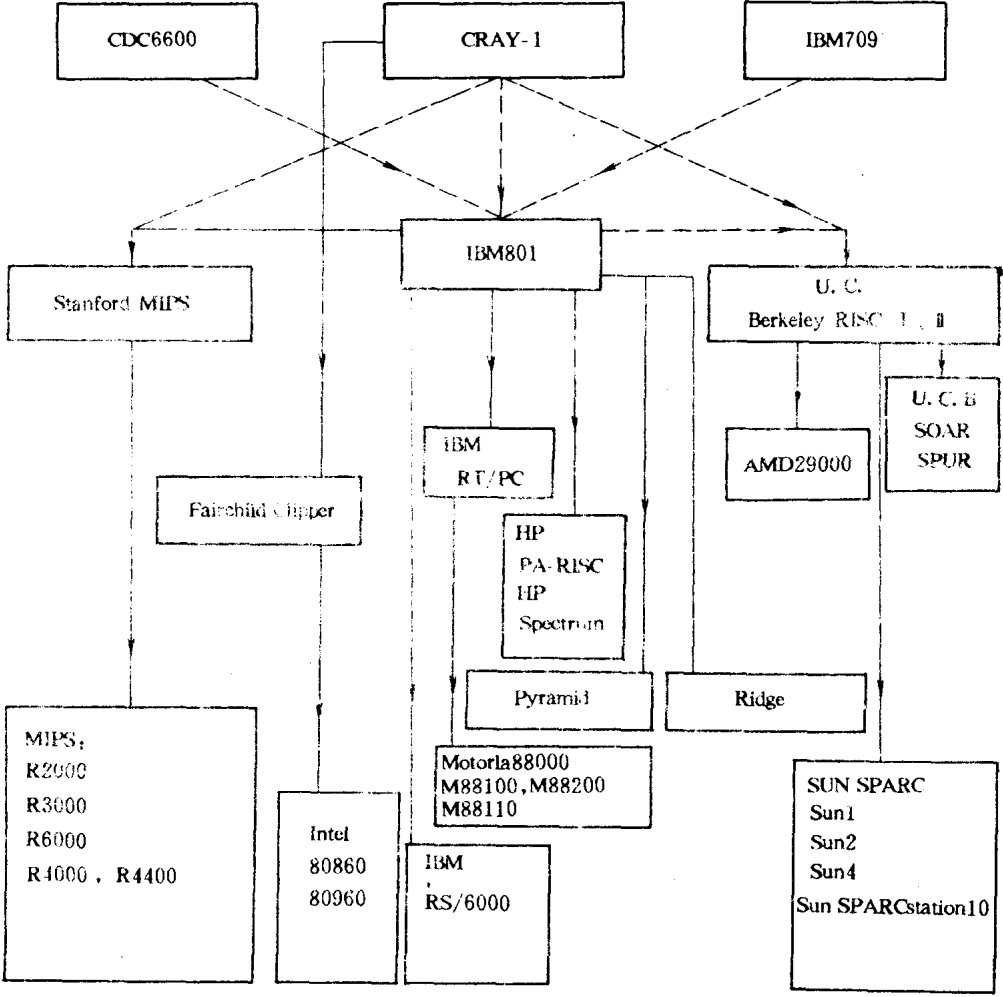


图 1.6 各主要 RISC 芯片之间的技术继承和影响关系

- IBM/STANFORD/HP/MIPS 为一类 ——表示继承
- BERKELEY/SUN/AMD 为另一类 - - - -表示影响

图 1.6 依各主要厂家产品体系结构设计的源流分类,并作粗略划分,以说明其继承关系。同一种型式的结构产品又以时间先后排列,从而看出一、二、三代的不同。详细内容请翻阅本章末尾和本书结尾。

近二三年出现的 RISC 第三代处理器,在技术、工艺上的突飞猛进,是前两代无可比拟的。如拿 MIPS 公司产品为例:最初斯坦福大学开发的 RISC 处理器速度为 3~4MIPS。后由 MIPS