

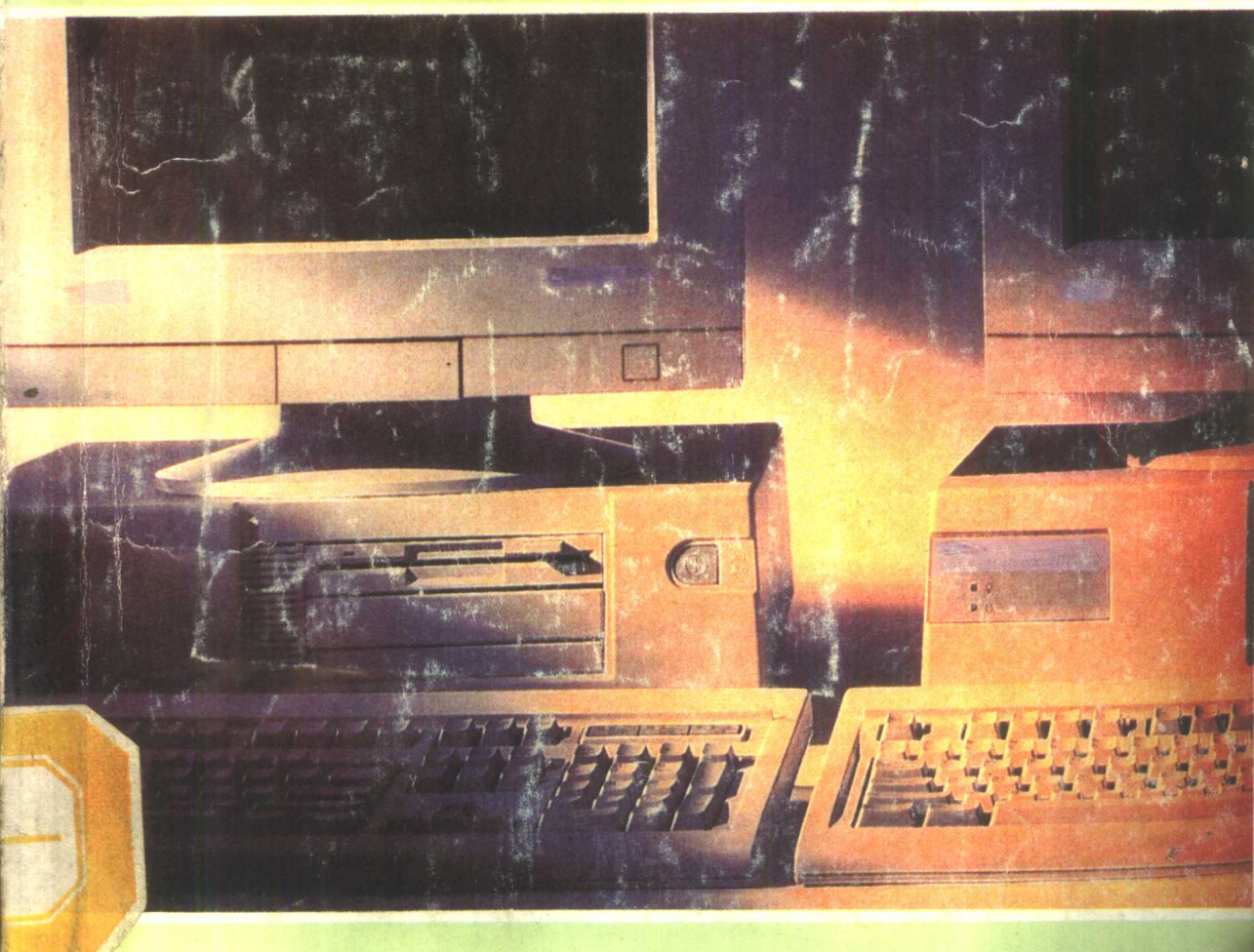
941736

80286 微型计算机系统 原理分析与维修

上册

朱传乃 主编

朱传乃 李秋实 吴寒星 编著



科学出版社

(SHT 1)

941736

TP368
2521
1

TP368
2521
1

80286 微型计算机系统 原理分析与维修

上 册

朱传乃 主编

朱传乃 李秋实 吴寒星 编著

科学出版社

1992

(SHT20) KCH

(京)新登字 092 号

内 容 简 介

本书以 IBM PC/AT 机为例,从系统开发和系统维修的角度,对 80286 微机系统的工作原理进行深入具体的分析。在此基础上着重介绍对系统各部件的维修方法和技术。本书内容适用于各类 286 微机系统,同时也可供学习和维修 80386 微机系统参考。全书分上、中、下三册。

上册介绍了 80286CPU 的工作原理,围绕着 IBM PC/AT 机的系统板,详细论述了 286 系统的硬件结构和维修方法,并对当前广为采用的门阵电路等进行了说明。

本书可供广大微机用户及专业维修人员参考,也可作为有关院校师生的教学参考书和培训教材。

80286 微型计算机系统 原理分析与维修

上 册

朱传乃 主编

朱传乃 李秋实 吴寒星 编著

责任编辑 王淑兰

科学出版社出版

北京东黄城根北街 16 号

邮政编码:100707

1202 工厂印刷

科学出版社发行 各地新华书店经售

*

1992 年 8 月第 一 版 开本: 787×1092 1/16

1992 年 8 月第一次印刷 印张:24 1/2

印数:1-17 220

字数:569 000

ISBN 7-03-002944-5/TP·216

定价:12.30 元

前 言

自 1984 年 8 月 IBM 公司推出 PC/AT 微型计算机以来,短短几年,国内外涌现出了许多采用 80286CPU 的各类微型计算机系统(简称 286 微机系统),IBM PC/AT 机成为这类系统的典型代表。根据有关资料统计,1990 年第一季度,我国 286 微机的销售量已占国内微机市场的 60%左右。286 微机在我国已经进入日益普及的阶段。

面对这种情况,国内许多从事系统开发和系统维修的用户,都急切希望了解 80286 CPU 在体系结构上的特点、性能、用法、系统构成和维修方法。但是,目前从硬件角度系统介绍这方面内容的资料和书籍很少,为此我们组织编写了本书。

80286CPU 是 Intel 公司继 8086/88、80186/188 之后而开发的第三代 CPU。概括说来,它有如下特性:(1)80286 具有存储器管理功能,使每一个任务分配到的虚拟地址空间多达 2^{30} 字节(1G 字节),可以映象到 2^{24} 字节(16M 字节)的物理存储器上;(2)80286 具有保护功能,可以对段的边界、属性和访问权等自动进行检查。通过四级保护环结构和任务之间的相互隔离,能够建立高可靠性的系统软件;(3)80286 具有高效率的任务转换功能,非常适用于多用户、多任务系统;(4)80286 同 8086/88、80186/188 是向上兼容的,因此,可以有效地利用 8086 系列的软件;(5)80286 的工作时钟是以 8MHz 为标准的,这种 CPU 标作 80286-8。此外还有 6MHz 的 80286-6,以及更高速度的 80286-10(10MHz)和 80286-12(12.5MHz)等等。工作时钟的多样化,使用户在组成高性能价格比的系统时,有更多的选择余地。

80286CPU 中引入的虚拟地址空间的概念,四级保护环结构和多任务转换功能等,在 80386/80486 CPU 中进一步得到发展。80386/80486 的虚拟地址空间高达 2^{36} 字节(64T 字节,1T=1024G),可以映象到 2^{32} 字节的物理存储器上。80386/80486 微机系统在总线结构,中断和 DMA 功能,以及软磁盘和硬磁盘的工作方式等许多方面基本上和 286 系统相同。因此,学习 286 微机系统,也为进一步掌握 80386/80486 微机系统奠定了基础。

编写本书的目的,主要以 IBM PC/AT 机为例,从系统开发和系统维修的角度,对 286 微机系统的工作原理进行深入具体的分析。在此基础上,着重介绍对系统各部件的维修方法和技术。书中的内容适用于各类 286 微机系统。同时,也可以作为学习和维修 80386 微机系统的参考。

本书分上、中、下三册出版。上册在介绍了 80286 CPU 的工作原理之后,围绕 IBM PC/AT 机的系统板,详细论述了 286 系统的硬件结构和维修方法,并对当前广为采用的门阵列电路等进行了说明。上册第一至十五章由朱传乃编写,第十六章由李秋实和吴寒星编写。

中册主要对软、硬磁盘适配器和软、硬磁盘驱动器及电源的电路工作原理进行了全面系统的分析,介绍了维修这些部件的方法和技巧。中册第一、三和五章由朱传乃编写,第二和四章由周镜周编写,第六章由李成章编写。

下册对国内拥有量较多且功能较强的打印机,从工作原理,电路组成,机械结构到维修方法均作了阐述。为了 IBM PC/AT 系统内容的完整和作为培训教材的需要,在下册书

中还包含 IBM PC/AT 机原配置的单色显示器和彩色显示器方面的内容,并且对高分辨度图形显示器的构成原理,以 μ PD722D 为例进行了详细的说明。下册第一章由周心微编写,第二章由刘筱桢编写,第三、四和五章由朱传乃编写。

在编写本书的过程中,我们得到丁彤、岳方辰、王力波、李美勤、田希、朱晓松和董彬彬等许多同志的大力支持和帮助,在此一并向他们表示诚挚的感谢!限于我们的水平,书中错误和不当之处一定很多,敬请读者批评指正。

编 者

1991 年 11 月 8 日

目 录

第一章 80286 的概况	1
§ 1.1 从 8086 到 80286	1
§ 1.2 微型机的构成	3
§ 1.3 总线周期	5
§ 1.4 80286 的内部构成	7
§ 1.5 分段	11
§ 1.6 实地址模式和保护模式	13
第二章 实模式的使用	16
§ 2.1 80286 的指令系统概述	16
§ 2.2 存储器、I/O 的访问指令和传送指令	19
§ 2.3 运算指令	23
§ 2.4 控制指令	25
§ 2.5 数据串指令	28
§ 2.6 扩充指令	31
第三章 保护模式的使用	37
§ 3.1 段高速缓存器	37
§ 3.2 描述符表	39
§ 3.3 段寄存器的保护	57
§ 3.4 存储器访问的保护	62
§ 3.5 虚拟存储	63
§ 3.6 描述符表的处理	65
§ 3.7 保护模式的初始设定	67
§ 3.8 进入和退出保护模式的程序举例	70
第四章 特权级保护	78
§ 4.1 特权级别	78
§ 4.2 数据段、堆栈段的特权保护	80
§ 4.3 代码段的特权保护	83
§ 4.4 调用门转移	83
§ 4.5 堆栈的保护	85
§ 4.6 用 RET 指令的转移	87
§ 4.7 符合代码段	87
§ 4.8 选择器参数的有效性	89
§ 4.9 I/O 访问的保护	95

第五章 中断处理	96
§ 5.1 中断原因	96
§ 5.2 中断过程和 IDT	97
§ 5.3 硬中断	102
§ 5.4 软中断	103
§ 5.5 内部中断	106
§ 5.6 实模式和保护模式下的中断类型	106
第六章 任务与任务转换	111
§ 6.1 单任务系统	111
§ 6.2 多任务系统	111
§ 6.3 LDT 与 LDT 描述符	114
§ 6.4 任务的定义	117
§ 6.5 任务转换	118
§ 6.6 任务门	120
§ 6.7 任务转换的例子	121
第七章 异常保护	127
§ 7.1 异常保护	127
§ 7.2 堆栈错	128
§ 7.3 TSS 错	129
§ 7.4 P 位错	130
§ 7.5 一般的保护错	131
§ 7.6 双重错	132
§ 7.7 异常处理和再执行	132
第八章 80286 CPU 的硬件结构	134
§ 8.1 CPU 核心部分的组成	134
§ 8.2 IBM PC/AT 机的 CPU 核心部分	144
§ 8.3 系统板上 I/O 接口电路的选中控制	151
§ 8.4 系统定时/计数器(T/C)电路	153
§ 8.5 键盘控制器	164
§ 8.6 键盘	173
§ 8.7 实时时钟/互补金属氧化物半导体(RT/CMOS)RAM	179
§ 8.8 IBM PC/AT 机中的 RT/CMOS RAM 电路和 I/O 操作	186
第九章 系统中断	187
§ 9.1 IBM PC/AT 机的中断结构	187
§ 9.2 8259A 可编程中断控制器	188
§ 9.3 IBM PC/AT 机中的中断控制逻辑	203
第十章 IBM PC/AT 机中的 DMA 控制器	204
§ 10.1 DMA 控制器和页面寄存器的地址分配	205
§ 10.2 8237 DMA 控制器	209

§ 10.3 IBM PC/AT 机中的 DMA 操作的应答过程	216
第十一章 存储器	218
§ 11.1 存储器的结构	218
§ 11.2 IBM PC/AT 机中的存储器	221
第十二章 数值运算协处理器 80287	232
§ 12.1 80287 的体系结构	232
§ 12.2 数值的表示方法	234
§ 12.3 寄存器堆栈的基本用法	235
§ 12.4 运算指令和函数指令	238
§ 12.5 80287 同 80286 的连接	241
§ 12.6 异常处理	244
§ 12.7 对 80287 的支持环境	244
§ 12.8 在 IBM PC/AT 机中的 80287	247
第十三章 输入/输出(I/O)通道	250
§ 13.1 总线的控制方式	250
§ 13.2 IBM PC/AT 机的 I/O 通道	252
第十四章 CHIPS 系列门阵电路	266
§ 14.1 门阵电路 82C201 的功能	266
§ 14.2 门阵电路 82C202 的功能	277
§ 14.3 门阵电路 82A203 的功能	284
§ 14.4 门阵电路 82A204 的功能	289
§ 14.5 门阵电路 82A205 的功能	291
§ 14.6 由 CHIPS 门阵电路组成的 IBM PC/AT 兼容机的功能框图	294
第十五章 IBM PC/AT 机的系统 BIOS	296
§ 15.1 系统 BIOS	296
§ 15.2 键盘的编码和用法	302
§ 15.3 BIOS 中的加电自检程序	307
第十六章 系统板的故障检测及维修	318
§ 16.1 系统板核心部分的故障检测和维修	318
§ 16.2 RAM 电路的检测	322
§ 16.3 外国接口电路的检测	324
附录	331
附图	

第一章 80286 的概况

80286 微处理器具有 16 位寄存器组和 16 位数据总线。微处理器 8086/8088 的应用程序,几乎不用修改就可执行。80286 有两种工作模式。在实地址模式中,80286 作为高速 8086 来动作,但在另一种模式,即保护模式中,80286 就能充分发挥其本来的能力。

§ 1.1 从 8086 到 80286

1.1.1 16 位微处理器的历史

如表 1.1 所示,INTEL 公司微处理器的历史,是从四位微处理器 4004 开始的。4004 的主要目的是用来控制台式电子计算机的,但是它能够顺序执行记录在存储器中的程序,即具有存储和执行程序的功能,并具有一定的运算能力等,使 4004 具备了完整的中央处理器(CPU)的特征。到 8 位微处理器 8080 时,已研制了 CP/M 等磁盘操作系统(DOS),并用于微型计算机的开发系统和个人计算机中。不过,8085 微处理器多用于控制方面。8 位微处理器与 16 位小型计算机比较,性能上还有不少差距。16 位微处理器 8086 却已具备了能够替换部分小型机的功能。在 8086 系统中普及了 CP/M、MS—DOS 等磁盘操作系统,并出现了 8086 上运行的大量应用程序。

1.1.2 80286 的必要性

对如图 1.1(a)所示的单任务、单用户系统中,8086 的能力已完全能够满足要求,但在如图 1.1(b)、1.1(c)所示的多任务系统中,有些情况下用 8086 已难于满足要求。这里所谓任务就是可执行的程序。在多任务系统中,存储器中存储多个程序,CPU 根据需要分时处理这些程序(如图 1.2 所示)。

图 1.1(b)所示的实时系统可作为多任务系统的应用实例。在这个系统中,机械手的任务是往输送带上放置元件,但根据环境的变化,也可以执行下一个程序。两个任务可以是完全不同的程序,也可以是相同的程序。

在图 1.1(c)所示系统中,一台计算机连接两台以上终端,可由多个用户各自通过自己的终端共用一个系统。两个用户可以执行各自不同的程序,也可以使用同一个编辑程序编制各自的文本。这一系统中各用户运行的程序就是各个任务,各任务分时使用 CPU。当然,如图 1.2 所示,由于分时使用 CPU,使每个任务的运行时间变长。但是,用户使用终端进行操作时,感觉不到这种执行时间的变化,因为各用户与其他用户无关,认为自己独占了全部系统。

多任务系统,需要有对各任务的 CPU 转换、存储器管理、文件管理等功能。如图 1.1(c)所示系统中,不允许由于某一用户程序的失控而破坏其他用户程序的正常运行,也不

允许记录在磁盘中的重要数据被其他用户所读取或改写。这虽然是操作系统的事情,但 CPU 的功能很差时,使操作系统的内部操作量大大增加而减少分配给各用户的 CPU 时间。在这种情况下,用户就会感觉到 CPU 的分时共用,有时甚至不能使用。

80286 具有多任务系统所必需的任务转换功能、存储器管理功能以及各种保护功能,它是能够以多任务方式运行 8086 应用程序的微处理器。

表 1.1 Intel 公司微处理器的发展

发表日期	微处理器	处理数据位数	实际存储空间	I/O 空间
1971	4004	4 位	4K 字节 (ROM) 5120 位 (RAM)	16×4 位 (入口) 16×4 位 (出口)
1972	8008	8 位	16K 字节	
1974	8080	8 位	64K 字节	256 字节
1976	8085	8 位	64K 字节	256 字节
1978	8086	16 位	1M 字节	64K 字节
1982	80186	16 位	1M 字节	64K 字节
1982	80286	16 位	16M 字节	64K 字节
1985	80386	32 位	4G 字节	64K 字节

1K 字节=1024 字节

1M 字节=1024K 字节

1G 字节=1024M 字节

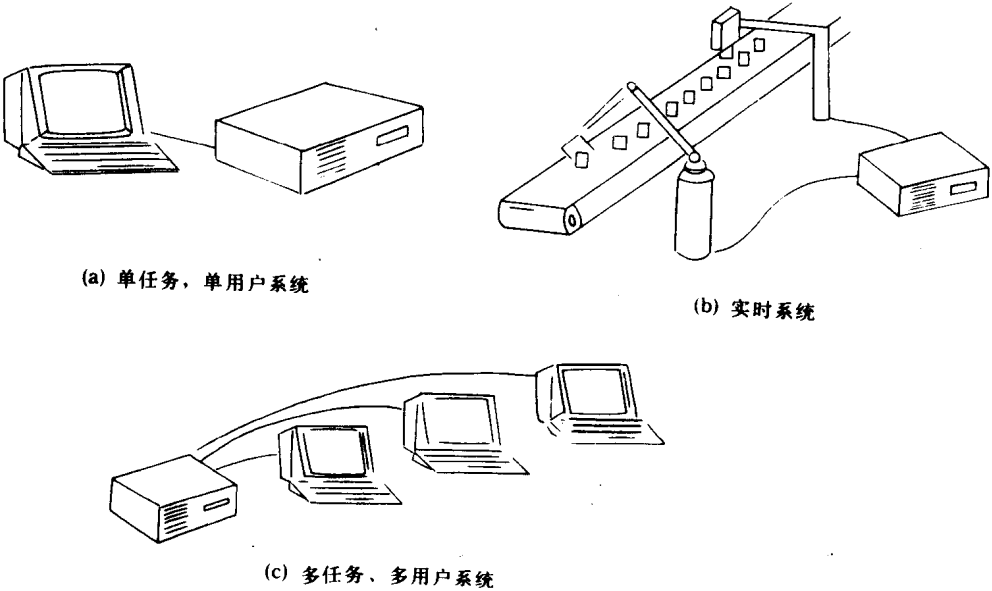


图 1.1 计算机系统的利用形态

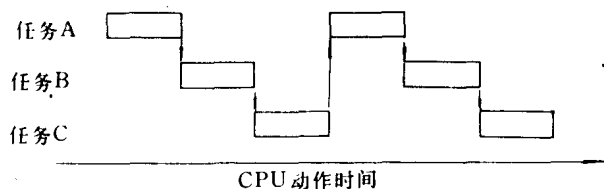


图 1.2 CPU 的分时使用

§ 1.2 微型机的构成

1.2.1 微型机的基本构成

微型机的基本构成,如图 1.3 所示,由 CPU、存储器、I/O(输入输出设备)等三部分组成。CPU 是进行运算的,对计算机来说是最重要工作的执行部分。而且它还具有一些能动地控制计算机整体的其他功能。存储器是用来暂时存放程序和数据,由 CPU 控制进行读出(将数据从存储器读到 CPU 内部寄存器的动作)和写入(将数据从 CPU 内部寄存器写入到存储器的动作)。I/O 部分连接与外围设备之间的接口电路。CPU 与 I/O 接口间的数据读写操作,与存储器相同。接口电路变换有关信号,使数据适合于外围设备的需要。

1.2.2 总线

上述三个部分,通过特殊的传送路线相互连接。这个传送路线就是总线。总线分为控制总线、地址总线和数据总线。控制总线是用来发送 CPU 到存储器或 I/O 的命令信号的。这些命令有“从存储器读出数据”、“往存储器写入数据”、“从 I/O 读出数据”、“往 I/O 写入数据”等。例如,当 CPU 向存储器发出“从存储器读出数据”的命令信号时,硬件系统应使存储器输出数据。这时利用地址总线由 CPU 向存储器传送地址。存储器根据 CPU 送来的命令信息和地址,将对应的数据输出到数据总线。此后,CPU 接收数据总线上的信号,并存入内部寄存器。相反,写入操作时,由 CPU 将数据输出到数据总线上,而由存储器接收数据总线上的信号。这种数据的读写操作,对于 I/O 也和对存储器一样进行。I/O 读写时,由 CPU 输出“从 I/O 读出数据”或“往 I/O 写入数据”的命令信号,对此由地址总线所指定的 I/O 接口进行相应的操作。

如图 1.4 所示,80286 有 PGA(PIN Grid Array)封装和 LCC(Leadless Chip Carry)封装两种型式。两种封装都具有 68 条引脚,实用其中的 64 条。图 1.5 给出 LCC 封装的引脚配置图。

从 A0—A23 的 24 条引脚输出存储器的地址信号。从 A0—A15 的地址总线低 16 位,输出 I/O 的地址信号。存储器、I/O 等都是 1 字节数据对应一个地址,因此 80286 的实存储器空间为 2^{24} 字节(=16M 字节),而 I/O 空间为 2^{16} 字节(=64K 字节)。

数据的输入输出使用 D0—D15 的 16 位引脚。80286 不具有直接输出命令信号的引脚。但可用 $\overline{S0}$ 、 $\overline{S1}$ 引脚输出 2 位状态信号来表示从 80286 送往存储器、I/O 的命令。当 80286 对存储器、I/O 没有任何动作的状态(空状态)下, $\overline{S0}$ 、 $\overline{S1}$ 均为高电平。另外, 由 $M/\overline{IO}$ 引脚的输出信号来区别是针对存储器的动作还是针对 I/O 的动作。 $M/\overline{IO}$ 为高电平时, 表示针对存储器的动作, 而 $M/\overline{IO}$ 为低电平时, 表示针对 I/O 的动作。若将 $\overline{S0}$ 、 $\overline{S1}$ 、 $M/\overline{IO}$ 等信号进行译码, 就可得到相应的命令信号。

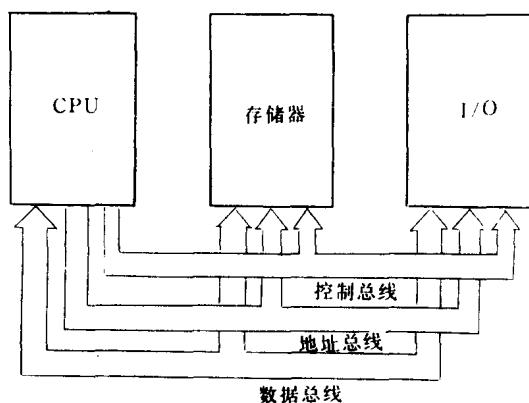


图 1.3 微型计算机的构成

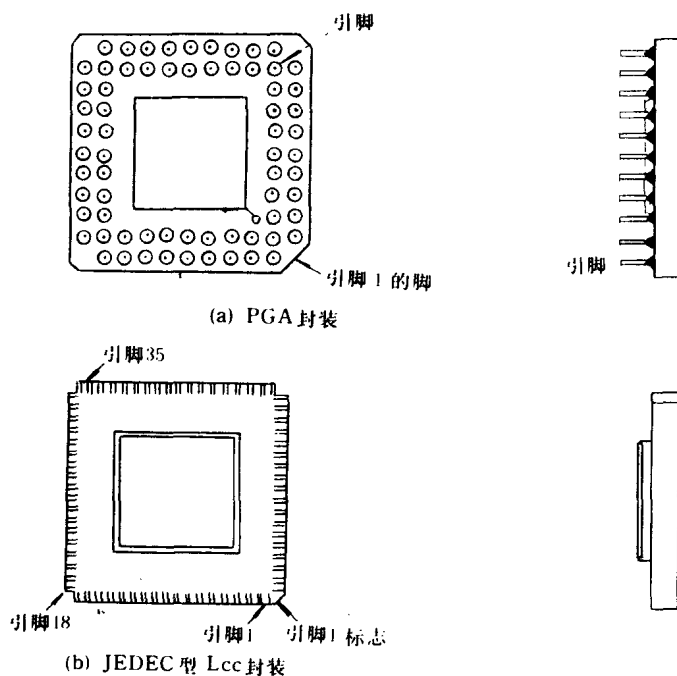


图 1.4 80286 微处理器

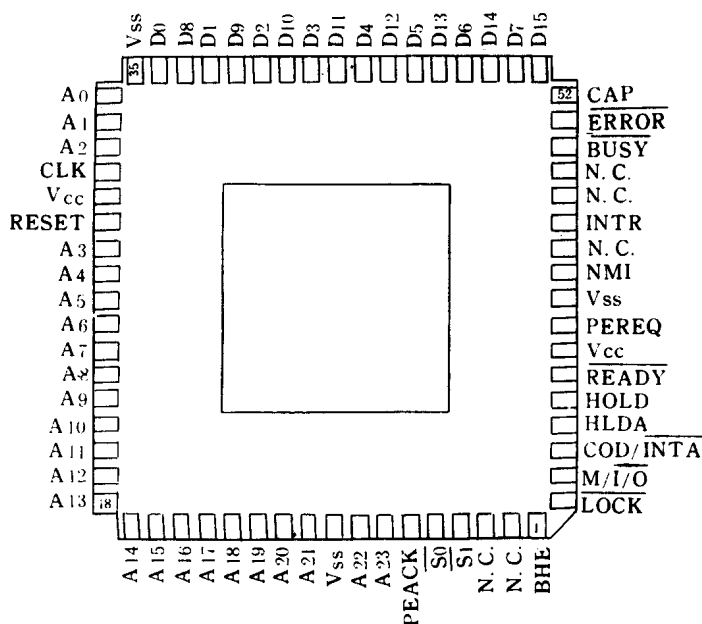


图 1.5 80286 引脚配置图

§ 1.3 总线周期

1.3.1 总线周期的组成

80286 对存储器或 I/O 进行读写操作的时间称为总线周期。图 1.6 给出 80286 连着进行数据的读出和写入时总线周期的波形图。CLK(时钟)信号从 80286 的 CLK 引脚输入,称为系统时钟。80286 在内部将系统时钟二分频而形成处理器时钟(PCLK)信号。80286 的内部动作以 PCLK 同步进行,但 80286 的信号波形图以系统时钟为基准描述。对 8MHz 时钟频率进行操作的 80286,应提供 16MHz 的系统时钟。如图 1.6 所示,80286 以两个处理器时钟来执行一次总线周期。总线周期中第一个处理器时钟称为状态周期,以 TS 表示。而第二个处理器时钟称为命令周期,以 TC 表示,TS 时输出 80286 的状态信号 $\overline{S_0}$ 、 $\overline{S_1}$ 。

1.3.2 流水线寻址

地址和 $M/\overline{IO}$ 信号用同一定时输出,但这些信号至少比 TS 早一个系统时钟输出。地址、 $M/\overline{IO}$ 的输出连续保持到 TC 的 ϕ_1 (相位 1)结束为止。如果这时产生了下一个总线周期,则 80286 无论当前总线周期的执行结束与否,从 TC 的 ϕ_2 开始输出下一个总线周期的地址和 $M/\overline{IO}$ 。

因此,如图 1.6 所示,读周期之后接着执行写周期时,在读周期 TC 的 ϕ_2 ,虽然读周期未全部执行,但下一个地址已被输出了。

80286 在执行数据的输入输出操作过程中,输出下一个总线周期的地址,从而能把两个连续的总线周期的一部分,在时间上重叠起来,这种操作称为流水线寻址方式。流水线寻址方式的目的是尽可能减少存储器的响应速度对系统性能的影响。

80286 的存储器空间为 16M 字节,是 8086 的 16 倍。另外,总线周期也比同样以 8MHz 时钟动作的 8086 快一倍。但是只提高处理器的性能,而存储器的响应速度仍然不快,这是不能提高系统全体的速度的。这就是说要采用高速存储器,但存在价格问题。80286 在采用较低速存储器的情况下,也是靠流水线寻址方式能够设计出较高的系统性能。

1.3.3 命令周期和等待周期

在读周期,80286 在 TC 的最后,从 D0—D15 引脚输入数据。这时,至少在 TC 的最后时间前后,即“准备时间”和“保持时间”期间(图 1.6),数据总线上的信息必须保持稳定。在写周期,80286 在 TS 的 ϕ_2 开始将数据输出到 D0—D15 引脚,并一直保持到该总线周期之后的一个系统时钟为止。

在读周期,存储器必须从 TC 的最后开始直到“准备时间”之前为止,将数据输出到数据总线上。而写周期,存储器必须从 TC 的最后开始到下一个系统周期结束为止一直输入数据。如果使用了低速存储器而不能正确进行读写操作时,在 TC 之后可插入任意个 TC,以延长总线周期。这时,数据的读出操作一直延长到最后一个 TC 结束为止。而在写周期输出数据一直保持到最后一个 TC 之后的一个系统周期结束为止。

为了延长总线周期而插入的 TC 称为等待周期。是否插入等待周期取决于 $\overline{\text{READY}}$ (准备好)信号。若在总线周期的最后, $\overline{\text{READY}}$ 为低电平,则结束总线周期,若为高电平,则在 TC 之后再重复 TC。如果 $\overline{\text{READY}}$ 一直保持高电平,则重复进行 TC 而不结束总线周期。

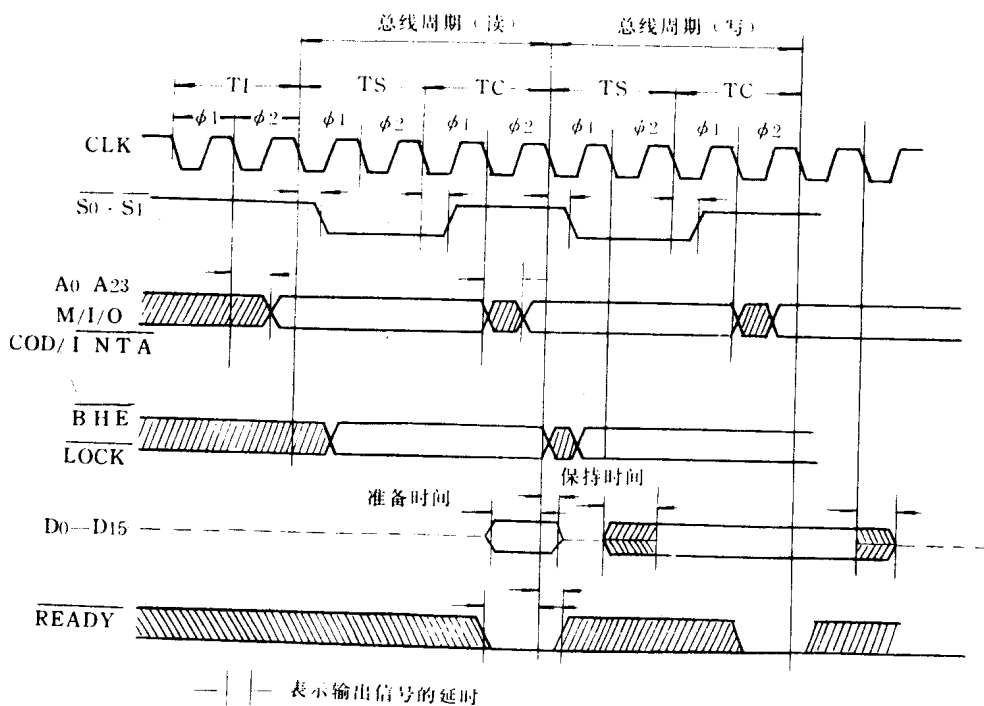


图 1.6 基本总线周期

§ 1.4 80286 的内部构成

1.4.1 80286 的内部部件

80286 的内部部件与 8086/8088 不同,8086/8088 的内部部件由执行部件(EU)和总线接口部件(BIU)两部分组成,而 80286 的内部由总线部件(BU)、指令部件(IU)、执行部件(EU)和地址部件(AU)四部分构成。对这四个部件分别进行同步,独立并行地进行总线操作,可以实现流水线化作业,避免了顺序处理,最大限度地发挥了处理器的性能,使总线的利用效率达到最佳状态。图 1.7 所示为 80286 的内部框图。

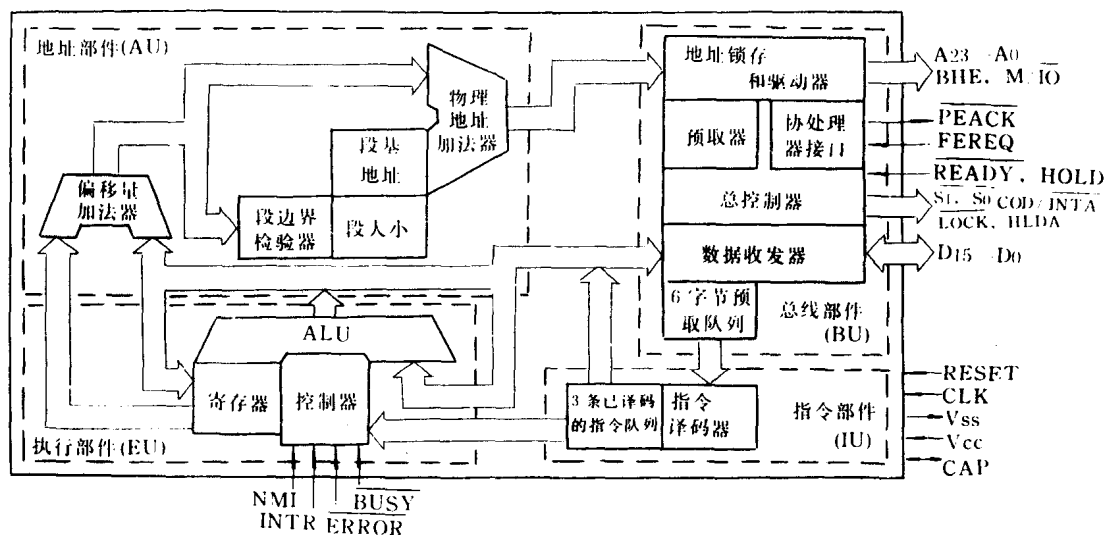


图 1.7 80286 的内部框图

(1) 总线部件(BU)

总线部件用来产生访问外部存储器和 I/O 口时所需要的地址,数据和命令信号。另外,总线部件还控制同 80287 扩充数值运算处理器(NPX)的接口。在 8086 和 8087 系统中,8087 本身可以对存储器进行访问,而在 80286 和 80287 系统中,80287 对存储器的访问全部是通过在这个总线部件内的扩充处理器接口进行的。即 80286 的功能是用作 80287 和存储器之间的 DMA 控制器。

同 8086 时一样,在这个部件内还利用总线的空闲时间执行指令的预取操作,为了保存预取的指令,它有一个 6 字节的指令队列寄存器。当遇到使程序的指令流进行转移的指令(JMP, CALL, RET 等),以及当执行部件识别出中断时,才把这个队列寄存器的内容清除,从转移到的目标地址开始去取新的指令。只有当预取队列寄存器中至少空出 2 个字节时才进行预取操作,除了把控制转移到由奇数地址开始的指令以外,通常都是从偶数地址开始以字为单位进行预取操作。

(2) 指令部件(IU)

指令部件从予取队列寄存器每取 1 个字节的指令代码,就对其进行译码,并把被译码的指令展开成 69 位的内部形式,存放到 3 条已译码指令队列寄存器(69 位 $\times$ 3)。

(3) 执行部件(EU)

执行部件包括 ALU, 1536 字 $\times$ 35 位(约 54000 位)的微代码 ROM 和寄存器文件,另外还有中断控制电路,以及向段寄存器加载时用的测试电路等。执行部件能用很高的效率执行由指令部件译码的指令。

(4) 地址部件(AU)

在地址部件中,通过偏移量加法器计算出有效地址的偏移量之后对该偏移量的段边界和访问权进行检查,最后执行从虚拟地址向物理地址的变换。这个部件就是一般所说的存储器管理部件(Memory Management Unit; MMU)。另外,在这个部件中还包括段寄存器和系统的表寄存器的高速缓存器字段。

1.4.2 寄存器的构成

下面介绍 80286 的内部结构。用汇编语言编制程序时,必须了解 80286 的寄存器构成。图 1.8 给出 80286 的寄存器构成。另外 FLAG(标志寄存器)、MSW(机器状态字寄存器)的位构成示于图 1.9(a)、(b)。称为通用寄存器的一组寄存器,其种类和使用方法与 8086/8088 的通用寄存器完全相同。

字(16 位)通用寄存器有 AX, BX, CX, DX, BP, SP, SI, DI 等八个。在 8086, 80286 中通用寄存器的名称如此同一,是由于有些指令中自动决定了寄存器功能的原故。各寄存器的名字带有这种特殊功能的含义。例如, CX 表示计数器寄存器。它在 LOOP 指令、数据串指令中,用来指定重复执行的次数。

若用隐含的方式定义特定指令中使用的寄存器时,可缩短指令码。当然,这样将失去寄存器的使用自由。不过编制程序时最终还是由程序员来决定寄存器的使用目的,因此寄存器的使用自由度小,不是什么多大的缺点。

段寄存器的种类也和 8086 相同。但 80286 的各段寄存器都带有 48 位的段高速缓存器。这是用来记录段属性的,是 80286 进行存储器管理功能时内部使用的寄存器,这个段高速缓存器的值,不能由外部直接加载。

FLAG 的位格式示于图 1.9(a),这些位中有的表示运算结果的状态,有的用来控制 80286 的动作。FLAG 中位 0 到位 11 为止是与 8086 的 FLAG 相同,此外新增加了 IOPL 和 NT 两部分。

MSW(机器状态字)和 FLAG 属同类型的寄存器,如图 1.9(b)所示,使用了低四位。MSW 表示比 FLAG 对 80286 的动作产生更大影响的那些标志。

可以看到,80286 的寄存器主要是在 8086 的基础上增加了一些在保护模式下工作的寄存器。这里可以把 80286 的内部寄存器分成如下四组,即:通用寄存器,状态/控制寄存器,段寄存器,系统的表寄存器。

如上所述,通用寄存器同 8086 的一样,共有 8 个 16 位的寄存器。状态/控制寄存器是指指令指示器 IP,标志寄存器 FLAG(或 FR),机器状态字寄存器 MSW。其中标志寄存器中增加的 2 位标志信息,即 IOPL(I/O 特权级)和 NT(嵌套的任务)只能在保护模式下使用,在实模式下不具有意义。MSW 是 80286 中新设计的 16 位寄存器,只使用低 4 位。位 0

的 PE 位用于向保护模式转换,其它 3 位,即 TS(任务转换),EM(仿真扩充处理器)和 MP (监视扩充处理器)用于同 80287 NPX 的接口。这些寄存器在实模式下也可以访问。表 1.2 和 1.3 列出了 MSW 各位的功能,以及对 MSW 的各位加以组合的含义。

表 1.2 MSW 各位的功能

位	名 称	功 能
0	PE	如果把该位置位,80286 从实模式转移到保护模式,只有通过硬件复位才能从保护模式返回到实模式
1	MP	把该位置位,表示系统有 80287
2	EM	把该位置位,表示用软件仿真 80287,80286 如果遇到 ESC 指令,则产生中断 7,以使用中断处理程序进行仿真操作
3	TS	如果产生任务转换,把该位置位,其后当 80286 遇到 ESC 或 WAIT 指令时,如果 MP 标志被置位,则产生中断 7,以使用中断处理程序检查现在的 80287 的环境是属于旧任务还是属于新任务

注:MP 和 EM 不能同时被置位。TS 能够用 CLTS 指令(特权指令)复位。

表 1.3 MSW 的各位加以组合的含义

TS	MP	EM	含 义	产生中断 7 的指令
0	0	0	80286 复位以后的状态,不存在 80287,并且在系统中也不对 80287 进行仿真,允许存在这种状态	无
0	0	1	表示用软件仿真 80287	ESC
1	0	1	用软件仿真 80287 时,80286 如果遇到 ESC 指令,则产生中断 7,以便检查现在的软件仿真器的环境是属于旧的任务还是属于新的任务	ESC
0	1	0	表示系统中有 80287	无
1	1	0	表示系统中有 80287 时,80286 如果遇到 ESC 或 WAIT 指令,产生中断 7,以便检查现在的 80287 的环境是属于旧的任务还是属于新的任务	ESC WAIT

注:中断 7 为 80287 无效异常中断。

4 个段寄存器 CS,SS,DS,ES 包含有 8 位的访问权字段,24 位的基地址字段和 16 位的边界字段,共有 48 位构成的高速缓存器字段(也可以称作段高速缓存器或描述符高速缓存器)。高速缓存器字段是程序不能访问的字段,在保护模式下自动地把代码/数据段描述符描述的有效信息加载到这一部分。8086 的 16 位段寄存器,在 80286 中称作段选择器字段。因为在保护模式下用它选择描述符表内的一个描述符。在实模式下,这个选择器字