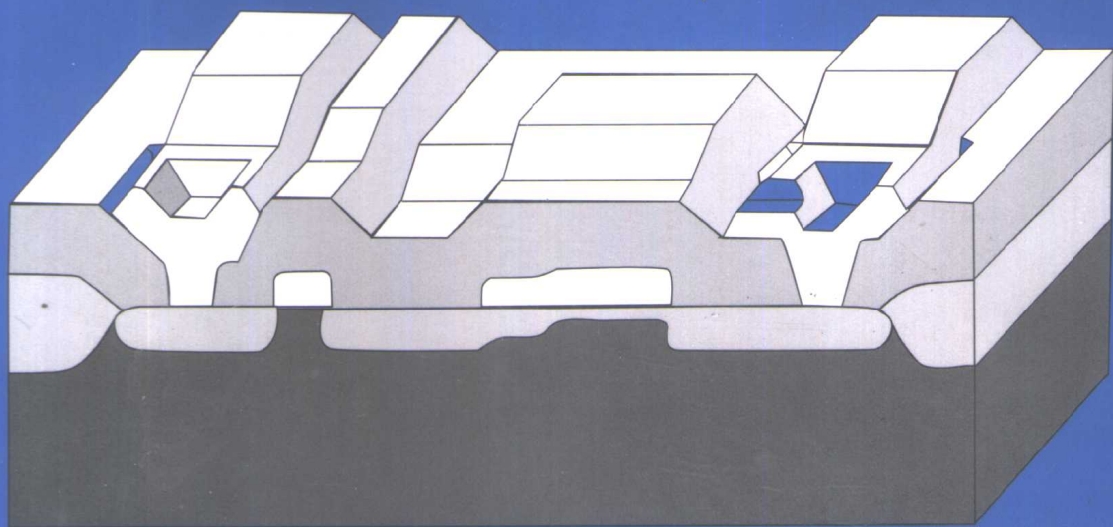


The Analysis and Design for MOS Integrated Circuits

mos

邵丙铤 郑国祥 编著

集成电路  
的分析与设计



复旦大学出版社

# MOS 集成电路的分析与设计

邵丙铄 郑国祥 编著

復旦大學出版社

### 图书在版编目(CIP)数据

MOS 集成电路的分析与设计 / 邵丙铨, 郑国祥编著. 上海:  
复旦大学出版社, 2002. 9  
ISBN 7 - 309 - 03345 - 0

I. M… II. ①邵…②郑… III. ①集成电路 - 电路分析  
②集成电路 - 电路设计 IV. TN4

中国版本图书馆 CIP 数据核字(2002)第 065020 号

---

出版发行	复旦大学出版社
	上海市国权路 579 号 邮编: 200433
	86 - 21 - 65118853(发行部) 86 - 21 - 65644348(邮购)
	fupnet@fudanpress.com http://www.fudanpress.com
经销	新华书店上海发行所
印刷	上海第二教育学院印刷厂
开本	787 × 1092 1/16
印张	16.00
字数	400 千
版次	2002 年 9 月第一版 2002 年 9 月第一次印刷
印数	1 - 2 500
定价	26.00 元

---

如有印装质量问题, 请向复旦大学出版社发行部调换。

版权所有 侵权必究

## 内 容 简 介

本书是作者将自己长期从事的集成电路开发研究工作和教学积累相结合的产物,成书之前曾作为讲义试用过 10 多年,并且经过逐年修订补充才逐步形成的。全书分七章,前两章是学习 MOS-IC 的基础线路知识和逻辑知识的核心;第三章论述了 IC 设计时应考虑的材料和工艺问题。第四章讨论各种 MOS-IC 的器件结构。第五章讨论通用的 VLSI 电路,第六章简要介绍计算机辅助设计中的各种步骤和方法。第七章简要阐述半定制设计中的门阵列与可编程逻辑器件。

本书既可用作大专院校相关课程的教材和教学参考书,也可供工程技术人员用作入门书。

## 前 言

在上世纪 70 年代初,作者因教学与科研工作的需要,曾在复旦大学物理系微电子教研室编写了“集成电路的分析与设计”讲义。但鉴于当时集成电路的研制与生产实际,该讲义的主要内容围绕在双极型领域。随着 IC 事业的飞速发展,MOS 型 IC 逐渐占据了 VLSI 领域的统治地位。我们的教学重点也逐渐向 MOS 型 IC 转移。多年来,在教学与科研实践中积累和收集了不少资料,曾成为课堂教学中不断的补充和修正的养料。其间也曾编写过一些 MOS-IC 方面的讲义,但是总觉得还比较粗糙并缺乏系统性。学生们也不断提出希望,能将课堂教学的内容编写成一本能进行 MOS-IC 分析和设计的入门教材。近两年来,在学校有关部门的支持下,能有机会将这一内容列入重点教材的建设计划,使这一愿望能够得以顺利实现。

IC 芯片的设计与制备是一个很复杂的过程。其中涉及的知识应包括电子材料、半导体物理与器件、IC 制备工艺与技术、电子线路、逻辑原理、计算机与其他电子系统知识以及计算机辅助设计(CAD)的理论与实际。这是一门综合性、交叉性和实用性很强的学科,不可能要求每一个从业人员都能完整地掌握上述全部知识。在实际工作的领域,人们也往往只要求能熟练地掌握或运用其中某些知识或技术。但是作为一个学生,能较为完整地将这些知识综合起来学习,对 IC 设计与制备的全过程有一个全面的了解是必要的。未来的专业工作不仅需要熟悉 CAD 软件的运用或程序的编写,更重要的是对 IC 的全貌能做到胸有成竹,站得高看得远。当然,限于篇幅,本书不可能对其中的每一个环节作太详细的阐述,因为这也可能需要多本书分别加以讨论。本书的目的仅仅是将 MOS-IC 从单元结构、材料工艺、器件结构及计算机辅助设计等内容作必要的基础性的论述。希望读者能从设计者的角度把它们相互联系起来,形成一个较完整的概念。

本书的内容主要涉及 MOS 型数字集成电路,这是超大规模集成电路的基础。第一章论述了本书的基础——单元电路,对各类倒相器和门电路做了较严密的理论分析;第二章论述了 MOS 型触发器。这两章提供了学习 MOS-IC 所需要的最低限度的线路和逻辑知识。第三章论述了 IC 设计时应考虑的材料与工艺问题,第四章讨论了各种 MOS-IC 的器件结构;这两章是 MOS-IC 设计的物理基础。第五章讨论了通用的 VLSI 电路,主要涉及各种存储器 ROM 和 RAM。因为它们较为规范,不涉及太多、太复杂的逻辑问题,又能体现出 MOS-IC 的设计思想。第六章简要介绍了计算机辅助设计中的各种步骤和方法。第七章简要地介绍了半定制设计中的门阵列与可编程逻辑器件。这两章内容精炼,仅作为进一步学习的一个台阶。

在编写过程中,作者参考了国内外的大量资料和著作,也参考了本校的有关教材和资料。研究生刘丽蓓、李晴、张胜媛等为本书的初稿做了大量的打印和绘图工作。复旦大学教务处和出版社也为本书的出版做出了宝贵贡献。作者一并在表示深切的感谢。

由于 IC 产业的发展迅猛异常,本书付印的某些内容难免需要不断更新补充,某些错误和不足之处也在所难免,望读者不吝指正。同时本书作为一本基础型的专业教材,希

ADD 07/02

望能对有志从事这一事业的学生有所帮助,为他们进一步的开拓和发展奠定一个良好的基础。

作者

2002年7月

# 目 录

<b>第一章 MOS-IC 的单元基础</b> .....	1
§ 1-1 最基本的单元——倒相器 .....	1
§ 1-2 倒相器的工作原理 .....	3
§ 1-2-1 饱和负载倒相器的转移特性 .....	3
§ 1-2-2 非饱和负载倒相器的转移特性 .....	5
§ 1-2-3 自举倒相器 .....	8
§ 1-2-4 耗尽型负载倒相器的转移特性 .....	9
§ 1-2-5 互补型负载倒相器的转移特性 .....	12
§ 1-3 倒相器的静态参数 .....	14
§ 1-4 倒相器的瞬态特性 .....	16
§ 1-4-1 饱和负载 .....	17
§ 1-4-2 非饱和负载 .....	19
§ 1-4-3 耗尽型负载(E/D MOS) .....	19
§ 1-4-4 互补型负载(CMOS) .....	21
§ 1-5 基本逻辑门 .....	23
§ 1-5-1 单沟道“与非”“或非”逻辑门 .....	23
§ 1-5-2 CMOS“与非”“或非”门 .....	28
§ 1-6 传输门 .....	32
§ 1-6-1 单沟道传输门 .....	33
§ 1-6-2 CMOS 传输门 .....	36
§ 1-7 传输门逻辑及实现逻辑 .....	38
§ 1-7-1 传输门逻辑 .....	38
§ 1-7-2 用传输门实现的同或/异或逻辑 .....	39
§ 1-8 输出驱动电路 .....	42
§ 1-8-1 输出电路的驱动能力 .....	42
§ 1-8-2 CMOS 输出缓冲门 .....	44
§ 1-8-3 单沟道输出驱动门 .....	45
§ 1-8-4 三态输出电路 .....	46
<b>第二章 MOS 触发器和动态逻辑</b> .....	48
§ 2-1 静态触发器 .....	48
§ 2-1-1 R-S 触发器 .....	48
§ 2-1-2 R-S-T 触发器 .....	51
§ 2-1-3 J-K 触发器 .....	56
§ 2-1-4 D 型触发器 .....	58

§ 2-2 动态 MOS 电路 .....	60
§ 2-2-1 两相动态有比电路 .....	61
§ 2-2-2 两相动态无比电路 .....	65
§ 2-2-3 四相动态无比电路 .....	67
§ 2-2-4 准静态 D 型触发器 .....	68
§ 2-3 动态逻辑 .....	71
§ 2-4 多米诺(DOMINO)电路 .....	74
§ 2-5 施密特触发器 .....	75
§ 2-5-1 NMOS 施密特触发器 .....	75
§ 2-5-2 CMOS 施密特触发器 .....	76
§ 2-6 加法器 .....	77
§ 2-7 乘法器 .....	83
§ 2-8 算术运算中的移位器 .....	84
<b>第三章 IC 设计中的材料与工艺 .....</b>	<b>87</b>
§ 3-1 MOS 晶体管的阈值电压 $V_T$ .....	87
§ 3-1-1 金属与半导体接触电势差 .....	87
§ 3-1-2 氧化层和耗尽层电荷 .....	88
§ 3-1-3 阈值电压 $V_T$ 值的实例 .....	89
§ 3-1-4 体效应对 $V_T$ 值的影响 .....	90
§ 3-2 VLSI 中的接触与互连技术 .....	91
§ 3-2-1 MOS 管中的接触结构 .....	91
§ 3-2-2 毗连接触与埋孔接触 .....	93
§ 3-2-3 多层互连技术 .....	94
§ 3-2-4 铜互连布线及其镶嵌技术 .....	99
§ 3-3 版图设计规则 .....	104
§ 3-3-1 层次 .....	104
§ 3-3-2 工业界设计规则 .....	107
§ 3-4 按比例缩小规则 .....	112
<b>第四章 MOS 集成电路中的器件 .....</b>	<b>115</b>
§ 4-1 硅栅 MOS 结构 .....	115
§ 4-1-1 硅栅 MOS 工艺的特点 .....	115
§ 4-1-2 场区、有源区和等平面工艺 .....	116
§ 4-2 E/D MOS 倒相器的结构与版图 .....	117
§ 4-2-1 E/D MOS 倒相器版图设计和流程 .....	117
§ 4-2-2 E/D MOS 倒相器的工艺要求 .....	119
§ 4-3 CMOS 基本工艺结构与版图 .....	122
§ 4-3-1 CMOS IC 的基本流程 .....	122
§ 4-3-2 CMOS 电路中的阱 .....	124
§ 4-3-3 CMOS 电路中的闩锁效应(Latchup) .....	127



§ 4-4	BiCMOS .....	129
§ 4-4-1	BiCMOS 倒相器 .....	130
§ 4-4-2	BiCMOS 倒相器的瞬态特性 .....	131
§ 4-4-3	BiCMOS 门电路 .....	131
§ 4-4-4	BiCMOS 工艺结构 .....	132
§ 4-4-5	BiCMOS 的版图 .....	135
§ 4-4-6	BiCMOS 的应用 .....	135
<b>第五章</b>	<b>通用 VLSI 电路的设计与分析 .....</b>	<b>138</b>
§ 5-1	只读存贮器的结构与设计(ROM) .....	138
§ 5-1-1	掩膜 ROM (Mask-ROM) .....	138
§ 5-1-2	PROM(可编程只读存贮器) .....	142
§ 5-1-3	可擦除可编程的 ROM(EPROM) .....	142
§ 5-1-4	电可擦除电可编程 ROM(EEPROM) .....	143
§ 5-2	静态随机存取存贮器(SRAM) .....	149
§ 5-2-1	六管 SRAM 单元 .....	149
§ 5-2-2	CMOS-SRAM 结构与操作 .....	150
§ 5-3	动态随机存取存贮器(DRAM) .....	154
§ 5-3-1	三管 DRAM .....	154
§ 5-3-2	单管 DRAM .....	155
<b>第六章</b>	<b>MOS 集成电路的计算机辅助设计 .....</b>	<b>161</b>
§ 6-1	定制设计步骤 .....	162
§ 6-1-1	行为级综合及 HDL .....	162
§ 6-1-2	逻辑综合和逻辑模拟 .....	176
§ 6-1-3	电路模拟 .....	177
§ 6-1-4	版图设计与验证 .....	190
§ 6-2	电路模拟软件中的 MOS 器件模型 .....	194
§ 6-2-1	基本模型 .....	194
§ 6-2-2	短沟道模型 .....	198
§ 6-2-3	MOS 的器件模拟程序简介 .....	201
§ 6-3	器件模型参数及其提取 .....	203
§ 6-3-1	基本的器件模型参数 .....	203
§ 6-3-2	MOSFET 模型参数提取简介 .....	207
§ 6-4	几个重要的 MOS 模型参数的提取 .....	214
§ 6-4-1	MOSFET 阈值电压的提取 .....	214
§ 6-4-2	MOSFET 有效沟道长度的提取 .....	217
§ 6-4-3	MOSFET 沟道载流子迁移率的提取 .....	221
§ 6-4-4	MOSFET 源漏串联电阻的提取 .....	223
<b>第七章</b>	<b>门阵列和可编程逻辑器件 .....</b>	<b>226</b>
§ 7-1	门阵列 .....	226

§ 7-2 可编程逻辑器件(PLD) .....	228
§ 7-2-1 PLD 原理 .....	228
§ 7-2-2 PLD 的编程技术与现场可编程器件 .....	230
附录一 MOS 材料中有关的物理常数 .....	235
附录二 300 K 时硅的物理常数 .....	236
附录三 $\text{SiO}_2$ 和 $\text{Si}_3\text{N}_4$ (300 K 时)的性质 .....	237
附录四 HSPICE 中的主要语句 .....	238
附录五 参数提取的算法基础 .....	243
<b>参考文献</b> .....	245

# 第一章 MOS-IC 的单元基础

## § 1-1 最基本的单元——倒相器

最基本的 MOS 集成电路是完成逻辑“非”功能的门电路,它是数字电路的最基本单元。由于它输出和输入的信号极性是相反的,称为“倒相器”。

倒相器由负载器件和驱动器组成,MOS 倒相器如图 1-1-1 所示。实际应用中负载器件可采用电阻、p 沟增强型 MOS 管、n 沟增强型 MOS 管和 n 沟耗尽型 MOS 管。而驱动器则一般采用增强型 MOS 管,这是因为增强型 MOS 管的栅和漏是同一极性,在电路中便于级间的直接耦合。另外驱动管导通时一般工作在晶体管的非饱和区,非饱和区小的导通电阻可以获得较低的输出低电平。

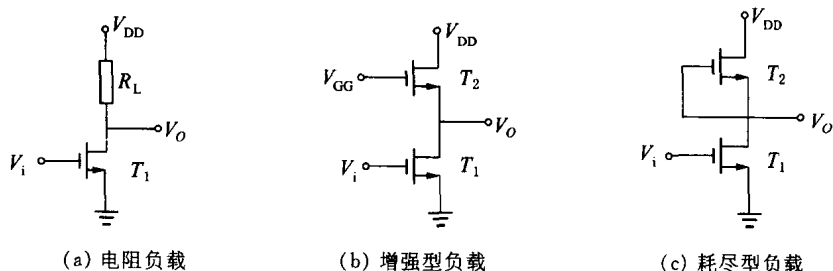


图 1-1-1 MOS 倒相器

倒相器的负载器件用 MOS 管来替代扩散电阻,可以极大地减少负载器件在集成电路芯片中所占的面积;另一个优点是当负载 MOS 管在关态运用时,可以降低倒相器的功耗。如果负载 MOS 管受时钟控制,则功耗就成为时钟占空比的函数。MOS 负载器件的种类较多,可以是增强型,也可以是耗尽型;可以工作在饱和区,也可以工作在非饱和区。负载器件和驱动器采用各种不同种类的组合,构成倒相器的不同类型,如表 1-1-1 所示。

表中各种类型的倒相器中,PMOS 为早期采用的一种形式,但是 PMOS 的导电载流子是空穴,其迁移率是电子的三分之一至二分之一,所以现在随着 NMOS 工艺的成熟,PMOS 已逐渐被 NMOS 所取代。而增强/耗尽 MOS 倒相器(E/D MOS)具有集成度高和开关速度快的优点,虽然它要求在同一芯片上制造出增强型和耗尽型两种不同阈值电压的器件,应用离子注入技术后,在制作工艺中可随意调整阈值电压,所以 n 沟 E/D MOS 电路已是 MOS 大规模集成电路中采用的主要形式。至于 CMOS 倒相器的优点是功耗低、速度高和抗干扰能力强,是表 1-1-1 所列的倒相器中最优越的一种,目前的中大规模 MOS 集成电路大多采用 CMOS 形式。特别因 CMOS 的微功耗优势,被广泛应用于宇宙空间技术、便携式电子计算机和通讯机以及电子钟表等方面。由于这种互补电路要求在一个晶片衬底上制造两种不同沟道的 MOS 管,阱的运用和电隔离的要求,使集成度受到影响,但随着目前亚微

米工艺技术的发展,CMOS 电路在超大规模集成电路中已占绝对的优势。

表 1-1-1 MOS 倒相器的主要类型

名称	驱动器件	负载器件	倒相器类型
PMOS	p 沟增强型	电阻	电阻负载 PMOS
		p 沟增强型(饱和)	增强负载 PMOS
		p 沟增强型(非饱和)	增强负载 PMOS
NMOS	n 沟增强型	电阻	电阻负载 NMOS
		n 沟增强型(饱和)	增强负载 NMOS
		n 沟增强型(非饱和)	增强负载 NMOS
n 沟 E/D MOS	n 沟增强型	n 沟耗尽型(饱和)	n 沟增强/耗尽 MOS
CMOS	n 沟增强型	p 沟增强型(非饱和)	互补 MOS

以上不同的 MOS 倒相器都可以通过不同的集成工艺技术,在硅衬底上制造。然而,不同的倒相器类型、器件运行模式、衬底材料和版图设计细节都决定和影响倒相器的参数:分布电容、速度、功耗和输出摆幅等等。

本章首先介绍不同类型的倒相器,分别描写它们的输出特性、静态转换特性、动态特性和版图设计等。至于用 p 沟或 n 沟作驱动器件,其基本特性是相同的,只是极性和某些参数(如迁移率)不同,我们以 n 沟作为分析的代表电路。在倒相器的基础上,接着介绍电路的基本门和传输门,然后介绍触发器的各种结构和运行模式。

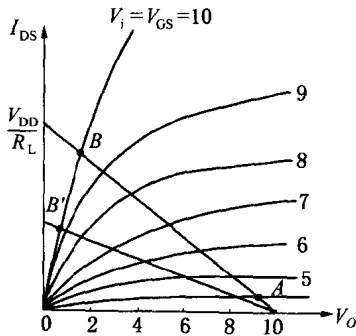


图 1-1-2 电阻负载倒相器的特性曲线和工作点

图 1-1-1a 的电阻倒相器是由一个 MOS 管(作驱动器件)和一个扩散电阻(作负载器件)组成。输入器件为增强型 n 沟 MOS 晶体管  $T_1$ ,  $T_1$  的不同输入电压(即栅源电压  $V_{GS}$ )下的电流电压特性曲线,如图 1-1-2 所示。

流过  $T_1$  管的电流  $I_{DS}$  受电源电压  $V_{DD}$  与负载电阻  $R_L$  的限制。从图 1-1-1 a 的线路可看出,它满足下列关系:

$$I_{DS} = \frac{V_{DD} - V_O}{R_L} \quad (1-1-1)$$

上式也称为倒相器电路的负载线方程。

由于流过  $T_1$  管的电流  $I_{DS}$  与流过负载电阻  $R_L$  的电流相同,且  $T_1$  管的漏源电压  $V_{DS}$  与输出电压  $V_O$  相等,故可以在  $T_1$  管的电流电压特性曲线上,根据(1-1-1)式的直线方程作出  $V_O \propto I_{DS}$  曲线。该曲线是一条直线,称为负载线。负载线与  $x$  轴( $V_{DS}$ 轴)的交点为  $(V_{DD}, 0)$ ;负载线与  $y$  轴( $I_{DS}$ 轴)的交点为  $(0, V_{DD}/R_L)$ 。负载线的斜率为  $\Delta V_{DS}/\Delta I_{DS} = -R_L$ 。

当输入电压  $V_i$  接近零伏时,  $T_1$  管截止,反向漏电流  $I_D \approx 0$ ,  $T_1$  管电流电压曲线与负载线相交于 A 点。A 点在  $T_1$  管的截止区,此时输出电压接近  $V_{DD}$ ,输出为高电平,A 点称为关态工作点。

当输入电压  $V_i \approx V_{DD}$ ,  $T_1$  管充分导通,  $T_1$  管电流电压曲线与负载线相交于 B 点。B

点在  $T_1$  管的非饱和区,此时  $T_1$  管漏源两端呈现的电阻很小(远低于  $R_L$ ),电源电压  $V_{DD}$  绝大部分降落在负载电阻  $R_L$  两端,输出为低电平, $B$  点称为开态工作点。负载电阻  $R_L$  越大,则负载线的斜率越小,输出低电平越低,如图 1-1-2 中的  $B'$  点所示。

在电源电压一定的情况下,负载电阻  $R_L$  的选择是很重要的。除了上述为降低输出低电平宜采用大的阻值以外,为降低电路功耗和提高输出逻辑摆幅也需要采用大电阻。然而,大阻值的扩散电阻在芯片中占去较大的面积,不利于集成度的提高。所以,在集成电路的制造中倒相器都采用 MOS 管作负载器件的形式。

## § 1-2 倒相器的工作原理

在单一衬底上可集成的最简单的倒相器就是增强型 MOS 负载倒相器,它的驱动器件和负载器件均为增强型 MOS,所以制造工艺比较简单。增强型 MOS 负载常处于导通状态,就其工作区域的不同又可分为饱和区和非饱和区,分别称为饱和负载倒相器和非饱和负载倒相器。而 E/D MOS 和 CMOS 倒相器的制造工艺虽然复杂,却换来良好的电路性能。

### § 1-2-1 饱和负载倒相器的转移特性

饱和负载倒相器的负载器件是工作在饱和区的 n 沟增强型 MOS,通常是用栅极和漏极相连来实现,其电路图见图 1-2-1。由于负载器件  $T_L$  的栅极和漏极短接,并与电源  $V_{DD}$  连接,负载管的栅源电压与漏源电压相等,即  $V_{DSL} = V_{GSL}$ ,所以对负载管而言,总是满足条件  $V_{DSL} > V_{GSL} - V_{TL}$  (其中  $V_{TL}$  为负载管的开启电压),即在漏端附近的硅表面不可能形成反型层,因此负载管始终工作在饱和区。与电阻负载倒相器相比,饱和负载倒相器的负载器件不是纯电阻,而是一个非线性电阻;而且负载管由原来的三端元件成为两端元件。

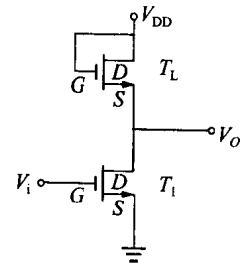


图 1-2-1 饱和负载倒相器

#### (一) 工作原理

负载管在饱和区工作,  $T_L$  的电流与电压关系满足饱和区的 MOS 管电流方程,而且  $T_L$  的栅漏极短接,所以得到下列关系:

$$I_{DSL} = 1/2\beta_L (V_{GSL} - V_{TL})^2 = 1/2\beta_L (V_{DSL} - V_{TL})^2 \quad (1-2-1)$$

$I_{DSL}$  与  $V_{DSL}$  间为平方关系。又因为  $V_{DSL} = V_{DD} - V_o$  即  $V_o = V_{DD} - V_{DSL}$ , 因此(1-2-1)式又可写成

$$I_{DSL} = 1/2\beta_L^* (V_{DD} - V_o - V_{TL})^2 \quad (1-2-2)$$

(1-2-2)式就是饱和负载倒相器的负载线方程,图 1-2-2a 则是饱和负载倒相器的负载线。把负载线和驱动器件的输出特性曲线两者画在一起,得图 1-2-2b。

当倒相器的输入电压为低电平,驱动管  $T_1$  截止,仅有微小的反向电流流过,驱动管的漏源电流近似为零。负载线与驱动管截止时的曲线交点  $A$  为关态工作点, $A$  点对应的输出电压为高电平  $V_{OH}$ ,高电平  $V_{OH}$  近似等于  $(V_{DD} - V_{TL})$ 。

当倒相器的输入电压为高电平(其值为  $V_{DD} - V_{TL}$ ),驱动管  $T_1$  充分导通,电源电压  $V_{DD}$  大部分降落在负载管的两端。负载线与驱动管导通时的曲线交点  $B$  为开态工作点, $B$  点对

应的输出电压为低电平  $V_{OL}$ ，低电平  $V_{OL}$  的大小与驱动管的导电因子  $\beta_1$  及负载管的导电因子  $\beta_L$  有关。 $\beta_1$  越大， $\beta_L$  越小，则  $V_{OL}$  越小，正如图 1-2-2b 中的虚线所示的  $B'$  点。由于虚线的  $\beta_L$  小于实线的  $\beta_L$ ，所以  $B'$  点对应的低电平  $V'_{OL}$  小于  $B$  点对应的  $V_{OL}$ 。MOS 管的导电因子  $\beta$  主要与其宽长比 ( $W/L$ ) 有关，为得到较低的  $V_{OL}$ ，负载管  $T_L$  的宽长比 ( $W/L$ ) 应该较小，驱动管  $T_1$  的宽长比 ( $W/L$ ) 应该较大。

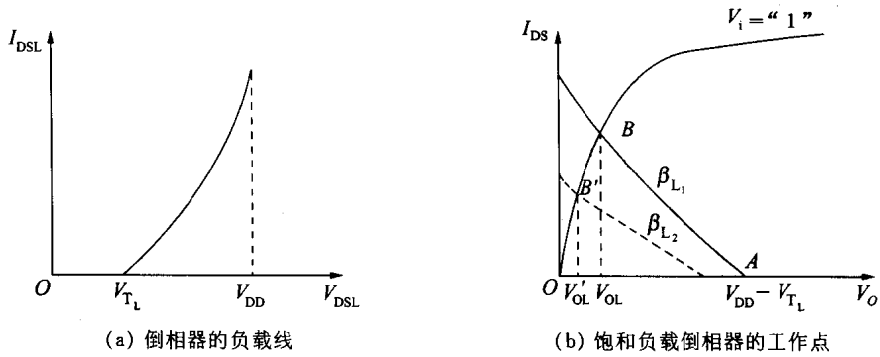


图 1-2-2 饱和负载倒相器的电流与电压关系曲线

(二) 电压传输特性(电压转移特性曲线)

静态工作点只讨论开态和关态两种状态，即输入是高电平或者是低电平两种情况下的输出状态。若输入电压值在高电平和低电平之间时，输出是何种状态呢？电压传输特性曲线给出了各种输入电压值下的输出电压大小。因此，所谓电压传输特性曲线是指输入电平  $V_i$  和输出电平  $V_o$  之间的关系曲线，如图 1-2-3 所示。

电压传输特性曲线可由下列方法推出：(1) 写出负载器件的电流方程。(2) 当输入电压值从 0 伏逐渐上升到  $V_{DD}$ ，驱动器先后处于截止区、饱和区和非饱和区三个不同的工作状态，分别写出驱动器在各个不同工作状态下的电流方程。(3) 根据图 1-2-1 的电路图，令驱动器的电流等于负载器件的电流。由于这个等式是输入电压及输出电压的函数，故它就是电压传输特性方程。(4) 根据电压传输特性方程，得到输入电压值从 0 伏上升到  $V_{DD}$  所对应的输出电压数据，并画出电压传输曲线。用计算机模拟的方法绘出电压传输特性曲线自然是最简便的，但它的计算方法和步骤与上述一致。

饱和负载倒相器的负载器件的电流方程由 (1-2-2) 式的负载线方程给出。而驱动器器件的电流方程需分区域考虑后给出：

(1)  $0 < V_i < V_{T_1}$  时，驱动器器件工作在截止区域，其电流方程为：

$$I_{DS1} = 0 \tag{1-2-3}$$

(2)  $V_{T_1} < V_i < V_o + V_{T_1}$  时，驱动器器件工作在饱和区域，其电流方程为：

$$I_{DS1} = 1/2 \beta_1 (V_i - V_{T_1})^2 \tag{1-2-4}$$

(3)  $V_i > V_o + V_{T_1}$  时，驱动器器件工作在非饱和区域，其电流方程为：

$$I_{DS1} = 1/2 \beta_1 [2(V_i - V_{T_1})V_o - V_o^2] \tag{1-2-5}$$

式中  $V_{T_1}$  是驱动管  $T_1$  的开启电压，根据上述的步骤 (3)，分别令三个区域的  $I_{DSL} = I_{DS1}$ ，则得到三个不同的工作状态下的电压转移关系：

$$(1) \text{ 截止区, } 1/2\beta_L (V_{DD} - V_O - V_{T_L})^2 = 0$$

$$\text{整理后得: } V_O = V_{DD} - V_{T_L} = V_{OH} \quad (1-2-6)$$

即图 1-2-3 中的 AB 段曲线。

$$(2) \text{ 饱和区, } 1/2\beta_L (V_{DD} - V_O - V_{T_L})^2 = 1/2\beta_i (V_i - V_{T_i})^2$$

$$\text{整理后得: } V_{DD} - V_O - V_{T_L} = \sqrt{\beta_R} (V_i - V_{T_i}) \quad (1-2-7)$$

$$\text{其中 } \beta_R = \beta_i/\beta_L = (W_i/L_i)/(W_L/L_L)$$

即图 1-2-3 中的 BC 段曲线。

$$(3) \text{ 非饱和区, } 1/2\beta_L (V_{DD} - V_O - V_{T_L})^2 = 1/2\beta_i [2(V_i - V_{T_i})V_O - V_O^2]$$

$$\text{整理后得: } (V_{DD} - V_O - V_{T_L})^2 = \beta_R [2(V_i - V_{T_i})V_O - V_O^2] \quad (1-2-8)$$

即图 1-2-3 中的 CD 段双曲线。

在图 1-2-3 的电压传输特性曲线中截止区和饱和区的分界线为直线 ( $|V_i| = |V_{T_i}|$ ), 饱和区和非饱和区的分界线为直线 ( $|V_i| = |V_O + V_{T_i}|$ )。

### (三) 饱和负载倒相器的特点

(1) 从饱和负载倒相器的电路图来看, 它使用单一电源, 结构简单, 设计方便。

(2) 它的输出高电平为  $V_{DD} - V_{T_L}$ , 比电源电压低一个阈值电压的数值。因此难以得到预期的高电平, 产生不必要的电压损失。

(3) 由于负载管始终工作在饱和区, 倒相器的功耗大; 另外当输出接近高电平时, 负载管的漏源电压较小, 栅源电压也较小, 导致充电能力较差, 影响倒相器的工作速度。

(4) 它的输出低电平和电压传输特性都同驱动管与负载管的导电因子比 ( $\beta_R = \beta_i/\beta_L$ ) 有关。  $\beta_R$  较大, 它的输出低电平较低, 电压传输特性较好。因此在饱和负载倒相器的设计中, 总是把驱动管的宽长比设计得大一些, 而负载管的宽长比设计得小一些。

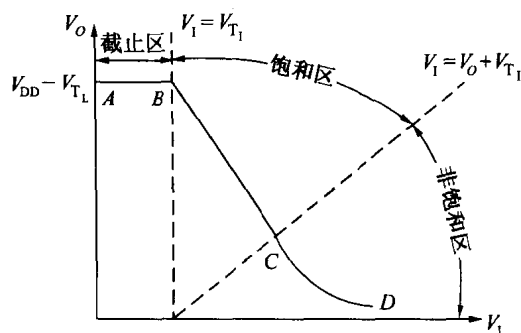


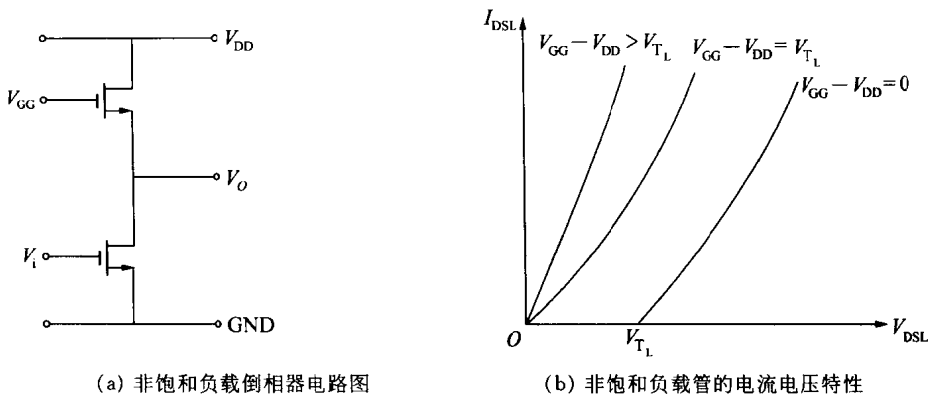
图 1-2-3 饱和负载倒相器的电压传输特性曲线

## § 1-2-2 非饱和负载倒相器的转移特性

### (一) 工作原理

针对饱和负载倒相器高电平比电源电压低一个阈值电压的缺点, 若仍采用 MOS 管作负载, 还可以将负载管的栅极另接一固定电源  $V_{GG}$ , 见图 1-2-4a 的电路图。  $V_{GG}$  的值应满足  $V_{GG} > V_{DD} + V_{T_L}$ , 如此保证负载管工作在非饱和区, 所以这种倒相器称为非饱和负载倒相器。

图 1-2-4b 给出几个不同的  $V_{GG}$  值 ( $V_{GG} - V_{DD} \geq 0$ ) 的情况下负载管的电流电压特性。当  $V_{GG} - V_{DD} = 0$  时即为饱和和负载管的电流电压特性; 当  $V_{GG} - V_{DD} = V_{T_L}$  时, 负载管的电流电压特性曲线的起点为坐标原点; 当  $V_{GG} - V_{DD} > V_{T_L}$  时, 倒相器的负载管工作在非饱和区, 特性曲线的起点都为坐标原点, 而且  $V_{GG}$  值正得越多, 电流电压特性曲线的线性越好, MOS 倒相管的特性也就越接近一个线性电阻。



(a) 非饱和负载倒相器电路图

(b) 非饱和负载管的电流电压特性

图 1-2-4 非饱和负载倒相器的负载管

把图 1-2-4b 负载管的电流电压特性曲线和驱动管的输出特性曲线两者画在一起, 得图 1-2-5。当倒相器的输入电压为低电平, 驱动管  $T_1$  截止, 负载线与驱动管截止时的曲线交点  $A$  为关态工作点; 当倒相器的输入电压为高电平  $V_{DD}$ , 驱动管  $T_1$  充分导通, 负载线与驱动管导通时的曲线交点  $B$  为开态工作点。显然, 倒相器处在关态时, 由于负载管始终处于充分导通状态, 所以电源电压  $V_{DD}$  几乎全部降落在驱动管的漏源两端,  $A$  点对应的输出电压高电平为电源电压, 即  $V_{OH} = V_{DD}$ 。

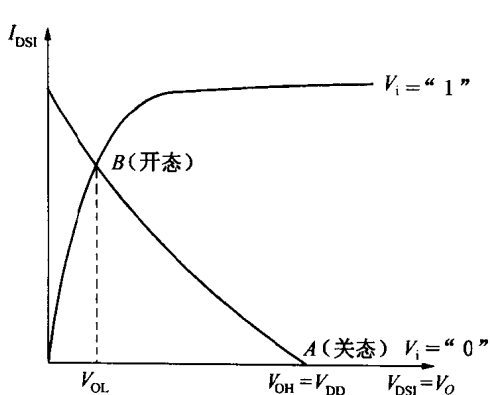


图 1-2-5 非饱和负载倒相器的静态工作点

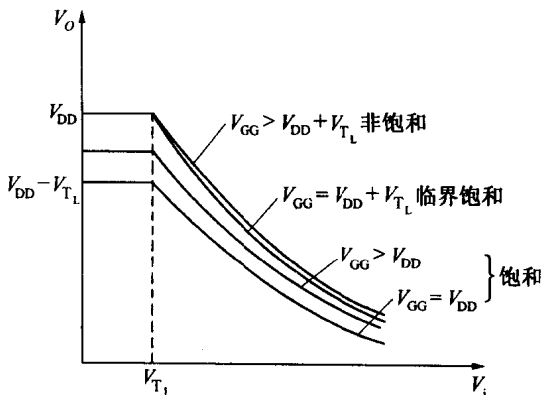


图 1-2-6 不同  $V_{GG}$  时倒相器的电压传输特性

图 1-2-6 给出不同  $V_{GG}$  时非饱和负载倒相器的电压传输特性。可见非饱和负载倒相器的最大输出电压与  $V_{GG}$  有关: 当  $V_{GG} = V_{DD}$  时, 即为负载管处于饱和状态, 最大输出电压为  $(V_{DD} - V_{T_L})$ ; 当  $V_{GG}$  大于  $V_{DD}$  时, 负载管为非饱和状态, 随着  $V_{GG}$  的升高, 最大输出电压也随之增加; 当  $V_{GG} \geq V_{DD} + V_{T_L}$  时, 最大输出电压为  $V_{DD}$ 。

### (二) 电压传输特性

非饱和负载管的栅压  $V_G = V_{GG}$ , 漏极电压  $V_D = V_{DD}$ , 漏电流由非饱和 MOS 电流方程给出:

$$\begin{aligned}
 I_{DSL} &= 1/2\beta_L [2(V_{GG} - V_O - V_{T_L})(V_{DD} - V_O) - (V_{DD} - V_O)^2] \\
 &= 1/2\beta_L V_{DD}^2 (1 - V_O/V_{DD}) [(2(V_{GG} - V_{T_L}) - V_{DD})/V_{DD} - V_O/V_{DD}] \quad (1-2-9)
 \end{aligned}$$

$$\text{令 } m = V_{DD} / [2(V_{GG} - V_{T_L}) - V_{DD}] \quad (1-2-10)$$



$m$  称为偏置参数,它表征负载管的工作状态进入非饱和区的程度。从(1-2-10)式,当  $V_{DD} = V_{GG} - V_{T_L}$  时,  $m = 1$ 。由于非饱和条件为  $V_{GG} > V_{DD} + V_{T_L}$ , 所以  $m$  的取值范围为  $0 < m < 1$ 。将(1-2-10)式代入(1-2-9)式,得到:

$$I_{DSL} = (1/2\beta_L V_{DD}^2)/m \cdot (1 - V_O/V_{DD}) \cdot (1 - mV_O/V_{DD}) \quad (1-2-11)$$

(1-2-11) 式就是非饱和负载倒相器负载器件的电流方程。当  $m = 1$ , 即  $V_{DD} = V_{GG} - V_{T_L}$  时,(1-2-11)式变为:

$$I_{DSL} = 1/2\beta_L (V_{DD} - V_O)^2 = 1/2\beta_L (V_{GG} - V_O - V_{T_L})^2 \quad (1-2-12)$$

(1-2-12)式与(1-2-2)式相同,即为饱和负载倒相器负载器件的电流方程,因此饱和负载倒相器负载器件的电流方程是非饱和负载倒相器负载器件电流方程中的一种特殊情况。

使负载器件电流与驱动器件电流相等,即可求出驱动管在不同区域工作时的电压传输方程。驱动器件的电流方程按不同区域给出,见(1-2-3)、(1-2-4)和(1-2-5)式。

$$(1) \text{ 截止区, } (1/2\beta_L V_{DD}^2)/m \cdot (1 - V_O/V_{DD}) \cdot (1 - mV_O/V_{DD}) = 0$$

$$\text{得: } V_O = V_{DD} = V_{OH} \quad (1-2-13)$$

即非饱和负载倒相器的高电平为  $V_{DD}$ 。

$$(2) \text{ 饱和区, } (1/2\beta_L V_{DD}^2)/m \cdot (1 - V_O/V_{DD}) \cdot (1 - mV_O/V_{DD}) = 1/2\beta_L (V_i - V_{T_1})^2$$

$$\text{整理后得: } (1 - V_O/V_{DD}) \cdot (1 - mV_O/V_{DD}) = m\beta_R (V_i - V_{T_1})^2 / V_{DD}^2 \quad (1-2-14)$$

当  $m$  接近 1 时,  $V_O$  随  $V_i$  的变化近似成线性关系,其斜率为  $-\sqrt{m\beta_R}$ ,它不仅与器件的几何尺寸有关,而且还与所加的偏压  $V_{GG}$  有关。而当  $m$  越接近 0 时,即进入非饱和区的程度越厉害,则曲线的斜率越小,传输特性和抗干扰性能也越差。

(3) 非饱和区

$$(1/2\beta_L V_{DD}^2)/m \cdot (1 - V_O/V_{DD}) \cdot (1 - mV_O/V_{DD}) = 1/2\beta_L [2(V_i - V_{T_1})V_O - V_O^2]$$

$$\text{整理后得: } (1 - V_O/V_{DD}) \cdot (1 - mV_O/V_{DD}) = m\beta_R [2(V_i - V_{T_1})V_O/V_{DD} - (V_O/V_{DD})^2] \quad (1-2-15)$$

当输出为低电平时,  $V_O \ll V_{DD}$ , 则(1-2-15)式可近似为:

$$V_{OL} \approx V_{DD}^2 / [2m\beta_R (V_i - V_{T_1})] \quad (1-2-16)$$

从(1-2-16)式看出,非饱和负载倒相器的低电平也与  $\beta_R$  成反比,因此设计时也要求  $\beta_R$  较大,即输入管的尺寸要比负载管大,但由于  $m < 1$ , 故非饱和负载倒相器的低电平比饱和负载倒相器的略高。

图 1-2-7 和图 1-2-8 分别绘出偏置参数  $m$  为 0.1 和 0.9 的非饱和 MOS 负载倒相器的归一化理论电压传输特性。同样可以给出,  $m$  为 0.1 至 0.9 之间的传输特性属于这两者之间,这里不一一画出。

(三) 非饱和负载倒相器的特点

通过以上的定性分析,可知非饱和负载倒相器具有以下特点:

(1) 输出高电平为  $V_{DD}$ , 它克服了饱和负载倒相器输出电压损失的缺点,提高了输出摆幅。(2) 增加了一个工作电源。(3) 非饱和负载倒相器的导电能力强,负载管电流电压曲线