

专利目录

ZHUAN LI MU LU

计算与存贮

1

1979

上海科学技术文献出版社

专利目录

计算与存贮

(1979年第1期)

上海科学技术情报研究所 编

•

上海科学技术文献出版社出版

(上海高安路六弄一号)

新华书店上海发行所发行

上海科学技术情报研究所印刷厂印刷

•

开本 787×1092 1/16 印张 11.5 字数 294,000

1979年8月第1版 1979年8月第1次印刷

印数: 1—5,050

书号: 15192·41 定价: 1.45元

(限国内发行)

《科技新书目》132—99



前言

科学技术是全人类共同的财富。充分利用国外最新科学技术成就，吸收其精华，是高速发展我国科学技术的重要途径之一。为此，我们从一九七九年起，以季刊形式编辑出版《专利目录—计算与存贮》。

本期报道的是一九七七年下半年英国德温特公司出版的“世界专利索引”中的美国、英国、法国、苏联、西德五国的专利目录、文摘。内容包括：数字计算机，模拟计算机，外存贮器，内存贮器四大类。

本册报道的五国专利文摘说明书的大部分，在上海科学技术情报研究所均有收藏。如需参阅可至本所文献馆查阅或复制。函办复制，必须注明专利国别与专利号。

本册中的专利目录、文摘是英国德温特公司摘编的，与原专利说明书题目不完全一致。每篇专利目录、文摘的著录格式如下：

专利号	国际分类号	连续序号
中文译题		
摘 要		
申请日期	公布日期	

由于我们的水平有限，如有错误和缺点，希读者指正。

上海科学技术情报研究所

1979年4月

目 录

R27、数字计算机	(1)
R28、模拟计算机	(68)
R34、外存贮器	(103)
R35、内存贮器	(143)

R27、数字计算机

美国

U S 4023276 G09f-09 0001

电子心脏计译码用的诊断计算尺——具有对应于各个标准方位的可拆卸部件
75.12.22 77.5.17

U S 4024360 H04b-03/46 0002

电话网络中电话线状态监控器——由双向变换器和耦合电流鉴别器构成幻象电路

电话服务中心终端指示器包含一个可重复使用且有极性的直流测试信号源。这个指示器和幻象电路相联结，服务中心可通过本机线和用户站联系在一起。通过一个控制开关建立暂停或备用状态。当闸刀开关闭合时使备用状态变成开始或答应请求。指示器上的电流鉴别器检测三个电流数值（零、低、高），用测试信号的极性来确定是否允许请求还是系统存在报警状态，这取决于开关的位置。

76.2.11 77.5.17

U S 4024385 G06f-01/02 0003

高精度函数计算装置——把函数的二次差分存贮至只读存贮器，两个累加器从二次差分计算一次差分 and 函数

高精度函数计算装置由少量器件和存贮单元组成。函数的二次差分存贮在只读存贮器，这个只读存贮器可以用可增加和可逆地址计算器来寻址的。第一个累加器的线路与只读存贮器的输出相连接计算函数的一次差分值。第二个累加器与第一个累加器的输出相连接计算函数值。这个部件除了用来改

善通常函数计算之外，还能用来改善雷达方位角变换器的调节功能。

76.2.9 77.5.17

U S 4024493 G06f-15/48 0004

机动车辆方位跟踪系统——用回转仪和自动计程仪以示波器显示提供的数据

这装置可以跟踪机动车辆相对于起点的方位，并且能连续显示机动车辆的方位。这装置包括回转仪和自动计程仪，它们用来分别产生方向和距离的电信号，这些电信号当时被转换成控制阴极射线示波器的X和Y偏转电压。

地区变换重复占位段可以从示波器显示出来；为了对机动车辆提供基准显示，方位指示信号可以连续地传送到中心位置。

74.6.7 77.5.17

U S 4024503 G06f-09/16 0005

优先中断处理系统——在访问控制机器部件的微程序前，采用高速暂存器处理机器指令

本处理系统为计算机执行程序所用。程序由存贮在操作存贮器中的若干指令构成。计算机系统由一套存贮在只读存贮器中的微程序所控制。每次送一条要执行的程序指令到高速暂存器中，用来访问只读存贮器中相应的微程序。每次送入一条访问微程序的微指令到微指令寄存器。微指令寄存器各位用于控制对机器各部件产生若干组命令，以执行程序指令。

74.3.26 77.5.17

U S 4024504 G06f-03 0006

开发微程序计算机系统的装置——用来改善

存贮器利用效率

此装置本身是一种可用固件构成的输入系统,能固定存放在可编微程序数字处理的只读微指令存贮器中,或者也可以用等效的硬布线逻辑实现。在输入用户程序时,用来固定微指令处理机的固件结构。此输入装置最好根据输入操作要求工作,使之符合于系统要求和固件控制器的要求。因此此输入装置可要求固件程序库,来有选择地组合系统。

73.12.21

77.5.17

U S 4024505 G 06f-03/04 0007

计算机外部设备的接口系统——将设备接到单一的插座上,以连结中央处理部件

本系统通过单一插座把数量不定的外部设备与一个中央处理部件连接起来。连接第一个设备的接口部件的电缆插到中央处理部件的插座上。以后的接口部件的电缆插到较先插上的接口部件的插座上,这样,所有设备电缆是串行连接的,而设备的接口部件自身是并行连接的。一种接口部件适用于盒式磁带,它包含一个时间输出电路来测定某种程序错误是何时发生的。

74.11.18

77.5.17

U S 4024507 G 06f-11 0008

运行中的存贮器的分段管理——适用于计算机和自动寻找未被占用的存贮器段

两个独立的1位直接取数存贮器构成一个存贮器状态寄存器和一个基本地址状况寄存器,它们分别存放有关运行中存贮器的存贮单元被占用或未被占用的数值。运算逻辑部件包括一个加法器线路和一个指示器线路,这些线路被联接成能够并且执行寻找未被占用存贮单元序列的算法,也就是一系列检索算法,特别是能够在存贮器状态寄存器和基本地址状况寄存器对数组进行寻址。为了处理存贮器状态寄存器和基本地址状况寄存器的内容,控制机构安排执行“检索”、“清

除”等型式的操作之一。

75.4.14

77.5.17

U S 4024508 G 06f-09/20 0009

适用于卡片的数据处理装置——采用具有虚拟地址结构的段式存贮系统

对于一个改进的数据库,把通常使用的数字计算机改为数据库机器,本来的一个硬件/固件系列是适用的。它包含一个执行机器指令的硬件/固件,在找到下一个活动记录之前一直连续地检查一个数据库区域的每一个数据库记录,这区域从存放在一个寄存器内的页/行数地址(数据库地址)开始。那个活动记录的数据库地址当时被存入寄存器。

75.6.19

77.5.17

U S 4024509 G 06f-13 0010

CCD寄存器阵列选址系统——包括分路器件允许唯一的一个被选阵列取数

连续选址系统适用于由一些电荷耦合器件(CCD)寄存器构成的阵列。构成一个阵列的所有寄存器同时被选址,但是在一时刻N个阵列只有一个被取数。N位组成一串其中只有一位1的连续地址经过地址线路传到N个阵列。1的最后位置确定N个阵列的某一个被取数。只有对于正在工作的阵列地址线路形成N位地址移位寄存器,而对于不工作的阵列地址线路被短路,因此它不形成N位地址移位寄存器。

75.6.30

77.5.17

U S 4024630 H 01b-13/06 0011

数字控制的电线夹具——其中电线头被自动剥皮和装进夹具里

75.3.12

77.5.24

U S 4025756 G 06c-27 0012

带有可摇动的塑料指示器的玩具凸轮寄存器——用弹性指状物把它的开关同靶连在一

起,而这些弹性指状物又同一个塑料门锁板连在一起
76.4.26 77.5.24

U S 4025760 G 06f-15/20 0013
使用系统计算机终端的安全系统——在计算机传输和译码之前根据事先确定的代码值数据变形
75.8.14 77.5.24

U S 4025766 G 06f-07/02 0014
报表记录和处理系统——包括持报表的操作人员携带的键盘计算器和记录器
75.10.29 77.5.24

U S 4025767 G 06f-11 0015
自动检测数据处理器——包括来自手工操作的启动电路的诊断检测程序
76.2.4 77.5.24

U S 4025768 G 06f-11 0016
数据处理电路测试装置——用降低频率的办法来检测系统中与时间有关的错误

网络中出现与时间有关的错误,由普通的和降低了的时钟频率来测试网络。如果已发现有一个与时间有关的错误,那么出现错误的时钟周期可以这样来决定:以各种选定的时间周期,在标准的时钟频率下重复测试网络预定的次数。

如果与时间有关的错,在那个时钟周期出现,就使时钟周期的延长量充分长,以防止它的出现。那么出错时钟周期就基于不再出现与时间有关的错误的特殊重复检测操作来决定。

76.5.24 77.5.24

U S 4025769 G 06f-15/34 0017
复数函数卷积设备——用多重富里埃级数卷积两个扫描函数来模拟雷达显示的方位电子

束传播

75.7.7

77.5.24

U S 4025771 G 06f-07/38 0018

用于运算处理器的顺序控制器——使用若干个数据通路使功能的高速执行得到最优重迭

在一个运算器中指令执行的重迭控制采用通过若干串联的寄存器步进一系列指令而提供。每条指令均在一个寄存器中分离地进行译码,以控制一条或多条数据处理通路中的对应阶段,每个阶段仅对应于控制流水线的一个寄存器。每个指令寄存器的译码器之输出在数据流水线的对应阶段控制要求的操作口通过使用指示器在每条指令的执行中应要求对数据源和目的地提供自动变址的间接寻址,从而便利对数据块或阵列进行高度重复和结构化的操作。

74.3.25

77.5.24

U S 4025772 G 06f-07/52 0019

数字信号处理的匹配滤波器——使反相端输入和参考信号扫描过去,产生卷积或正确的函数

75.7.11

77.5.24

U S 4025773 G 06f-07/52 0020

二进制算术计算机——使用三个数组加法模块执行乘法和用逐次逼近执行除法

除法器的机械装置执行除法和乘法同时得出更精确的近似结果,前几位为有效位。使用一个模块作为算术机械装置器件的基本结构块。模块被连接到三个数组里,而它的每一个数组都可以加和减。

对乘和除,第一个数组被用作为被除数或被乘数,同时第三种数组被用作为一个商或积产生的结果。为了执行除法,除法器数组用逐次逼近方法来有效地利用构成二进制除法器的倒数,前几位为有效位。

75.12.15

77.5.24

U S 4025899 G 06f-03/02 0021

数据处理机的数据接口部件——由导线矩阵交叉点定位输入键盘的字键

这是一种用于数据处理部件的线路方案。它有一个其触点分布在导线矩阵交叉点上的输入键盘, 以及一个多位置数据输出设备。数据用下列方法送给数据处理设备: 由电子控制线路周期性地向一系列输出提供的信号, 也作为控制数据输出设备相应的位置控制信号。通过线路分叉得到的译码信号, 送给键盘矩阵的对应行线, 它的列线联接到电子译码器的输入端, 此电子译码器检测接受键盘闭合触点的信号。

75.12.18 77.5.24

U S 4025900 G 06f-15/06 0022

赛马电子计分装置——对每一个参加者用联结于存贮器的传感器, 并显示入选者, 还检测同分名次

记录赛马最后结果的装置, 对每一个参加者有一个传感器, 在终线处对其到达给出一个电子信号作为反应。一个存贮器包括各个寄存器, 分别对优胜者, 入选者和落选者的最后位置作出显示。若检测同分者名次, 产生一个信号, 表示二个、三个或四个同分者的结束情况。在对这个特定信号作出反应时, 产生对应不同情况的寄存器地址, 该地址存入地址寄存器, 然后激活存贮器中相应的寄存器, 以接受与下一个到达终点的参加者有关的信息。

76.6.3 77.5.24

U S 4025901 G 06f-09/20 0023

适用于卡片的数据处理装置——使用有虚地址结构的段式存贮系统

某一种硬/固件的基本元件被揭示出能把一台通用数字计算机转换成一台数据库机器。该发明中包含一种硬/固件执行机器指令(也称为寻找固有者指令), 它产生一组描

述符, 并与变址寄存器一起允许存取一个子记录的固有指示字。

然后把固有记录的地址装入一个可选的互连基准信号发生器和控制系统。

75.11.21 77.5.24

U S 4025902 G 06f-09/06 0024

通用时序控制器——有逻辑“与”门及“或”门功能, 用程序来模拟电路框图

通用时序控制器用一电路框图, 它由两个垂直总线之间的电路线的梯子形网络组成。其垂直总线是可变的且由专用控制程序来模拟的。逻辑操作电路由第一、第二级电路组成, 它根据逻辑“与”门及“或”门功能的测试命令对外部输入信号进行测试。第一个及第二个存贮单元暂时寄存电路的测试结果。第三个存贮单元暂时寄存逻辑“或”功能的测试命令的请求。

74.6.13 77.5.24

U S 4025903 G 06f-13/06 0025

内存体存贮单元地址控制系统——尤其适用于采用模块技术的小型计算机

73.9.10 77.5.24

U S 4025904 G 06f-09 0026

计算机内存工作区的程序分配——用工作区指示字寄存器, 对高速上下文转换, 可存贮内存分配地址

通用数字计算机的操作方法用到一个工作区寄存器, 以指出高速上下文转换中, 在主存中的工作区, 工作区指针寄存器用于存放内存任一块的首元素的地址, 这样指出的工作区的所有元素可用于问题程序的执行中。上下文的高速转换(即问题程序执行过程中, 一个程序或子程序向另一程序的转换)由于响应中断而增多, 在程序引起的中断一旦完成, 在新的工作区里返回到问题程序的时候, 工作区指示字寄存器的当前内容就寄

存起来。

75.9.8

77.5.24

U S 4025905 G06f-03/04 0027

银行事务处理系统连接方法——装有把外部设备控制器与输出寄存器连接的转接网络

在支行系统中, 每一个出纳柜包含一个受中央控制器控制的出纳数据显示器, 通过与其相联的支行控制器显示事务的字母数据。外部设备系统包括: 1. 开户号码(PIN)信号发生器, 由顾客操作, 产生表示该顾客特有的PIN信号。2. 卡片读出机, 卡片读出时产生编码在卡片上的磁性数据的CARD信号。3. 出纳数据输入终端。每一个出纳数据输入终端包含第一和第二出纳操作键, 分别产生FUNCTION信号(表示既定的银行操作)和NUMERIC信号(表示既定的事务处理)。

75.11.28

77.5.24

U S 4025906 G06f-03/04 0028

计算机外围设备的控制系统——把接收到的标识代码与存贮着的代码组进行比较来识别设备

75.12.22

77.5.24

U S 4026463 G06c-03 0029

确定电介液亏数的圆形计算尺——可用于测量每单位体积血清外加的细胞空间、体重和高度

75.10.2

77.5.31

U S 4027144 G06c-15/42 0030

用于指针的磁返回机构——为了定时操作, 在马达驱动以后用两组永久磁铁去返回指针轮

75.10.28

77.5.31

U S 4027145 H02p-09/04 Q031

发电控制系统——在锅炉和涡轮中为监视物

理参数以形成过程的数字模型, 采用近距传感器

73.8.15

77.5.31

U S 4027147 G06f-07/54 0032

用于数字滤波器的二进制乘法电路——将部分积存贮在移位寄存器中的分时计算方法

二进制乘法装置将一串连续送入的被乘数与一公共因子相乘。装置虽然具有高的输入输出数据流速, 但执行乘法的时间还是比较长, 大于两个连续送入的乘数间隔时间。本装置包括接收乘数字和相继送入的被乘数字的部件及把被乘数划分成被乘数字段的部件。对被乘数字段而言, 在那里对应移位的被乘数字段, 该被乘数字段失去其最低位且由最高位结束, 该最高位是邻接的被乘数字段的最低位。

76.2.18

77.5.31

U S 4027246 G06f-15/46 0033

计算机控制LSI的制造——使用带有机可读取代码编号和若干离散的处理站的半导体晶片

每个半导体晶片都刻上不同的、机器可读的顺序编号。可同时操作的半导体晶片处理站的数目独立于计算机的控制, 每一个站都构成一个离散的制造步。系统由具有n个存贮单元的随机存取晶片存贮器组成, 每个单元都至少能存贮一个半导体晶片。一个阅读器读出半导体晶片的标识, 在计算机控制下的传送器连结着可同时操作的半导体晶片处理站和随机存取存贮器。

76.3.26

77.5.31

U S 4027287 G06f-03/12 0034

控制输出设备的磁性存贮器——用二进制输入信号改变阴极射线管射线的强度来描述其特性和同步信号

磁性存储器提供二进制输入信号描述其

特性和同步信号。二进制输入信号引起阴极射线管的射线强度从第一强度值变化到第二强度值。在荧光屏上预定的区域内用同步信号使射线偏转。如果第二强度值的射线射到了给定的区域则产生可见输出信号。控制打印设备主轴移动的脉冲也能作为放电电路锯齿形控制用的同步脉冲，放电电路电容器的阴极射线管的水平偏转板极是相互平行地连接。

70.11.12

77.5.31

U S 4027289 G06f-15/48 0035

飞机导航数据处理系统——具有共同存贮，设计来接收和保存从若干部件来的数字信号

75.6.26

77.5.31

U S 4027290 G06f-03/04 0036

多路受控选择连接——若干外围部件接到一个中央数据处理系统上

禁止电路以由中央部件在伴有优先信号的加工作业终了时产生的结束信号为条件。预置的编码组合清除掉寄存器对应单元的优先信号。然后，寄存器存入中断信号，而不必存贮优先信息。清除动作由一组“与”电路完成，每个“与”门都有一个输出端与触发器控制单元的复位输入端相连。

74.6.7

77.5.31

U S 4027293 G06f-09/16 0037

微指令计算机程序定序器——用两个寄存器提供地址的增量和地址转移

75.9.12

77.5.31

U S 4027780 G06f-15/50 0038

装有报纸投递器的运输工具——沿着预定的路线按照数据指令码，在选定的场所间搬运报纸

设计了一种传输系统，用它同可动的运

输工具一道沿着预定的路线向宅邸投递报纸或其他物品。一个或几个传送机可动地安装在常用的运输工具的支架上。传送带和各个传送部件都是可动的以便靠传送部件的可动性向指定的宅邸或场所投递报纸。控制器同传送部件很灵活地连接是靠接收从逻辑线路来的预编码信息，而逻辑线路是同运输工具的传送部件互相连接着。

75.8.1

77.6.7

U S 4028531 G09b-29/10 0039

车辆位置指示系统——运用行驶距离与到控制灯距离比较的方法

沿着预先标以运输点的路线上行驶的车子，车子上装有显示设备。这个设备把运输点以及路线的终点通过显示灯显示出来。当车子正驶向某运输点时，显示设备上相应该运输点的灯就亮，其余灯不亮。这样，旅客就能知道车子的位置。设备是根据车辆从起始点运行的距离与各运输点所标的距离进行比较而工作的。

75.11.20

77.6.7

U S 4028534 G06f-15/20 0040

自动分析仪增益控制线路——当引入标准取样电压时，用电的方法把输出调到标准电平

分析仪放大器的增益由间歇电路所产生的数字进行调节或控制，于是放大器的输出根据一个给定标准取样电压被调节成等于给定标准电压。不动作时数字电路保持一定状态，因此在下次调节之前或者在间歇周期一直保持着原来调节的增益。取样分析仪产生的直流信号电压加到普通的多路数字模拟转换器(MDAC)的模拟量输入端，它的模拟输出联到模拟量比较器的一个输入端，并且与联到比较器另一输入端的标准电压相比较。标准电压可以从跨电池两端的分压器获得。

76.4.14

77.6.7

U S 4028535 G 06f-07/38 0041
数据代码生成装置——常用于动态磁盘存贮系统和允许代码无效频谱小于数据时钟脉冲频率时用

76.6.11 77.6.7

U S 4028538 G 06f-15/02 0042
可编程序台式电子计算机——拥有字母数字输入键、存贮键和执行键

借助标准读写存贮器和可以扩充的只读存贮器提供了一个可编程序计算机。这就保证了计算机能通过存贮器附加程序和数据的功能来提供面向用户的环境。计算机的中央处理器，它既能串行执行二进制运算也能并行执行二-十进制运算。计算机还有输入-输出控制器，它能控制存贮器或中央处理器与几个输入-输出设备之间进行信息传送。存贮器、中央处理器和输入-输出控制器均由装在中央处理器中的微处理器控制。

74.9.30 77.6.7

U S 4028539 G 06f-11 0043
二进制数据单元存贮器——存贮系统中的存贮部件的顺序可分别转换

存贮装置由若干个可以调换并且不会出现不可校正的存贮错误的模块组成。如果这种错误出现于比较后面的存贮级，检测模块的地址加到一个转换装置，这转换装置联接在地址输入线和实际存贮装置之间。地址推动转换装置，于是有关的存贮部件变成一系列存贮部件的最后一个。采取封锁最高位地址的方法，存贮装置自动地被认为容量几乎不变。采取替换比较后面有缺陷的模块的方法，就可以恢复原来的容量。

75.11.20 77.6.7

U S 4028599 G 06b-11/14 0044
交流马达控制装置——有一单独的调节线路依控制位分步改变控制电压及频率

本装置按照数字控制信号来控制一个多

相交流马达的速度和转矩。调节线路实际上是对馈送到马达的交流电信号的频率和电压进行调节，两者都是通过某一控制位范围内的离散步骤来加以控制的。控制信号周期性地加给调节线路。有一个算法把速度、转矩与电源的频率、电压联系起来，用一计算装置对比周期地进行计算即得。

75.2.19 77.6.7

U S 4028661 G 06f-03/14 0045
包含编码器的编页器子系统——当存贮器超载时，在连续运行的印码带上显示告警信息

75.5.22 77.6.7

U S 4028663 G 06f-13 0046
具有高速存贮器访问的数字计算机——用存贮器访问控制器分配存贮单元，给出控制处理单元的优先级

74.6.5 77.6.7

U S 4028664 G 06f-09/18 0047
用于执行中断之后计算机程序的装置——在多道处理系统中重新组织运行

调度机构使具有最高优先要求的最高优先度外围设备分配到一个处理机。在一个有外围设备的系统中，设备耦合到一个用来通讯的系统接口部件(SIU)上去。进程为了处理机的控制而进行竞争。优先中断机构决定具有最高优先要求的最高优先度外围设备，然后提供一个中断信号给处理机，释放指令 REL 退出进程。调度机构为了把控制信号给最高优先级，而应处理机的要求将调度数据送到处理机。

75.3.26 77.6.7

U S 4028665 G 06f-13/02 0048
用于信息处理的大容量存贮器——带有许多部分的数据块移位寄存器

75.6.3 77.6.8

U S 4028666 G 06f-07 0049
数字数据转换系统——降低位速率的传送，
 采用延迟和装配数据的方法
 75.10.29 77.6.7

U S 4028669 G 06f-03/12 0050
旋转鼓式打印机控制系统——使用二进制信
 号来控制鼓位置并调节打印锤
 76.1.9 77.6.7

U S 4028670 G 06f-09/06 0051
非直接可执行指令计算分量地址——使用
 与直接可执行的机器指令同样的指令读取硬
 件

一个特殊的直接可执行的指令用来计算
 模拟指令的分量地址。这个直接可执行的特
 殊指令使用被其它直接可执行指令使用的同
 样的指令读取硬件。模拟指令的分量地址区
 分域通过地址产生电路被选通，该电路与直
 接可执行指令的分量地址区分域是同样的。
 非直接可执行指令按照直接可执行指令相同
 的顺序码指定操作码值。

76.2.6 77.6.7

U S 4028675 G 06f-09/18 0052
具有多个存贮组件的数组处理系统——由不
 同类型的存贮设备组合而成
 73.5.14 77.6.7

*U S 4028677 G 06f-05 0053
印刷字加工部件——使用字节的向量记号，
 允许字行结束时按字节断开，并使用了缓冲
 存贮区

数字参考矩阵存贮器包含对每一个字典
 字用连字符连结的所有合法的向量表示方
 法。这种表示法用适当的长度和有关的唯一
 向量角。向量长度构成存取该存贮器的地址
 数据，输入字被连字符相连，且计算长度。
 按照等于计算长度的地址存取存贮器，若该

地址不出现，则该字为不合法的连结；若找
 到相应的角，表示与测试字比较是合法的连
 结，测试字由顺序嵌入连字符在输入字中的
 方法生成，所有相等的比较被标志，且相应
 连结的字在输出行上通过。

75.7.16 77.6.7

U S 4028678 G 06f-13 0054
ROM存贮器插入码电路——检查所接受每一
 个的 ROM 字地址表示单元的故障，并禁止
 ROM 输出

75.9.16 77.6.7

U S 4028679 G 06f-13 0055
可增加容量的存贮器插入电路——把每个
 ROM地址字的位数扩展到辅助存贮的输入
 和译码器PROM的输入

75.9.16 77.6.7

U S 4028680 G 06f-09/16 0056
计算机化的文本印出装置——使用磁带，允
 许检验和校正

75.8.14 77.6.7

U S 4028681 G 06f-09/16 0057
计算机化文本打印装置——使用磁带，允许
 检查和更正

75.5.14 77.6.7

U S 4028682 G 06f-03 0058
微程序数据处理机的线路安排——允许按上
 用于输入或输出终端的集成片

74.12.20 77.6.7

U S 4028684 G 06f-13 0059
只读存贮器的校正电路——允许利用可编程
 序的只读存贮器来编址和替换故障单元

ROM修改设备允许任何一个ROM地址
 定位，包含被修改的缺陷信息。新的和修改

的程序信息补充到被修改的地址工作的系统检测上。设备可多次修改已被修改过的ROM地址。在每个这样的地址检测时,程序信息和最新近实现的修改一起返回到系统。设备具有一些PROM译码器,以检测被修改的ROM地址,并产生表示每个修改地址的输出信号。

75.10.16 77.6.7

U S 4028695 G 06f-03/14 0060

D.P.系统的人工控制的通信——具有非专门化的用户键盘和带有显示互连的可见显示

74.7.11 77.6.7

U S 4028731 H 04n-07/12 0061

图象信号的压缩编码器——从连续线性扫描构成预测的错误矩阵和局部矩阵

仪器压缩一个 $p \times q$ 图象的二值的(黑/白)样本点阵。在连续的光栅扫描线上,图象阵列的点连续应用到仪器上。响应器械同时形成两个矩阵,分别表示为一个高阶 $p \times q$ 的预言错误矩阵和一个 $p \times q$ 的定位事件阵列(恰如在物象中的所有目标光栅的前沿)

可以在预言错误矩阵中,译码错误定位的两个方法中选择更有效的方法来完成压缩。这些方法是常规的运行长度编码和被有选择地使用的参考编码形式。

75.9.29 77.6.7

U S 4029915 G 06f-07/38 0062

在框架背面有印刷线路的键盘——触点支承由韧性绝缘胶片制成

75.12.3 77.6.14

U S 4029970 G 06f-09 0063

用于折迭式程序逻辑阵列的可变译码器结构——安排两个一位译码器实现一个变量、两个变量、三个变量和四个变量的四组译码

可编程序逻辑阵列(PLA)的译码器以阵列输入线相对的端点和不同的译码器的输出相联接。在每边安置四组一位译码器,而不是采用二位译码器。这些一位译码器的输出是可编程序的以改变它们和阵列输入线之间的联接。这种方案允许译码器在输入线的同一边对信号完成一位、二位译码,在阵列相对的两边对信号完成二位的译码。和其他译码器组结合,可以完成输入信号三位和四位的译码。

75.11.6 77.6.14

U S 4030067 G 06f-11/12 0064

数据处理机存贮器误差检测和校正系统——计算指示存在错误和出错位置的第一、第二错误症候位

该装置对每一字中的随机双位错直接译码并纠错,并且检测每一个字中的三位错。装置包括以存贮器接收码字产生错误症候位的错误症候位计算器,错误症候位由转换机构进行运算和转换、产生表示出错的指示字。然后,指示字通过译码器产生误差字,误差字和从存贮器中接收到的码字求和,产生已纠错的码字。错误症候位计算器还提供决定是否三位错的奇偶校验信息。在三位错情况下,译码器不译码并产生一个表示检测到不可校正的三位错的信号。

75.12.29 77.6.14

U S 4030074 G 06f-11/08 0065

校验平行运行的双数据处理机——采用一对相同的逻辑网络、每个网络都有暂时存贮数据的存贮器

75.6.3 77.6.14

U S 4030076 G 06f-03 0066

与计算机中心同步操作的数据处理系统——包括逻辑部件,存贮器以及处理外部设备的寄存器

数据处理系统具有和逻辑算术线路联系的输入/输出寄存器,逻辑算术线路和外面的处理机中心相联系。后者只有存贮寄存器,指令译码逻辑、时标线路以及一个用于执行微指令的算术逻辑部件。微程序编码以及定时控制决定了输入/输出寄存器的使用。既可以用它们来对输入输出设备有选择地执行所有转换器与接口的通讯和控制操作,也可以用它们有选择地和处理机中心的数据流相接通。

75.7.16

77.6.14

U S 4030077 G 06f-07/24 0067
带有下堆栈分级分类器——空标记是标识在内层RAM缓冲器的空存区

经过第一分类栈记录N维的输入表格,此栈提供每次按递增次序排列 S_1 数的 S_2 组。这些数都存贮在第一个地址内容是那组中总是最小数的缓冲区内。 S_2 第一个数是存放在按递增次序排列的第二分类栈。第二栈中第一个地址内容是进入N维表最小数。这个最小数被记录是从第二栈中所形成的第一个数。一个置换数是数字上存贮于第二栈,即从 S_2 组中每次把最小剩下数记录到完毕为止。

75.10.16

77.6.14

U S 4030079 G 06f-07/50 0068
具有可编程序寄存器的微处理机——具有增量器直接向程序传递信息或临时存贮信息

处理机包括一个第一总线,一个第二总线,和一个用于产生控制信号的控制线路。有一个计数器响应控制线路耦合于第一和第二总线之间用于增值在计数器输入处呈现的数字信息。处理机包含一个第一耦合线路将计数器输入耦合至第一总线以影响从第一总线到计数器输入的数字信息的传递。

第二耦合线路将计数器输入耦合至第二总线,响应控制线路将数字信息从第二总线

传递至计数器输入。第三耦合线路将计数器输出耦合至第二总线从而将数字信息从计数器输出传至第二总线。

76.9.2

77.6.14

U S 4030084 G 11c-11/40 0069
数据处理机存贮器的再生电路——对一组存贮器单元提供相反的极化

75.11.28

77.6.14

U S 4030420 F 42c-13/04 0070
地面控制处理引爆装置的催化器——包括可调整长度的夹紧闭锁装置,向宽肩内侧拧紧导弹近发引信设备,此设备安排发送信号以及接收反射波,当目标进入范围时激发炸药。

信号处理设备位于雷管接收器和炸药之间,响应从接收器来的信号和预确定时间的封锁信号。仅当中止了封锁信号以及预确定的时间间隔已过去,在接收器的输出信号出现之前,此设备操作发出一个控制信号,来引爆炸药。

74.11.1

77.6.21

U S 4031363 G 06f-15/20 0071
飞行器仪表板显示装置——可遥控从数字钟显示变换到为飞行器服务提供信息

76.5.17

77.6.21

U S 4031370 G 06f-07/38 0072
插值函数求值的固定存贮程序算法——用高阶多项式的逐步迭代近似

本方法是对应变量 y 在自变量 x 的已给值处插一个值,其中 $y = f(x)$,它是用一个8阶线性多项式序列来描述的。本方法用4阶多项式迭代法,以获得直到8阶的插值,即4阶方法的二次迭代。

本方法可由计算机或通用数据处理机实现,本方法包括:决定系数的步骤,并在自

变量 x 的已给值上,用这些步骤去做 n 阶插值,以对共同的 n 阶多项式求得一个特殊的系数。

76.2.17

77.6.21

U S 4031374 G06f-11/10 000073

随机存贮器误差校正系统——有一附加保护电路,限制存贮器存取网络的电流

这是一个由磁芯或镀线板组成的随机存取存贮器系统的误差校正系统。可以用来使存贮系统抵制辐射干扰。系统中的保护电路可在核辐射时对存贮器存取网络中的电流加以限制,这样可防止存贮器或其他有关元件给烧坏。本系统还可用来校正单个机器字在核辐射脉冲之下读出或写入时所产生的误差。这要把存贮器中的固定数据程序机器字分成数据块,每块附加一误差校正字,并对产生误差的字进行重构。

74.12.24

77.6.21

U S 4031375 G06f-11/04 0074

程序控制的自动数据变换——在行式终端通讯控制系统中采用传送器的监视器和故障检测器

76.3.15

77.6.21

U S 4031376 G06f-07/38 0075

赛马用的电子计算器——应用预量的加权因子于得胜数并计算得胜赢钱数

75.6.30

77.6.21

U S 4031377 G06f-07/54 0076

适用于电子乐器的乘法器线路——具有由译码逻辑控制移位的左移线路对

该乘法器用于将一定点被乘数乘以一浮点乘数。使用了提供与两数有关的控制信号的译码逻辑,它们的和数近似地等于乘数的尾数。被乘数在两线路中应控制信号分别对

应于两数之值而被分离地左移若干位,左移线路的结果在一个加法器中代数相加。然后将该和数在某个方向上移动若干位,移动的方向和位数则分别由浮点乘数的幂的符号和数量决定。结果相当近似于所求乘积。

75.8.25

77.6.21

U S 4031378 G06f-07/52 0077

高速数字相乘法——用调整加极和幅值

75.6.26

77.6.21

U S 4031379 G06f-07/50 0078

集成电路二进制加法器——利用分段的基准传输路径及读出传输路径

一传输线加法器可通过沿读出和基准传输路径重复一个单元电路来制造。各单元电路对应于二进制加数的同一数量级的位。读出传输路径的选中段建立一专门的逻辑电位值,且按控制讯号耦合,该讯号在对应的加数位单元电路中产生。然后,基准传输路径被读出,且一读出放大器连接基准和读出传输路径的各段,检测读出传输路径相应段的状态。传输线加法器执行一种算法,这种算法根据移位功能,以对两个加数的“异”-“或”函数的补足给出两数之和。

76.2.23

77.6.21

U S 4031511 G06f-07/04 0079

对字识别的数字比较器——在逻辑“0”和逻辑“1”识别电路中,需要用互补的金属氧化物半导体场效应晶体管的简化门

76.4.27

77.6.21

U S 4031514 G06f-09/20 0080

适用于信息处理器的寻址系统——使用加法器改变地址标志以便处理规则地散布在整个存储器范围内的数据

75.9.2

77.6.21

U S 4031515 G 06f-07/34 0081

压缩列表数据的数据处理器——为了列出商店的销售品用缩短码代替重复的组合

75.4.29

77.6.21

U S 4031516 G 06f-13 0082

传输数据的处理装置——带有存贮数据块的存贮器,使用N位或M位结构的数据和操作码

该设备有一个存贮连续传输数据的存贮器,数据包括工作数据,它带有插入其中的n位字定位代码,还包括m位字符,数字和函数。函数和数值数据能取n位结构,函数和字定位代码一起包括一个标志m位结构的代码。当n位字定位代码被读出时,构成字数据的字符组中每个数据按n位结构读出,而当m位结构读出时,每个数据就从n位结构转换到m位结构并照此传输,直到下一个字定位代码读出为止。

75.6.4

77.6.21

U S 4031517 G 06f-09/18 0083

数据处理系统——用几个外围设备部件完成在指定时间间隔内的操作

主系统包括若干存贮器部件,每一个由目标系统各个不同的外围设备控制装置来限定。在目标系统程序运行中,开始模拟主系统开关存贮器部件中的一个,从执行一个目标系统输入/输出指令中,在检查一个中断条件结果上,存贮器部件由一特殊的外围设备控制来限定。每一时刻一个中断条件引起开关这些部件中的一个。在目标系统中,主系统的增量用计数器总线表示的内容中的一个表示出。每一时刻总线部件中的一个被置位。或被清除,主系统用相应计数器内容中的一个缩减。

74.4.24

77.6.21

U S 4031518 G 06f-13/02 0084

数据收集和传输终端——不同外部设备间的

数据流传输给一个终端存贮器

数据捕捉终端的开放特别适用于远程装置双向数据通讯,如中央数据处理机。终端使用一个存贮器,它存贮从各种外部设备进入的数据、如信息阅读器,或人工操作键盘,或I/O外围设备,或中央数据处理机。通过这些外围设备之一进入存贮器的数据能被传递到输出的外围设备(如可见显示或打印机构或传递到远程装置。

73.6.26

77.6.21

U S 4031520 G 06f-07/24 0085

有下堆栈的多级分类器——用于把输入表目排成数字顺序并能并行访问级间缓冲存贮器

计满N个数的输入表目时,通过有 S_1 个单元的第一分类阶段把每一组有 S_1 个数的 S_2 组送入级间存贮器,每组的 S_1 个数是按数字顺序排列的,每组的第一个数字形成一个 S_2 个数字的初始组,而也一定包含N个输入数字的最小数字。这个初始组被装入有 S_2 个单元的第二分类栈,它是按初始 S_2 个数的顺序排列的,最小数字形成输出表目的第一个数字,每次从级间存贮器里拣选一个数顺序地进入第二栈,最小的剩余数是定时地输出的。

75.12.22

77.6.21

U S 4031521 G 06f-09/16 0086

多模数字可编程器机器——有预置程序步数的循环程序回路

一台可编程序机器具有一个预置程序步数的可循环程序回路,机器内部操作的第一个序列与这个回路相配合,以致根据检测出的预置状态信号可以启动目标程序的某一个。

在第二个操作模式里,状态信号被抑制,可循环的程序回路有选择地在第二模式里使用或如同在第一模式里一样。与可编程序机器里的维护过程相配合,可循环程序回路能

重复使用。在每一个计时周期结束时,回路提供一个运行第二套内部机器功能的引用信号。

71.10.15 77.6.21

U S 4031991 G 06f-09 0087

硬币操作电子停车计量器——具有计时系统计数器,由存贮器选择编号装入硬币的存放器

75.12.29 77.6.28

U S 4031992 B 41j-03/04 0088

打印头产生两种不同类型的字母——借助使用指针打印技术的电磁连杆来改变它的类型

75.11.11 77.6.28

U S 4032710 G 10l-01 0089

语言识别工具的字界限探测器——包含时间相关矩阵产生特征输出来表示语言性质

在隔离室中,这装置接收包含讲一串字的声输入,找出单字开始和结束的分界瞬间,并执行识别功能。一个特征是在这字真正结束后脉动噪声的补偿,用一个可变的估计字结束后备。

在接收输入和对比特征信号中,这装置特性的特征信号表示在所决定的时间分界期间内,相应字汇中字的特征就被存贮,而产生特征信号。首要的特征信号是大体上连续存在的类似语言声音的表示,声音符合首要的选择判据。

75.3.10 77.6.28

U S 4032729 G 06c-07/02 0090

低坡度的键盘开关——面板上铰链有驱动器 and 悬臂梁钩快速动作触点

73.12.21 77.6.28

U S 4032754 G 06c-27 0091

适用于不同时区的全球时间系统——有一个

定时磁盘,被旋转地安装在分成24个相同时区的磁盘中心

全球时间系统所具有第一个磁盘被分成24个相同时区,每个时区都由从磁盘中心出发的直线沿径向延伸而构成,构成时区的每条直线表示一条经度线。从磁盘中心向外一直延伸到磁盘边缘都设置了同轴圆周。所有圆周(表示纬度线)跨越24条经度线,并在经度和纬度线之间构成一个地理空间。一个定时磁盘旋转地安装在第一磁盘中心,在外侧边缘上有互相等距离的24条直线。在第一磁盘和邻近定时磁盘外侧边缘处安排了参考符号。在24个时区中也使用了参考符号。

76.2.23 77.6.28

U S 4032758 G 06f-15/50 0092

补偿飞行器引导系统——把磁性引导数据加上轮速传感器导得的数据,以克服地球表面局部的不规则

补偿飞行器引导系统把磁性引导信息加上分辨飞行器动态运动所确定的信息,提供增大了的引导信息。磁性引导信息由磁性引导传感器提供。飞行器动态运动所确定的引导信息是由飞行器动态系统提供的,该系统辨别飞行器方向的改变,飞行器动态系统包含这样安装的磁性传感器,使能感知一个陆上飞行器未驱动转轮的转动速度并产生一个脉冲电路。这些脉冲电路被换算并应用于一个UP/DN计数器。

75.11.5 77.6.28

U S 4032763 G 06f-01 0093

带有不同输入位序列的随机位产生器——通过翻译移位寄存器、二级翻译器和二级寄存器达到逻辑输出

75.10.30 77.6.28

U S 4032764 G 06f-01/02 0094

随机数产生线路——使用最大长度顺序发生