



PROGRAMMER'S  
TECHNICAL REFERENCE:

The Processor  
and  
Coprocessor

80x86处理器  
和  
80x87协处理器  
大 全

Robert L.  
Hummel

朱莉  
朱家维

张龙译  
审校

电子工业出版社

# 80x86 处理器和 80x87 协处理器

## 大 全

[美]R. L. Hummel 编著

朱莉 张龙 译

朱家维 审校

电子工业出版社

(京)新登字055号

### 内 容 提 要

本书完整地介绍了 Intel 80x86 和 80x87 处理器和协处理器的演变、结构和编程。具体型号包括 8086、80286、80386、80486 处理器及 8087、80287、80387 协处理器。内容既有 CPU 的内部结构，又有处理器出错信息表，还有未写入文案的操作码和指令。

Copyright © 1992 by Ziff-Davis Press. All rights reserved.

PC Magazine is a registered trademark of Ziff Communications Company. Ziff-Davis Press and ZD Press are trademarks of Ziff Communications Company.

本书英文版由美国 Ziff-Davis Press 出版，Ziff-Davis Press 已将中文版独家版权授予北京美迪亚电子信息有限公司。未经许可，不得以任何形式和手段复制或抄袭本书内容。

### 80x86 处理器和 80x87 协处理器大全

(美)R. L. Hummel 编著

朱莉 张龙 译

朱家维 审校

责任编辑：魏冬 陈金凤（特约）

\*  
电子工业出版社出版（北京市万寿路）

电子工业出版社发行 各地新华书店经销

电子工业出版社计算机排版室 排版

北京市顺义县天竺颖华印刷厂印刷

\*  
开本：787×1092 毫米 1/16 印张：36.5 字数：1190 千字

1994年3月第1版 1994年3月第1次印刷

印数：5000 册 定价：60.00 元

ISBN 7-5053-2278-8/TP·630

献给我的妻子(我最大的支持者),她曾跟我说,  
“你骗谁呀?还有件事你肯定做不到。”

献给沙菲,温迪和戈文多琳,她们凭借爱心帮我  
录入并且从不抱怨。

# 内容一览表

## 引言

1. 家族概述
  2. 数据类型
  3. 处理器结构
  4. 存储器结构和管理
  5. 输入/输出
  6. 指令译码和时序
  7. 中断与异常
  8. 16 位与 32 位代码的组合
  9. 动态调试
  10. 数学协处理器
  11. 数值基础
  12. 协处理器指令集
  13. 处理器的初始化
  14. 不兼容性与故障
  15. 保护,任务切换及虚拟-86 方式
- 附录 A 指令系统参考资料
- 附录 B 协处理器指令参考资料
- 附录 C 操作码矩阵
- 附录 D 其他的程序文献和产品

## 致    谢

这本书的规模和复杂度是许多人献身和努力工作的结果。我要特别感谢 Ziff-Davis 出版公司的 Cindy Hudson, Sheila McGill 和 Cheryl Holzaepfel。显而易见,他们已打破常规而创作出了一个更好的作品。

我也非常幸运地与在个人计算机领域中杰出的人物认识并共同工作。这些长期从事前沿技术研究的先生们非常慷慨地把他们的时间、专长和优质的软件和硬件产品与我分享。我特别感谢 Frank van Gilluwe (V Communications 公司),Frank Grossman (NuMega Technologies 公司), Rob Larsen (Larsen Computing 公司),Paul Passarelli (Crescent Software 公司),Brett Salter (The Periscope Company 公司)和 Bob Smith (Qualitas 公司)。在附录 D 中有关于他们的产品的更多信息。

我同时也要感谢在犹他州奥莱姆市的 WordPerfect 公司的人们。这本书的手稿是在 DOS 5.0 下运行 WordPerfect 5.1 而写成的。若没有抵制住其他产品和环境优势的诱惑,若没有 WordPerfect 毫不费力地编辑表格和复杂等式的能力,这本书的大部分,特别是附录部分几乎是不可能制作出来的。

## 引　　言

我相信这位先生是个计算机行家。显然他可能有一到两台计算机  
——谁知道呢？

Henry Darrow, Host of JackPot Bingo  
Los Angeles, California 1986

我这本书的目的是提供一个有关 Intel 处理器和协处理器系列的完整的、毫无废话的参考指南。为了达到这一目的，在本书中写入了 CPU 的内部结构的信息，列出处理器的错误以及未公布的操作码和指令。这本书的主题很简单，“这里有所有你所需要的在 80x86 和 80x87 下编程的技术参考资料”。

我的读者对象是使用各种语言和技巧编程的程序员。让我们面对这样一个事实：所有的人最终都用汇编语言编程。几乎所有 BASIC, Pascal 和 C 编译器都提供调用汇编程序或用几行汇编语言助记符的某些方法，这种情况并非偶然。最新的高性能的 C++ 编译器也在软件包中包容了汇编程序！即使这样，汇编语言还是很流行和有用的。不管编程人员选择何种语言，他们需要关于芯片和它如何工作的好的参考资料。

作为《PC Magazine》的高级技术编辑，我必须熟悉大量的种类繁多的硬件、软件和兼容产品以保证我们的汇编语言工具能在读者的计算要上成功地运行。这常常意味着要翻阅大量参考手册，如硬件指南、OEM 文档和隐藏的错误清单。象这本参考书那样列出各个芯片的细节和错误将使这项工作变得更容易些。

如何使用这本书完全取决于您以及您的编程经验。从头至尾阅读本书以获取处理器及协处理器的工作概念，指令集和操作方式。或者挑选您所感兴趣的章节，或针对您要解决的问题来参阅本书（例如在第 12 章中的公式表示出如何使用 FPTAN 函数来导出其他三角函数）。

对任何编程书来说，快速获取参考资料是很重要的。你会发现这本书包含了整个 Intel 80x86 和 80x87 指令集以及由其他厂商生成的兼容芯片的指令集的综合的指南。我相信附录 A 和 B 的设计会使您很容易查找到一条指令和所需的信息。

当然您必须懂得什么是二进制数、十六进制数和十进制数，并且能在不同的基之间转换简单的数值（例如，二进制 1101=十进制 11=十六进制 B）。在引言中，回顾了这些原理。

在这本书中的所有信息在不同的计算机系统上得到证实，包括 80486DX, 80386DX（早期和近期和版本），80286, 8088, V20, 80387SX, 80287XL 和 80287。在本书中提到的指令时间是 Intel 芯片最近版本的数据。其他芯片的时间可从它们的制造商处获得。

那么，这本书是为谁编写的呢？它是为你编写的！它是为那些想了解处理器工作原理与方式的人们而写的；为那些爱好创造、乐于学习新技术的人们而写的；为那些能在人群拥挤的房间里敏锐地听到低语“未写入文档”的人们而写的。

## 常 规 约 定

在这本书中,定义和解释了一些新术语和符号。最后,以下是一些约定,用来表示处理器操作、数据结构、指令编码和数字过程的细节。这些约定在这部分中解释。

### 数字系统

当讨论处理器的操作时,常常需要用三种不同的数字系统作解释:二进制、十进制、十六进制。对于在本书中出现的所有数值数据用下面的常规约定表示。

**十进制数** 除非特别指定,在文章中的所有数都是十进制数(基为 10)。例如,如果句子中说有 256 个可用中断向量,数值 256 被认为是十进制数。十进制数用在注释和程序的源代码清单中。由 DEBUG 输入或显示的数总是十六进制的数,不会是十进制数。

**十六进制(Hex)数** 用大写或小写字母 h 做后缀的数是十六进制数(基为 16)。例如,在指令 MOV AH,21h 中的数值 21h 是十六进制数,它等价于十进制数 33。

如果十六进制数的起始数是字符 A—F 中之一,则许多汇编语言要求在它前面加个 0。如果不这样做,例如指令 MUL BH,可被看作是访问 BH 寄存器或十六进制数 Bh。

一个字节的值可方便地用两个十六进制数表示。中断号,寄存器值和存储器地址通常用十六进制表示。注意在 Intel 文档中用十进制数表示它的中断号。所以,当在 Intel 文档中指出的通用保护异常,即中断 13,应被作为是中断 Dh 而非 13h。

对十六进制数来讲有两个重要例外。DEBUG 总是操作十六进制数,所以在用 DEBUG 输入或显示时不用加后缀。输入 DEBUG 时用后缀 h 会导致 DEBUG 产生错误而忽略这一输入。(这是因为字母 h 不是一个有效的十六进制数。)表示指令和操作码的程序清单也省略 h 后缀。

以(段:偏移量)表示的存储器地址仅在偏移量部分的后面加后缀 h,但这两个数都被认为是十六进制数。例如,分段地址 0400 : 0048h 应被理解为段地址值是 0400h,偏移量是 0048h 的地址。

**二进制数** 文本中的二进制数通常有一个大写或小写字母 b 做后缀。在许多情况下,用二进制比用其他计数制更方便。例如,指定逻辑操作的位屏蔽值常用二进制数。

注意在表示指令的编码,FLAGS 寄存器和处理器数据结构等二进制数时常不用后缀 b。这些结构通常用各位数字或各位组合在一起表示。

### 位和字节顺序

80x86 系列采用 *little endian* 数据存储方法(该名称源于斯威夫特的《格列佛游记》一书)。这种方法把字节的高序位放在高地址。操作数的字节,字或双字部分的基地址都是相同的。

这本书中的图,例如寄存器布局,结构和位域总是表示为右边是低存储器地址。在结构中,当你向左或向图顶部移动时,地址就增加。位域的位位置从右向左增加。

位序号,结构和存储器地址采取以 0 为底值的策略识别。在任何结构中的最低有效元素总是编号为 0。因此一个字节中的各位应从 0 到 7 编号。处理器可产生的最低分段存储器地址用 16 位位移量是 0000 : 0000h,用 32 位位移量是 0000 : 00000000h。

### 保留的和未定义的域

作为处理器结构的代表,例如 FLAGS 寄存器,某些位或位域没有特别地定义为一已知

值。这些域被标记为保留的，并且通常被涂暗以表示他们不能被用作任何未公布的用途以及他们的值是不可靠的。保留域中的值在不同的处理器间，甚至在同一处理器的不同版本间不是一直不变的。(每当推出一个新型芯片时，用于制造该芯片的掩膜总是因发现错误而被更改和修正。)为了某种目的而使用保留域，当你把代码转移到不同处理器上时会导致不兼容的问题。

如果一个域由一个操作设置成一个值，但返回值在操作的前后没有什么意义，则这一域被称为未定义的。例如，在 DIV 操作之后，在零标志和操作结果之间没有相互关系。所以，虽然零标志被 DIV 指令改变了，但它的值被称作是未定义的。

### 操作数顺序

80x86 的 Intel 汇编语言设计者采用模仿一般数学标记法的从右到左的指令语法。首先总是表示目的操作数，随后是源操作数。例如，表达式  $A = 5$ 。这用汇编语言语法表示为 MOV A, 5。在这两种情况下，首先表示目的操作数 A。这种语法用于许多 80x86 汇编语言中，DEBUG 中和本书中。

# 目 录

## 引言

<b>第一章 微处理器家族概述</b>	.....	(1)
§ 1.1 Intel 微处理器的演变	.....	(1)
§ 1.1.1 8086 和 8088	.....	(1)
§ 1.1.2 80186 和 80188	.....	(2)
§ 1.1.3 80286	.....	(2)
§ 1.1.4 80386 和 80486	.....	(2)
§ 1.2 处理器兼容性	.....	(3)
§ 1.2.1 外部数据总线宽度	.....	(3)
§ 1.2.2 寄存器尺寸	.....	(4)
§ 1.2.3 存储器地址总线尺寸	.....	(4)
§ 1.2.4 操作方式	.....	(5)
§ 1.2.5 处理器时钟速度	.....	(5)
§ 1.3 数值协处理器	.....	(6)
<b>第二章 数据类型</b>	.....	(7)
§ 2.1 数制	.....	(7)
§ 2.1.1 二进制数	.....	(9)
§ 2.1.2 十六进制数	.....	(10)
§ 2.2 数据的存取和对准	.....	(11)
§ 2.2.1 字节	.....	(12)
§ 2.2.2 字	.....	(12)
§ 2.2.3 双字	.....	(13)
§ 2.2.4 数据对准	.....	(13)
§ 2.3 处理器数据类型	.....	(14)
§ 2.3.1 无符号数	.....	(15)
§ 2.3.2 整数	.....	(15)
§ 2.3.3 十进制数	.....	(15)
§ 2.3.4 串	.....	(15)
§ 2.3.5 指针	.....	(16)
§ 2.4 协处理器数据类型	.....	(16)
§ 2.4.1 整数	.....	(17)
§ 2.4.2 压缩的 BCD	.....	(18)
§ 2.4.3 实数	.....	(18)

<b>第三章 处理器体系结构</b>	<b>(20)</b>
§ 3.1 体系结构概述	(20)
§ 3.1.1 8086/8088 CPU	(20)
§ 3.1.2 80286 CPU	(23)
§ 3.1.3 80386 CPU	(25)
§ 3.1.4 80486 CPU	(28)
§ 3.2 80x86 的寄存器	(33)
§ 3.2.1 通用寄存器	(35)
§ 3.2.2 变址寄存器	(35)
§ 3.2.3 指针寄存器	(35)
§ 3.2.4 指令指示器	(36)
§ 3.2.5 段地址寄存器	(36)
§ 3.2.6 标志寄存器	(37)
§ 3.2.7 80286 寄存器的增补特性	(39)
§ 3.2.8 80386 寄存器的增补特性	(41)
§ 3.2.9 80486 寄存器的增补特性	(46)
§ 3.2.10 80486 调试寄存器	(47)
§ 3.2.11 80486 测试寄存器	(48)
§ 3.3 寻址方式	(48)
§ 3.3.1 程序存储器寻址	(48)
§ 3.3.2 数据存储器寻址方式	(49)
§ 3.3.3 80386 其他的寻址方式	(50)
§ 3.4 堆栈	(50)
§ 3.4.1 堆栈操作	(51)
§ 3.4.2 处理器间的差异	(52)
§ 3.5 实用程序:通过软件辨别 CPU	(53)
§ 3.5.1 识别 CPU	(58)
<b>第四章 存储器结构和管理</b>	<b>(60)</b>
§ 4.1 术语	(60)
§ 4.2 分段	(61)
§ 4.2.1 平面存储器型	(61)
§ 4.3 实方式存储器管理	(61)
§ 4.3.1 实方式下的分段	(62)
§ 4.3.2 分段地址到物理地址的转换	(63)
§ 4.3.3 段环绕	(64)
§ 4.4 保护方式存储器管理	(64)
§ 4.4.1 分段和虚拟寻址	(64)
§ 4.4.2 段描述符	(66)
§ 4.4.3 分页存储器操作	(70)
§ 4.5 存储器的专用和保留区	(73)
§ 4.6 段数值	(74)

<b>第五章</b>	<b>输入/输出</b>	(75)
§ 5.1	I/O 地址空间	(75)
§ 5.1.1	I/O 端口组织	(75)
§ 5.2	存储器映象 I/O	(76)
§ 5.2.1	保护方式下存储器映象 I/O	(77)
§ 5.3	I/O 指令	(78)
§ 5.3.1	寄存器 I/O 指令	(78)
§ 5.3.2	块 I/O 指令	(79)
§ 5.3.3	I/O 和总线操作	(79)
§ 5.4	保护和 I/O	(79)
§ 5.4.1	I/O 特权级	(80)
§ 5.4.2	I/O 允许位图	(80)
<b>第六章</b>	<b>指令译码和时序</b>	(83)
§ 6.1	指令编码入门	(83)
§ 6.1.1	操作码的用法	(83)
§ 6.1.2	指令、助记符和操作码的定义	(84)
§ 6.2	8086/8088/80286 指令编码	(85)
§ 6.2.1	编码格式	(85)
§ 6.2.2	指令前缀	(86)
§ 6.2.3	段超越前缀	(87)
§ 6.2.4	操作码	(87)
§ 6.2.5	寻址方式位	(88)
§ 6.2.6	位移量域	(90)
§ 6.2.7	立即数域	(91)
§ 6.2.8	编码举例	(91)
§ 6.3	80386/80486 指令编码	(93)
§ 6.3.1	编码格式	(93)
§ 6.3.2	指令前缀	(94)
§ 6.3.3	地址尺寸前缀	(94)
§ 6.3.4	操作数尺寸前缀	(95)
§ 6.3.5	段超越前缀	(96)
§ 6.3.6	操作码	(97)
§ 6.3.7	寻址方式字节	(97)
§ 6.3.8	比例-变址-基址字节	(100)
§ 6.3.9	位移量域	(101)
§ 6.3.10	立即数域	(102)
§ 6.3.11	编码举例	(102)
§ 6.4	指令运行时间	(103)
§ 6.4.1	指令定时的假定和损失	(103)
§ 6.4.2	有效地址计算	(105)
§ 6.4.3	其他定时因素	(106)

<b>第七章 中断与异常</b>	.....	(108)
§ 7.1 中断或异常？	.....	(108)
§ 7.2 外部中断	.....	(108)
§ 7.2.1 可屏蔽中断	.....	(109)
§ 7.2.2 非屏蔽中断	.....	(110)
§ 7.3 软件中断	.....	(110)
§ 7.4 异常	.....	(111)
§ 7.4.1 异常分类	.....	(111)
§ 7.4.2 异常错误码	.....	(111)
§ 7.4.3 处理器定义的异常	.....	(112)
§ 7.5 实方式下的中断	.....	(120)
§ 7.6 保护方式下的中断	.....	(121)
§ 7.6.1 中断描述符表	.....	(121)
§ 7.6.2 中断门和陷阱门	.....	(123)
§ 7.6.3 任务门	.....	(124)
§ 7.7 中断优先权	.....	(125)
§ 7.7.1 8086/8088	.....	(126)
§ 7.7.2 80286 及以后的处理器	.....	(128)
<b>第八章 16位与32位代码的组合</b>	.....	(130)
§ 8.1 16位与32位处理器体系结构	.....	(130)
§ 8.1.1 建立段类型	.....	(130)
§ 8.1.2 代码段	.....	(131)
§ 8.1.3 栈段	.....	(132)
§ 8.1.4 数据段	.....	(133)
§ 8.2 段类型间的控制转移	.....	(133)
§ 8.2.1 直接转移	.....	(133)
§ 8.2.2 通过门转移控制	.....	(134)
<b>第九章 动态调试</b>	.....	(135)
§ 9.1 调试术语	.....	(135)
§ 9.2 80x86 调试支持	.....	(136)
§ 9.2.1 单步	.....	(136)
§ 9.2.2 断点中断	.....	(137)
§ 9.3 调试 80386 和 80486	.....	(138)
§ 9.3.1 调试寄存器	.....	(138)
§ 9.3.2 断点	.....	(141)
§ 9.3.3 任务切换断点	.....	(142)
<b>第十章 数学协处理器</b>	.....	(143)
§ 10.1 概述	.....	(143)
§ 10.1.1 历史及发展过程	.....	(143)

§ 10.1.2	接口及性能	(144)
§ 10.1.3	应用	(145)
§ 10.1.4	数据类型	(145)
§ 10.2	体系结构	(146)
§ 10.2.1	控制部件	(147)
§ 10.2.2	数值执行部件	(148)
§ 10.2.3	同步	(148)
§ 10.2.4	协处理器的具体说明	(149)
§ 10.2.5	寄存器	(150)
§ 10.3	系统接口考虑	(158)
§ 10.3.1	系统配置	(158)
§ 10.3.2	模拟	(159)
§ 10.3.3	初始化(FINIT)	(160)
§ 10.3.4	异常	(161)
<b>第十一章 数值基础</b>		(162)
§ 11.1	数值的基本概念	(162)
§ 11.1.1	舍入控制	(162)
§ 11.1.2	精度控制	(163)
§ 11.1.3	无穷控制	(163)
§ 11.2	特殊数值	(163)
§ 11.2.1	非规格化实数	(163)
§ 11.2.2	零	(165)
§ 11.2.3	无穷	(169)
§ 11.2.4	NaN	(173)
§ 11.2.5	未支持的格式	(174)
§ 11.2.6	实数数据类型编码	(174)
§ 11.3	数值异常	(177)
<b>第十二章 协处理器指令集</b>		(180)
§ 12.1	指令句法	(180)
§ 12.2	指令编码	(180)
§ 12.3	指令类型	(181)
§ 12.3.1	数据传送	(181)
§ 12.3.2	算术运算	(182)
§ 12.3.3	比较运算	(184)
§ 12.3.4	常数	(184)
§ 12.3.5	超越指令	(185)
§ 12.3.6	协处理器控制指令	(187)
§ 12.4	指令的执行时间	(188)
§ 12.5	软件模拟器编码	(188)

<b>第十三章 处理器的初始化</b>	.....	(191)
§ 13.1 8086/8088 初始化	.....	(191)
§ 13.1.1 80286 初始化	.....	(192)
§ 13.2 8087、80287 和 80287XL 的初始化	.....	(192)
§ 13.3 80386 初始化	.....	(193)
§ 13.4 80387 初始化	.....	(194)
§ 13.5 80486 初始化	.....	(195)
<b>第十四章 不兼容性与故障</b>	.....	(197)
§ 14.1 处理器的不兼容性	.....	(197)
§ 14.1.1 8086 到 80286 实方式	.....	(197)
§ 14.1.2 8086 到 80386 实方式/虚拟-86 方式	.....	(199)
§ 14.1.3 8086 到 80486 实方式/虚拟-86 方式	.....	(200)
§ 14.1.4 80286 实方式到 80386 实方式/虚拟-86 方式	.....	(201)
§ 14.1.5 80286 实方式到 80486 实方式/虚拟-86 方式	.....	(201)
§ 14.1.6 80286 保护方式到 80386 保护方式	.....	(202)
§ 14.1.7 80286 保护方式到 80486 保护方式	.....	(203)
§ 14.1.8 80386 到 80486(所有方式)	.....	(203)
§ 14.2 协处理器的不兼容性	.....	(204)
§ 14.2.1 80287XL	.....	(204)
§ 14.2.2 8087 到 80287 实方式	.....	(205)
§ 14.2.3 8087 到 80387/80486DX 实方式/虚拟-86 方式	.....	(206)
§ 14.2.4 8087/80287 到 80386/80486DX	.....	(206)
§ 14.3 故障	.....	(207)
§ 14.3.1 芯片的发展阶段	.....	(208)
§ 14.3.2 8086 和 8088 故障	.....	(209)
§ 14.3.3 80286 故障	.....	(209)
§ 14.3.4 80287 故障	.....	(209)
§ 14.3.5 80386 故障	.....	(210)
§ 14.3.6 80387 故障	.....	(211)
§ 14.3.7 80486 故障	.....	(212)
<b>第十五章 保护、任务切换及虚拟-86 方式</b>	.....	(213)
§ 15.1 保护	.....	(213)
§ 15.1.1 段级别保护	.....	(213)
§ 15.1.2 数据访问	.....	(217)
§ 15.1.3 控制传送	.....	(218)
§ 15.1.4 页级别保护	.....	(222)
§ 15.2 任务切换及 TSS	.....	(224)
§ 15.2.1 任务状态段	.....	(224)
§ 15.2.2 任务切换	.....	(227)
§ 15.3 虚拟 8086 方式	.....	(230)

§ 15.3.1 V86 任务结构 .....	(230)
§ 15.3.2 进入和退出 V86 方式 .....	(231)
<b>附录 A 指令系统参考资料 .....</b>	<b>(232)</b>
<b>附录 B 协处理器指令参考资料 .....</b>	<b>(448)</b>
<b>附录 C 操作码矩阵 .....</b>	<b>(551)</b>
<b>附录 D 辅助的程序文献和产品 .....</b>	<b>(563)</b>

# 第一章 微处理器家族概述

Intel 对微处理器的定义是：“由一个或多个的集成电路元件组成的系统，它采用半导体技术和数字逻辑能在很小的规模上完成大型计算机的功能”。Intel 已极为成功地把这一定义从理论转变成事实，对于成千上万的个人计算机制造商和用户来说，微处理器的定义即为“由 Intel 生产的芯片”。

相对来讲，微处理器还是很年轻的。但是与大多数技术革新相比，个人计算机的革新速度是非常之快的。本章将简要介绍 Intel 的微处理器系列从一开始到当前技术状态的变革史。对每一种处理器的主要特点和性能都进行了比较，同时概述了与之相关的数字协处理器系列。

## § 1.1 Intel 微处理器的演变

Intel 开发的第一片微处理器芯片是 4004，主要用于嵌入的应用。在 1971 年年推出 4004 时，Intel 将它销售给生产工业和商业产品的制造厂，并断言，制造商若在他们的产品设计中包含该芯片，则可提高产品的实力和实用性。

用今天的标准来衡量，4004 非常简单。例如，它只有一个 4 位宽的外部数据总线，这就意味着每次只能在处理器与外部存储器之间传送 4 位数据。由此可以想象出，它的速度是非常慢的，因为许多传送操作不得不采取多个步骤才能完成。为了提高性能，Intel 于 1972 年又推出了 8008。8008 芯片仅是 4004 芯片 8 位数据线的版本，但它代表了 8 位微处理器时代的开始。

两年之后，在 1974 年，传奇的 8080 芯片诞生了。8080 保留了 8008 的结构，但已设计成为一个通用的微处理器。这种适应性强的芯片的出现，对工业界来说非常重要。Intel 8080 的成功激发了开发 8 位处理器的竞争，如 Zilog 的 Z80 和 Motorola 的 6800。

### § 1.1.1 8086 和 8088

1978 年诞生的 8086 成为微处理器发展的又一里程碑，它是 Intel 的第一个 16 位微处理器，并且是 80x86 系列的第一个成员。众所周知，该芯片象 iAPX 86，有充足的 16 位寄存器，一次可传送 16 位数据到外部存储器，且可直接寻址一兆字节的物理存储器。伴随着处理速度的提高，8086 在性能上有极大的增强。对于系统程序员来说，8086 在指令集和结构上与 8080 的类似使得源代码的改变并不是那么费劲。

紧接着 8086 的是 8088。这种版本的芯片保持了在内部采用 16 位寄存器和数据总线，与外部接口采用 8 位数据总线的结构。8088 允许系统设计者在通用的比较廉价的 8 位外设基础上开展他们的新设计。当然，8088 也是 IBM 为它初期 PC 所选用的芯片。它的广泛应用使之不仅成为工业标准，而且也成为世界标准结构。

在谈到 Intel 芯片的同时，提及一下 NEC V20 和 V30 芯片，它们可以引脚兼容地依次替代 8088 和 8086。除了具有透明的兼容性外，它们比 Intel 的同类产品运行速度快且功耗低。通过在它们自身的芯片上包含专用的硬件来执行许多 8086 寻址方式中用到的有效地址计算，使基