

高等学校教学用书

VLSI器件的计算机辅助 设计及其应用

〔美〕K. M. Cham等

吉利久 甘学温 赵宝璞 张天义 译

南德恒 校

电子工业出版社

内 容 简 介

本书介绍了VLSI器件和工艺发展中的CAD技术。第一部分介绍工艺和器件的二维模拟系统,其中包括SUPREM, SUPRA, SOAP, GEMINI, CADDET, SIFCOD等著名软件的算法原理,数值技术,程序结构以及它们之间的联用接口等。还讨论了器件寄生参数模拟的算法和FCAP2程序。第二部分介绍模拟软件在实例研究中的应用,包括漏感应势垒降低,亚微米CMOS技术,沟槽隔离,侧壁掩蔽隔离,轻掺杂漏区结构,器件按比例缩小以及寄生参数的提取。

本书可作为高等院校微电子学、半导体器件、应用软件等专业研究生和高年级大学生的教科书或参考书,也可供在上述领域从事教学、研究、开发工作的教师和科技人员阅读参考。

VLSI器件的计算机辅助设计及其应用

吉利久 甘学温 赵宝瑛 张天义 译

南德恒 校

责任编辑:陈晓莉

电子工业出版社出版(北京海淀区万寿路)
新华书店北京发行所发行 各地新华书店经售
北京密云华都印刷厂印装

开本: 787×1092毫米 1/16 印张: 9.375 字数: 237千字

1989年3月第一版 1989年3月第一次印刷

印数: 1—1300册 定价: 1.95元

ISBN 7-5053-0457-7/TP·63

目 录

概述	(1)
第一部分：模拟系统	
第一章 数值模拟系统介绍	(6)
1.1 工艺和器件数值模拟的历史	(6)
1.2 数值模拟系统的实现	(7)
第二章 工艺模拟	(10)
2.1 简介	(10)
2.2 SUPREM：一维工艺模拟软件	(11)
2.3 SUPRA：二维工艺模拟软件	(19)
2.4 SOAP：二维氧化模拟软件	(25)
第三章 器件模拟	(29)
3.1 GEMINI：二维泊松方程的求解软件	(29)
3.2 CADDET：二维单一载流子器件模拟软件	(36)
3.3 SIFCOD：形状通用的二维两种载流子器件模拟软件	(42)
第四章 FCAP2：寄生电容/电阻模拟软件	(49)
4.1 简介	(49)
4.2 FCAP2的输入和流程图	(49)
4.3 实例	(50)
第二部分：应用和实例研究	
第五章 用于发展工艺和器件的计算机辅助设计方法	(52)
5.1 器件模拟的方法	(52)
5.2 实例研究的概述	(54)
第六章 新工艺开发中的模拟技术基础	(55)
6.1 工艺开发中的器件物理基础	(55)
6.2 用于器件参数模拟的CAD工具	(58)
6.3 产生器件基本参数的方法	(61)
6.4 器件特性与工艺参数之间的关系	(63)
第七章 短沟道晶体管中的漏感应势垒降低效应	(67)
第八章 亚微米CMOS工艺的晶体管设计	(72)
8.1 亚微米CMOS工艺简介	(72)
8.2 采用模拟技术研究亚微米p沟道MOSFET	(74)
8.3 n沟道晶体管的模拟	(81)
8.4 小结	(83)
第九章 沟槽隔离CMOS中的表面反型问题	(84)
9.1 对CMOS中沟槽隔离的简介	(84)

9.2	模拟技术	(85)
9.3	反型问题的分析	(86)
9.4	模拟结果的总结	(89)
9.5	实验结果	(90)
9.6	小结	(91)
第十章	在VLSI中采用的隔离结构的发展	(92)
10.1	隔离结构简介	(92)
10.2	硅的局部氧化 (LOCOS)	(93)
10.3	改进的LOCOS工艺	(95)
10.4	侧壁掩蔽隔离 (SWAMI)	(96)
10.5	小结	(99)
第十一章	用二维模拟研究轻掺杂漏区器件结构	(100)
11.1	亚微米MOS器件中的高电场问题	(100)
11.2	LDD器件的研究	(101)
11.3	小结	(108)
第十二章	使用CADDET模拟MOSFET按比例缩小	(110)
12.1	简介	(110)
12.2	增强型MOSFET的按比例缩小	(110)
12.3	耗尽型MOSFET的按比例缩小	(114)
12.4	结论	(117)
第十三章	VLSI工艺开发中的寄生参量提取	(119)
13.1	简介	(119)
13.2	模拟技术	(120)
13.3	用SUPRA模拟扩散电容	(125)
13.4	寄生电阻的FCAP2模拟	(125)
13.5	实验与模拟的比较	(126)
13.6	小结	(126)
符号表	(127)	
主要参考书目	(131)	

概 述

为了阐明计算机辅助设计 (CAD) 在VLSI (超大规模集成电路) 器件设计中的重要性, 有必要论述一下金属-氧化物-半导体场效应晶体管 (MOSFET) 的发展过程以及在按比例缩小过程中所涉及到的问题。MOSFET的首次提出是在二十世纪三十年代, 其基本工作原理是通过改变横向电场来调制纵向电导。主要是由于它的器件结构简单, 所以自从这个构想提出以来, MOSFET技术不断地取得进展, 目前已经成为制造单片大规模集成电路的主要技术。虽然降低每个器件的成本可以有力地推动具有更复杂功能和更高电路性能的单片VLSI的发展, 而且通过加大芯片面积的途径也已经在一定程度上取得了进展, 但是从根本上讲, 发展VLSI还是应该通过采用更小的器件尺寸以及采用更巧妙的器件和电路设计等途径来实现。

Dennard等人^[1]已经提出一个关于采用更小尺寸MOS器件及其相应优点的一般性原则方案 (即MOSFET按比例缩小)。这个方案只适用于MOS器件和MOS电路。其中假设了有源器件在器件平面 x 和 y 两个方向上的尺寸大于在 z 方向的尺寸。由于MOS器件的有源区一般只在晶体表面以下1~2微米的范围内, 并且互连线的金属层和介质层的厚度也小于1微米, 因此对于最小电路尺寸大于或等于2微米的情况, 可以认为Dennard提出的原则是正确的。但是当尺寸减小到低于2微米时, 便有可能在器件制造和器件性能两个方面引起一些问题, 而这些问题在长沟道器件中是不重要的。杂质分布剖面的二维状况和氧化过程在确定有效沟道长度和宽度中的作用变得更为重要。制作过程需要更多的加工工序, 例如沟道注入和局部氧化等, 而这些工序要求更加严格的控制。此外, 有些二级效应, 例如氧化增强扩散等, 也对杂质分布产生了显著的影响。因此, 在器件的按比例缩小过程中, 为了实现所期望的性能, 要对这些现象深入理解和准确控制。

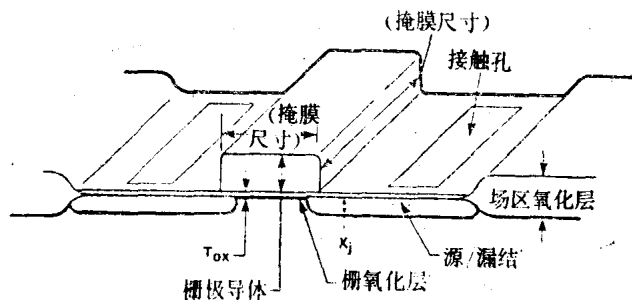


图1 普通MOS晶体管

在器件的性能方面, 我们将通过在一些长沟道、宽栅电路中的应用来考察按比例缩小各种假设的正确性。在每种情况中, 实际上已经与按比例缩小的假设有所偏离。最早提出的规则, 是对器件的各种物理尺寸都按比例缩小, 从而保持所有电场的分布是恒定不变的。图1画出了普通的MOS晶体管, 并且标出各种尺寸。表1给出了Dennard的恒定电场按比例缩小规则, 尽管这些规则还尚未经过普遍实践。在这个规则中, 如果要按比例减小

器件尺寸的话,那么 x , y 和 z 三个方向都要按同一因子缩小。此外,器件上所加电压也要依照恒定电场按比例缩小原则来降低,以保持电场分布不变。

在“恒定电场”按比例缩小提出以后,又有一些方案提出。下面介绍一些实际按比例缩小的方法是值得考虑的。就所用的电路电源而言,

表1 Dennard的恒定电场按比例缩小

$W, L, T_{ox}, V, 1/N_d$		$\propto K^{-1}$
I_{DS}	$\propto (W/L)(V^2/T_{ox})$	$\propto K^{-1}$
C_g	$\propto W L C_{ox}$	$\propto K^{-1}$
t_d	$\propto C_g V / I$	$\propto K^{-1}$
P	$\propto V I$	$\propto K^{-2}$
P/A	$\propto V I / WL$	$\propto 1$
$P t_d$		$\propto K^{-3}$

为了满足与双极型TTL电路兼容的要求,以及与5伏电源标准的要求,提出“恒定电压的按比例缩小”原则。

经过按比例缩小处理和重新设计,内节点电压有时会有所改变。如果源/漏结的距离小于1微米而 V_{DD} 仍保持在5伏的话,那么沟道中的电场强度会太大,MOS晶体管的特性也会因热载流子的陷阱效应随时间漂移。采用一些改进的结构,例如缓变结或者“轻掺杂漏区”(LDD)等,是有可能使亚微米器件仍然在5伏电源下工作的,但这些还只是可能性,在写这本书的时候尚未得到证实。这种恒定电压的按比例缩小的原则还会使二维电场耦合的影响变得显著。在长沟道器件中这种耦合是可以略去的,但是在短沟道器件中它是造成所有短沟道效应的主要原因。为了用模型来描述这些短沟道效应,由于一维解析模型已经不敷使用,所以二维数值模拟便成为必要的工具。尽管如此,我们在将来某个时候必须考虑采用更低的系统电压。下面的例子说明了按比例缩小方法的几个特点。其中最明显的一个是关于Dennard的恒定电场按比例缩小。尽管在工艺换代过程中这个方案的大多数性质仍然近似地保持正确,但是实际做法上与这些规则有着显著的不同。对于大多数电路生产厂家来说,恒定电压的按比例缩小原则事实上已经是主要的按比例缩小模式。我们可以预料,在器件尺寸进一步缩小到器件的不稳定性再次出现之前,还将会采用一种新的电源标准。另一个与严格几何尺寸按比例缩小原则的偏离是薄膜的垂直厚度。为了避免铝层的电迁移效应和多晶硅层对信号的延迟效应,这些导体层厚度的按比例缩小甚微。表2给出了许多工业厂家实际采用的按比例缩小规则。对于给定的电子学功能来说,无论是恒定电压的按比例缩小还是恒定电场的按比例缩小,都已在速度、芯片尺寸和功率等方面提供出改进的电路。正如前面所讨论的,降低亚微米器件的电路电压, V_{DD} ,几乎是肯定的。对互连线或者介质层的厚度(除栅氧化层外)不做按比例缩小的趋势将持续下去。

在最小尺寸减小到小于1微米时,无疑会对实际按比例缩小效应带来进一步的变化。例如,在动态电路中器件转换到截止状态的实际最小通导阈值电压近似为0.6伏。因此,在许多电学功能中,动态运行要求CMOS电路保持在2伏左右工作。当然会有些例外,例如手表电路,是在单一电池下工作。对于长沟道器件并且做恒定电压的按比例缩小来说,每单位宽度的峰值电流(当 $V_{GS} = V_{DS}/2$ 时)以 K^{-2} 作按比例缩小。但是对于短沟道器件,需要考虑速度饱和效应,所以这个比例因子减小到近似为 K^{-1} 。如果宽度也以相同的因子 K

作按比例缩小的话,那么,对于长沟道器件来说,峰值电流将以 K^{-1} 为因子缩小,对于短沟

表2 主要工业厂家所做的实际按比例缩小

工 艺 (公司)	L_{eff} (μm)	V_t (V)	V_{DD} (V)	T_{ox} (nm)	X_j (μm)
NMOS(Intel)	4.6		5.0	120	2.00
NMOS(HP)	3.0	0.8	5.0	100	
HMOSI(Intel)	2.9	0.7	5.0	70	0.80
NMOS(Xerox)	2.5		5.0	70	0.46
NMOS(HP)	2.0	0.8	5.0	50	0.20
HMOSII(Intel)	1.6	0.7	5.0	40	0.80
NMOS(HP)	1.4	0.6	3.0	40	0.30
HMOSIII(Intel)	1.1	0.7	5.0	25	0.30
NMOS(NTT)	1.0	0.5	5.0	30	0.25
NMOS(IBM)	0.8	0.6	2.5	25	0.35
NMOS(Toshiba)	0.5	0.5	3.0	15	0.23
NMOS(AT&T)	0.3		1.5	25	0.26

道器件,峰值电流则几乎不变。在按比例缩小中,器件跨导的情况与电流相同。有些用作开关的器件,例如在静态RAM单元中的晶体管,这些器件的开关速度并不要求特别快,而且也只有很小的容性负载。因此,尽管按比例缩小并没有在器件性能方面提高很多,但是采用最小几何尺寸的器件也不会引起静态RAM单元内部性能上的问题。可是,在另一方面,对于那些必须驱动长信号线,长时钟线或者长字线的器件来说,可能要求与长度按比例缩小完全不同的宽度按比例缩小。

由于器件尺寸进入亚微米阶段,所以商品器件的按比例缩小规则将要适合于一个新的,低于5伏的电压标准。节点电容按比例缩小的趋势是使得平均走线长度只占芯片尺寸的一小部分。由于一个芯片上包含了更多的电子学功能,所以芯片的尺寸将不断增加,因而走线长度也要增加。在将来的按比例缩小过程中,最小间距走线的每单位长度电容几乎保持为常数,这是因为电容的大部分是边缘场电容或者是线间电容。因此,如何布线使得电容效应最小,将是电路设计的一个新问题。为了计算出实际的电容值,需要有一个与二维或者三维寄生效应模拟软件联用的电路参数提取程序。

按比例缩小的另一个特点就是逻辑器件宽度由一个小于按比例缩小因子而缩减。这个特点的形成是由于每单位宽度的驱动电流在最好情况下也只是以 $C_0 \sim K$ 作按比例增加。如果器件宽度也按因子 K 作缩小的话,那么在恒定电压的按比例缩小中每个器件的驱动电流还会减小一些,这是由于各种寄生效应的影响。为了有助于说明似亚微米按比例缩小的实际方法,书中给出了一些最小工作电压和对性能有害效应的实例。

自从固态微电子工业兴起以来,半导体电路方面已经取得了迅速的进展,其中不可缺少的一部分就是工艺变化对电路或者器件电参数影响的计算能力。在这方面的进展中,实验工作用来证明理论概念的正确性,建立经验规律以及帮助发现新的物理效应。在实验

和有关的理论（模型）之间已形成一种共生的关系，在这种关系中，模型帮助明确实验的方向，而实验可以证明模型的正确性，以及制作出具有优化性能的器件和电路。

在集成电路技术中，常规的工艺过程和器件的设计已经建立在一种反复试验的基础上，采用流片制作、测量、简单的一维解析模型来实现所要求的器件终端电特性和电路性能。图2的左半部分概括了使用流片制作和简单模型来完成的工艺、器件和电路设计过程。但是这种方法不适用于小尺寸器件。正如在讨论按比例缩小时所指出的，恒定电压的按比例缩小和在垂直方向不做按比例缩小，都将使二维电场耦合在器件性能中起到更为主要的作用。特别是阈值电压成了沟道长度和漏极偏置的敏感函数。在走线电容中，边缘电容和线间电容变得更为显著。速度饱和效应也使简单的一维模型不再能够用于对饱和电流的精确预计。上述这些因素迫使工程师们不得不借助更多的实验来完成他们的设计。因此，为了开发一个几何尺寸按比例缩小的工艺过程，要花去大量的费用和时间。即便借助了实验，由于复杂的工艺过程和结构很难从物理上得到彻底了解，并定量分析这些影响器件性能的因素。

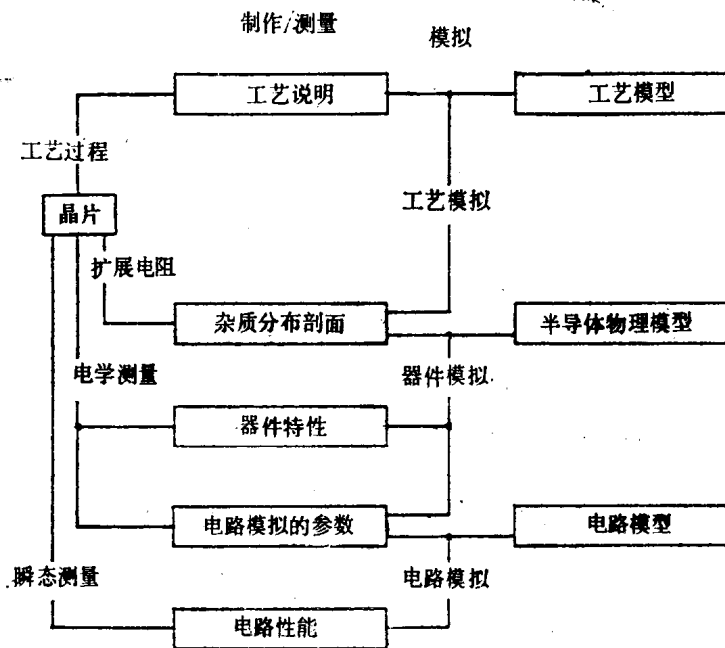


图2 工艺开发的方框图

为了解决上述问题，提出了一个通过工艺、器件和电路模拟而达到分析和设计互为补充的方法，这样的方法目前已得到广泛的应用。在这个方法的工艺模拟中，工艺过程的描述语句与工艺模型一起用来模拟器件结构和杂质分布。根据工艺模拟得到的器件结构和杂质分布剖面以及物理模型，器件模拟可以给出器件的终端特性。由终端特性和布图提取SPICE使用的器件参数。再根据这些参数和电路的连接关系，电路模拟可以给出开关特性，并提供评价这些电路性能的手段。与实验室的实验相比，借助模拟的设计方法具有花费少、进展快的优点。更为重要的是，它可以给出有关器件在周密控制的环境下工作的详细资料。

自1982年起，Hewlett-Packard实验室就提供了一个完整的二维数值模拟系统。本

书的第一部分将要详细地说明这个数值模拟系统本身及其所特有的工具，从而读者可以熟悉并且知道如何使用这些工具。在这些工具中大多数是公开的。因此，我们在附录中给出了这些程序的资料，这样可以帮助读者建立这些工具。本书的第二部分将要介绍系统在使用模型描述小尺寸工艺过程中的应用。这些模拟工具与简单的解析模型不同。首先，我们要尽力研究出一个方法学，以便在工艺的开发中有效地使用这些工具。其次，为了有助于读者着手解决他们自己的实际问题，书中还详细地给出一些实例，这些实例在开发按比例缩小工艺方面的重要课题中都是很典型的。

通过这些实例可以看到，在VLSI工艺和器件的发展中，计算机辅助设计已经是绝对必要的。随着集成电路中各种结构，诸如晶体管、场区隔离、互连线等，在尺寸上的按比例缩小，许多原来并不重要的问题已经变得非常重要。对于晶体管来说，漏感应势垒降低和热电子效应就是这类问题中的例子；在互连线方面包括边缘场电容和线间耦合。这类问题的物理内容是不能用简单的术语来理解的。而数值模拟则是解决这些问题的最好工具。模拟只用少量的时间和费用便可以为器件的设计提供指导性方案。

模拟可以为某些器件参数，例如阈值电压，寄生边缘场电容等参数，提供精确的数值。但是有一些参数，例如穿通电压和亚阈值区泄漏电流等，模拟的精度要稍差些，这是因为模拟这些参数依赖的因素比较多。例如，必须已知从表面到体内整个沟道区的精确掺杂剖面。再如，漏区/源区的掺杂分布剖面也会对穿通电压的计算有影响。尽管在这些情况中模拟的精度低一些，不过模拟还是可以从变化趋势的角度提供出很好的估计。同时，也从物理学上对问题提供更好的理解。在有热电子效应存在的情况，只有通过模拟人们才能观察到在漏端器件内部的电位分布或者电场分布。

参 考 文 献

- [1] R. H. Dennard, F. H. G ensslen, H. N. Yu, V. L. Rideout, E. Bas-sous, and A. Le Blanc, "Design of Ion-Implanted MOSFETs with very Small Physical Dimensions," *IEEE J. Solid-State Circuits*, SC-9, Oct 1974, pp.256—268.

第一章 数值模拟系统介绍

1.1 工艺和器件数值模拟的历史

历史上对MOS器件进行数值模拟的最初尝试是为了了解器件在亚阈值区和饱和区的工作情况。1969年Stanford大学的Barron^[1.1]为了研究亚阈值区导电和饱和机制,采用有限差分法模拟了MOS场效应晶体管。1972年,Vandorpe^[1.2]也用有限差分程序模拟了MOS器件饱和区的特性,并通过模拟发展了饱和区的模型。硅栅自对准工艺的发明,减小了MOS器件的尺寸。器件尺寸的缩小促使人们使用更多的数值模拟来研究器件的短沟道和窄沟道效应。例如,IBM公司的Mock和Kennedy^[1.3]开发了一个有限差分程序。还有IBM公司的Hachte^[1.4]开发了第一个采用有限元法的器件模拟程序。Michigan大学的Barnes^[1.5]还开发了一个采用有限元法适用于砷化镓MESFET的器件模拟程序。上面所提到的这些程序大多数是作为研究工具而开发的,并不是为了一般用户(作为设计工具)。这些程序的重点是在发展稳定而快速的算法以及完善各种物理机制方面,而不是在与用户的接口上。

随着MOS器件尺寸的进一步缩小,有一些研究团体便着手开发二维器件模拟软件,用作小尺寸器件的通用设计工具。其中一个IBM公司Cottrell/Buturla^[1.6]小组,他们开发了有限元法的程序FIELD AID。Mock^[1.7]和Hitachi公司的Toyabe合作开发了有限差分法的程序CADD ET,在这个程序中使用了势流函数。Stanford大学的Greenfield^[1.8]和Dutton开发了有限差分法二维泊松方程求解软件GEMINI,这个软件只适用于MOS器件的亚阈值区和线性区。Vienna大学的Selberherr和Potzel^[1.9]用有限差分法开发了一个二维模拟程序MINIMOS,这是一个处理单一载流子的程序。在这些程序中,除了FIELD AID以外,其余都对输入器件的几何形状有所限制,并且只限于模拟稳态情况。对于常规的MOS器件结构来说,这些程序是完全够用的。然而,在器件结构越加复杂,运行速度不断改善的情况下,能够模拟任意几何形状的器件以及能够模拟器件的瞬态现象就显得更为必要。最近Mock^[1.10]又开发了SIFCOD程序来满足上述的这些需要。SIFCOD是一个可以处理两种载流子的二维器件模拟软件,它适用于任意几何形状的器件,并且可以完成包含少量集总电路元件的瞬态器件模拟。1984年,Stanford大学的Pinto^[1.11]还开发了PISCES II程序,这是一个具有任意形状输入,并能处理两种载流子的二维器件模拟软件。

与器件模拟相比,工艺模拟的起步要晚得多。在60年代和70年代,大部分工艺模型都是借助于解析方程来完成的,例如扩散方程和Deal-Grove的氧化方程^[1.12]等,由于工艺过程的逐渐复杂以及器件尺寸的按比例缩小,工艺模型中的一些二级效应,例如扩散系数对掺杂浓度的依赖关系、氧化增强扩散等,对简单解析模型的精度造成了严重的影响。1977年,Stanford大学的Antoniadis和Dutton^[1.13]提出了SUPREM程序。这是一个一维的数值工艺模拟软件,目前已经非常普及并且成为工艺开发中的一个不可缺少的工具。

随着器件尺寸的进一步缩小,二维效应在工艺模型中的作用越来越重要。Stanford大学的Lee^[1.14]开发了一个二维工艺模拟软件BIRD,程序中采用格林函数求解扩散方程。由于格林函数的方法要求扩散系数是恒定的,因此它只适用于低浓度的情况。为了克服这个限制,Stanford大学的Chin和Kump^[1.15]也开发了一个二维数值工艺模拟软件SUPRA。对于低掺杂浓度,SUPRA与BIRD一样也是采用格林函数的方法,而对于高掺杂浓度,SUPRA则采用有限差分法。

1.2 数值模拟系统的实现

由上一节的历史回顾可以看到,目前已经开发了很多二维模拟程序,而且最近又有一些见诸报导。大多数程序,与其说是设计工具,还不如说是研究手段。它们对发展快速算法和完善物理机制的重视程度超过了用户接口。此外,这些程序都是独立开发的,没有考虑与其它程序的接口。因此,大量的二维数值计算数据从一个程序传输到另一个程序是一件很困难的工作。而且也难于对这些数据作出分析和解释。为了解决上述的这些问题,并为采用模拟方法的设计提供一个方便的途径,Hewlett Packard公司开发了一个完整的二维模拟系统。这个系统着重解决了用户的接口问题。为了使这个系统成为更实用的、面向用户的、并具有良好支撑条件的设计工具,系统采用了以下方案。

1) **程序运行的模式:** 为了减少作业时间,用户需要控制输入的准备、程序的运行和数据文件的处理。因此,理想的工作模式应该是:如果用户要对输入文件做快速检查并做图形后处理的话,那么可以在交互模式下工作;对于很费时间的模拟作业来说,用户可以选择批处理的模式运行。所有这些程序都已经装在我们实验室的小型机上提供使用,特点是具有用户控制和快速周转的功能。

2) **分级模拟:** 对二维模拟做全面求解是很费时间的作业,特别是对于工艺模拟和器件模拟来说,更是这样。为此,我们在系统中同时配备了简化程序和全面求解程序,以便用户根据这些程序的适用范围作出节省模拟时间的选择。

3) **程序之间的接口:** 这些模拟程序将产生大量的二维数据。为了在程序之间完成数据传递,重要的是有一个清晰并对用户透明的程序进程的二维数据文件的标准格式已经建立并使用。

4) **图形后处理:** 为了处理和分析大量的二维数据,图形后处理是绝对必要的。系统中已经建立了一个绘图程序包,它可以把三维鸟瞰图、二维等高线图和二维横截面图画在一起。

5) **完善的系统支撑条件:** 为了便于用户接受,采用培训和手册形式作为系统的支撑条件是很重要的。如果没有培训,用户往往对阅读手册和使用程序望而生畏,因为他们可能花费太多的时间而一无所获。理想的情况是先通过培训,使用户能够熟悉系统并着手使用程序,然后,再以手册作为参考。手册应该使人易懂,内容完整而且是最新版本。系统提供了一份很有用的在线手册。

6) **易于扩展功能:** 工艺模拟和器件模拟所用的物理模型是不断发展的。有时模拟程序还要用来作为开发新模型的工具。为此,系统采用了模块化的程序,这样将易于实现程序的调整和修改。

7) 模拟工具的检验程序: 没有检验, 模拟工具是没有用的。为此, 有必要在实际应用的一个宽范围内用系统提供的检验程序检验这些模拟工具, 或者标出其适用范围。

图1-1是上述系统的方框图。在工艺模拟方面, 系统中有SUPREM, SUPRA和SOAP等程序。SUPREM是一维工艺模拟程序, 它能够模拟典型集成电路制造工艺中的大部分工序, 例如淀积、刻蚀、离子注入、扩散和氧化等, 并给出在硅和二氧化硅中全部掺杂的一维剖面。因为双极型晶体管和MOS电容器基本上属于一维结构, 所以使用SUPREM模拟这些器件的杂质分布剖面是很理想的。MOS晶体管的杂质分布基本上是二维的, 如果源/漏区横向扩散的二维形状影响不大的话, 那么也可以用SUPREM得到这些MOS器件的掺杂分布剖面。对于这种情况, 需要使用SUPREM做两次一维模拟: 一次用来确定出沟道区中的杂质分布, 另一次是确定源/漏区的分布。然后再由源/漏区纵向杂质分布与高斯或者余误差函数相乘来计算横向扩散。如果需要得到更精确的MOS晶体管二维掺杂分布剖面的话, 那么就需要使用SUPRA程序。二维工艺程序SUPRA根据器件的几何形状和工艺规范来模拟工艺过程, 从而得到二维的杂质分布。SUPRA能够处理淀积、刻蚀、离子注入、扩散和氧化等工序的过程。在模拟杂质扩散时, 对于低杂质浓度, SUPRA采用解析的方法来求解扩散系数为常数的扩散方程。对于较高的杂质浓度, SUPRA则采用有限差分法对扩散系数与掺杂浓度有关的扩散方程做数值求解。SUPRA所用的氧化模型是根据通常半凹进氧化的测量结果而建立的。如果要

做更精确的或者特殊的氧化模拟, 那么就需要使用SOAP。SOAP程序以严格的方式模拟氧在氧化物中的扩散以及氧化过程中氧化物附加体积的扩展。SOAP可以与SUPRA一起用来模拟二维工艺过程, 其中包括氧化, 也可以单独使用, 只做二维氧化结构的模拟。由于氧化中产生非平面的几何结构和移动的边界, 所以模拟二维氧化是一个很困难的问题。为克服上述困难, SOAP采用了边值方法。在边值方法中, 所有节点只沿边界设置, 因此它很适用于求解非平面几何结构和移动边界的问题。

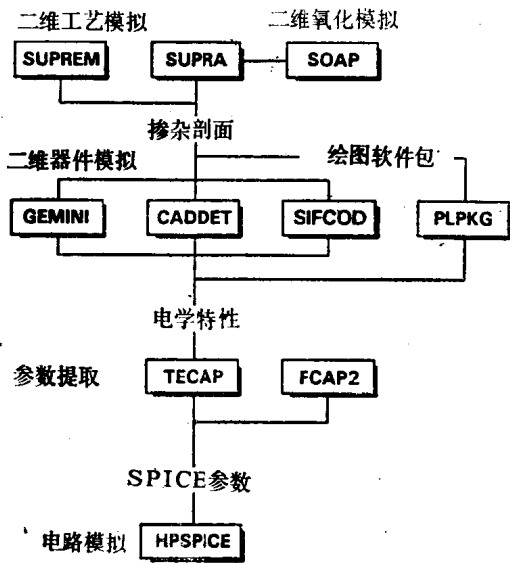


图1-1 二维模拟系统的方框图

问题。

二维器件模拟软件可以根据工艺模拟给出的杂质分布预言出器件的电学性质。在半导体器件中, 用适当的边界条件可求解泊松方程, 电子和空穴连续方程。不过由于MOS器件中主要的电流是源/漏区中多子传导的电流, 因此在对MOS器件的模拟中可以简化为只求解多子的连续方程。这样的算法已被完全的二维模拟软件CADDET所采用。所以CADDET可以模拟MOS器件的全部工作区。不过由于采用了简化, CADDET不能模拟有关两种载流子问题的现象。联立求解二维泊松方程和电流连续性方程将减慢CADDET的速度, 因此要尽可能地采用简化分析。CADDET对输入的器件结构也有限制。在亚阈

区, 电流很小, 采用适当假设电子和空穴准费米能级的方法, 足以求解泊松方程。GEMINI程序采用了这个方案, 因而加快了对亚阈区的模拟速度。GEMINI具有良好的输入和输出能力, 并且速度很快, 但是要注意它的使用范围。由于采用了一些简化处理, 所以CADDDET和GEMINI在使用上都有一些限制。在许多MOS器件的模拟应用中, 这些限制是可以接受的。然而在某些情况下, 这些限制又是致命的, 特别是在处理与热电子有关的问题, 处理闩锁(latch-up)现象以及处理新型器件时, 尤为突出。为了满足这些应用的需要, 一个新的, 通用型的, 可以处理两种载流子的二维瞬态器件模拟软件SIFCOD已为用户所接受并得到功能的扩展。SIFCOD可以模拟器件的稳态特性, 还可以与集总电路元件一起模拟器件的开关特性。它可以接受任意几何形状的器件, 并可以对两种载流子求解, 因此SIFCOD几乎可以不加限制地模拟任何半导体器件。

根据模拟软件计算出来的器件特性, 使用TECAP2^[1.16]能够提取用于电路模拟的器件电学参数。TECAP2可以测量MOS晶体管的器件特性并由测量数据提取器件参数。但是这里是由器件模拟取得数据, 因而只用到TECAP2参数提取部分的功能。在VLSI的电路模拟中, 准确地定出互连线电容和其他电容值成为一个至关重要的问题。MOS电路中各种电容元件的取值可以用FCAP2^[1.17]来模拟确定, FCAP2是一个二维的, 适用于任意几何形状的, 求解线性泊松方程的软件。因此, 使用上述的这套模拟系统可以从工艺步骤以及器件和电路的布图中得到器件电参数和电容值。根据这些参数值, 再使用HP-SPICE^[1.18]软件便可以模拟出电路的性能。

在下面的一些章节中将要对上述每个程序做更加详细的说明。工艺模拟将在第二章讨论, 器件模拟在第三章讨论。第四章处理对寄生效应的模拟。我们不准备讨论TECAP2和SPICE程序, 因为它们与本书主题关系不大。本书第一部分的目的是尽可能简单地向用户介绍这些程序, 使用户能够容易理解这些程序是如何工作的, 并且介绍给用户一些有用的例子, 这样可以使用户不必再花很多的时间去阅读手册, 只要对这些例子做些改动就能着手模拟一些实际的问题。人们不大愿意使用模拟程序的主要原因是手册过于庞杂。一旦用户熟悉了怎样运行这些程序, 他就能通过实践和参阅手册提高自己的技能, 丰富自己的知识。在这里我们先简要地说明一下用户要了解每个程序的必要内容(即程序的结构, 数值算法和物理模型等)。然后再给出一些实际例子来说明怎样使用程序。其中先对输入文件的实例做详细解释并且简要说明输入结构, 再说明一些常见的故障, 这样可以防止用户花费过多的时间而毫无结果。

第二章 工艺模拟

2.1 简介

硅集成电路(IC)的加工技术已发展到了能在一块芯片上造出几百万个晶体管的水平。用反复试验的方法来优化如此复杂的工艺已不再是理想的,因为这样做耗资巨大试制周期长。从这个意义上说,计算机模拟是比较经济的。它不仅为加工窗口日益密集带来的问题提供了合理的解答,而且还是开发新工艺技术的工具。业已表明,同器件模拟软件相配合,工艺模拟软件是一个强有力的设计工具,因为只要在计算机的输入中简单改变工艺条件,即可容易地提取到工艺对器件参数的灵敏度[2.1]。

SUPREM(Stanford University Process Engineering Models——斯坦福大学工艺工程模型)是第一个能模拟几乎全部IC制造工序的软件,它于1977年由Stanford大学推出。到1983年已有三百多份复制件分布于世界各地。目前又有改进文本

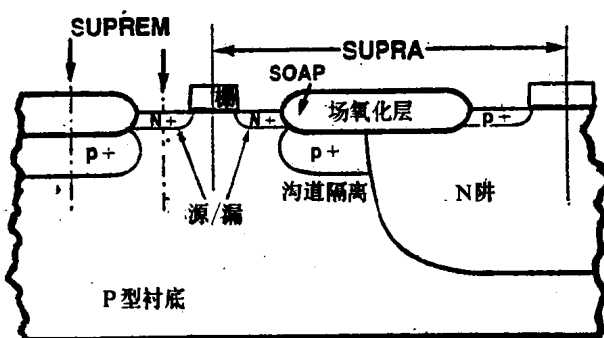


图2-1 CMOS器件剖面图

SUPREM II [2.2]和SUPREM III [2.3]可提供使用。SUPREM接受一个与工艺运行卡相类似的输入,然后给出包括纵向杂质分布在内的输出。因此SUPREM能用于分析杂质浓度仅在纵向变化的那些区域,如图2-1 CMOS剖面图中标明的用SUPREM模拟的区域。此种结构的制备包括了离子注入,氧化/扩散和刻蚀/淀积等几个工序。

SUPREM程序包括几个不同的模型,它们都基于实验数据和一些物理假设,下面几节将详细讨论这些假设。然而某些模型的适用范围有严格的限制,甚至有的模型还没有被完全理解,磷扩散就是其中一例。同这些模型相联系的一些参数也可能受到一些具体工艺条件的影响。如果用户简单地使用程序中的补缺值,有时他们会发现模拟结果和测试数据之间的不符。用户要检查模型和程序中有关补缺值是否适合于你所模拟的工序,如果不适合,就应该调整参数以便得到更精确的结果,这点需要牢记。

由于VLSI向浅结和低温工艺方向发展,二维杂质分布和结构对器件特性就比较重要。例如阈值电压和寄生电容,都与源/漏区砷扩散和沟道隔离区(channel-stop region)硼扩散的横向扩散密切相关。简单地把SUPREM推广到二维应用是不可取的,因为相同的数值精度需要占用巨大的计算机资源。而且在诸如反应离子刻蚀(reactive-ion etching)和硅的局部氧化(LOCOS)过程中,器件的结构不断改变,这给建立模拟算法带来了更大的困难。1981年推出的SUPRA(Stanford University Process Analysis-斯坦福大学工艺分析软件)[2.4]是二维工艺模拟的先驱性工作之一,它可应用于杂质分布和器件结构在纵向和横向都变化的那些区域,如图2-1所示。业已表明二维工艺模拟

软件和器件模拟软件相配合构成了一个强有力的设计工具^[2.5]。非均匀工艺往往需要新的概念来解释其物理机制。例如局部氧化的动力学方程就和一维氧化的有显著不同。1983年推出的SOAP(Stanford Oxidation Analysis Program-斯坦福氧化分析程序)^[2.6]是一个模拟非均匀氧化工艺的软件。

还可能有一些公司和大学开发的许多其它工具^[2.7~2.9],但它们仅在内部使用尚未公开。在这一章我们将讨论SUPREM, SUPRA和SOAP,因为这些软件已经公开提供使用。以下几节将描述程序的物理模型和应用实例。

2.2 SUPREM: 一维工艺模拟软件

SUPREM程序由三个主要部分组成: 输入扫描管理部分, 输出生成部分和带有不同工艺模型的实际数据处理部分。启动SUPREM, 程序首先把全部输入语句列表编行号。输入文件类似一个实际的工艺运行卡, 它由包括关键字(key words)和数字在内的自由格式语句组成。一般说来单项工序可以用少于60个字符的输入说明来模拟。详细的输入说明可参见SUPREM II 用户手册^[2.2]。其次, 列表后程序将逐行对输入语句进行句法正确性检查。语句检查可由输入文件中的每条命令与关键文件(key file)相比较来完成。关键文件包括了SUPREM所有的关键字和与它们相关的补缺值。语句顺序也要检查, 因为有些语句必须放在前面。前三个语句是标题语句, 网格语句和衬底语句。这些语句必须放在前面是因为它们决定着网格排列和参数的初值。衬底语句由于说明了衬底的晶向和掺杂元素, 也就确定了模型语句的初值。在下面的例子里我们将更详细地讨论输入格式。

当杂质在工艺流程中被掺入时, 根据工序选择合适的网格排列和物理参数, 然后进行计算。SUPREM能处理离子注入, 氧化, 刻蚀, 淀积, 杂质沉淀和外延生长等工序。模型语句容许用户调整与工序以及杂质元素(硼, 磷, 锑和砷)相联系的程序内部系数。每步工序的结束都可设置输出程序, 输出中包括硅和二氧化硅材料中所有掺杂剂的一维分布剖面。剖面可以在行打印机或高分辨绘图仪上以不同的形式显示。

工艺模型

1. 离子注入

二氧化硅中离子注入剖面的最简单描述是一条对称的高斯曲线, 这曲线有前两个阶矩(first two moments): 射程 R , 和标准偏差 σ , 是由LSS理论^[2.10]算出的。多数离子的实际分布更接近于两个半高斯分布, 每个分布有不同的偏差 σ_1 和 σ_2 , 二者在形式射程 R_m 处相联接。SUPREM中对砷, 磷和锑所用的联结半高斯表达式如下

$$C_1(y) = C, \exp[-(y - R_m)^2 / 2\sigma_1^2] \quad 0 \leq y \leq R_m \quad (2.1a)$$

$$C_2(y) = C, \exp[-(y - R_m)^2 / 2\sigma_2^2] \quad R_m < y \leq \infty \quad (2.1b)$$

其中 C , 是峰值浓度。SUPREM用查表法计算 R_m , σ_1 和 σ_2 三个参数, 所查表中包含有作为能量函数的 R , σ , 和第三阶矩(third moment)。

然而硼注入剖面有一个长的尾部, 这是沟道效应的缘故。硼注入分布剖面可由根据实验修正的带有第四阶矩(fourth moment)的Pearson IV分布加指数尾来描述。Pearson分布 f 是拟合任一实际分布的通用化函数, 定义如下:

$$\frac{1}{f} \frac{df}{dy} = \frac{a-y}{b_0 + b_1 y + b_2 y^2} \quad (2.2)$$

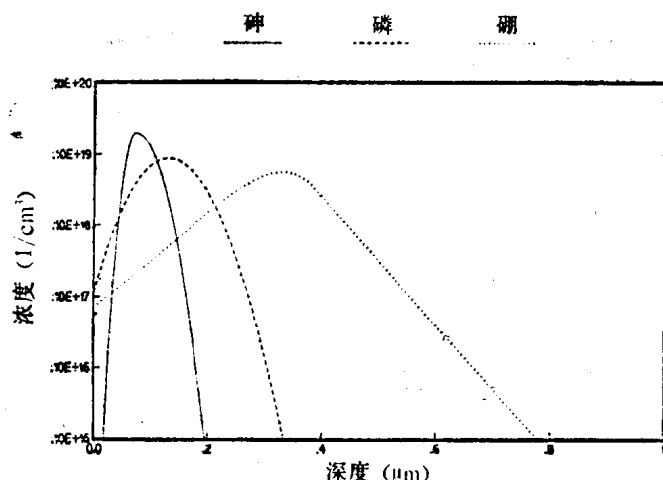


图2-2 相同注入能量和剂量下硼，砷和磷的分布剖面

其中系数 a , b_0 , b_1 和 b_2 可任意选择。图 2-2 表明, 在同样能量和剂量的条件下, 砷, 磷和硼杂质的注入具有不同的特征。由于硼是三者中最轻的原子, 它的注入峰值位置最深。

2. 热氧化

硅的氧化是氧化物物质扩散通过氧化层和硅原子反应的高温过程。氧化中伴随着125%的体积增大。氧化过程中包含有三股氧化剂流

$$F_1 = h(C^* - C_0) \quad (2.3a)$$

$$F_2 = D_{eff} \frac{C_0 - C_i}{X_0} \quad (2.3b)$$

$$F_3 = kC_i \quad (2.3c)$$

其中

F_1 : 从气相到氧化层表面的传输流密度。

F_2 : 在氧化层内部的扩散流密度。

F_3 : 在硅和二氧化硅界面处的反应流密度。

C^* : 氧化剂在氧化层中的平衡浓度。

C_0 : 氧化剂在氧化层表面处的浓度。

C_i : 氧化剂在硅和氧化层界面处的浓度。

h : 气体传输系数。

D_{eff} : 有效扩散系数。

X_0 : 氧化层厚度。

k : 表面反应系数。

SUPREM中的线性-抛物线氧化层生长模型^[2.11]假设, 氧化剂稳态扩散时三项流密度相等

$$F_1 = F_2 = F_3 = F \quad (2.4)$$

氧化层的生长速率和流密度成正比, 则

$$\frac{dX_0}{dt} = \frac{F}{N_1} = \frac{kC_i/N_1}{1 + k/h + kX_0/D_{eff}} \quad (2.5)$$

其中 N_1 是单位体积氧化层中所含氧化剂的分子数。对方程(2.5)积分, 即可得到众所周知的线性-抛物线生长关系, 但必须在所考虑的氧化工序之前, 说明氧化层的初始厚度 X_i :

$$\frac{X_0^2 - X_i^2}{B} + \frac{X_0 - X_i}{B/A} = t \quad (2.6)$$

其中我们称 B 为抛物线速率常数, B/A 为线性速率常数。在比较低的掺杂浓度条件下, B 和

B/A 仅由硅的晶向, 氧化气氛和温度决定。两种速率常数的特性作为补缺值贮存在 SUPREM 程序中, 如图2-3所示。用户需要把它们同自己的值作比较, 因为这些速率常数对氧分压, HCl含量和温升等氧化条件都是敏感的。

在高的表面杂质浓度下将产生较多的硅空位, 因而引起速率常数增大[2.12]。由于氧化中杂质的扩散和分凝 (segregation), 在硅和二氧化硅交界处的杂质浓度不断变化, 因而在 SUPREM 中的每个时间步长都要计算速率常数的增大值。人们已知在干氧条件下, 当氧化层厚度小于20nm时, 氧化速率增大10倍。近来这个快氧化现象引起了很大的关注, 因为目前的VLSI工艺中生长的栅氧化层是在薄氧化层范围。SUPREM III 对线性-抛物线模型加了一个经验因子

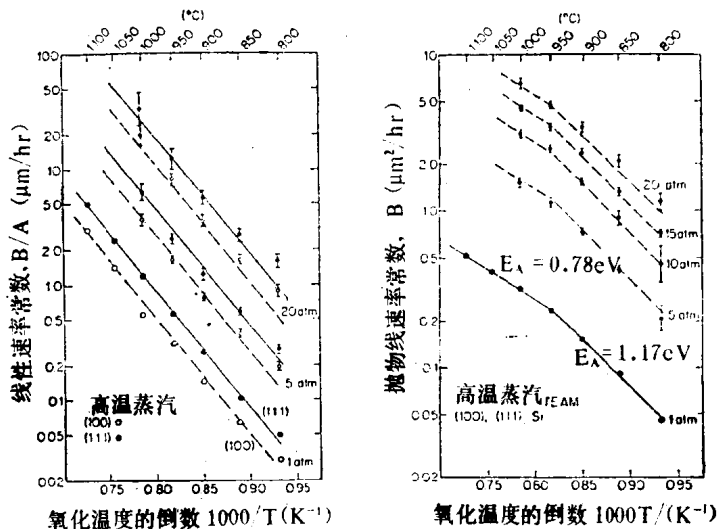


图2-3 氧化生长速率的温度关系

长的栅氧化层是在薄氧化层范围。SUPREM III 对线性-抛物线模型加了一个经验因子

$$\frac{dX_o}{dt} = \frac{B}{X_o + A} + K \exp\left(-\frac{X_o}{L}\right) \quad (2.7)$$

其中衰减长度 L 近似与温度无关 ($\sim 7\text{nm}$)。 K 是温度的单一激活函数, 激活函数的激活能对于 $\langle 111 \rangle$ 和 $\langle 100 \rangle$ 晶向的硅为 2.35eV , $\langle 110 \rangle$ 的硅为 1.8eV [2.13]。

3. 杂质再分布

高温工序杂质在硅中的扩散, 可由完整的连续性方程描述

$$\frac{\partial C}{\partial t} = \frac{\partial}{\partial x} \left(D \frac{\partial C}{\partial x} \right) \pm \frac{-q}{kT} \frac{\partial}{\partial x} \left(DC_i \frac{\partial \phi}{\partial x} \right) \quad (2.8)$$

其中 D 是扩散系数, C 和 C_i 分别是总杂质浓度和电激活杂质浓度。电位 ϕ 为

$$\phi = \frac{kT}{q} \ln \frac{n}{n_i} \quad (2.9)$$

式中 n 和 n_i 分别是电子浓度和本征载流子浓度。连续方程中第一项代表经典的浓度梯度驱动扩散, 其中包括扩散系数不是常数的情况, 第二项体现了静电场驱动的扩散流。

SUPREM 用的模型是基于非氧化条件下空位扩散机制。离化杂质的本征扩散系数等于中性空位和带相反电荷的离化空位产生的扩散系数之和。对于空位有四种荷电状态: 二重负电空位 ($=$), 一重负电空位 ($-$), 中性空位 ($\times$) 和正电空位 ($+$)。因此, 在非氧化条件下有效扩散系数为

$$D_N = D_{\times} + D_{-}[V^{-}] + D_{+}[V^{+}] + D_{\times}[V^{\times}] \quad (2.10)$$

作为受主的硼原子在硅晶格中是带负电的, 它的扩散主要靠 V^{+} 和 $V^{\times}$ 空位, 因此硼扩散系数为