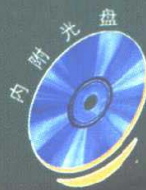


工控与电子精品图书



CPLD

数字电路设计

——使用 MAX+plus II

入门篇

廖裕评 陆瑞强 编著



清华大学出版社

<http://www.tup.tsinghua.edu.cn>



CPLD 数字电路设计

——使用 MAX+plus II 入门篇

廖裕评 陆瑞强 编著

清华大学出版社

(京)新登字 158 号

内 容 简 介

本书循序渐进地介绍了美国 ALTERA 公司 MAX+plus II 软件的使用与数字电路的设计方法。本书主要内容包括 MAX+plus II 编辑器的使用、组合逻辑电路设计、算术逻辑电路设计、时序逻辑电路设计、计数器设计、移位寄存器设计、综合应用、器件烧写。内容丰富且有详细的操作方式与解说。

本书适合大专院校电子类专业“单片机设计”、“数字系统设计”课程使用。

版 权 声 明

本书繁体字版名为《CPLD 数位电路设计——使用 MAX+plus II 入门篇》，由全华科技图书股份有限公司出版，版权归全华科技图书股份有限公司所有。本书简体字中文版由全华科技图书股份有限公司授权清华大学出版社出版。专有出版权属清华大学出版社所有，未经本书原版出版者和本书出版者的书面许可，任何单位和个人不得以任何形式或任何手段复制或传播本书的部分或全部。

北京市版权局著作权合同登记号：01-2001-3535 号

版权所有，翻印必究。

本书封面贴有清华大学出版社激光防伪标签，无标签者不得销售。

书 名：CPLD 数字电路设计——使用 MAX+plus II 入门篇

作 者：廖裕评 陆瑞强 编著

出 版 者：清华大学出版社(北京清华大学学研大厦，邮编 100084)

[http:// www. tup. tsinghua. edu. cn](http://www.tup.tsinghua.edu.cn)

责任编辑：曾 刚

印 刷 者：清华大学印刷厂

发 行 者：新华书店总店北京发行所

开 本：787×960 1/16 **印 张：**35.75 **字 数：**473 千字

版 次：2001 年 10 月第 1 版 2001 年 10 月第 1 次印刷

书 号：ISBN 7-900637-26-5

印 数：0001~5000

定 价：49.00 元

《工控与电子精品系列图书》序

“以信息化带动工业化”是我国今后几年乃至更长时间第二产业发展的主题，也是我国科学技术发展的必由之路。世纪之初既有机遇又有挑战，作为一个工程技术人员怎样面对挑战而抓住机遇，使自己乘上工业化的快车！

每一位工程技术人员需要不断地去学习、去实践，丰富自己，才能跟上科技的步伐从而更适应激烈竞争的环境。本系列丛书完全从这个角度出发，使读者反复于学习与实践之间，不仅可以领会理论的精髓更可以掌握开发的技巧。

本系列丛书有以下特点：

实例丰富而详尽

针对目前市场图书现状，本系列丛书大多数以应用实例为主，其中有几本为应用实例集。文中所涉及硬件均有完整的电路图和源程序，更可贵的是大多数源程序都配有详尽的注释。涉及到操作步骤，更是详细而有序，手把手教习读者去开发真正的产品。

涉及范围广而精

本系列丛书针对目前乃至今后市场需求，由最底层的微电子技术到 EDA 工程，由信号处理技术到 DSP，由测控技术到单片机，由宽带网技术到智能建筑，讲解机理透彻，应用实例实用经典。本系列丛书还侧重于新技术的推广，为我国迎头赶上先进技术提供一些启发。

读者定位准确

本系列丛书中的每一本都是针对不同的工程技术人员，涉及到电子和工控行业大多数的技术人员，让每一位读者都可以找到适合自己的技术书籍。

本系列丛书的选题策划、稿件编辑，得到了广大高校教师和业内工程技术人员的

大力支持与合作，才使得我们这个系列丛书能够以较高水准面向广大读者，在此表示衷心的感谢！

希望每一位工程技术人员走向各自事业的成功！

《工控与电子精品系列图书》策划委员会

2001年8月

《工控与电子精品系列图书》策划委员会

主 编： 王俊峰
总策划： 李华君 曾 刚
策 划： 曾 刚 朱英彪 苗建强 刘建昌
陈仕云 许存权

前 言

台湾全华科技图书股份有限公司出版发行了一套《CPLD 数字电路设计——使用 MAX+plus II》，本套图书分为入门篇和应用篇，而本书为入门篇。

引进本套书的目的一方面是为了借鉴他人的学习经验，另一方面是为了弥补目前图书资料的不足，希望为广大读者带来一些新异和欣喜。

本书具有非常鲜明的特色：

1. 权威性：本书经过美国 Altera 公司授权，为学习 MAX+plus II 软件的首选书籍，另外本书所配光盘中有 Altera 公司所赠的 MAX+plus II 7.21 学生版和 MAX+plus II 9.23 学生版软件，使读者更加方便学习本软件。

2. 内容编排方式新颖：本书对 MAX+plus II 稍做精要的介绍，然后由浅入深讲解这个软件的使用方法，一步一步地将 AHDL、VHDL 以及电路图设计方法的使用技巧传授给读者，使读者轻松的掌握了 MAX+plus II 的用法。

3. 本书版式清新整洁：本书版式经过精心设计，使读者一目了然，翻开书首先给读者一种轻松的感觉，图表插配得当以便读者能过更方便的理解书中的内容。

本书可以作为大中专院校电子工程、微电子、应用物理等专业的学生和教师的教学参考书和实验用书，另外也可以作为从事芯片设计开发人员的参考书。

由于水平有限，在对原书进行术语转校时，书中难免出现错误和遗漏，希望读者批评指正。

策划委员会

2001 年 7 月 28 日

序 言

本书编写的动机在于教学上的需要，已往在教授数字逻辑课程与芯片设计课程时发现学生对于数字逻辑的时序逻辑的理解度较差，但利用计算机辅助设计，可以让学生从基本逻辑电路的设计出发，从仿真结果观察了解到各个基本电路的特性，进而开发较复杂的数字电路，并烧写所设计的程序到 FPGA 或 CPLD，再通过实验板的指拨开关、LED 与七段显示器测试，能让学生具体的体会到设计成果。由于以高档的硬件电路描述语言设计数字电路已成为设计工程师必需的要求，但与传统逻辑图设计的方式比较起来，以硬件电路描述语言设计数字电路较为抽象，学生需要与逻辑图设计方式相对照才容易进入状态。因此在本书中的范例都先以图形方式设计数字电路，再以硬件电路描述语言设计。全书循序渐进，每个范例都有详细的操作方式与解说，希望能够帮助学生克服写程序的恐惧。

本书介绍 ALTERA 公司推出的 MAX+plus II 7.21 学生版软件，并介绍 ALTERA 公司推出的数字电路实验板(市价\$5500)。烧写程序范例亦针对此套实验板进行硬件设置，但受限于篇幅仅介绍几个烧写实例，各范例都在本书所附光盘片中可以找到。作者大胆出书希望各位先进者与读者给予意见与指导，使得本书能有更丰富的内容。感谢本书另一作者陆瑞强先生的帮忙，使本书能如期完成。

廖裕评

1999 年 9 月

目 录



第一章 简介	1
1-1 软件介绍	2
1-1-1 电路图编辑器 (Graphic Editor)	2
1-1-2 符号编辑器 (Symbol Editor)	3
1-1-3 文字编辑器 (Text Editor)	3
1-1-4 波形编辑器 (Waveform Editor)	4
1-1-5 编译 (Compiler)	5
1-1-6 信息 (Messages)	5
1-1-7 仿真 (Simulator)	6
1-1-8 烧写 (Programmer)	6
1-1-9 时间分析 (Timing Analyzer)	6
1-1-10 引脚平面编辑器 (Floorplan Editor)	7
1-1-11 体系显示窗口 (Hierarchy Display)	8
1-1-12 EPM7128S 器件	9
1-1-13 EPF10K20 器件	9
1-2 Maxplus II 7.21 版软件安装	9
1-3 取得 Maxplus II 7.21 版授权码(Authorization Codes)	9

1-4	Maxplus II 9.23 版软件安装.....	12
1-5	Maxplus II 9.23 版授权文件(License File).....	13



第二章 如何使用 MAX+plus II 编辑器..... 19

2-1	电路图编辑.....	20
2-1-1	内附逻辑函数.....	20
2-1-2	编辑规则.....	21
2-1-3	电路图编辑工具.....	24
2-1-4	电路图编辑流程.....	25
2-1-5	符号编辑流程.....	31
2-2	文字编辑——AHDL 设计.....	32
2-2-1	内附逻辑函数.....	32
2-2-2	AHDL 编辑规则.....	34
2-2-3	文字编辑工具.....	36
2-2-4	AHDL 编辑流程.....	37
2-3	文字编辑——VHDL 设计.....	42
2-3-1	内附逻辑函数.....	42
2-3-2	VHDL 编辑规则.....	43
2-3-3	文字编辑工具.....	45
2-3-4	VHDL 编辑流程.....	46



第三章 组合逻辑电路设计范例..... 53

3-1	逻辑运算.....	54
-----	-----------	----

3-1-1	电路图编辑逻辑运算	54
3-1-2	AHDL 编辑逻辑运算	59
3-1-3	VHDL 编辑逻辑运算	63
3-1-4	仿真逻辑运算	67
3-2	同位产生器	70
3-2-1	电路图编辑同位产生器	71
3-2-2	AHDL 编辑同位产生器	75
3-2-3	VHDL 编辑同位产生器	77
3-2-4	仿真同位产生器	80
3-3	2 对 1 多任务器	82
3-3-1	电路图编辑 2 对 1 多任务器	83
3-3-2	AHDL 编辑 2 对 1 多任务器	86
3-3-3	VHDL 编辑 2 对 1 多任务器	90
3-3-4	仿真 2 对 1 多任务器	95
3-4	1 对 4 解多任务器设计	97
3-4-1	电路图编辑 1 对 4 解多任务器	98
3-4-2	AHDL 编辑 1 对 4 解多任务器	102
3-4-3	VHDL 编辑 1 对 4 解多任务器	106
3-4-4	仿真 1 对 4 解多任务器	112
3-5	七段译码器设计	114
3-5-1	AHDL 编辑七段译码器	116
3-5-2	VHDL 编辑七段译码器	120
3-6	逻辑运算单元	124
3-6-1	电路图编辑逻辑运算单元	125

3-6-2	AHDL 编辑逻辑运算单元	128
3-6-3	VHDL 编辑逻辑运算单元	132
3-6-4	仿真逻辑运算单元	136
3-7	三态器件(TRI)	138
3-7-1	电路图编辑三态器件	139
3-7-2	AHDL 编辑三态器件	142
3-7-3	VHDL 编辑三态器件	145
3-7-4	仿真三态器件	148
3-8	习题	150



第四章 算数逻辑电路设计范例..... 151

4-1	半加器(half adder)	152
4-1-1	电路图编辑半加法器	152
4-1-2	AHDL 编辑半加法器	156
4-1-3	VHDL 编辑半加法器	158
4-1-4	仿真半加法器	161
4-2	全加器(full adder)	163
4-2-1	电路图编辑全加器	164
4-2-2	AHDL 编辑全加器	168
4-2-3	VHDL 编辑全加器	170
4-2-4	仿真全加法器	174
4-3	四位加法器	176
4-3-1	电路图编辑四位加法器	177
4-3-2	VHDL 编辑四位加法器	181

4-3-3	VHDL 编辑四位加法器	185
4-3-4	仿真四位加法器	190
4-4	四位加减法器	192
4-4-1	电路图编辑四位加减法器	193
4-4-2	AHDL 编辑四位加减法器	197
4-4-3	VHDL 编辑四位加减法器	200
4-4-4	仿真四位加减法器	204
4-5	乘法器	207
4-5-1	电路图编辑乘法器	208
4-5-2	AHDL 编辑乘法器	212
4-5-3	VHDL 编辑乘法器	215
4-5-4	仿真乘法器	218
4-6	习题	221



第五章 时序逻辑电路设计范例..... 223

5-1	D 触发器	224
5-1-1	电路图编辑 D 触发器	225
5-1-2	AHDL 编辑 D 触发器	229
5-1-3	VHDL 编辑 D 触发器	232
5-1-4	仿真 D 触发器	236
5-2	T 触发器	239
5-2-1	电路图编辑 T 触发器	240
5-2-2	AHDL 编辑 T 触发器	244
5-2-3	VHDL 编辑 T 触发器	247

5-2-4	仿真 T 触发器	251
5-3	八位寄存器设计	253
5-3-1	电路图编辑八位寄存器	254
5-3-2	AHDL 编辑八位寄存器	259
5-3-3	VHDL 编辑八位寄存器	263
5-3-4	仿真八位寄存器	267
5-4	状态机	269
5-4-1	电路图编辑状态机	270
5-4-2	AHDL 编辑状态机	273
5-4-3	VHDL 编辑状态机	276
5-4-4	仿真状态机	280
5-5	随机存储器(RAM)	282
5-5-1	电路图编辑随机存储器	283
5-5-2	AHDL 编辑随机存储器	286
5-5-3	VHDL 编辑随机存储器	290
5-5-4	仿真随机存储器	294
5-6	习题	296

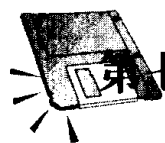


第六章 计数器设计范例..... 297

6-1	异步清除 2 位同步加计数器	298
6-1-1	电路图编辑异步清除 2 位同步加计数器	298
6-1-2	AHDL 编辑异步清除 2 位同步加计数器	304
6-1-3	VHDL 编辑异步清除 2 位同步加计数器	308
6-1-4	仿真异步清除 2 位同步加计数器	312

6-2	可默认的同步四位计数器	314
6-2-1	电路图编辑可默认的同步四位计数器	315
6-2-2	AHDL 编辑可默认的同步四位计数器	319
6-2-3	VHDL 编辑可默认的同步四位计数器	324
6-2-4	仿真可默认的同步四位计数器	328
6-3	10 进制计数器设计	331
6-3-1	电路图编辑 10 进制计数器	332
6-3-2	AHDL 编辑 10 进制计数器	336
6-3-3	VHDL 编辑 10 进制计数器	339
6-3-4	仿真 10 进制计数器	343
6-4	具有预置功能的两位数的十进制计数器	346
6-4-1	电路图编辑具有预置功能的两位数的十进制计数器	347
6-4-2	AHDL 编辑具有预置功能的两位数的十进制计数器	351
6-4-3	VHDL 编辑具有预置功能的两位数的十进制计数器	356
6-4-4	仿真具有预置功能的两位数的十进制计数器	361
6-5	异步清除 6 进制计数器	364
6-5-1	电路图编辑异步清除 6 进制计数器	365
6-5-2	AHDL 编辑异步清除 6 进制计数器	371
6-5-3	VHDL 编辑异步清除 6 进制计数器	375
6-5-4	仿真异步清除 6 进制计数器	379
6-6	分频器	381
6-6-1	电路图编辑分频器	382
6-6-2	AHDL 编辑分频器	386
6-6-3	VHDL 编辑分频器	390

6-6-4 仿真分频器	394
6-7 习题	395



第七章 移位寄存器设计范例

7-1 四位串行移位输入并行输出寄存器	398
7-1-1 电路图编辑四位串行输入移位并行输出寄存器	399
7-1-2 AHDL 编辑四位串行输入并行输出移位寄存器	402
7-1-3 VHDL 编辑四位串行输入移位并行输出寄存器	406
7-1-4 仿真四位串行输入移位并行输出寄存器	409
7-2 具有控制线的串行输入移位寄存器	412
7-2-1 电路图编辑具有控制线的串行输入移位寄存器	412
7-2-2 AHDL 编辑具有控制线的串行输入移位寄存器	416
7-2-3 VHDL 编辑具有控制线的串行输入移位寄存器	420
7-2-4 仿真具有控制线的串行输入移位寄存器	423
7-3 并行输入/并串行输出移位寄存器设计	426
7-3-1 电路图编辑并行输入/并串行输出移位寄存器	426
7-3-2 AHDL 编辑并行输入/并串行输出移位寄存器	431
7-3-3 VHDL 编辑并行输入/并串行输出移位寄存器	435
7-3-4 仿真并行输入/并串行输出移位寄存器	439
7-4 异步清除 3 位并行输入/并串行输出移位寄存器	441
7-4-1 电路图编辑异步清除 3 位并行输入/并串行输出移位寄存器	442
7-4-2 AHDL 编辑异步清除 3 位并行输入/并串行输出移位寄存器	446
7-4-3 VHDL 编辑异步清除 3 位并行输入/并串行输出移位寄存器	450
7-4-4 仿真异步清除 3 位并行输入/并串行输出移位寄存器	454

7-5 习题	457
--------------	-----



第八章 综合应用.....459

8-1 数字钟设计	460
8-1-1 60 进制计数器	460
8-1-2 12 进制计数器	465
8-1-3 数字钟	470
8-1-4 仿真数字钟	475
8-2 并列乘法器	476
8-2-1 2 位加法器	477
8-2-2 乘积寄存器	480
8-2-3 脉冲产生器	484
8-2-4 并列乘法器控制器	486
8-2-5 并列乘法器	488
8-2-6 仿真并列乘法器	489
8-3 习题	490



第九章 器件烧写.....491

9-1 实验板介绍	492
9-2 实验范例	503
9-2-1 七段译码器程序烧写	503
9-2-2 60 进制计数器接七段译码器程序烧写	510
9-3 习题	519