

大规模和超大规模集成电路
基础工艺技术

何华生 编著

电子工业出版社

内 容 提 要

本书简要地介绍了大规模和超大规模集成电路基础工艺技术，对一些重点工艺技术做了详细的论述，推荐了一些最新技术，介绍了先进的基础工艺设备，并且展望了今后的发展。

全书共十章，第一章概论；第二章硅大圆片的制备；第三章至第五章微细图形加工；第六章掺杂；第七章薄膜生长；第八章布线；第九章退火；第十章工艺检测分析。

本书对于从事微电子技术的研究人员、工程师、管理干部及大专院校有关专业的师生，都是一本有用的参考书。

大规模和超大规模集成电路

基础工艺技术

何华生 编著

责任编辑：郭延龄

*

电子工业出版社出版（北京市万寿路）

新华书店北京发行所发行 各地新华书店经售

北京昌平百善印刷厂印刷

*

开本：850×1168 1/32 印张：6.875 字数：154.4千字

1985年5月第1版 1985年6月第1次印刷

印数：6200册 定价：1.50元

统一书号：15290·121

目 录

第一章 概论	(1)
§1.1 硅大规模集成电路发展的特点	(1)
§1.2 七十年代硅单片半导体集成电路工艺技术的发展	(5)
§1.3 大规模和超大规模集成电路的基础工艺技术	(7)
第二章 大直径半导体材料的制备加工技术	(17)
§2.1 大直径硅圆片制备	(17)
§2.2 硅化学汽相外延	(22)
§2.3 束流外延	(28)
第三章 微细图形加工技术 (一)	
——电子束和离子束曝光技术	(33)
§3.1 扫描电子束曝光技术	(34)
§3.2 电子束复印技术	(47)
§3.3 电子束掩模检查技术	(55)
§3.4 离子束曝光技术	(58)
第四章 微细图形加工技术 (二)	
——光学投影和 X射线曝光技术	(68)
§4.1 光学投影曝光技术	(68)
§4.2 X射线曝光	(79)
§4.3 多层抗蚀剂技术	(88)
第五章 微细图形加工技术 (三)	
——干法腐蚀	(92)
§5.1 等离子体腐蚀	(92)
§5.2 溅射腐蚀	(99)
§5.3 各种腐蚀方法的比较及应用状况	(104)

第六章	掺杂技术	(107)
§6.1	热掺杂技术	(108)
§6.2	离子注入技术	(121)
§6.3	中子嬗变掺杂技术	(124)
第七章	薄膜的化学汽相淀积 (CVD)	
	和硅的热氧化技术	(128)
§7.1	薄膜的化学汽相淀积 (CVD)	(128)
§7.2	硅的热氧化技术	(142)
第八章	布线工艺技术	(154)
§8.1	布线工艺概述	(154)
§8.2	MOS 集成电路的铝栅和多晶硅栅工艺	(155)
§8.3	难熔金属和难熔金属硅化物栅	(158)
§8.4	多层布线技术	(167)
§8.5	金属膜的淀积技术	(171)
第九章	退火技术	(177)
§9.1	热退火	(177)
§9.2	激光退火	(178)
§9.3	电子束退火	(189)
第十章	工艺检测分析技术	(194)
§10.1	工艺检测分析的重要性	(194)
§10.2	二氧化硅膜的检测分析	(195)
§10.3	掺杂层的检测分析	(197)
§10.4	蒸发膜厚的工艺过程监测	(200)
§10.5	化学汽相淀积 (CVD) 膜厚的工艺过程监测	(201)
§10.6	等离子腐蚀的终点检测	(203)
§10.7	光刻掩模版的检测	(205)

第一章 概 论

§1.1 硅大规模集成电路发展的特点

硅单片半导体集成电路（简称IC）是在1958年发明的。二十多年来，IC技术有了飞跃的发展。按照集成度的大小可以分为：小规模集成电路（SSI）、中规模集成电路（MSI）、大规模集成电路（LSI）、以及正在发展中的超大规模集成电路（VLSI）。当前，大规模集成电路和超大规模集成电路已经成了现代电子科学技术的重要基础。

半导体工业能够高速发展，原因是多方面的。产品设计、材料、生产工艺及设备的不断更新，尤其是各种制造工艺和设备的进步乃是不可缺少的重要因素。它不仅对新产品的开发，而且对提高产品质量，以及降低生产成本都会产生深远的影响。在大规模集成电路和超大规模集成电路研究和生产中发展起来的以微细加工技术为核心的一整套基础工艺技术，其作用和影响已远远超出半导体科学技术的范围。在技术科学领域里，它不仅是大规模集成电路和超大规模集成电路发展的基础，而且也是半导体微波技术、磁泡技术、声表面波技术、低温超导技术、光集成技术以及其它许多新技术发展的基础。当加工精度要求达到亚微米以及更小的数量级时，微细加工手段不仅涉及到物理、化学和精密机械等方面，而且需要研究材料和器件的微区（乃至原子或分子数量级尺寸）性质。这大大促进了对物质结构和器件结构的深入认识，发展和正在形成着新的材料和器件，从而诞生了一门称

为微细结构科学的新兴学科。

一般认为，大规模集成电路是从1970年研制1K位硅MOS动态随机存储器（简称DRAM）开始的。整个七十年代，以存储器和微处理机（MPU）为代表的大规模集成电路的发展速度远超出人们的预想。其特点是：

（一）高集成度化和器件的微型化

例如动态存储器从1970年发展到现在，线宽 $4\sim 6\ \mu\text{m}$ 的16K位动态RAM早已大量生产，线宽 $2\sim 3\ \mu\text{m}$ 的64K位动态RAM正在商品化，线宽 $1\sim 1.5\ \mu\text{m}$ 的256K位动态RAM样品也已试制成功。就单片微处理机来说，已经从1971年的4位机、1973年的8位机发展到1977年的16位机。在16位单片微处理机中具有代表性的型号如：莫托洛拉公司的M68000、英特尔公司的8086和齐洛格公司的Z8000等都已大量投放市场。以存储器为例，其集成度大约每年翻一番（见图1.1）。

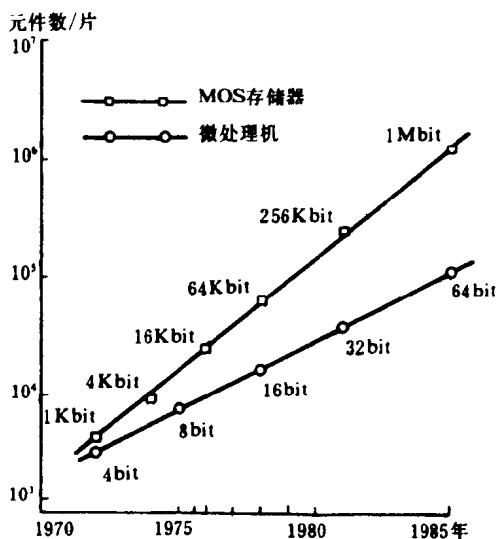


图 1-1 集成度逐年变化情况

为实现高的集成度，首先必须缩小电路单元的面积。已从工艺技术和电路结构两个方面作出了重大努力。其中微细加工技术具有关键性的作用。图1.2示出了芯片面积与最小线宽的变化情况。由图1.2可以看出，最小线宽大约从1970年的8~10 μm 发展到1980年的2~3 μm ，即在十年内约缩小了4倍。而单元面积与线宽的平方成比例，亦即缩小了16倍。可以粗略看出，集成度每年增大一倍，其中一半是由于线宽变细的结果。其余的重要因素是电路结构和其它各项工艺技术的改进。例如动态存储器（DRAM）单元从最初六管单元简化为单管单元；从单层多晶硅发展成为双层多晶硅和采用多层布线等等。特别是按比例缩小原理在电路设计中得到了普遍采用，十年来存储器单元面积缩小了上百倍。

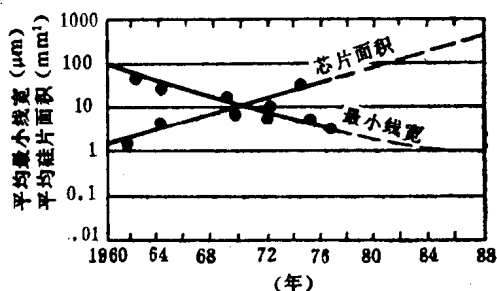


图1-2 最小线宽与芯片面积的变化情况

(二) 性能不断提高和价格大幅度降低

与集成度提高的同时，电路的速度大大加快，价格也继续下降。单元价格大约每三年降低四倍。

大规模集成电路许多工艺技术的发展，都是与提高电路的性能/价格比紧密相联系的。例如硅片的大直径化技术，除能提高生产效率和生产能力外，还适应大芯片面积的需要。因为处于片子边缘的电路一般性能较差，所以大直径化也能提高电路的成品

率，例如Precision Monolithics 公司制作双极线性电路（芯片尺寸为4.7平方毫米），用直径2英寸的硅片，有效管芯数为75个，管芯成品率约20%，得到合格管芯15个；若用4英寸的硅片，有效管芯增加到300个，管芯成品率为30%，得到合格管芯90个。即硅片面积增大4倍，合格管芯数增加6倍。硅片的大直径化，可提高管芯成品率，从而也提高了性能/价格比。又如投影曝光技术和超净化厂房的使用等等都大大减少了单位面积上的缺陷，提高了电路成品率。从1969年到1979年，实际生产的最大芯片面积（相应于10%左右的成品率）从 $120 \times 120 \text{mil}^2$ （ $3 \times 3 \text{mm}^2$ ）增大到 $300 \times 300 \text{mil}^2$ （ $7.5 \times 7.5 \text{mm}^2$ ），这是为提高集成度而采取的措施之一。硅片面积增大的另一目的在于降低芯片成本。从硅片直径的变迁来看，大约每4年增大25毫米（1英寸），1960年为12~25毫米，1965年为25~50毫米，1970年为50~70毫米，1975年为75~100毫米，目前在大规模集成电路（LSI）生产中用得最多的是75~100毫米（3~4英寸），5英寸片子也开始在实验室使用。根据木费（Murphy）的成品率模型进行推算，缺陷密度从1969年的31个/ cm^2 减小到1979年的5个/ cm^2 ，即十年内减小了六倍多，

因此，从大规模集成电路的要求和发展看，以下工艺技术的进步是集成电路发展的基础：

- 硅片大直径化技术；
- 微细图形加工技术；
- 浅结技术；
- 多层布线技术。

§1.2 七十年代硅单片半导体集成电路工艺技术的发展

硅单片半导体集成电路是在硅平面晶体管及其工艺技术的基础上发展起来的。外延、制版、光刻、扩散、蒸发和键合等一整套硅平面工艺是单片半导体集成电路和大规模集成电路的早期工艺技术基础。七十年代初期，硅片的直径为两英寸；硅栅 MOS 存贮器才诞生不久；离子注入装置还不能列入正规的半导体工艺技术设备，仍处于半导体行业内部自行试制阶段；工艺设备的自动化几乎还未开始。为了提高性能/价格比和集成度，半导体工业不断寻求新的工艺技术和创造新的设备。十年来，硅单片半导体集成电路工艺技术获得了重大发展。半导体工艺设备的制造业以及硅材料、超纯气体、超纯试剂、光致抗蚀剂等设备材料已发展成为有相当规模的工业，而成为集成电路发展的基础。

硅片的直径约每 3~4 年增加 1 英寸，在 1975 年前后，在 4 寸硅片的设备技术方面自动化趋向越发明显。同时，在关键工艺英技术方面开始使用接近式曝光和投影曝光装置、低压化学汽相淀积 (LPCVD) 装置等新技术。

七十年代出现了许多新旧技术的交替和变化。例如：

(一) 光刻工艺

用早期的接触曝光方法，熟练的操作者有可能获得 3~5 μm 的线宽。但是紧压接触容易损坏掩模版，也易损伤硅片表面。这样，成品率很低，成本很高。后来发展起来的接近式曝光缓和了这方面的一部分矛盾，但却使分辨率下降了。用 4000 \AA 波长和掩模版离硅片 10 μm ~20 μm 的间隙，理论上可得到 2~3 μm 的极限分辨率，而实际获得的线宽仍在 5 μm 以上。光学投影曝光既有高的线宽分辨率，又能解决掩模版的损伤问题。因此，在

大规模集成电路生产中，它正在逐渐取代接触和接近式曝光工艺技术。同时，电子束制版已为各先进国家的厂商普遍采用。实验室内正在发展远紫外曝光、电子束曝光、X射线曝光和离子束曝光等新型光刻工艺技术。

(二) 蚀腐工艺技术

过去用的是湿式的化学腐蚀方法。目前已出现等离子体腐蚀、反应溅射腐蚀、离子铣等干法腐蚀工艺技术及设备。利用等离子体方法显影光刻胶的干法显影，多层光刻胶技术等也正在逐渐引入工艺线。总之，湿法工艺技术正在逐渐被干法工艺技术所代替。

(三) 大直径硅材料

为生长大直径硅材料，不仅需要自动化操作的大型单晶生长炉，而且要求严格控制单晶硅的氧和碳的含量，以保证大直径硅片的均匀性和完美性，减小硅片的弯曲和变形，减少和控制材料中的微缺陷。

(四) 外延生长技术

为制造高性能的或立体集成电路，正在迅速发展蓝宝石衬底上的外延生长技术(SOS)、分子束外延技术、离子团束外延和图形外延等新技术。

(五) 掺杂技术

离子注入技术在低浓度掺杂、高精度掺杂、高均匀性掺杂以及其它许多方面，正在越来越多地取代热扩散技术。离子注入方法与新型退火(如激光退火和电子束退火)技术相结合，能有效地降低硅片热处理温度和热循环次数。这是一个十分引人注目的技术新动向。

(六) 薄膜热生长和化学汽相淀积(CVD)技术

除了正在使用的低压热壁CVD系统之外，正在发展等离子体CVD技术，硅的高压氧化技术和热氮化技术等等。

(七) 布线技术

正在广泛研究金属硅化物栅和多层布线技术。磁控溅射由于能淀积合金，在台阶边缘有良好的覆盖能力，而且淀积速率高，因而正在许多方面取代电子束蒸发和原有的直流溅射以及射频溅射等。

(八) 自对准技术

各种自对准技术通常都是上述各种工艺技术的巧妙结合。它在提高电路性能和集成密度方面的作用是惊人的，因而也是极为关键的。另外，集成电路工业生产的自动化操作技术在减少缺陷、提高成品率方面有极其重要的意义。美国 IBM 公司已经建立了人工操作极少的自动化大规模集成电路生产线。其它如莫托洛拉公司在集成电路制造工业中，也已有很高的自动化程度。但是都尚未实现整条工艺生产线的全部自动化。

§1.3 大规模和超大规模集成电路的基础工艺技术

一 从大规模集成电路向超大规模集成电路发展

通常把集成度在 10^8 个元件/芯片或者在 10^2 个门/芯片以上的硅单片半导体集成电路，称为大规模集成电路；把集成度在 10^8 个元件/芯片或 10^4 个门/芯片、线宽在 $1\mu\text{m}$ 左右的集成电路，称为超大规模集成电路。

可以认为，中规模集成电路和小规模集成电路是基本电路的简单集成，即集成化的电路；大规模集成电路是部件和整机功能的集成化，即集成化的部件或整机；而超大规模集成电路则是集成化的子系统，甚至是集成化的系统。例如，超大规模集成电路可以是一个单片的32位的微型计算机，片子上同时具有64K字节的

存储器、一本电子辞典、一个电子自动翻译机、一种声音和图象的识别系统等。美国国防部投资研究的超高速集成电路(VHSIC)就是一个实例。预期它是一个包含250000个门/芯片的信号处理器,能工作在至少25MHz的时钟速度,每秒进行几百万次到几十亿次的运算。因此,设计、制造和测试一个超大规模集成电路是非常复杂的。要把一个子系统以高集成密度做在一个小硅片上,除了工艺加工技术以外,还要解决散热、封装、测试分析等许多复杂问题。同时还要受到设计和应用方面的种种限制。我们在这里不能详细讨论这些问题,而只从集成度的角度来做些介绍。表1.1是英特尔公司产品更新换代的进程,可以相信在不久的将来,可以在实验室里做出亚微米线宽的超大规模集成电路。

表1.1 英特尔公司MOS工艺及产品的更新情况

年 份	1968	1970	1972	1974	1977	1979	1982
技术特点	Al-栅 P-MOS	Si-栅 P-MOS	Si-栅 N-MOS	E/D MOS	HMOS I	HMOS II	HMOS III
加工线宽 (μm)	20	10~12	6	6	3.2	2	1.5
结深(μm)	2.5	2.5	2.0	2.0	0.8	<0.8	<0.4
栅氧化层厚 度(\AA)	1500	1200	1200	1200	700	400	250
功耗-延时 乘积(pJ)	60~80	30~40	18	4	1	0.5	0.25
典型产品	256位 RAM	1K RAM	1K RAM	1K(2115) RAM 8080A μP	1K(2115A) 4K(2147) RAM 8086 μP	1K(2115H) 4K(2147H) 16K(2167) RAM	64K (2164A) RAM

对八十年代可能达到的集成度有各种估计。有人认为,NMOS电路集成度提高的速度将会减慢。存储器的集成度将从过去的每年提高一倍减到每两年提高一倍。一般认为,八十年代中期,1 μm 是电路的实用线宽。以线宽为1 μm ,芯片面积为1 cm^2 为例,我们大体估计一下可能达到的集成度。例如, MOS 动态

RAM 的电路单元取 $4 \mu\text{m}^2$ ，外围电路占整个芯片面积的30%，则推算所得集成度为 1.75×10^7 位；又如，逻辑电路的门单元面积为 $20 \mu\text{m}^2$ ，芯片面积的80%用作布线，则推算所得集成度 10^8 门。也就是说，实现集成度为 $10^8 \sim 10^7$ 位（门）的芯片将是可能的。

二 微细图形加工技术

微细图形加工技术是实现大规模集成电路和超大规模集成电路的关键性工艺技术。

微细加工技术，就是在半导体表面及体内进行尺度为 $0.01 \sim 0.1 \sim 1 \mu\text{m}$ 的加工技术。目前达到最小尺寸是：表面（横向）为 80 \AA ，体内（纵向）为 10 \AA 。微细加工技术不仅是发展超大规模集成电路（如256K位）的基础，而且也是发展微波器件、单片集成、光电子器件与集成光路的工艺技术基础。从七十年代中期以来，越来越受到世界各大公司的重视。例如，自从1973年IBM公司在国际固体电路会议上发表了用电子束曝光的超微细半导体集成电路以来，才出现了下一代计算机（未来系统—FS）和超大规模集成电路（VLSI）的名词。但是，为了实现微细加工工艺技术，必须具有高精度的工艺设备。这些设备结构复杂，成本昂贵，每台往往要几十万至上百万美元，独家经营是很困难的。因此，从1975年开始，日本五家公司（日本电气、东芝、富士通、日立、三菱）组成了“超大规模集成电路技术联合研究所”，计划总投资七亿日元，其中1975年投资2.5亿日元，76~79年投资3亿日元，它们研究的中心是工艺技术和工艺装备。美国在康奈尔大学建立了全国亚微米研究中心。配有材料控制、器件工艺、测试分析等全套设备。前面曾提到的美国VHLSI研究计划，预期将使光刻线宽在1984年以前减少到 $0.5 \mu\text{m}$ ，从而在边长 10.16mm （400mil）的芯片上制成线宽 $0.5 \mu\text{m}$ 的器件和电路。美、日等国集中了相当的财力和人力，在LSI和VLSI方面取得

了很大进展，他们都在1980年做出了超大规模集成电路256 K位存储器。

微细加工工艺技术的重点是曝光方法、装备、腐蚀技术、离子注入、退火和新式外延技术等几个方面。仅简述如后。

(一) 曝光技术

1. 电子束曝光

用于制做高质量的一次版，还可直接曝光制作超大规模集成电路，是研制新型集成电路的灵活工具。目前国外从事电子束装置和工艺技术实验研究的有：IBM、Bell、HP、Texas、Hughes、西门子、Philips、VLSI共同研究所（日），NTT（日）；生产公司有：ETEK（美）与IBM已制造出二十多台，剑桥公司（英）已经生产十台，其余如日本电子、日立和东芝均有生产。

从国外几种先进的电子束曝光机性能看，可将其优点概括为以下几点：扫描方式从矢量改进为光栅，达到可变矩形束；电子枪阴极材料由W改为LaB₆或电场发射型，提高了设备的寿命，生产率有极大的提高，已达到每小时曝光 ϕ 3吋的片子10~12片，计划可达到30~60片；最小线宽已达到超亚微米80 Å（IBM）。

2. 远紫外曝光

这是1975年美国IBM公司的B. J. Lin首次提出的。目前有接触式和投影式两种。典型的机器是卡诺公司的PHA—500F的改进型520F，它采用蛇眼透镜，使衍射抑制到最低。反射镜采用冷镜，光源是500W的氙-汞灯，激光定位，精度为0.25 μm。

日本超大规模集成电路共同研究所与卡诺公司共同研制的反射式远紫外投影曝光装置，分辨率为1 μm，对准精度为0.3 μm光源是2 KW的氙-汞灯，反射率为90%，每小时能曝光60片直径为5吋的片子。预计八十年代初期可能成为大规模集成电路生产的主要技术手段之一。

远紫外曝光目前存在的最主要问题是光源功率利用率太低

($<10\%$)，需要寻找新的高效率的光源。例如铜蒸气激光器，其效率大于 90% 。

3. X射线曝光

这是1971年麻省理工学院提出的。其射线源有钷、铝、硅等。这种曝光工艺技术的优点很多，诸如：波长短，衍射、折射和反射都小，分辨率高；在光刻胶和衬底中散射小，所以邻近效应可以忽略；X射线可透过掩模版上沾有的灰尘，所以光刻缺陷少；每小时可曝光 $10\sim 60$ 片线宽为 $0.5\sim 2\ \mu\text{m}$ 的图形，生产率高。

现在存在的主要困难是：掩模版难做；射线的防护不易彻底解决。

4. 投影曝光

有 $1:1$ 和缩小型投影曝光两种。 $1:1$ 全反射投影曝光装置是七十年代中期迅速发展起来的。因为采用凹凸面镜组成成像光学系统，所以不会产生球面象差，也不存在慧差和畸变，图形质量高。适用于 $2\sim 3\ \mu\text{m}$ 的大面积大规模集成电路曝光。以著名的光学公司Parkin Elmer 出产的INM-200系列（自动的）和M-100系列（实验室用） $1:1$ 投影曝光机为典型装备。其优点是：光源用 $1\ \text{KW}$ 汞灯，波长为 $3650\ \text{\AA}$ ，4吋的片子，4秒钟就可以曝光完毕；采用吹 N_2 方法冷却以保护光源。曝光室温度小于 20°C ，而且可调节。采用2吋的片子时，精度为 $2\ \mu\text{m}$ ，采用4吋片子时精度为 $3\ \mu\text{m}$ ；掩模定态，光刻无疵点，消耗极低，每班每年仅掩模消耗一项即可节约4万美元。

此外，美国Cobilt公司CA-3000型机，实用线宽为 $2\ \mu\text{m}$ ，定位精度 $0.5\ \mu\text{m}$ ，生产效率每小时可以曝光100片。还有法国的Karlsruor公司的KSMMJB55W 2 A机，系全自动化，分辨率为 $2.5\ \mu\text{m}$ 线宽。

缩小投影曝光机，目前有GCA公司生产的 $10:1$ 和卡诺公司生产的 $4:1$ 两种为最好。可曝光小于 $2\ \mu\text{m}$ 线宽。它具有分

辨率高，成品率高、制版简单容易、线宽细等优点。

5. 离子束光刻

离子束光刻又称无掩模曝光，此种工艺技术是1978~1980年在Hughes和Cornlluni发展起来的，并引起了人们的重视，因为它的突出优点是没有背散射。在胶中产生的二次电子能量低，散射 $<0.01\ \mu\text{m}$ ，所以邻近效应可以忽略。离子束光刻有两种方式：

一种是聚集离子束光刻(类似于电子束直接扫描)机，Hughes公司用液态镓电场发射型离子源、用电子束胶PMMA和COP，得到最小线宽为 $380\ \text{\AA}$ ，作图速度快。

另一种是用掩模的准直离子束光刻(类似于X射线曝光)，已得到 $0.5\ \mu\text{m}$ 的线宽。其结构为：离子源下面放掩模版，中间隔以具有小孔的 $\phi 58\ \mu\text{m}$ 的铜箔，直接溅射在靶上，铬层为 $500\ \text{\AA}$ ，靶上加一 $4\ \text{KV}$ 的负电压。按照以上结构，准直汞离子源($500\ \text{V}$)，通过小孔成多个象，靶上加负高压吸引离子通过小孔，无需光刻胶，离子可在靶上直接溅射铣出图形。用分布重复的方法，2分钟可以印一个4吋片子。这是目前最满意的生产效率。

离子束光刻当前的研究动向是：以 Ar^+ 代 Hg^+ 做离子源，加离子探针测量；运动靶和提高分辨率，使达到微细加工的要求。

综上所述，不难看出：传统的紫外曝光目前仍是不可缺少的。 $1:1$ 和 $4:1$ 、 $10:1$ 投影曝光的精度可达到小于 $2\ \mu\text{m}$ ；远紫外曝光有实用价值，可以得到 $0.4\sim 1\ \mu\text{m}$ 的线宽；电子束曝光线宽最细，大有前途，X射线曝光和复印技术的研究工作非常活跃；离子束光刻值得重视，可以用于全真空工艺。

(二) 腐蚀工艺技术

过去用的是湿的化学腐蚀方法，当线宽越来越细时，由于这种方法具有横向腐蚀而不适用了，必须代之以能定向腐蚀的干法腐蚀工艺技术。干法腐蚀是较理想的腐蚀方法，其优点是无钻蚀、分辨率高、可刻蚀多种物质、无有害废液、操作温度低、深宽比

大。现有以下几种干法腐蚀工艺：

1. 等离子体腐蚀

等离子体腐蚀有两种形式，其中圆筒型适用于去胶，腐蚀是各向同性的，均匀性不好；平板电极型是各向异性腐蚀，加工线宽可小于 $1\ \mu\text{m}$ ，可成功地腐蚀铝，生产效率每小时为40片，不均匀性小于 $\pm 5\%$ ，腐蚀终点可以检测。

2. 溅射腐蚀

溅射腐蚀也有两种，其中惰性气体腐蚀的速度慢，生产效率低，不好用；反应溅射腐蚀是物理加化学的反应过程，各向异性腐蚀，可腐蚀最小线宽为 $0.2\ \mu\text{m}$ 。

3. 离子磨削

离子磨削又称离子铣，它的优点有：

(1) 操作温度低于 100°C ，无钻蚀，边缘陡直，深宽比为 $5:1$ ，分辨率高，可做出 $0.2\ \mu\text{m}$ 的线宽，目前其它腐蚀方法还做不出。

(2) 衬底不处在等离子体中，束流和角度均可控制。

(3) 工序简单，重复性好。

(4) 腐蚀速度快，可选择腐蚀 Si_3N_4 和 SiO_2 ，每分钟可以铣削 $1000\ \text{\AA}$ 。美国 Veece 公司出售 3、6、10 吋三种离子铣机，其中 10 吋的为全自动化，生产效率很高。每小时可刻蚀 40 片 2 吋的片子，3 吋片可刻 20 片，4 吋片为 8 片。从工艺参数比较，平板型等离子腐蚀法和离子铣两种工艺技术都较好。

全干法工艺技术，又称超净干法工艺技术（因为全部在真空中操作），肯定是今后的发展方向。1980 年 1 月报导，日本超大规模集成电路共同研究所已采用全干式腐蚀，做出了沟道 $1\ \mu\text{m}$ MOS 晶体管，利用它做出 1 K 位静态 RAM 与常规的 NMOS 相比，阈值电压稳定，跨导性能良好。